



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0072160
(43) 공개일자 2008년08월06일

(51) Int. Cl.

H05B 33/02 (2006.01) G09G 3/30 (2006.01)

(21) 출원번호 10-2007-0010514

(22) 출원일자 2007년02월01일

심사청구일자 2007년02월01일

(71) 출원인

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

박혜향

경기 용인시 기흥구 공세동 삼성SDI중앙연구소

양선아

경기 용인시 기흥구 공세동 삼성SDI중앙연구소

(74) 대리인

박상수

전체 청구항 수 : 총 20 항

(54) 유기전계발광표시장치 및 그의 에이징 방법

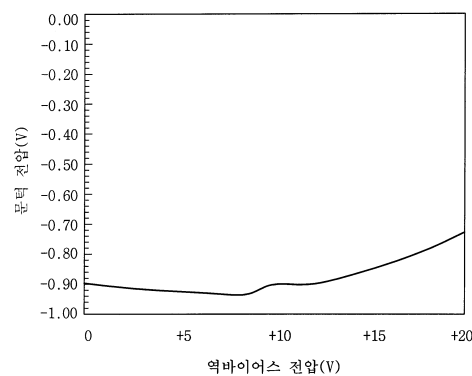
(57) 요약

본 발명은 유기전계발광표시장치 및 그의 에이징 방법에 관한 것으로, 구동 트랜지스터를 전기적으로 에이징하여 상기 구동 트랜지스터의 효율을 증가시킴으로써, 유기전계발광소자의 에이징에 의한 효율 저하를 보상할 수 있는 유기전계발광표시장치 및 그의 에이징 방법에 관한 것이다.

본 발명은 유기전계발광소자; 스캔 신호를 인가하기 위한 스캔 라인; 데이터 신호를 인가하기 위한 데이터 라인; 상기 스캔 신호에 따라 상기 데이터 신호를 인가하는 구동부; 상기 구동부와 게이트 단자가 전기적으로 연결되며, 상기 데이터 신호에 따라 상기 유기전계발광소자에 구동 전류를 인가하는 구동 트랜지스터; 및 상기 구동 트랜지스터의 게이트 단자와 제 1 역바이어스 전압원 사이에 전기적으로 연결되는 제 1 역바이어스 트랜지스터를 포함하는 유기전계발광표시장치에 관한 것이다.

본 발명은 유기전계발광소자를 에이징 하고, 구동 트랜지스터의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인 및 상기 유기전계발광소자의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인에 동일 전압을 인가하고, 상기 구동 트랜지스터의 게이트 단자에 제 3 역바이어스 전압을 인가하는 것을 포함하는 유기전계발광표시장치의 에이징 방법에 관한 것이다.

대표도 - 도3



특허청구의 범위

청구항 1

유기전계발광소자;

스캔 신호를 인가하기 위한 스캔 라인;

데이터 신호를 인가하기 위한 데이터 라인;

상기 스캔 신호에 따라 상기 데이터 신호를 인가하는 구동부;

상기 구동부와 게이트 단자가 전기적으로 연결되며, 상기 데이터 신호에 따라 상기 유기전계발광소자에 구동 전류를 인가하는 구동 트랜지스터; 및

상기 구동 트랜지스터의 게이트 단자와 제 1 역바이어스 전압원 사이에 전기적으로 연결되는 제 1 역바이어스 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 역바이어스 트랜지스터는 제 1 역바이어스 제어신호에 따라 턴-온 되어, 상기 구동 트랜지스터의 게이트 단자에 제 1 역바이어스 전압을 인가하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제 2 항에 있어서,

상기 구동 트랜지스터는 PMOS이며, 상기 제 1 역바이어스 전압은 5V 내지 20V인 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제 1 항에 있어서,

상기 유기전계발광소자와 제 2 역바이어스 전압원 사이에 전기적으로 연결되는 제 2 역바이어스 트랜지스터를 더 포함하는 유기전계발광표시장치.

청구항 5

제 4 항에 있어서,

상기 제 2 역바이어스 트랜지스터는 상기 구동 트랜지스터의 일측 전극과 전기적으로 연결되는 상기 유기전계발광소자의 제 1 전극과 상기 제 2 역바이어스 전압원 사이에 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제 4 항에 있어서,

상기 제 2 역바이어스 트랜지스터는 제 2 역바이어스 제어신호에 따라 턴-온 되어, 상기 유기전계발광소자에 제 2 역바이어스 전압을 인가하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 7

제 6 항에 있어서,

상기 제 2 역바이어스 전압은 -14V 내지 -10V인 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

제 1 항에 있어서,

상기 구동부는

상기 스캔 신호에 따라 상기 데이터 신호를 상기 구동 트랜지스터의 게이트 단자에 인가하는 스위칭 트랜지스터; 및

상기 스위칭 트랜지스터에 의해 인가되는 상기 데이터 신호를 저장하기 위한 커패시터를 포함하는 유기전계발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 스위칭 트랜지스터와 상기 제 1 역바이어스 트랜지스터는 서로 상이한 전도 타입의 트랜지스터인 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

유기전계발광소자를 에이징 하고,

구동 트랜지스터의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인 및 상기 유기전계발광소자의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인에 동일 전압을 인가하고,

상기 구동 트랜지스터의 게이트 단자에 제 3 역바이어스 전압을 인가하는 것을 포함하는 유기전계발광표시장치의 에이징 방법.

청구항 11

제 10 항에 있어서,

상기 제 3 역바이어스 전압은 데이터 라인을 통해 인가되며, 스캔 신호에 따라 상기 구동 트랜지스터의 게이트 단자에 인가되는 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 12

제 11 항에 있어서,

상기 제 3 역바이어스 전압은 상기 제 1 전원전압 라인을 통해 상기 구동 트랜지스터의 제 1 전극에 인가되는 전압보다 절대치가 높은 전압인 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 13

제 11 항에 있어서,

상기 제 3 역바이어스 전압은 상기 구동 트랜지스터의 제 1 전극에 인가되는 전압보다 5V 내지 20V 높은 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 14

제 11 항에 있어서,

상기 제 3 역바이어스 전압은 교류 전압인 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 15

제 10 항에 있어서,

상기 제 3 역바이어스 전압은 상기 구동 트랜지스터의 게이트 단자와 제 3 역바이어스 전압원 사이에 전기적으로 연결된 제 3 역바이어스 트랜지스터를 턴-온 시켜 인가하는 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 16

제 15 항에 있어서,

상기 제 3 역바이어스 전압은 상기 구동 트랜지스터의 제 1 전극에 인가되는 전압보다 높은 전압인 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 17

제 16 항에 있어서,

상기 제 3 역바이어스 전압은 상기 구동 트랜지스터의 제 1 전극에 인가되는 전압보다 5V 내지 20V 높은 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 18

제 10 항에 있어서,

상기 유기전계발광소자는 상기 유기전계발광소자에 제 4 역바이어스 전압을 인가하여 전기적으로 에이징 하는 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 19

제 18 항에 있어서,

상기 제 4 역바이어스 전압은 상기 구동 트랜지스터의 제 2 전극과 전기적으로 연결되는 상기 유기전계발광소자의 제 1 전극과 제 4 역바이어스 전압원 사이에 전기적으로 연결되는 제 4 역바이어스 트랜지스터를 턴-온 시켜 인가하는 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

청구항 20

제 18 항에 있어서,

상기 제 4 역바이어스 전압은 -14V 내지 -10V인 것을 특징으로 하는 유기전계발광표시장치의 에이징 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <6> 본 발명은 유기전계발광표시장치 및 그의 에이징 방법에 관한 것으로, 구동 트랜지스터를 전기적으로 에이징하여 상기 구동 트랜지스터의 효율을 증가시킴으로써, 유기전계발광소자의 에이징에 의한 효율 저하를 보상할 수 있는 유기전계발광표시장치 및 그의 에이징 방법에 관한 것이다.
- <7> 평판표시장치(Flat Panel Display Device)는 경량 및 박형 등의 특성으로 인해, 음극선관 표시장치(Cathode-ray Tube Display Device)를 대체하는 표시장치로서 사용되고 있다. 이러한 평판표시장치의 대표적인 예로서 액정표시장치(Liquid Crystal Display Device; LCD)와 유기전계발광표시장치(Organic Light Emitting Diode; OLED)가 있다. 이 중, 유기전계발광표시장치는 액정표시장치에 비하여 휘도 특성 및 시야각 특성이 우수하고 백라이트(Back Light)를 필요로 하지 않아 초박형으로 구현할 수 있는 장점이 있다.
- <8> 이와 같은 유기전계발광표시장치는 유기박막에 음극(Cathode)과 양극(Anode)을 통하여 주입된 전자(Electron)와 정공(Hole)이 재결합하여 여기자를 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생되는 현상을 이용한 표시장치이다.
- <9> 상기 유기전계발광표시장치는 구동 방법에 따라 수동 구동(Passive matrix) 방식과 능동 구동(Active matrix) 방식으로 나뉘는데, 능동 구동 방식은 박막트랜지스터(Thin Film Transistor; TFT)를 사용하는 회로를 가진다. 상기 수동 구동 방식은 그 표시 영역이 양극과 음극에 의하여 단순히 매트릭스 형태의 소자로 구성되어 있어 제조가 용이하다는 장점이 있다. 그러나, 해상도, 구동 전압의 상승, 재료 수명의 저하 등의 문제로 인하여 저해상도 및 소형 디스플레이의 응용분야로 제한된다. 상기 능동 구동 방식은 표시 영역이 각 화소마다 박막트랜지스터를 장착함으로써, 각 화소마다 일정한 전류를 공급함에 따라 안정적인 휘도를 나타낼 수 있다. 또한 전력소

모가 적어, 고해상도 및 대형디스플레이를 구현할 수 있는 중요한 역할을 한다.

<10> 상기 유기전계발광표시장치는 제품의 사용 시간이 증가할수록 유기전계발광소자가 열화 되어 구동 전압이 변화 되고, 수명이 단축된다. 이러한 상기 유기전계발광소자의 수명 저하는 초기에 매우 심하게 저하되어 구동 전압이 크게 변화되지만, 일정 시간이 지난 후에는 저하율이 감소하여 안정적인 구동이 가능해 지므로, 유기전계발광표시장치의 초기 불량률 감소 및 수명 향상을 위하여 에이징(Aging)을 통해 상기 유기전계발광소자를 인위적으로 일정 수준으로 열화시킨다.

<11> 그러나, 상기와 같은 유기전계발광소자의 에이징은 상기 유기전계발광소자의 효율을 저하시켜 휘도가 저하되고, 상기 저하된 휘도를 보상하기 위해서는 구동 전압을 증가시켜야 하므로, 전체적인 소비 전력이 증가하는 문제점이 발생한다.

발명이 이루고자 하는 기술적 과제

<12> 따라서, 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위한 것으로, 구동 트랜지스터의 효율을 증가시켜, 유기전계발광소자의 에이징에 따른 효율 저하를 보상함으로써, 구동 전압 및 소비 전력의 증가 없이 초기 불량률 감소하며, 수명을 향상시킬 수 있는 유기전계발광표시장치 및 그의 에이징 방법을 제공함에 본 발명의 목적이 있다.

발명의 구성 및 작용

<13> 본 발명의 상기 목적은 유기전계발광소자; 스캔 신호를 인가하기 위한 스캔 라인; 데이터 신호를 인가하기 위한 데이터 라인; 상기 스캔 신호에 따라 상기 데이터 신호를 인가하는 구동부; 상기 구동부와 게이트 단자가 전기적으로 연결되며, 상기 데이터 신호에 따라 상기 유기전계발광소자에 구동 전류를 인가하는 구동 트랜지스터; 및 상기 구동 트랜지스터의 게이트 단자와 제 1 역바이어스 전압원 사이에 전기적으로 연결되는 제 1 역바이어스 트랜지스터를 포함하는 유기전계발광표시장치에 의해 달성된다.

<14> 또한, 본 발명의 상기 목적은 유기전계발광소자를 에이징 하고, 구동 트랜지스터의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인 및 상기 유기전계발광소자의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인에 동일 전압을 인가하고, 상기 구동 트랜지스터의 게이트 단자에 제 3 역바이어스 전압을 인가하는 것을 포함하는 유기전계발광표시장치의 에이징 방법에 의해 달성된다.

<15> 본 발명의 상기 목적과 기술적 구성 및 그에 따른 작용 효과에 관한 자세한 사항은 본 발명의 바람직한 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 더욱 명확하게 이해될 것이다. 덧붙여, 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있으며, 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성 요소들을 나타내는 것이며, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우 뿐만 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다.

<16> (제 1 실시 예)

<17> 도 1은 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 화소 회로를 나타낸 회로도이다.

<18> 도 1을 참조하면, 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 화소 회로는 유기전계발광소자(OLED), 스캔 신호를 인가하기 위한 스캔 라인(Sn), 데이터 신호를 인가하기 위한 데이터 라인(Dm), 상기 데이터 신호에 따라 상기 유기전계발광소자(OLED)에 구동 전류를 인가하는 구동 트랜지스터(MD1) 및 상기 스캔 신호에 따라 상기 데이터 신호를 상기 구동 트랜지스터(MD1)의 게이트 단자에 인가하는 구동부(100)를 포함한다.

<19> 상기 구동부(100)는 상기 스캔 신호에 따라 턴-온 되어, 상기 데이터 신호를 상기 구동 트랜지스터(MD1)의 게이트 단자에 인가하기 위한 스위칭 트랜지스터(MS1) 및 상기 스위칭 트랜지스터(MS1)와 제 1 전원전압 라인(VDD) 사이에 전기적으로 연결되며, 상기 데이터 신호를 저장하여 다음 스캔 신호에 따라 새로운 데이터 신호가 인가될 때까지 상기 구동 트랜지스터(MD1)의 게이트 단자에 상기 데이터 신호를 지속적으로 인가하기 위한 커패시터(Cst1)를 포함한다. 상기 구동 트랜지스터(MD1)와 상기 스위칭 트랜지스터(MS1)는 PMOS(P-channel Metal Oxide Semiconductor) 또는 NMOS(N-channel Metal Oxide Semiconductor) 중 어느 하나일 수 있으며, 상기 구동 트랜지스터(MD1) 및 스위칭 트랜지스터(MS1)는 동일 전도 타입의 트랜지스터일 수 있다.

<20> 여기서, 상기 구동부(100)는 도시되지는 않았지만, 상기 구동 트랜지스터(MD1)의 특성 편차에 따라 상기 유기전계발광소자(OLED)에 인가되는 구동 전류의 편차를 방지하기 위하여, 다수의 트랜지스터를 포함하는 보상 회로

(미도시) 또는 상기 커패시터(Cst1)의 잔류 전류로 인한 휘도 불균일을 방지하기 위한 초기화 라인 및 초기화 트랜지스터를 더 포함할 수도 있다.

- <21> 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 에이징 방법은 먼저, 상기 유기전계발광소자(OLED)의 안정적인 특성 및 상기 유기전계발광표시장치의 초기 불량률 방지하기 위하여 에이징(Aging) 한다.
- <22> 상기 유기전계발광소자(OLED)를 에이징 하는 방법은 통상적으로 크게 상기 유기전계발광소자(OLED)에 영향을 미치지 않는 진공 상태 또는 수분이 10ppm 이하의 환경에서 일정 온도로 가열하여, 상기 유기전계발광소자(OLED)에 열적인 스트레스를 가하는 열적 에이징 방법과 상기 유기전계발광소자(OLED)에 역바이어스 전압을 인가하여, 상기 유기전계발광소자에 전기적인 스트레스를 가하는 전기적 에이징 방법이 있다. 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치는 상기 유기전계발광소자의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인(VDD) 또는 상기 유기전계발광소자의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인(VSS)을 통해 인가되는 전압을 제어하고, 상기 스캔 라인 및 데이터 라인을 통해 상기 스캔 신호 및 데이터 신호를 인가하여 상기 유기전계발광소자를 전기적으로 에이징 하거나, 챔버 내에 상기 유기전계발광소자가 형성된 유기전계발광표시장치를 유입시켜 가열함으로써, 상기 유기전계발광소자를 열적으로 에이징 할 수 있다.
- <23> 다음으로, 상기 구동 트랜지스터(MD1)의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인(VDD) 및 상기 유기전계발광소자(OLED)의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인(VSS)에 동일 전압을 인가하여, 후속해서 상기 구동 트랜지스터(MD1)의 게이트 단자에 인가되는 제 1 역바이어스 전압으로 인해 채널이 형성되어도 상기 유기전계발광소자(OLED)에 구동 전류가 인가되지 않도록 한다.
- <24> 또한, 상기 제 1 전원전압 라인(VDD) 및 제 2 전원전압 라인(VSS)에 인가되는 전압을 상기 구동 트랜지스터(MD1)의 전도 타입에 따라 정상 구동 시 상기 제 1 전원전압 라인(VDD)과 제 2 전원전압 라인(VSS)에 인가되는 제 1 전원전압과 제 2 전원전압 중 상대적으로 낮은 제 2 전원전압 또는 상대적으로 높은 제 1 전원전압으로 제어하여, 상기 구동 트랜지스터(MD1)의 게이트 단자에 인가되는 전압을 제어하기 용이하도록 한다. 보다 자세하게는, 도 1에 도시된 바와 같이 상기 구동 트랜지스터(MD1)이 PMOS인 경우, 상기 구동 트랜지스터(MD1)의 게이트 단자에 인가되는 상기 제 1 역바이어스 전압은 상기 구동 트랜지스터(MD1)의 제 1 전극에 인가되는 전압보다 높은 전압이어야 하므로, 정상 구동 시 상기 제 1 전원전압 라인(VDD)과 제 2 전원전압 라인(VSS)에 인가되는 제 1 전원전압과 제 2 전원전압 중 상대적으로 낮은 상기 제 2 전원전압이 상기 구동 트랜지스터(MD1)의 제 1 전극에 인가된다면, 상기 제 1 역바이어스 전압을 상기 구동 트랜지스터(MD1)의 제 1 전극에 상기 제 1 전원전압이 인가되는 경우보다 낮은 전압으로 제어할 수 있으므로, 상기 제 1 역바이어스 전압을 제어하기가 용이해진다.
- <25> 계속해서, 상기 스캔 신호에 따라 상기 스위칭 트랜지스터(MS1)를 턴-온 시키고, 상기 데이터 라인을 통해 제 1 역바이어스 전압을 인가하여, 상기 구동 트랜지스터(MD1)의 게이트 단자에 상기 제 1 역바이어스 전압을 인가한다. 상기 제 1 역바이어스 전압은 상기 구동 트랜지스터(MD1)를 전기적으로 에이징 시키기 위한 것으로, 상기 제 1 전원전압 라인(VDD)을 통해 상기 구동 트랜지스터(MD1)의 제 1 전극에 인가되는 전압과 비교하여 높은 전압을 가지도록 한다. 여기서, 상기 구동 트랜지스터(MD1)의 효율적인 전기적 에이징을 위하여, 상기 제 1 역바이어스 전압은 교류 전압인 것이 바람직하다. 본 발명의 제 1 실시 예에서는 상기 구동 트랜지스터(MD1)이 PMOS 이어서 상기 제 1 역바이어스 전압이 상기 구동 트랜지스터(MD1)의 제 1 전극에 인가되는 전압보다 높은 전압인 것으로 설명하였으나, 상기 구동 트랜지스터(MD1)이 NMOS인 경우, 상기 제 1 역바이어스 전압은 상기 구동 트랜지스터(MD1)의 제 1 전극에 인가되는 전압보다 낮은 전압이어야 한다.
- <26> 도 2a 및 도 2b는 에이징 공정 시 구동 트랜지스터의 게이트 단자에 인가된 역바이어스 전압에 따라 정상 구동 시 상기 구동 트랜지스터의 출력 전류 및 전류 변화량을 나타낸 그래프이며, 도 3은 상기 역바이어스 전압에 따른 상기 구동 트랜지스터의 문턱 전압을 나타낸 그래프이다.
- <27> 도 2a 및 도 2b에 도시된 바에 의하면, 유기전계발광표시장치의 에이징 공정 시 PMOS의 구동 트랜지스터의 게이트 단자에 인가되는 역바이어스 전압이 증가하는 경우, 상기 구동 트랜지스터의 출력 전류가 증가하며, 상기 역바이어스 전압이 증가할수록 그 변화량도 증가하는 것을 알 수 있다.
- <28> 그러나, 도 3에 도시된 바에 의하면, 유기전계발광표시장치의 에이징 공정 시 구동 트랜지스터의 게이트 단자에 인가되는 역바이어스 전압이 증가하는 경우, 상기 구동 트랜지스터의 문턱 전압도 같이 증가하므로, 상기 역바이어스 전압으로 큰 전압을 인가하게 되면, 상기 구동 트랜지스터의 문턱 전압이 크게 증가하여 전체적인 소비 전력이 증가하는 문제점이 발생한다.

- <29> 따라서, 유기전계발광표시장치의 에이징 공정 시 PMOS의 구동 트랜지스터의 게이트 단자에 인가되는 역바이어스 전압은 상기 구동 트랜지스터의 전류 변화량이 5% 이상이 되며, 상기 구동 트랜지스터의 문턱 전압이 $-0.7V$ 이하가 되도록, 상기 구동 트랜지스터의 제 1 전극에 인가되는 전압보다 5V 내지 20V 높은 전압인 것이 바람직하며, 이와 마찬가지로 NMOS의 구동 트랜지스터의 게이트 단자에 인가되는 역바이어스 전압은 상기 구동 트랜지스터의 제 1 전극에 인가되는 전압보다 5V 내지 20V 낮은 전압인 것이 바람직하다.
- <30> 결과적으로, 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치는 별도의 구성 없이 구동 트랜지스터의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인 및 유기전계발광소자의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인을 통해 인가되는 전압과 상기 데이터 라인을 통해 인가되는 전압을 제어하여, 상기 유기전계발광소자 및 구동 트랜지스터를 에이징 함으로써, 상기 유기전계발광소자의 에이징에 따른 효율 저하를 보상할 수 있다.
- <31> (제 2 실시 예)
- <32> 도 4는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 화소 회로를 나타낸 회로도이다.
- <33> 도 4를 참조하면, 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 화소 회로는 유기전계발광소자(OLED), 스캔 신호를 인가하기 위한 스캔 라인(Sn), 데이터 신호를 인가하기 위한 데이터 라인(Dm), 상기 데이터 신호에 따라 상기 유기전계발광소자(OLED)에 구동 전류를 인가하는 구동 트랜지스터(MD2), 상기 스캔 신호에 따라 상기 구동 트랜지스터(MD2)의 게이트 단자에 상기 데이터 신호를 인가하는 구동부(200) 및 상기 구동 트랜지스터(MD2)의 게이트 단자와 제 2 역바이어스 전압원(Vr1) 사이에 전기적으로 연결되는 제 2 역바이어스 트랜지스터(MR1)를 포함한다.
- <34> 상기 구동부(200)는 상기 스캔 신호에 따라 턴-온 되어, 상기 데이터 신호를 상기 구동 트랜지스터(MD2)의 게이트 단자에 인가하기 위한 스위칭 트랜지스터(MS2) 및 상기 스위칭 트랜지스터(MS2)와 제 1 전원전압 라인(VDD) 사이에 전기적으로 연결되며, 상기 데이터 신호를 저장하여 다음 스캔 신호에 따라 새로운 데이터 신호가 인가될 때까지 상기 구동 트랜지스터(MD2)의 게이트 단자에 상기 데이터 신호를 지속적으로 인가하기 위한 커패시터(Cst2)를 포함한다. 상기 구동 트랜지스터(MD2), 상기 스위칭 트랜지스터(MS2) 및 제 2 역바이어스 트랜지스터(MR1)는 PMOS(P-channel Metal Oxide Semiconductor) 또는 NMOS(N-channel Metal Oxide Semiconductor) 중 어느 하나일 수 있으며, 상기 구동 트랜지스터(MD2), 스위칭 트랜지스터(MS2) 및 제 2 역바이어스 트랜지스터(MR2)는 동일 전도 타입의 트랜지스터일 수 있다.
- <35> 상기 제 2 역바이어스 트랜지스터(MR1)는 제 2 역바이어스 제어신호(Vc1)에 따라 턴-온 되어, 상기 구동 트랜지스터(MD2)의 게이트 단자에 제 2 역바이어스 전압을 인가한다. 여기서, 상기 제 2 역바이어스 트랜지스터(MR1)은 상기 구동 트랜지스터(MD2)의 게이트 단자에 인가되는 제 2 역바이어스 전압이 정상 구동 시 인가되는 데이터 신호의 전압과 서로 상이한 극성이 되도록 서로 상이한 전도 타입인 것이 바람직하다.
- <36> 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 에이징 방법을 설명하면, 먼저, 상기 유기전계발광소자(OLED)는 상기 유기전계발광소자의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인(VDD) 또는 상기 유기전계발광소자의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인(VSS)을 통해 인가되는 전압을 제어하고, 상기 스캔 라인 및 데이터 라인을 통해 상기 스캔 신호 및 데이터 신호를 인가하여 상기 유기전계발광소자를 전기적으로 에이징 하거나, 챔버 내에 상기 유기전계발광소자가 형성된 유기전계발광표시장치를 유입시켜 가열함으로써, 상기 유기전계발광소자를 열적으로 에이징 한다.
- <37> 다음으로, 상기 구동 트랜지스터(MD2)의 제 1 전극과 전기적으로 연결되는 제 1 전원전압 라인(VDD) 및 상기 유기전계발광소자(OLED)의 제 2 전극과 전기적으로 연결되는 제 2 전원전압 라인(VSS)에 동일 전압을 인가하여, 후속해서 상기 구동 트랜지스터(MD2)의 게이트 단자에 인가되는 제 2 역바이어스 전압으로 인해 채널이 형성되어도 상기 유기전계발광소자(OLED)에 구동 전류가 인가되지 않도록 한다.
- <38> 또한, 상기 제 1 전원전압 라인(VDD) 및 제 2 전원전압 라인(VSS)에 인가되는 전압을 상기 구동 트랜지스터(MD2)의 전도 타입에 따라 정상 구동 시 상기 제 1 전원전압 라인(VDD)과 제 2 전원전압 라인(VSS)에 인가되는 제 1 전원전압과 제 2 전원전압 중 상대적으로 낮은 제 2 전원전압 또는 상대적으로 높은 제 1 전원전압으로 제어하여, 상기 구동 트랜지스터(MD2)의 게이트 단자에 인가되는 전압을 제어하기 용이하도록 한다. 보다 자세하게는, 도 2에 도시된 바와 같이 상기 구동 트랜지스터(MD2)이 PMOS인 경우, 상기 구동 트랜지스터(MD2)의 게이트 단자에 인가되는 상기 제 2 역바이어스 전압은 상기 구동 트랜지스터(MD2)의 제 1 전극에 인가되는 전압보다 높은 전압이어야 하므로, 정상 구동 시 상기 제 1 전원전압 라인(VDD)과 제 2 전원전압 라인(VSS)에 인가되는

제 1 전원전압과 제 2 전원전압 중 상대적으로 낮은 상기 제 2 전원전압이 상기 구동 트랜지스터(MD2)의 제 1 전극에 인가된다면, 상기 제 2 역바이어스 전압을 상기 구동 트랜지스터(MD2)의 제 1 전극에 상기 제 1 전원전압이 인가되는 경우보다 낮은 전압으로 제어할 수 있으므로, 상기 제 2 역바이어스 전압을 제어하기가 용이해진다.

<39> 계속해서, 제 2 역바이어스 제어신호(Vc1)를 인가하여 상기 제 2 역바이어스 트랜지스터(MR1)를 턴-온 시켜, 상기 구동 트랜지스터(MR2)의 게이트 단자에 제 2 역바이어스 전압을 인가한다. 상기 제 2 역바이어스 전압은 상기 제 1 전원전압 라인(VDD)을 통해 상기 구동 트랜지스터(MD2)의 제 1 전극에 인가되는 전압보다 높은 전압을 가지는 것으로, 도 2a, 도 2b 및 도 3에 도시된 바와 같이, 상기 구동 트랜지스터(MD2)의 제 1 전극에 인가되는 전압보다 5V 내지 20V 높은 것이 바람직하다. 본 발명의 제 2 실시 예에서는 상기 구동 트랜지스터(MD2)이 PMOS인 경우에 대하여 설명하고 있으나, 상기 구동 트랜지스터(MD2)이 NMOS인 경우 상기 제 2 역바이어스 전압은 상기 구동 트랜지스터(MD2)의 제 1 전극에 인가되는 전압보다 낮은 전압을 가지며, 바람직하게는 -20V 내지 -5V 낮은 전압이다.

<40> 결과적으로, 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치는 제 2 역바이어스 전압원과 구동 트랜지스터의 게이트 단자 사이에 전기적으로 연결되는 제 2 역바이어스 트랜지스터를 통해 상기 구동 트랜지스터에 제 2 역바이어스 전압을 인가함으로써, 상기 유기전계발광표시장치의 에이징 공정 시 소요되는 소비 전력을 크게 감소시킬 수 있다.

<41> (제 3 실시 예)

<42> 도 5는 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치의 화소 회로를 나타낸 회로도이다.

<43> 도 5를 참조하면, 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치의 화소 회로는 유기전계발광소자(OLED), 스캔 신호를 인가하기 위한 스캔 라인(Sn), 데이터 신호를 인가하기 위한 데이터 라인(Dm), 상기 데이터 신호에 따라 상기 유기전계발광소자(OLED)에 구동 전류를 인가하는 구동 트랜지스터(MD3), 상기 스캔 신호에 따라 상기 구동 트랜지스터(MD3)의 게이트 단자에 상기 데이터 신호를 인가하는 구동부(300), 상기 유기전계발광소자(OLED)와 제 3 역바이어스 전압원(Vr2) 사이에 전기적으로 연결되는 제 3 역바이어스 트랜지스터(MR2) 및 상기 구동 트랜지스터(MD3)의 게이트 단자와 제 4 역바이어스 전압원(Vr3) 사이에 전기적으로 연결되는 제 4 역바이어스 트랜지스터(MR3)를 포함한다.

<44> 상기 구동부(300)는 상기 스캔 신호에 따라 턴-온 되어, 상기 데이터 신호를 상기 구동 트랜지스터(MD3)의 게이트 단자에 인가하기 위한 스위칭 트랜지스터(MS3) 및 상기 스위칭 트랜지스터(MS3)와 제 1 전원전압 라인(VDD) 사이에 전기적으로 연결되며, 상기 데이터 신호를 저장하여 다음 스캔 신호에 따라 새로운 데이터 신호가 인가될 때까지 상기 구동 트랜지스터(MD3)의 게이트 단자에 상기 데이터 신호를 지속적으로 인가하기 위한 커패시터(Cst3)를 포함한다. 상기 구동 트랜지스터(MD3), 상기 스위칭 트랜지스터(MS3), 제 3 역바이어스 트랜지스터(MR2) 및 제 4 역바이어스 트랜지스터(MR3)는 PMOS(P-channel Metal Oxide Semiconductor) 또는 NMOS(N-channel Metal Oxide Semiconductor) 중 어느 하나일 수 있으며, 상기 구동 트랜지스터(MD2), 스위칭 트랜지스터(MS2) 제 3 역바이어스 트랜지스터(MR2) 및 제 4 역바이어스 트랜지스터(MR3)는 동일 전도 타입의 트랜지스터일 수 있다.

<45> 상기 제 3 역바이어스 트랜지스터(MR2)는 제 3 역바이어스 제어신호(Vc2)에 따라 턴-온 되어, 상기 유기전계발광소자(OLED)에 제 3 역바이어스 전압을 인가하기 위한 것으로, 도시된 바와 같이 상기 구동 트랜지스터(MD3)의 제 2 전극과 전기적으로 연결되는 상기 유기전계발광소자(OLED)의 제 1 전극과 상기 제 3 역바이어스 전압원(Vr2) 사이에 전기적으로 연결될 수 있으며, 이와는 달리 제 2 전원전압 라인(VSS)과 전기적으로 연결되는 상기 유기전계발광소자(OLED)의 제 2 전극과 상기 제 3 역바이어스 전압원(Vr2) 사이에 전기적으로 연결될 수도 있다.

<46> 상기 제 4 역바이어스 트랜지스터(MR3)는 상기 구동 트랜지스터(MD3)의 게이트 단자와 제 4 역바이어스 전압원(Vr3) 사이에 전기적으로 연결되며, 제 4 역바이어스 제어신호(Vc3)에 따라 턴-온 되어, 상기 구동 트랜지스터(MD3)의 게이트 단자에 제 4 역바이어스 전압을 인가한다. 여기서, 상기 제 2 역바이어스 트랜지스터(MR1)은 상기 구동 트랜지스터(MD2)의 게이트 단자에 인가되는 제 2 역바이어스 전압이 정상 구동 시 인가되는 데이터 신호의 전압과 서로 상이한 극성이 되도록 서로 상이한 전도 타입인 것이 바람직하다.

<47> 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치의 에이징 방법을 설명하면, 먼저 제 3 역바이어스 제어신호(Vc2)를 인가하여 상기 제 3 역바이어스 트랜지스터(MR2)를 턴-온 시켜, 상기 유기전계발광소자(OLED)의 제 1

전극에 제 3 역바이어스 전압을 인가한다. 상기 제 3 역바이어스 전압은 상기 유기전계발광소자(OLED)의 제 2 전극과 전기적으로 연결된 제 2 전원전압 라인(VSS)을 통해 인가되는 전압보다 낮은 전압으로, 상기 유기전계발광소자(OLED)의 원활한 에이징을 위하여 -14V 내지 -10V인 것을 바람직하다.

<48> 다음으로, 제 4 역바이어스 제어신호(Vc3)를 인가하여 상기 제 4 역바이어스 트랜지스터(MR3)를 턴-온 시켜, 상기 구동 트랜지스터(MR3)의 게이트 단자에 제 4 역바이어스 전압을 인가한다. 상기 제 4 역바이어스 전압은 상기 제 1 전원전압 라인(VDD)을 통해 상기 구동 트랜지스터(MD3)의 제 1 전극에 인가되는 전압보다 높은 전압을 가지는 것으로, 도 2a, 도 2b 및 도 3에 도시된 바와 같이, 상기 구동 트랜지스터(MD3)의 제 1 전극에 인가되는 전압보다 5V 내지 20V 높은 것이 바람직하다. 본 발명의 제 3 실시 예에서는 상기 구동 트랜지스터(MD3)이 PMOS인 경우에 대하여 설명하고 있으나, 상기 구동 트랜지스터(MD3)이 NMOS인 경우 상기 제 4 역바이어스 전압은 상기 구동 트랜지스터(MD3)의 제 1 전극에 인가되는 전압보다 낮은 전압을 가지며, 바람직하게는 -20V 내지 -5V 낮은 전압이다.

<49> 결과적으로, 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치는 제 3 역바이어스 전압원, 제 3 역바이어스 트랜지스터, 제 4 역바이어스 전압원 및 제 4 역바이어스 트랜지스터를 통해 상기 유기전계발광표시장치를 구동시키지 않으며, 유기전계발광소자 및 구동 트랜지스터를 전기적으로 에이징하고 있으므로, 상기 유기전계발광표시장치의 에이징 공정 시 소요되는 소비 전력을 크게 감소시킬 수 있으며, 상기 유기전계발광소자의 열적 에이징 하기 위하여 챔버 내에 유입하는 공정을 생략하여 공정을 간소화시킬 수 있다.

발명의 효과

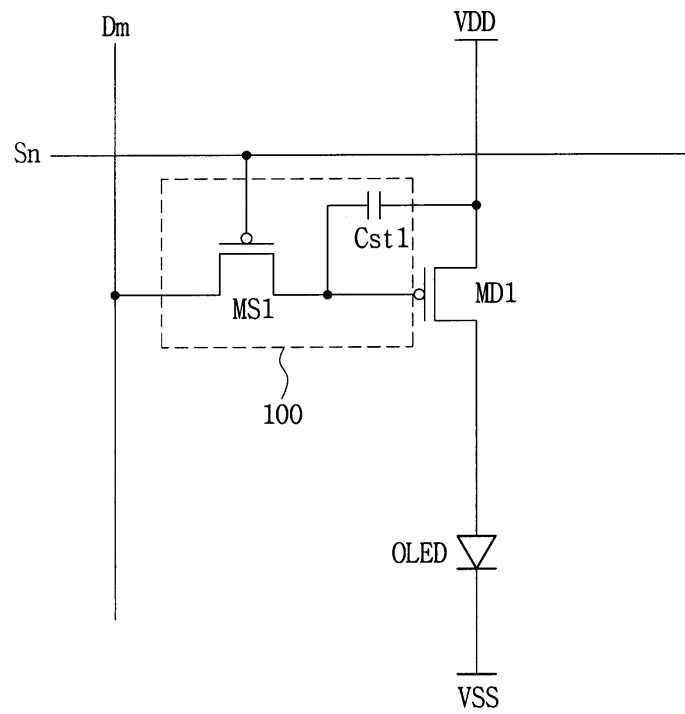
<50> 따라서, 본 발명에 따른 유기전계발광표시장치는 구동 트랜지스터의 게이트 단자에 역바이어스 전압을 인가하여, 상기 구동 트랜지스터를 전기적으로 에이징 함으로써, 유기전계발광소자의 에이징에 의한 효율 저하를 보상하여, 구동 전압 및 소비 전력의 증가 없이 유기전계발광표시장치의 수명을 증가시키고, 초기 불량률 감소시키는 효과가 있다.

도면의 간단한 설명

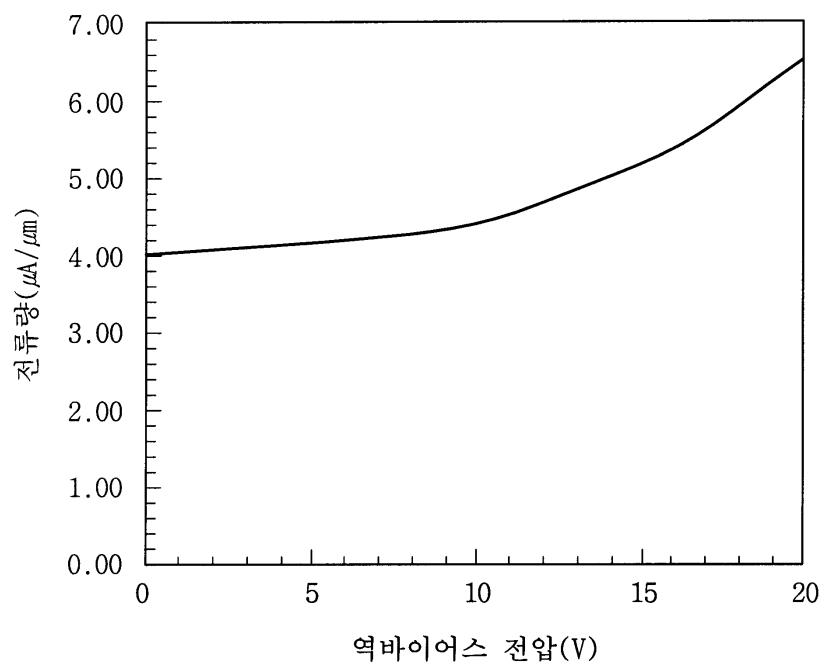
- <1> 도 1은 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 화소 회로를 나타낸 회로도이다.
- <2> 도 2a 및 도 2b는 게이트 단자에 인가된 역바이어스 전압에 따른 구동 트랜지스터의 출력 전류 및 그 변화량을 나타낸 그래프이다.
- <3> 도 3은 게이트 단자에 인가된 역바이어스 전압에 따른 구동 트랜지스터의 문턱 전압을 나타낸 그래프이다.
- <4> 도 4는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 화소 회로를 나타낸 회로도이다.
- <5> 도 5는 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치의 화소 회로를 나타낸 회로도이다.

도면

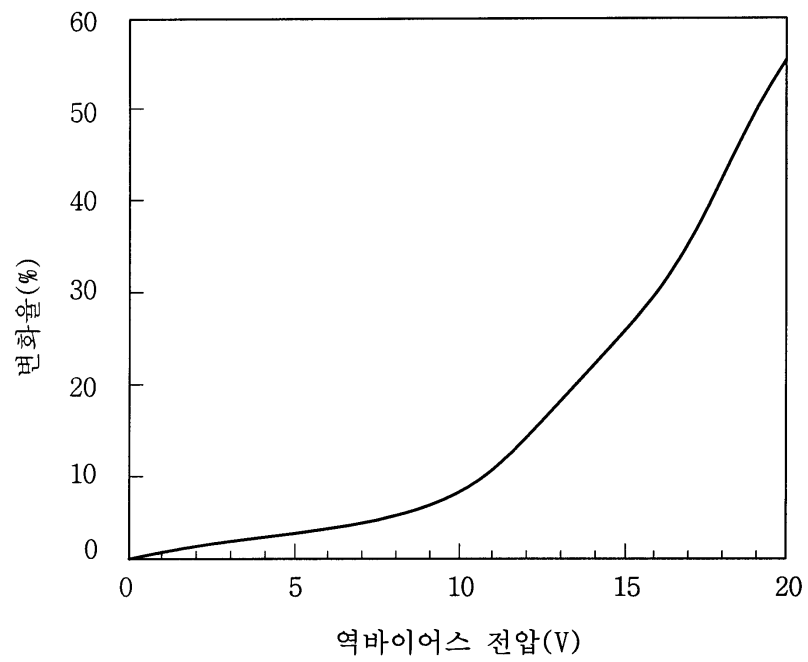
도면1



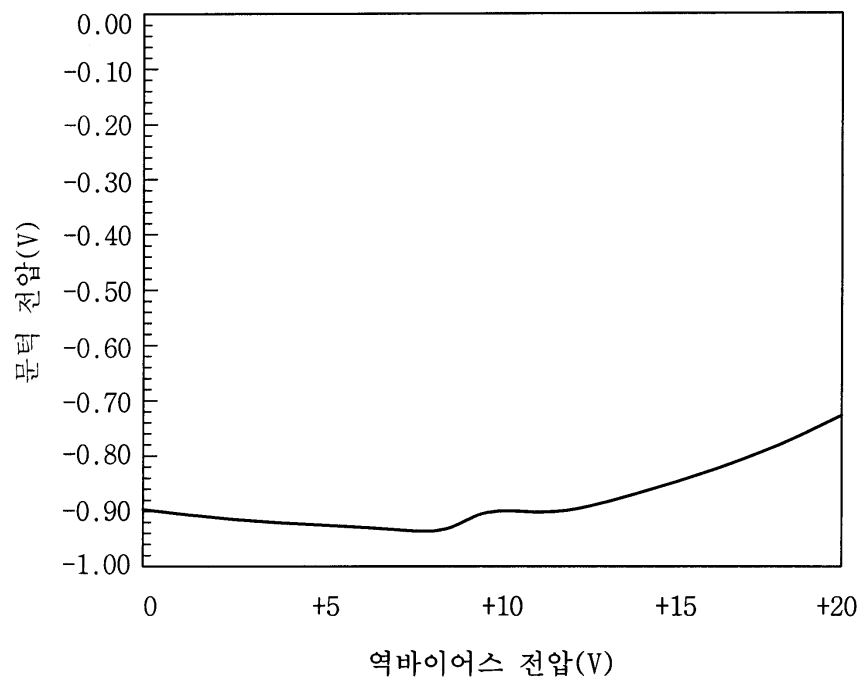
도면2a



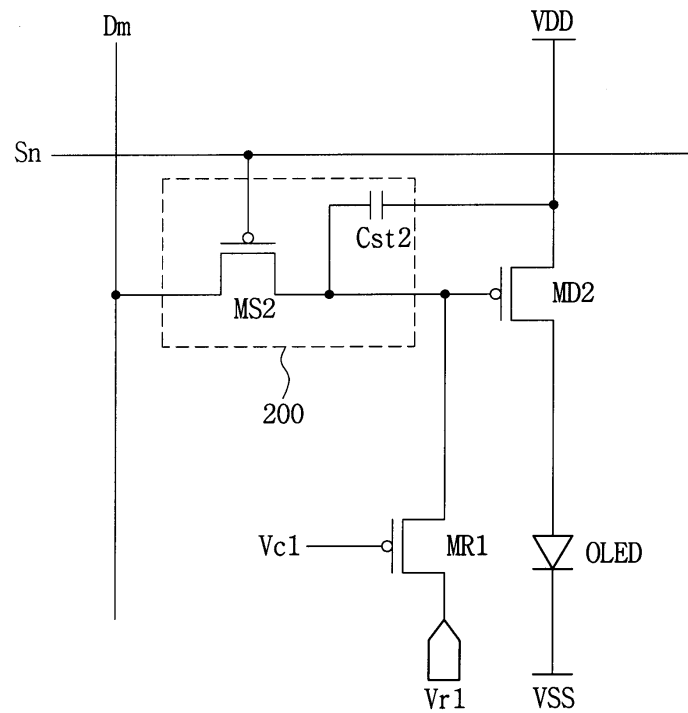
도면2b



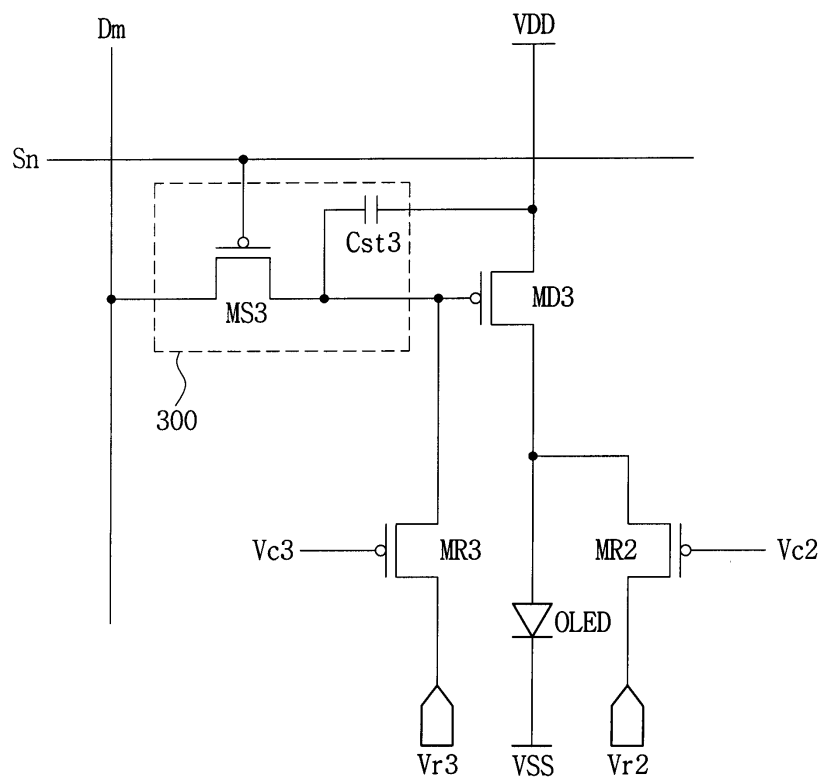
도면3



도면4



도면5



专利名称(译)	有机电致发光显示装置及其老化方法		
公开(公告)号	KR1020080072160A	公开(公告)日	2008-08-06
申请号	KR1020070010514	申请日	2007-02-01
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK HYE HYANG 박혜향 YANG SUN A 양선아		
发明人	박혜향 양선아		
IPC分类号	H05B33/02 G09G3/30		
CPC分类号	G09G2320/043 G09G2300/0866 G09G3/3233 G09G2300/0819		
代理人(译)	PARK, 常树		
其他公开文献	KR100853540B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置及其老化方法，它使电驱动晶体管老化，并且提高作为有机电致发光显示装置的驱动晶体管的效率及其老化方法，并以此方式补偿效率下降通过有机电致发光器件的老化。本发明涉及一种有机电致发光显示装置，包括第一反向偏置晶体管，扫描线：数据线：驱动器：根据扫描信号授权数据信号的驱动器和栅极端子电连接；并且用于授权用于授权有机电致发光器件的数据信号：扫描信号在其间电连接驱动晶体管的栅极端子根据有机电致发光器件和驱动晶体管中的数据信号和第一反向偏压电压圈授权驱动电流。本发明涉及有机电致发光显示装置的老化方法，其授权与有机电致发光装置的第二电极电连接的第二电源电压线中的有机电致发光装置和与第一电极连接的第一电源电压线相同的电压。它驱动晶体管的电极老化；并且意味着授权驱动晶体管的栅极端子中的第三反向偏置电压。有机电致发光显示装置和老化。

