



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/26 (2006.01)

H05B 33/10 (2006.01)

(11) 공개번호

10-2007-0081250

(43) 공개일자

2007년08월16일

(21) 출원번호 10-2006-0013068

(22) 출원일자 2006년02월10일

심사청구일자 2006년02월10일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 이호년
경기 성남시 분당구 서현동 효자촌현대아파트 103-1204
강성기
경기 성남시 분당구 금곡동 코오롱 하늘채 A-1305
김정우
경기 용인시 기흥읍 구갈리 구갈우림아파트 202호
고익환
서울 강남구 도곡동 961 현대아파트 2-808
이영구
서울 동작구 사당동 321-44 지층우
심홍식
서울 강남구 수서동 신동아아파트 707-803

(74) 대리인 리앤목특허법인

전체 청구항 수 : 총 10 항

(54) 유기 전자발광 디스플레이 및 그 제조방법

(57) 요약

유기 전자발광 디스플레이 및 제조방법에 개시된다. 전자 발광 디스플레이는

기관; 화소회로부를 덮는 패시베이션층에 동일 물질로된 하부 전극과 보호층이 형성되며, 하부 전극은 OLED의 투명성 애노드이며, 보호층은 화소회로부에 겹쳐지게 형성된다. 보호층은 하부 전극의 표면 처리 시 사용되는 플라즈마 및 유기 액체물질을 이용한 OLED 제조공정에서 화소회로부를 보호한다.

대표도

도 1a

특허청구의 범위

청구항 1.

기관;

상기 기관 상에 정의된 단위 화소 영역에 마련되는 화소회로부;

상기 화소회로부를 포함하여 상기 단위 화소영역 전체를 덮는 패시베이션층;

상기 패시베이션층에서, 상기 화소회로부에 겹치지 않는 영역에 형성되는 투명성 하부 전극, 유기발광층 및 상부전극을 포함하는 OLED; 그리고

상기 패시베이션층 위에서 화소회로부에 겹처지게 형성되는 것으로 상기 하부 전극과 동일 물질로 형성되는 화소회로부의 보호층을 구비하는 것을 특징으로 하는 유기 전자발광 디스플레이.

청구항 2.

제 1 항에 있어서,

상기 화소회로부는 유기 박막트랜지스터를 포함하는 것을 특징으로 하는 유기 전자발광 디스플레이.

청구항 3.

제 1 항, 제 2항, 제4항 중의 어느 한 항에 있어서,

상기 투명성 하부 전극과 보호층은 ITO, IZO 중의 어느 하나의 도전성 산화막으로 형성되는 것을 특징으로 하는 유기 전자발광 디스플레이.

청구항 4.

제1항에 있어서, 상기 패시베이션 층은 유기막으로 하는 것을 특징으로 하는 유기 전자발광 디스플레이.

청구항 5.

제 1 항 내지 제 4 항 중의 어느 한 항에 있어서,

상기 패시베이션층과 유기 발광층의 사이에 बैं크가 형성되어 있고, बैं크에는 하부 전극이 노출되는 윈도우를 구비하는 것을 특징으로 하는 유기 전자발광 디스플레이.

청구항 6.

기관 상에, 화소 영역마다 화소회로부를 형성하는 단계;

상기 화소회로부를 보호하는 패시베이션층을 형성하는 단계;

상기 패시베이션 층 위에 OLED의 투명성 하부 전극 물질층을 형성하는 단계;

상기 전극 물질층을 패터닝하여 상기 화소회로부 위 부분에 마련되는 보호층과 상기 화소회로부에 겹치지 않는 영역의 하부 전극을 각각 얻는 단계; 그리고

상기 하부 전극 위에 유기발광층과 반사성 상부 전극을 형성하여 OLED를 얻는 단계;를 포함하는 것을 특징으로 하는 유기 전자발광 디스플레이의 제조방법.

청구항 7.

제 6 항에 있어서,

상기 화소회로부는 유기 박막트랜지스터를 포함하는 것을 특징으로 하는 유기 전자발광 디스플레이의 제조방법.

청구항 8.

제 6 항 또는 7항에 있어서,

상기 투명성 하부 전극과 보호층은 ITO, IZO 등의 도전성 산화막으로 형성되는 것을 특징으로 하는 유기 전자발광 디스플레이의 제조방법.

청구항 9.

제 6 항에 있어서,

상기 패시베이션 층은 유기막으로 하는 것을 특징으로 하는 유기전자발광 디스플레이의 제조방법.

청구항 10.

제 6 항 내지 제 9 항에 중의 어느 한 항에 있어서,

상기 패시베이션층과 유기 발광층의 사이에 상기 하부 전극이 노출되는 윈도우를 갖는 뱅크를 형성하는 단계를 더 구비하는 것을 특징으로 하는 유기 전자발광 디스플레이의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전자발광디스플레이에 관한 것으로 상세히는 두 개의 패널을 이용하는 유기전자발광디스플레이에 관한 것이다.

유기전자발광디스플레이는 발광물질로서 유기화합물을 이용하는 능동발광 디스플레이이다. 이러한 유기발광디스플레이는 비능동발광형 TFT-LCD(Thin Film Transistor - Liquid Crystal Display)에 비하여 구조와 제조공정이 간단하여 제조비용이 저렴하고, 낮은 소비전력, 얇은 두께 및 높은 응답속도 등을 가진다.

액티브 매트릭스형 유기전자발광디스플레이는 X-Y 매트릭스상으로 배열되는 다수의 유기발광다이오드(Organic Light Emitting Diode, 이하 OLED)와 이들 OLED를 구동하는 반도체 회로부를 갖춘다. 일반적으로 광의 출사 방향에 따라 전면 발광(TOP EMISSION) 및 배면 발광(BOTTOM EMISSION)으로 구별된다.

전면발광형 유기발광디스플레이는 복수의 트랜지스터를 포함하는 화소회로부위에 OLED 화소가 중첩되게 배치되는 구조를 가진다. 그리고 배면 발광형 유기 발광 디스플레이는 화소회로부와 OLED 화소가 겹쳐지지 않게 배치된다.

전면 발광형 유기 전자발광 디스플레이에서, 각 단위 화소의 화소회로부는 화소의 일부 영역에 형성되며, 화소회로부를 포함하여 화소의 전체 위에는 절연성 물질로 된 패시베이션층(또는 평탄화층)이 형성되고, 이 위에 화소의 대부분 영역을 차지하는 OLED가 형성된다.

한편 배면 발광형 전자발광 디스플레이는 OLED에서 발생한 빛이 기판을 투과해야 하기 때문에 광이 투과할 수 없는 구동회로부에 겹쳐지지 않게 형성된다. 유기 전자발광 디스플레이를 제조하는 과정에서 애노드에 대한 플라즈마 표면 처리가 수행되는데 이 과정에서 패시베이션층에 덮여 있는 화소회로부의 트랜지스터가 손상될 수 있다. 플라즈마 표면 처리는 ITO 등의 투명재료로 된 애노드 전극에 대해 이루어지는데 이때에 애노드 전극에 덮여 있지 않은 트랜지스터가 손상을 입게 된다. 화소회로부는 패시베이션층에 의해 보호는 되고 있으나 이를 침투하는 고에너지의 플라즈마에 의해 손상될 수 있다. 또한, OLED 형성과정에서 유기 액상재료에 의한 트랜지스터의 손상도 우려된다.

발명이 이루고자 하는 기술적 과제

본 발명은 OLED 형성공정에서 화소회로부를 보호할 수 있는 유기 전자발광 디스플레이 및 그 제조방법을 제공함에 그 목적 있다.

발명의 구성

본 발명에 따르면,

기관;

상기 기관 상에 정의된 단위 화소 영역에 마련되는 화소회로부;

상기 화소회로부를 포함하여 상기 단위 화소영역 전체를 덮는 패시베이션층;

상기 패시베이션층에서, 상기 구동회로부에 겹치지 않는 영역에 형성되는 투명성 하부 전극을 포함하는 OLED; 그리고

상기 패시베이션층 위에서 화소회로부에 겹쳐지게 형성되는 것으로 상기 하부 전극과 동일 물질로 형성되는 화소회로부의 보호층을 구비한다.

본 발명에 따른 유기 전자발광 디스플레이의 제조방법은;

기관 상에, 화소 영역마다 화소회로부를 형성하는 단계;

상기 화소회로부를 보호하는 패시베이션층을 형성하는 단계;

상기 패시베이션 층 위에 OLED의 투명성 하부 전극 물질층을 형성하는 단계;

상기 전극 물질층을 패터닝하여 상기 화소회로부 위 부분에 마련되는 보호층과 상기 화소회로부에 겹쳐지지 않는 영역의 하부 전극을 각각 얻는 단계;

상기 하부 전극 위에 정공수송층, 발광층을 포함하는 유기물질층과 반사성 상부 전극을 형성하여 OLED를 얻는 단계; 그리고

상기 상부 전극을 포함하여 상기 기관 상의 적층물 위에 패시베이션층을 형성하는 단계를 포함한다. 본 발명의 다른 실시예에 따른 유기 전자발광 디스플레이는 상기 평탄화층 위에 상기 OLED의 형성영역을 정의하는 소정 높이의 뱅크를 갖는다.

본 발명의 한 실시예에 따른 제조방법은 상기 하부 전극과 보호층의 패터닝 이후 OLED 형성 영역을 정의하는 बैं크 형성 단계를 더 포함한다.

본 발명의 바람직한 실시예에 따르면 상기 하부 전극과 보호층은 ITO, IZO 중의 어느 하나의 도전성 산화막으로 형성된다. 상기 보호층은 상기 화소회로부 위에 마련되어 있어서 하부 전극의 플라즈마 처리시 이용되는 플라즈마로부터 화소회로부를 보호하며 또한 후속되는 공정에서의 유기 액상재료의 침투를 방지하여 화소회로부를 보호한다.

이하, 첨부된 도면을 참조하면서 본 발명에 따른 유기 전자발광디스플레이의 실시예들을 상세히 설명한다.

도 1A 및 도 1B는 본 발명의 실시예들에 따른 유기전자발광 디스플레이의 개략적 단면도이다. 이러한 도 1A, 1B는 유기 전자발광 디스플레이에서 하나의 서브 픽셀의 개략적 단면도로서 화소회로부의 구성요소인 스위칭 트랜지스터와 스토리지 커패시터 및 구동 트랜지스터 중 스위칭 트랜지스터 및 스토리지 커패시터는 생략되고 드라이빙 트랜지스터 및 이에 의해 구동되는 OLED의 적층 구조만을 보인다.

도 1A에서는 "A" 영역은 화소회로부가 배치되는 영역이며 "B" 영역은 화소회로부에 의해 구동되는 OLED가 배치되는 영역이다. "A" 영역을 살펴보면, 기판(1) 위에 게이트(2)가 형성되고 이 위에 게이트 절연층(3)이 형성된다. 게이트 절연층(3)은 "A" 영역뿐 아니라 "B" 영역도 덮는다. 게이트 절연층(3) 위에는 게이트(2)를 중심으로 그 양측에 배치되는 소스(4)와 드레인(5)이 형성된다. 소스(4)와 드레인(5) 위에는 그 양단이 소스(4)와 드레인(5)에 걸쳐지는 유기 또는 무기 반도체 물질로 된 활성층(Active Layer, 6)이 형성된다. 상기 활성층(6) 위에는 평탄화층으로서의 패시베이션층(7)이 형성되며, 이 패시베이션층(8)은 "B" 영역에 까지 확장된다. 상기 패시베이션층(7) 위에는 ITO 또는 IZO 등의 투명 도전성 물질로 된 보호층(8)과 애노드 전극(9)이 형성된다. 상기 보호층(8)은 화소회로부가 형성되는 "A" 영역에 위치하며, 애노드 전극(9)은 OLED가 배치되는 영역인 "B" 영역에 위치한다.

상기 보호층(8)과 애노드 전극(9) 위에는 बैं크(10)가 형성된다. 여기에서 애노드 전극(9) 부분은 윈도우(10a)를 통해 노출된다. बैं크(10)와 बैं크(10)에 덮이지 않은 애노드 전극(9) 위에는 정공수송층 및 발광층을 포함하는 유기발광층(11)이 형성되고, 그 위에 전면적으로 금속등의 반사성 도전물질로 된 캐소드 전극(12) 및 실링층(13)이 형성된다.

위에서 설명된 본 발명에 따른 유기 전자발광 디스플레이는 애노드 전극(9)을 형성하는 단계에서 동시에 제작된 화소회로부의 보호층(8)을 가진다는 점에 특징이 있다. 보호층(8)은 애노드를 위한 플라즈마 표면 처리 및 유기 액상물질에 의한 유기발광층(11) 형성 단계 전에 트랜지스터를 포함하는 화소회로부를 덮음으로써 플라즈마 및 유기 액상물질에 의한 화소회로부, 특히 화소회로부의 트랜지스터의 손상을 방지한다. 이러한 트랜지스터의 손상방지의 효과는 유기 패시베이션막을 사용한 경우에 두드러지게 나타나며, 유기 반도체의 경우에 특히 필요하다.

도 1B는 बैं크가 없는 구조로서 बैं크를 제외한 나머지 구조는 동일하다. 도 1B를 참조하면, "A" 영역을 살펴보면, 기판(1) 위에 게이트(2), 게이트 절연층(3), 소스/드레인(4, 5), 활성층(Active Layer, 6), 패시베이션층(7), 보호층(8)이 순차적으로 형성된다. 게이트 절연층(3)과 패시베이션층(8)은 역시 "A" 영역과 "B" 영역에 공히 형성된다. "B" 영역을 살펴보면, 기판(1) 위에 게이트 절연층(3), 패시베이션층(7) 애노드 전극(9)이 형성된다. 상기 애노드 전극(9)은 상기 보호층(8)과 동일 물질로 동시에 제조된다. 상기 보호층(8)은 전기적으로 고립되어 있고 단순히 화소회로부를 보호하는 기능만을 가진다.

전술한 실시예는 p-채널 TFT를 이용하는 유기 전자발광 디스플레이이며, 본 발명의 다른 실시예에 따른 n-채널 TFT가 적용될 수 있다. 이 경우 OLED의 애노드가 구동 트랜지스터의 소스에 연결되며 캐소드는 접지된다.

위의 실시예들에서 설명된 구동 회로부는 기본적으로 유기 반도체 재료를 이용하는 것으로 설명되었으나 본 발명의 다른 실시예에 따르면 실리콘이나 ZnO 등의 무기 반도체 재료가 적용될 수 있으며 이러한 재료의 선택에 의해 다른 요소들의 재료도 적절히 변경되어야 할 것이며, 이러한 재료의 선택은 공지된 기술에 의해 용이하며 따라서 본 발명의 기술적 범위를 제한하지 않는다.

한편, 유기반도체재료의 경우 p-형 반도체 재료로 펜타센(pentacene)이 사용될 수 있으며 소스와 드레인 전극은 Au 또는 Cr/Au 로 형성될 수 있다. 그리고 n-형 유기 반도체 재료로는 F16CuPc 또는 NTCD, DHF-6T을 이용할 수 있다. 게이트 절연층 및 패시베이션층은 잘 알려진 절연성 유기 또는 무기재료를 이용한다. 유기재료에는 PVP, PVA 무기 재료에는 SiO₂, Si₃N₄, Al₂O₃, Si₃N₄ 등이 있다. 그리고 बैं크 재료로는 PVA(Polyvinylacetate) PA(Photo Acryl), PI (Polyimide) 또는 블랙 포토 레지스트의 카본계열 유기재료가 있다. 기판은 PES, PET, PC 등의 플라스틱이나 유리가 적용될 수 있다.

이하에서, 도 2A - 2J를 참조하면서 도 1A에 도시된 유기 전자발광 디스플레이의 제조방법을 설명하며 이를 통해서 도 1B에 도시된 유기전자발광디스플레이의 제조방법은 용이하게 이해할 수 있을 것이다.

도 2A 에 도시된 바와 같이, 투명한 기판(1) 위에 게이트(2)를 형성한다.

도 2B에 도시된 바와 같이, 상기 게이트(2)가 형성된 기판(1) 전체 위에 게이트 절연층(3)을 형성한다. 전술한 바와 같이 PVP, PVA 등의 유기재료 또는 SiO₂, Si₂N₃, Al₂O₃, SiRiO₃ 등의 무기재료를 이용한다.

도 2C에 도시된 바와 같이, 게이트(2)의 상방 양측에 소스(4)와 드레인(5)을 형성한다. 이때의 재료로 Au 및 Cr을 이용하여 Au 단일층 또는 Cr/Au 2중 층 구조의 소스(4)와 드레인(5)을 형성한다.

도 2D에 도시된 바와 같이, 펜타센 등의 유기 반도체 물질을 증착한 후 이를 패터닝하여 상기 소스(4)와 드레인(5)의 사이에 활성층(6)을 형성한다.

도 2E에 도시된 바와 같이, 상기 구성 요소들이 형성되는 기판(1) 위에 평탄화층으로서 전술한 바와 같은 절연성 유기 또는 무기재료로 페시베이션층(7)을 형성한다.

도 2F에 도시된 바와 같이, 상기 페시베이션층(7)에 비아홀(7a)을 형성한 후, 이 위에 ITO 등의 투명 도전성 물질(9')을 증착한다.

도 2G에 도시된 바와 같이 상기 투명 도전성 물질(9')을 패터닝하여 전술한 바와 같은 보호층(8) 및 애노드 전극(9)을 형성한다.

도 2H에 도시된 바와 같이 상기 기판 위에 애노드 전극(9)의 표면이 노출되는 윈도우(10a)를 갖는 बैं크(10)를 PVA, PA, PI 또는 블랙 포토 레지스트등을 이용하여 형성한다.

도 2I에 도시된 바와 같이 플라즈마를 이용해 애노드 전극(9)의 표면 에너지 조절을 위한 표면처리를 행한다. 이 과정에서 बैं크(10)의 매몰되어 있는 보호층(8)은 상기 플라즈마로부터 그 하부의 화소회로부를 보호한다.

도 2J에 도시된 바와 같이 상기 बैं크 위에 알려진 바와 같은 구조로서 유기물질을 이용해 정공수송층 및 발광층을 포함하는 유기발광층(11)을 순차적으로 형성하고 그 위에 금속 등의 반사성 도전물질로 된 캐소드 전극(12) 및 실링층(13)을 형성하여 목적하는 유기 전자발광디스플레이를 얻는다. 역시 이 과정에서 상기 보호층(8)은 유기물질의 침투를 차단하여 그 하부의 화소회로부를 보호한다.

발명의 효과

상기와 같이 본 발명의 디스플레이는 스위칭 트랜지스터, 드라이빙 트랜지스터가 포함된 화소회로부가 그 위의 투명 전극 물질에 의한 보호층에 의해 보호되는 구조를 가진다.

이러한 본 발명에 따르면, 투명 애노드 전극에 대해 행해지는 플라즈마 표면처리시 플라즈마로부터 구동회로부가 상기 보호층에 의해 보호하고, 또한 유기발광층 형성시 유기 물질에 포함된 유기용제의 침투를 차단하여 역시 구동회로부가 보호된다.

이러한 본 발명은 특히 유기 박막트랜지스터를 이용하는 배면 발광형(BOTTOM EMISSION) 유기 전자발광 디스플레이 및 그 제조방법에 적용되기에 적합하다.

이러한 본원 발명의 이해를 돕기 위하여 몇몇의 모범적인 실시예가 설명되고 첨부된 도면에 도시되었으나, 이러한 실시예들은 단지 넓은 발명을 예시하고 이를 제한하지 않는다는 점이 이해되어야 할 것이며, 그리고 본 발명은 도시되고 설명된 구조와 배열에 국한되지 않는다는 점이 이해되어야 할 것이며, 이는 다양한 다른 수정이 당 분야에서 통상의 지식을 가진 자에게 일어날 수 있기 때문이다.

도면의 간단한 설명

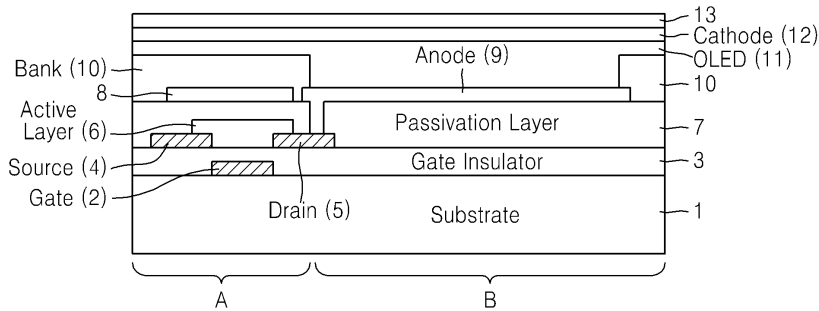
도 1A는 본 발명의 한 실시예에 따른 유기 전자발광 디스플레이의 개략적 단면도이다.

도 1B는 본 발명의 다른 실시예에 따른 유기 전자발광 디스플레이의 개략적 단면도이다.

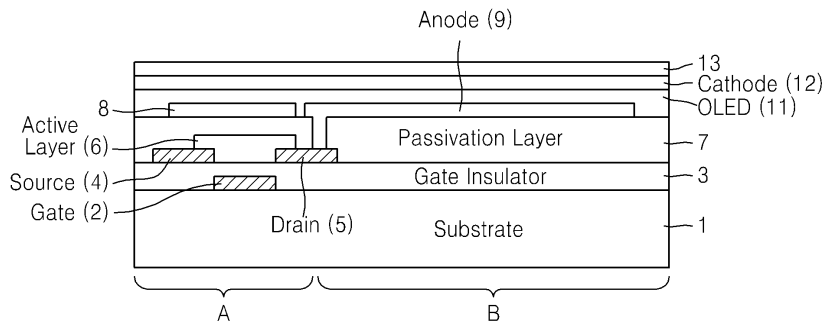
도 2A- 2J는 발명에 따른 유기 전자발광 디스플레이의 제조공정도이다.

도면

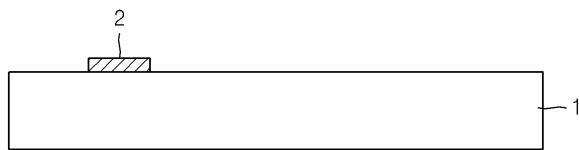
도면1a



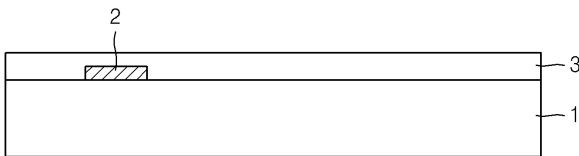
도면1b



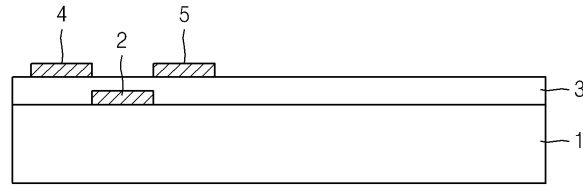
도면2a



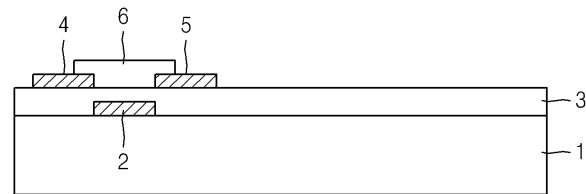
도면2b



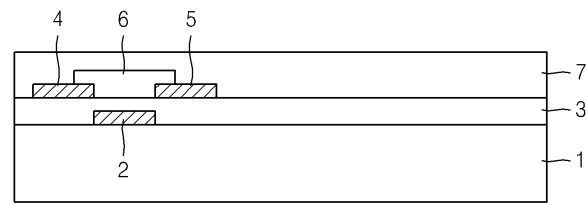
도면2c



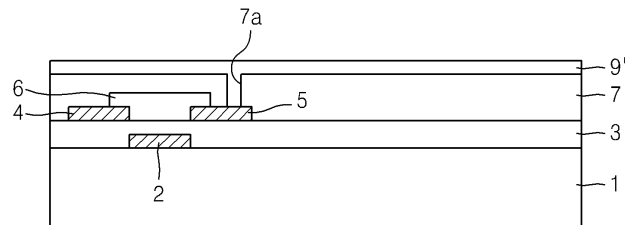
도면2d



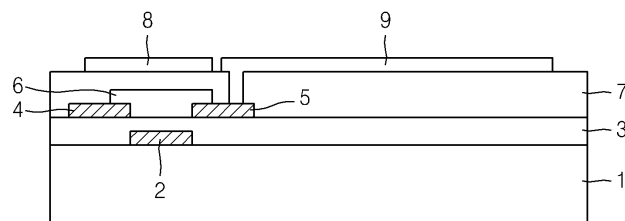
도면2e



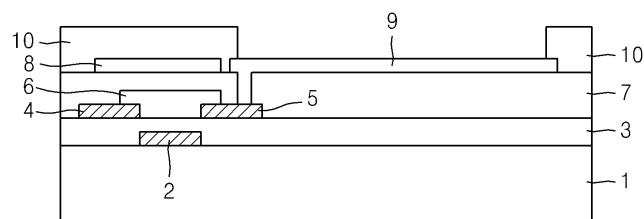
도면2f



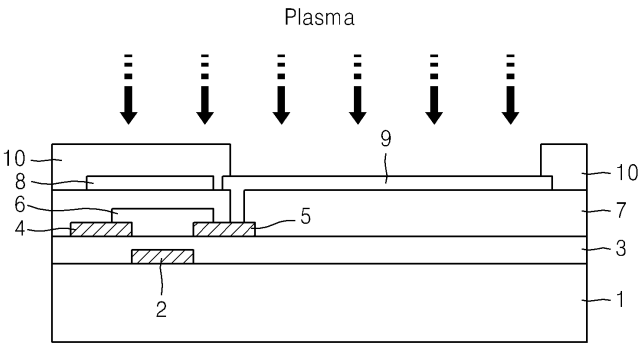
도면2g



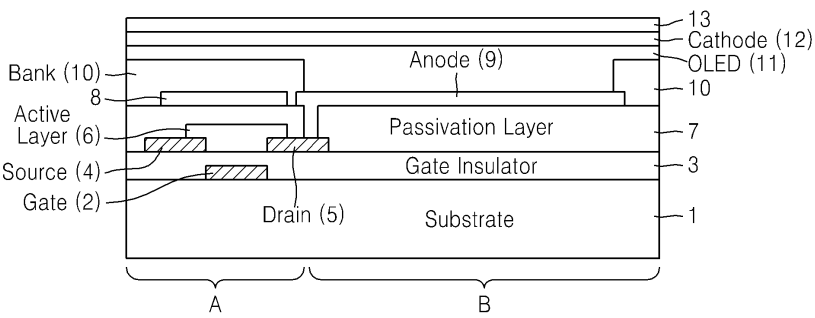
도면2h



도면2i



도면2j



专利名称(译)	有机电致发光显示器及其制造方法		
公开(公告)号	KR1020070081250A	公开(公告)日	2007-08-16
申请号	KR1020060013068	申请日	2006-02-10
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	SAMSUNG ELECTRONICS CO. , LTD.		
当前申请(专利权)人(译)	SAMSUNG ELECTRONICS CO. , LTD.		
[标]发明人	LEE HO NYEON KANG SUNG KEE KIM JUNG WOO KO ICK HWAN LEE YOUNG GU SHIM HONG SHIK		
发明人	LEE,HO NYEON KANG, SUNG KEE KIM, JUNG WOO KO, ICK HWAN LEE, YOUNG GU SHIM, HONG SHIK		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L29/78633 H01L29/7869 H01L27/3272 H01L27/12		
其他公开文献	KR100754395B1		
外部链接	Espacenet		

摘要(译)

它公开在有机电致发光显示器及其制造方法中。在电子发光显示器覆盖基板的钝化层中形成底部电极和由相同材料形成的保护层：像素电路部分。底部电极是OLED的透明阳极。并且保护层形成重叠在像素电路部分上。在使用等离子体的OLED制造工艺和在底部电极的表面处理期间使用保护层的有机液体材料中，像素电路部分受到保护。有机，辐射，OLED，面板，保护层，底部电极，ITO。

