

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
H05B 33/22

(11) 공개번호 10-2005-0113044
(43) 공개일자 2005년12월01일

(21) 출원번호 10-2004-0038533
(22) 출원일자 2004년05월28일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 정창용
경기도수원시팔달구영통동1043-8301호
강태욱
경기도성남시분당구분당동셋별마을우방아파트302동1103호
김창수
경기도수원시팔달구영통동963-2진흥아파트552동1004호

(74) 대리인 박상수

심사청구 : 있음

(54) 유기전계발광 표시장치와 그 제조방법

요약

유기전계발광 표시장치와 그 제조방법에 관한 것으로, 더욱 상세하게는 화소별로 다른 정전용량을 가진 커패시터를 구비하는 유기전계발광 표시장치와 그 제조방법에 관한 것이다. R, G, 및 B 단위 화소 영역을 구비하는 기판; 상기 R, G, 및 B 단위 화소 영역 상에 각각 위치하는 R, G, 및 B 유기 발광 소자; 상기 R, G, 및 B 유기 발광 소자에 각각 전기적으로 연결되고 서로 다른 유전막 두께를 갖는 R, G, 및 B 커패시터를 포함하는 유기전계발광 표시장치와 그 제조방법을 제공한다.

대표도

도 2c

색인어

하프톤 마스크, 커패시터, 유기전계발광 표시장치

명세서

도면의 간단한 설명

도 1은 R, G, 및 B 단위화소의 회로도를 나타낸 도면,

도 2a 내지 도 2c는 본발명의 실시예에 따른 유기전계 발광 표시장치의 각 단위화소별 커패시터를 형성하는 것을 나타낸 단면도들이다.

(도면의 주요 부분에 대한 부호의 설명)

10a, 10b, 10c : 데이터 라인, 20 : 게이트 라인
 30a, 30b, 30c : 전원공급라인,
 40a, 40b, 40c : 스위칭 박막 트랜지스터,
 50a, 50b, 50c : 구동 박막 트랜지스터,
 60a, 60b, 60c : 커패시터, 70a, 70b, 70c : 유기발광소자,
 100 : 기판
 125a, 125b, 125c : 커패시터 하부전극,
 130 : 유전막, 135, 135a : 감광막,
 145a, 145b, 145c : 커패시터 상부전극
 200 : 하프톤 마스크

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광 표시장치와 그 제조방법에 관한 것으로, 더욱 상세하게는 화소별로 다른 정전용량을 가진 커패시터를 구비하는 유기전계발광 표시장치와 그 제조방법에 관한 것이다.

유기 전계 발광 표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온 제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 장치로 주목받고 있다.

유기 전계 발광 표시장치는 구동 방법에 따라 수동 구동(passive matrix)방식과 능동 구동(active matrix)방식으로 나뉜다. 수동 구동방식은 양극의 버스선과 음극의 버스선이 서로 교차되는 부분에 유기발광소자가 놓이며, 순차 펄스 구동(line by line scanning)방식으로 구동한다. 그러나 배선의 저항문제, 소비 전력 문제, 구동 전압의 문제로 인해 현재까지는 대화면의 표시 장치에는 부적합하다. 능동 구동방식은 한 유기발광소자 당 한 개 이상의 박막 트랜지스터를 사용하여 각 단위 화소 별로 On/Off를 조절하며 저장용량을 이용하여 정보를 저장하기 때문에 수동 구동방식에 비해 소비전력이 작아진다. 또한, 단위화소 형성 공정이 수동 구동방식에 비해 간단하고, 고해상도의 패널을 제작할 수 있는 장점이 있다.

상기의 능동 구동방식에 있어서, R, G, B 단위화소 구동을 위해 박막 트랜지스터를 비롯한 여러 소자들과 배선들이 구동 회로부를 구성하게 된다.

도 1은 R, G, B 단위화소에 대한 회로도를 간단히 나타낸 것이다. 도면을 참조하면, 각각의 R, G, B 발광소자(70a, 70b, 70c) 당 스위칭 트랜지스터(40a, 40b, 40c), 구동 트랜지스터(50a, 50b, 50c), 및 커패시터(60a, 60b, 60c)들이 연결되어 있다. 또한 전원공급라인(30a, 30b, 30c), 게이트 라인(20), 및 데이터 라인(10a, 10b, 10c)의 배선들이 구성된다. 따라서 발광소자를 제외한 상기와 같은 소자들과 배선들로 인해 발광영역 크기는 제약을 받게 된다.

특히 커패시터의 경우, 유전막에 있어서 박막 트랜지스터의 절연막과 동일한 물질로 형성이 되므로 유전막의 종류와 두께에 제한이 있어 정전용량에 있어서도 제한이 있다. 또한, 개구율의 확보에 따라 커패시터의 면적에 제한을 받게 되므로, 화이트 밸런스 구현을 위한 R, G, B 각 단위 화소별 적정 정전용량을 가지는 커패시터스 구현에 어려움이 있다.

발명이 이루고자 하는 기술적 과제

상기한 문제를 해결하기 위한 본 발명은 공정의 추가 없이, R, G, B 단위화소별 커패시터 유전막 두께를 다르게 형성하여 각각의 단위화소별 적정 용량의 커패시터를 가지는 유기전계발광 표시장치와 그 제조 방법을 제공하는 것에 목적이 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위해 본 발명은, R, G, 및 B 단위 화소 영역을 구비하는 기판; 상기 R, G, 및 B 단위 화소 영역 상에 각각 위치하는 R, G, 및 B 유기 발광 소자들; 상기 R, G, 및 B 유기 발광 소자에 각각 전기적으로 연결되고 서로 다른 유전막 두께를 갖는 R, G, 및 B 커패시터를 포함하는 유기전계발광 표시장치를 제공한다.

상기 유기 발광 소자 중 발광 효율이 가장 낮은 유기 발광 소자에 연결된 커패시터는 상기 커패시터 중에 가장 얇은 유전막을 구비할 수 있다.

발광 효율이 가장 낮은 유기 발광 소자는 B일 수 있다.

또한, 상기한 목적을 달성하기 위해 본 발명은, 기판 상에 R, G, 및 B 하부전극을 형성하고, 상기 하부전극 상에 서로 다른 두께를 갖는 유전막을 형성하고, 상기 유전막 상에 상부전극을 형성하여 R, G, 및 B 커패시터를 형성하고, 상기 R, G, 및 B 커패시터와 각각 전기적으로 연결되는 R, G, 및 B 유기 발광 소자를 형성하는 것을 포함하는 유기전계발광 표시장치의 제조방법을 제공한다.

상기 서로 다른 두께를 갖는 유전막을 형성하는 것은 하프톤 마스크를 사용하여 형성하는 것일 수 있다.

상기 유기 발광 소자들 중 발광 효율이 가장 낮은 유기 발광 소자에 연결된 커패시터는 상기 커패시터 중에 가장 얇은 유전막을 형성하는 것일 수 있다.

발광 효율이 가장 낮은 유기 발광 소자는 B일 수 있다.

상기 유전막은 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 및 실리콘 산질화막(SiO_xN_y)으로 이루어진 군에서 선택되는 하나를 사용하여 형성할 수 있다.

이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

도 2c는 본 발명의 실시예에 따른 유기전계발광 표시장치의 커패시터와 박막 트랜지스터를 나타낸 것이다.

도면을 참조하면, R, G, 및 B 단위 화소 영역들(A, B, C)을 구비하는 기판(100) 상에 각 단위 화소 영역들마다 박막 트랜지스터들과 커패시터들이 위치한다. 상기 각 영역(A, B, C)마다 반도체층(110a, 110b, 110c)이 위치하고, 그 상부에 게이트 절연막(115)이 위치한다. 상기 게이트 절연막 상에 게이트 전극(120a, 120b, 120c)이 위치하고, 상기 게이트 전극과 동시에 형성된 커패시터 하부전극(125a, 125b, 125c)이 위치한다. 상기 기판(100)과 반도체층(110a, 110b, 110c) 사이에는 버퍼층이 위치할 수 있다. 또한, 각 커패시터들과 박막 트랜지스터들은 상기 R, G, 및 B 단위 화소 영역들(A, B, C) 상에 각각 위치하는 R, G, 및 B 유기 발광 소자들(도면에 표시하지 않음)에 각각 전기적으로 연결된다.

상기 게이트 전극(120a, 120b, 120c)과 커패시터 하부 전극(125a, 125b, 125c) 상에는 상기 박막 트랜지스터들의 층간 절연막이 되는 커패시터 유전막(130)이 위치한다. 유기 발광 소자들 중 발광 효율이 가장 낮은 유기 발광 소자에 연결된 커패시터는 상기 커패시터들 중에 가장 얇은 유전막(T_c)을 구비할 수 있고, 발광 효율이 가장 낮은 유기 발광 소자는 B일 수 있다.

상기 유전막(130) 상에 소스 전극 및 드레인 전극(140a, 140b, 140c, 140d, 140e, 140f)이 위치하고, 상기 소스 전극들 및 드레인 전극들과 동시에 형성된 커패시터 상부전극(145a, 145b, 145c)이 위치한다.

이와는 달리, 상기 커패시터 하부전극은 유기전계발광 표시장치 내에 위치하는 상기 박막 트랜지스터의 반도체층(110a, 110b, 110c), 게이트 전극(120a, 120b, 120c), 및 소스/드레인 전극(140a, 140b, 140c, 140d, 140e, 140f) 형성시 동시

에 형성될 수 있다. 이때 상기 커패시터 유전막은 상기 유기전계발광 표시장치 내에 위치하는 박막 트랜지스터의 게이트 절연막(115), 층간 절연막(130), 무기보호막(도면에 표시하지 않음), 및 평탄화층(도면에 표시하지 않음)과 동시에 형성될 수 있으며, 커패시터 상부 전극은 게이트 전극(120a, 120b, 120c), 소스/드레인 전극(140a, 140b, 140c, 140d, 140e, 140f), 및 화소 전극(도면에 표시하지 않음)과 동시에 형성될 수 있다.

도 2a 내지 도 2c는 본 발명의 실시예에 따른 유기전계발광 표시장치의 커패시터들과 박막 트랜지스터들의 형성방법을 나타낸 것이다.

도 2a를 참조하면, R, G, 및 B 단위 화소 영역들(A, B, C)을 구비하는 기판(100) 상에 박막 트랜지스터들의 반도체층(110a, 100b, 110c)을 형성한다. 상기 기판(100)과 상기 반도체층(110a, 100b, 110c) 사이에 버퍼층을 형성할 수 있다.

상기 형성된 반도체층(110a, 100b, 110c) 상부에 게이트 절연막(115)을 형성하고, 그 상부에 도전막을 적층한다. 상기 도전막을 패터닝하여 박막 트랜지스터들의 게이트 전극(120a, 120b, 120c)과 커패시터 하부전극(125a, 125b, 125c)을 동시에 형성한다.

상기 게이트 전극(120a, 120b, 120c)과 커패시터 하부전극(125a, 125b, 125c) 상에 박막 트랜지스터들의 층간 절연막인 커패시터 유전막(130)을 형성한다. 상기 커패시터 유전막(120)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 및 실리콘 질화산화막(SiN_xO_y)으로 이루어진 군에서 선택되는 하나 이상을 사용하여 형성할 수 있다.

상기 커패시터 유전막(120) 상에 감광막(135)을 형성한다. 상기 감광막(135)이 형성된 기판 상에 하프톤 마스크(200)를 사용하여 노광한다. 상기 하프톤 마스크(200)는 R, G, 및 B 단위 화소 영역들(A, B, C)에 따라 노광 시 빛의 투과 정도가 다른 영역(200a, 200b, 200c)들로 나뉘어진다.

도 2b를 참조하면, 상기 하프톤 마스크(200)로 노광한 후 감광막(135a)은 각 단위 화소 영역마다 두께가 다르게 형성된다. 또한, 소스/드레인 전극 콘택 홀의 형성을 위한 식각용 마스크도 함께 형성할 수 있다. 따라서 상기 감광막(135a)을 일정 식각비율로 식각을 수행하면, 상기 감광막 하부의 절연막(130)은 감광막의 두께에 따라 다른 두께로 식각되어, R, G, B 단위 화소별 커패시터마다 다른 두께의 유전막들을 형성할 수 있고, 각 박막 트랜지스터의 소스/드레인 콘택홀들을 동시에 형성할 수 있다.

도 2c를 참조하면, 상기 공정으로 인해 각 단위 화소 영역의 커패시터 유전막은 다른 두께(T_a , T_b , T_c)로 형성된다. 상기 커패시터 유전막의 두께는 $T_c \leq T_b \leq T_a$ 일 수 있다.

유기전계발광 표시장치의 단위 화소들 중 발광 효율이 가장 낮은 유기발광 소자에 연결된 커패시터는 상기 커패시터들 중에 가장 얇은 유전막 두께(T_a)로 형성할 수 있다. 또한, 발광 효율이 가장 낮은 유기 발광 소자는 B 화소 영역일 수 있다. 따라서 하프톤 마스크를 사용한 간단한 공정으로 인해 공정의 추가 없이, 각 단위 화소별 커패시터는 적정 두께의 유전막을 가질 수 있으며, 그로 인해 각 단위 화소별로 유전막의 종류와 커패시터 면적에 관계없이, 적절한 값의 커패시턴스를 가질 수 있다. 따라서, 표시장치의 화이트 밸런스 특성도 향상될 수 있다.

상기 커패시터 유전막(130) 상에 도전막을 적층한 후 패터닝하여 상기 박막 트랜지스터들의 소스/드레인 전극(140a, 140b, 140c, 140d, 140e, 140f)과 커패시터 상부전극(145a, 145b, 145c)을 동시에 형성한다. 상기 형성된 박막 트랜지스터들과 커패시터들은 상기 R, G, 및 B 단위 화소 영역들 상에 각각 위치하는 R, G, 및 B 유기 발광 소자들(도면에 표시하지 않음)에 각각 전기적으로 연결하여 유기전계발광 표시장치를 형성한다.

이와는 달리, 상기 커패시터 하부전극은 유기전계발광 표시장치 내에 위치하는 상기 박막 트랜지스터의 반도체층(110a, 110b, 110c), 게이트 전극(120a, 120b, 120c), 및 소스/드레인 전극(140a, 140b, 140c, 140d, 140e, 140f) 형성시 동시에 형성할 수 있다. 이때 상기 커패시터 유전막은 상기 유기전계발광 표시장치 내에 위치하는 박막 트랜지스터의 게이트 절연막(115), 층간 절연막(130), 무기보호막(도면에 표시하지 않음), 및 평탄화층(도면에 표시하지 않음)과 동시에 형성할 수 있으며, 커패시터 상부 전극은 게이트 전극(120a, 120b, 120c), 소스/드레인 전극(140a, 140b, 140c, 140d, 140e, 140f), 및 화소 전극(도면에 표시하지 않음)과 동시에 형성할 수 있다.

발명의 효과

본 발명에 따른 유기전계발광 표시장치의 R, G, B 단위화소 영역의 각 커패시터는 하프톤 마스크를 이용한 유전막 두께 조절로 인해 간단한 공정으로 각각의 단위 화소들의 커패시턴스를 조절할 수 있는 특징이 있다.

따라서, 발광 효율이 낮은 단위 화소는 커패시턴스 특성을 조절하여 단위 화소 내에 흐르는 전류를 조절할 수 있고, 그로 인해 화이트 밸런스가 향상된 유기전계발광 표시장치를 형성할 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

R, G, 및 B 단위 화소 영역을 구비하는 기관;

상기 R, G, 및 B 단위 화소 영역 상에 각각 위치하는 R, G, 및 B 유기 발광 소자;

상기 R, G, 및 B 유기 발광 소자에 각각 전기적으로 연결되고 서로 다른 유전막 두께를 갖는 R, G, 및 B 커패시터를 포함하는 유기전계발광 표시장치.

청구항 2.

제 1항에 있어서,

상기 유기 발광 소자 중 발광 효율이 가장 낮은 유기 발광 소자에 연결된 커패시터는 상기 커패시터 중에 가장 얇은 유전막을 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3.

제 2항에 있어서,

발광 효율이 가장 낮은 유기 발광 소자는 B인 유기전계발광 표시장치.

청구항 4.

기관 상에 R, G, 및 B 하부전극을 형성하고,

상기 하부전극 상에 서로 다른 두께를 갖는 유전막을 형성하고,

상기 유전막 상에 상부전극을 형성하여 R, G, 및 B 커패시터를 형성하고,

상기 R, G, 및 B 커패시터와 각각 전기적으로 연결되는 R, G, 및 B 유기 발광 소자를 형성하는 것을 포함하는 유기전계발광 표시장치의 제조방법.

청구항 5.

제 4항에 있어서,

상기 서로 다른 두께를 갖는 유전막을 형성하는 것은 하프톤 마스크를 사용하여 형성하는 것인 유기전계발광 표시장치의 제조방법.

청구항 6.

제 4항에 있어서,

상기 유기 발광 소자들 중 발광 효율이 가장 낮은 유기 발광 소자에 연결된 커패시터는 상기 커패시터 중에 가장 얇은 유전막을 형성하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

청구항 7.

제 6항에 있어서,

발광 효율이 가장 낮은 유기 발광 소자는 B인 유기전계발광 표시장치의 제조방법.

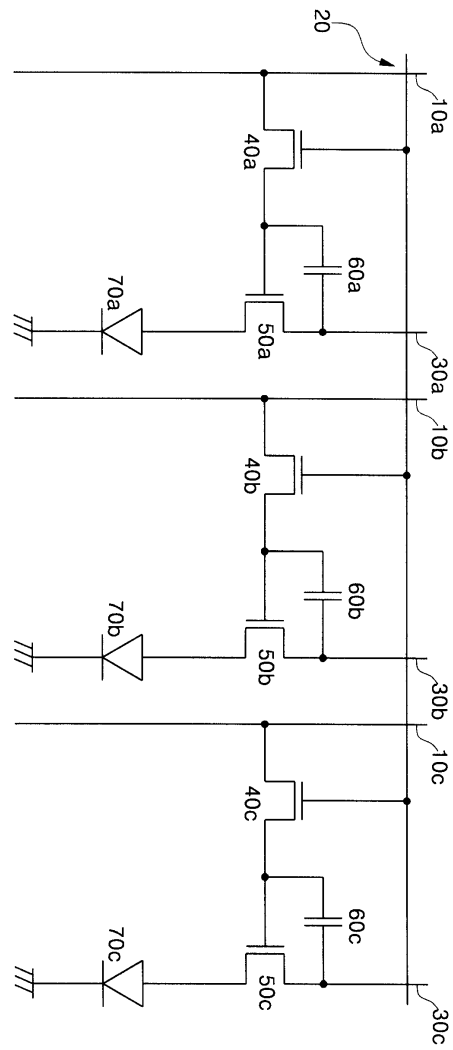
청구항 8.

제 4항에 있어서,

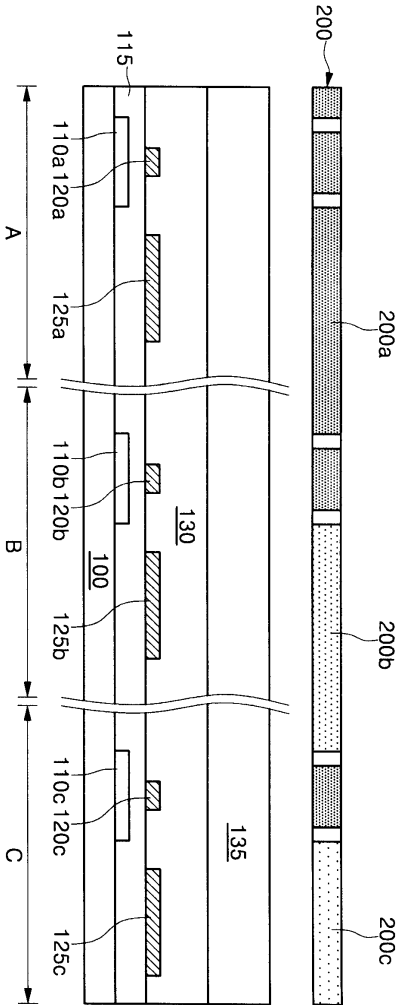
상기 유전막은 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 및 실리콘 산질화막(SiO_xN_y)으로 이루어진 군에서 선택되는 하나를 사용하여 형성하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

도면

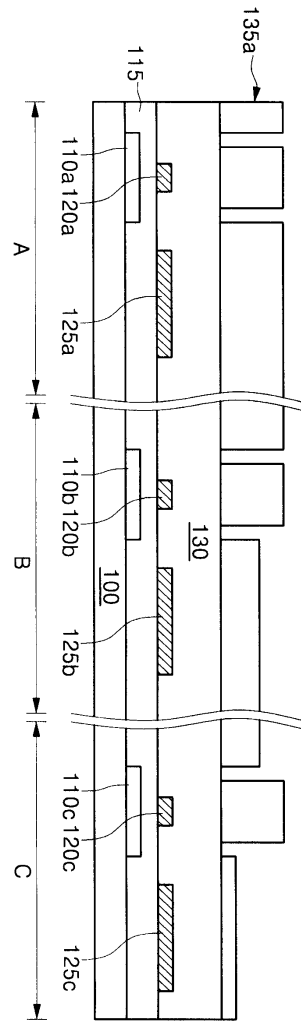
도면1



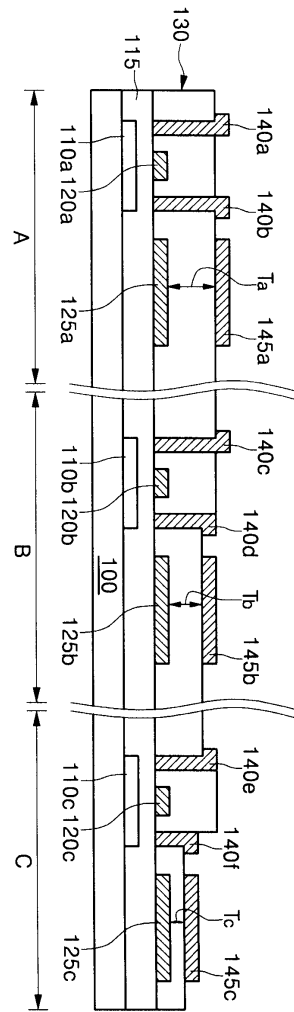
도면2a



도면2b



도면2c



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020050113044A	公开(公告)日	2005-12-01
申请号	KR1020040038533	申请日	2004-05-28
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	JEONG CHANGYONG 정창용 KANG TAEWOOK 강태욱 KIM CHANGSOO 김창수		
发明人	정창용 강태욱 김창수		
IPC分类号	H05B33/22		
代理人(译)	PARK, 常树		
其他公开文献	KR100560795B1		
外部链接	Espacenet		

摘要(译)

作为有机电致发光显示器及其制造方法。更具体地说，它是关于有机电致发光显示器及其制造方法，其配备有对像素元件具有另外静电容量的电容器。基板包括R，G和B单元像素区域R，G和B单元像素区域上各自定位的R，以及G和B有机发光器件，以及不同的介电层厚度，它分别在R中电连接G和B有机发光器件，包括R的有机电致发光显示器件，以及G和B电容器及其制造方法。半色调掩模，电容器和有机电致发光显示装置。

