



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년01월21일
(11) 등록번호 10-0795810
(24) 등록일자 2008년01월11일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/08 (2006.01)

(21) 출원번호 10-2006-0100379

(22) 출원일자 2006년10월16일

심사청구일자 2006년10월16일

(56) 선행기술조사문헌

KR1020050052033 A

KR1020050099025 A

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

김양완

경기 용인시 기흥구 공세동 428-5

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 9 항

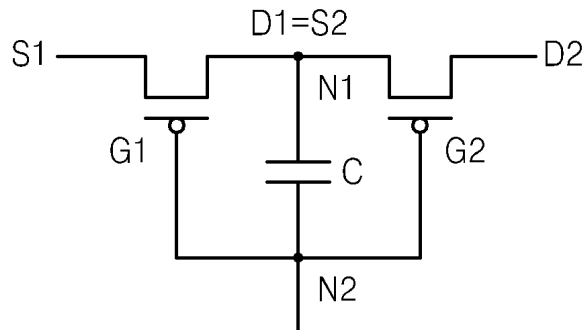
심사관 : 김남인

(54) 누설 전류가 감소된 스위칭 소자, 그를 포함하는 유기 발광표시 장치 및 그의 화소 회로

(57) 요약

본 발명은 오프 동작시 누설 전류를 효과적으로 감소시킬 수 있는 스위칭 소자, 그를 포함하는 유기 발광 표시 장치 및 그의 화소 회로를 제공하는 것을 목적으로 한다. 이를 위하여, 본 발명은 제 1 전압이 인가되는 제 1 전극, 제 1 노드에 연결되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 1 트랜지스터; 상기 제 1 노드에 연결되는 제 1 전극, 제 2 전압이 인가되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 2 트랜지스터; 및 상기 제 1 노드에 연결되는 제 1 단자, 및 상기 제 2 노드에 연결되는 제 2 단자를 구비하는 커패시터를 포함하는 스위칭 소자를 제공한다. 또한, 본 발명은 상기 스위칭 소자를 포함하는 유기 발광 표시 장치의 화소 회로 및 유기 발광 표시 장치를 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

제 1 전압이 인가되는 제 1 전극, 제 1 노드에 연결되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 1 트랜지스터;

상기 제 1 노드에 연결되는 제 1 전극, 제 2 전압이 인가되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 2 트랜지스터; 및

상기 제 1 노드에 연결되는 제 1 단자, 및 상기 제 2 노드에 연결되는 제 2 단자를 구비하는 커패시터를 포함하는 스위칭 소자.

청구항 2

제 1항에 있어서,

상기 제 1 트랜지스터 및 제 2 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 스위칭 소자.

청구항 3

제 1항에 있어서,

상기 제 1 트랜지스터 및 제 2 트랜지스터는 다결정 실리콘 박막 트랜지스터인 것을 특징으로 하는 스위칭 소자.

청구항 4

제 1항에 있어서,

상기 제 2 노드의 전압이 상승하면 상기 제 1 노드의 전압이 동시에 상승하는 것을 특징으로 하는 스위칭 소자.

청구항 5

선택 신호에 응답하여 데이터 신호를 전달하는 스위칭 소자;

상기 전달된 데이터 신호에 상응하는 전압을 저장하는 스토리지 커패시터; 및

상기 스토리지 커패시터에 저장된 전압에 상응하는 전류를 유기 발광 소자에 공급하는 구동 스위칭 소자를 포함하고,

상기 스위칭 소자 또는 구동 스위칭 소자 중 적어도 하나의 소자는 제 1 전압이 인가되는 제 1 전극, 제 1 노드에 연결되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 1 트랜지스터; 상기 제 1 노드에 연결되는 제 1 전극, 제 2 전압이 인가되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 2 트랜지스터; 및 상기 제 1 노드에 연결되는 제 1 단자, 및 상기 제 2 노드에 연결되는 제 2 단자를 구비하는 커패시터를 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 6

제 5항에 있어서,

상기 제 1 트랜지스터 및 제 2 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 7

제 5항에 있어서,

상기 제 1 트랜지스터 및 제 2 트랜지스터는 다결정 실리콘 박막 트랜지스터인 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 8

제 5항에 있어서,

상기 제 2 노드의 전압이 상승하면 상기 제 1 노드의 전압이 동시에 상승하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 9

데이터 신호를 전달하는 복수의 데이터선;

선택 신호를 전달하는 복수의 주사선; 및

이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며,

제 5항 내지 제 8항 중 어느 한 항에 기재된 화소 회로를 포함하는 유기 발광 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <7> 본 발명은 오프 동작시 누설 전류를 효과적으로 감소시킬 수 있는 스위칭 소자, 그를 포함하는 유기 발광 표시 장치의 화소 회로 및 유기 발광 표시 장치에 관한 것이다.
- <8> 일반적으로 다결정 실리콘 박막 트랜지스터는 고화질의 유기 발광 표시 장치 또는 액정 표시 장치에서 패널의 화소 회로 내의 스위치 또는 주변 구동집적회로에 이용되고 있다.
- <9> 종래의 다결정 실리콘 박막트랜지스터의 구조는 턴오프 상태에서 누설 전류가 많아 TFT-OLED의 화소 어레이 구동 소자로서 부적합하다. 일반적으로 누설 전류는 게이트 전극과 드레인 전극 사이에 걸리는 전기장의 세기와 활성층으로 사용되는 다결정 실리콘 박막의 결함에 의하여 좌우되므로 누설 전류를 줄이기 위해서는 게이트 전극과 드레인 전극 사이의 전기장의 세기와 다결정 실리콘 박막의 결함을 줄일 필요가 있다.
- <10> 누설 전류를 줄이기 위한 다결정 실리콘 박막 트랜지스터의 구조로써 LDD(Lightly Doped Drain)나 이중 게이트 또는 오프셋 구조 등이 알려져 있다.
- <11> 상기 오프셋 구조는 소스 영역과 드레인 영역 사이의 도핑되지 않은 활성층의 길이가 게이트 영역의 길이보다 더 긴 구조를 갖는다. 이러한 박막 트랜지스터의 구조적 특징은 오프 동작시 발생하는 누설 전류를 감소시키기 위하여 오프셋 영역을 형성한 것이다. 상기 오프셋 영역에 의해 생성되는 오프셋 저항은 오프 동작시 수직 전계를 약화시킨다. 따라서, 상기 오프셋 게이트 구조는 소스 영역과 드레인 영역 간에 흐르는 누설 전류를 오프셋 저항만큼 감소시키는 효과가 있다.
- <12> 그러나, 이와 같은 오프셋 게이트를 갖는 박막 트랜지스터는 비오프셋 구조의 트랜지스터에 비해 채널 영역 외의 오프셋 영역을 가지게 되므로, 온동작시 온전류의 게이트 구동 능력면에서 비오프셋 게이트 구조를 갖지는 박막 트랜지스터에 비해 떨어지는 문제점이 있다. 즉, 상기 오프셋 영역에 의해 유발되는 엑스트라 직렬 저항 즉, 오프셋 저항에 기인하여 턴온 전류는 비오프셋 게이트 구조를 갖는 박막 트랜지스터에 비해 감소한다.
- <13> 한편, 도 1은 종래의 듀얼 게이트 구조를 갖는 박막 트랜지스터의 구조를 나타낸 것이다. 도 1을 참조하면, 종래의 듀얼 게이트 트랜지스터는 소스, 드레인, 제 1 및 제 2 게이트를 포함하며, 상기 제 1 게이트와 상기 제 2 게이트에는 서로 다른 전압이 인가된다(특허 공개 제 2005-43140호 참조).
- <14> 하지만, 종래의 듀얼 게이트 트랜지스터는 구동 전류의 감소는 적으나 오프 상태에서 게이트 전압의 증가에 따라 누설 전류가 증가하는 문제점이 여전히 존재하고, 누설 전류를 줄이기 위해서는 게이트 전극과 게이트 전극 사이의 활성층 간격을 길게 하여야 한다. 그러나, 게이트 전극과 게이트 전극 사이의 저항 길이를 길게 할 경우 소자가 차지하는 면적이 커지므로 개구율이 큰 고정세, 고화질 TFT-OLED 디스플레이의 스위칭 소자로서 응용하기에는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <15> 본 발명의 목적은 오프 동작시 누설 전류를 효과적으로 감소시킬 수 있는 스위칭 소자를 제공하는 것이다.
- <16> 본 발명의 다른 목적은 오프 동작시 누설 전류를 효과적으로 감소시킬 수 있는 스위칭 소자를 채용하여 트랜지스터의 누설 전류에 따른 화면 얼룩 현상을 개선할 수 있는 유기 발광 표시 장치의 화소 회로 및 유기 발광 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

- <17> 본 발명은 제 1 전압이 인가되는 제 1 전극, 제 1 노드에 연결되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 1 트랜지스터; 상기 제 1 노드에 연결되는 제 1 전극, 제 2 전압이 인가되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 2 트랜지스터; 및 상기 제 1 노드에 연결되는 제 1 단자, 및 상기 제 2 노드에 연결되는 제 2 단자를 구비하는 커패시터를 포함하는 스위칭 소자를 제공한다.
- <18> 상기 제 1 트랜지스터 및 제 2 트랜지스터는 PMOS 트랜지스터일 수 있다.
- <19> 상기 제 1 트랜지스터 및 제 2 트랜지스터는 다결정 실리콘 박막 트랜지스터일 수 있다.
- <20> 상기 제 1 노드의 전압이 상승하면 상기 제 2 노드의 전압이 동시에 상승할 수 있다.
- <21> 또한, 본 발명은 선택 신호에 응답하여 데이터 신호를 전달하는 스위칭 소자; 상기 전달된 데이터 신호에 상응하는 전압을 저장하는 스토리지 커패시터; 및 상기 스토리지 커패시터에 저장된 전압에 상응하는 전류를 유기 발광 소자에 공급하는 구동 스위칭 소자를 포함하고, 상기 스위칭 소자 또는 구동 스위칭 소자는 제 1 전압이 인가되는 제 1 전극, 제 1 노드에 연결되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 1 트랜지스터; 상기 제 1 노드에 연결되는 제 1 전극, 제 2 전압이 인가되는 제 2 전극, 및 제 2 노드에 연결되는 게이트를 구비하는 제 2 트랜지스터; 및 상기 제 1 노드에 연결되는 제 1 단자, 및 상기 제 2 노드에 연결되는 제 2 단자를 구비하는 커패시터를 포함하는 유기 발광 표시 장치의 화소 회로를 제공한다.
- <22> 상기 제 1 트랜지스터 및 제 2 트랜지스터는 PMOS 트랜지스터일 수 있다.
- <23> 상기 제 1 트랜지스터 및 제 2 트랜지스터는 다결정 실리콘 박막 트랜지스터일 수 있다.
- <24> 상기 제 1 노드의 전압이 상승하면 상기 제 2 노드의 전압이 동시에 상승할 수 있다.
- <25> 또한, 본 발명은 데이터 신호를 전달하는 복수의 데이터선; 선택 신호를 전달하는 복수의 주사선; 및 이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며, 본 발명에 따른 화소 회로를 포함하는 유기 발광 표시 장치를 제공한다.
- <26> 이하, 첨부된 도면들을 참조하여 본 발명의 실시예에 대하여 상세히 설명한다.
- <27> 도 2는 본 발명의 일 실시예에 따른 누설 전류가 감소된 스위칭 소자의 구조를 나타낸 것이다.
- <28> 도 2를 참조하면, 본 발명에 따른 듀얼 게이트 스위칭 소자는 2개의 PMOS 트랜지스터 및 1개의 커패시터를 포함한다.
- <29> 제 1 PMOS 트랜지스터는 제 1 전압이 인가되는 소스(S1), 제 1 노드(N1)에 연결되는 드레인(D1), 및 제 2 노드(N2)에 연결되는 게이트(G1)를 구비한다.
- <30> 제 2 PMOS 트랜지스터는 제 1 노드(N1)에 연결되는 소스(S2), 제 2 전압이 인가되는 드레인(D2), 및 제 2 노드(N2)에 연결되는 게이트(G2)를 구비한다.
- <31> 커패시터(C)는 제 1 노드(N1)에 연결되는 제 1 단자, 및 제 2 노드(N2)에 연결되는 제 2 단자를 구비한다.
- <32> 게이트들(G1, G2) 및 커패시터(C)의 제 2 단자가 연결되어 있는 제 2 노드(N2)에 하이 레벨의 전압을 인가하면, 제 1 PMOS 트랜지스터 및 제 2 PMOS 트랜지스터는 각각 턴오프된다.
- <33> 이 때, 커패시터(C)의 특성에 의하여 제 2 노드의 전압 상승치 만큼 제 1 노드(N1)의 전압도 동시에 상승하게 된다. 이로 인해 제 1 PMOS 트랜지스터의 V_{ds} 및 V_{gs} 값이 감소하게 되고, 따라서 단지 듀얼 게이트로만 형성했을 때보다 누설 전류를 10배 이상 감소시킬 수 있다.
- <34> 또한, 종래의 듀얼 게이트 트랜지스터의 경우 2개의 제어 신호를 이용하여 턴오프를 제어하여야 하지만, 본 발명에 따른 스위칭 소자의 경우 1개의 제어 신호를 이용하여 용이하게 턴오프를 제어할 수 있다.

- <35> 도 2에 있어서, PMOS 트랜지스터들로 이루어진 듀얼 게이트 스위칭 소자에 대해 설명하였지만, NMOS 트랜지스터들로 이루어진 듀얼 게이트 스위칭 소자도 본 발명의 범위에 포함됨은 당업자에게 자명할 것이다.
- <36> 상기 제 1 트랜지스터 및 제 2 트랜지스터는 다결정 실리콘 박막 트랜지스터일 수 있다.
- <37> 도 3은 본 발명의 일 실시예에 따른 스위칭 소자를 채용할 수 있는 화소 회로의 일 예에 대한 회로도이다.
- <38> 도 3을 참조하면, 유기 발광 표시장치의 화소는 유기 발광 소자(OLED) 및 두 개의 스위칭 소자(M1, M2)와 하나의 커패시터(C_{st})를 구비하며, 일반적으로 상기 스위칭 소자(M1) 및 구동 스위칭 소자(M2)는 박막 트랜지스터(TFT)가 사용된다.
- <39> 도 3의 화소 회로에서는 스위칭 소자(M1)의 제 1 전극이 데이터 신호선에 연결된다. 이때 게이트 전극에 인가되는 선택신호($S[n]$)에 의하여 상기 스위칭 소자(M1)가 온 되어짐으로써, 데이터 신호($D[m]$)가 화소 회로로 인가된다.
- <40> 도 3에 있어서, 스위칭 소자(M1)가 도 2에 도시된 듀얼 게이트 스위칭 소자로 구성되어 있지만, 그 대신에 구동 스위칭 소자(M2)가 듀얼 게이트 스위칭 소자로 구성될 수도 있다.
- <41> 한편, 상기 커패시터(C_{st})는 구동 스위칭 소자(M2)의 제 1 전극과 게이트 전극 사이에 연결되어, 데이터 전압을 일정 기간 유지한다. 또한, 상기 구동 스위칭 소자(M2)는 커패시터(C_{st})의 양 전극 사이에 걸린 전압에 대응하는 전류를 상기 유기 발광 소자(OLED)로 공급한다.
- <42> 상기 스위칭 소자(M1)가 온 되어지면, 데이터 신호선을 통해 인가된 데이터 전압이 커패시터(C_{st})에 저장되며, 이후 스위칭 소자(M1)가 오프 되어지는 경우에도 상기 커패시터(C_{st})에 저장된 데이터 전압에 대응하는 전류를 구동 스위칭 소자(M2)를 통해 유기 발광 소자(OLED)로 인가된다. 이에 따라 스위칭 소자(M1)가 오프된 경우에도 상기 유기 발광 소자(OLED)는 소정의 기간 동안 발광을 유지하게 된다.
- <43> 이때, 유기 발광 소자(OLED)에 흐르는 전류는 다음의 수학적 식 1과 같다.
- <44> [수학적 식 1]
- <45>
$$I_{OLED} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} (V_{DD} - V_{data} - |V_{th}|)^2$$
- <46> 상기 수학적 식 1에서, I_{OLED} 는 유기 발광 소자(OLED)에 흐르는 전류, V_{gs} 는 구동 스위칭 소자(M2)의 게이트 전극과 제 1 전극 사이의 전압, V_{th} 는 구동 스위칭 소자(M2)의 문턱 전압, V_{DD} 는 전원전압, V_{data} 는 데이터 전압, β 는 이득 계수(gain factor)를 나타낸다.
- <47> 그러나, 상기과 같은 전압 기입 방식의 화소 회로에서는, 구동 스위칭 소자와 같은 구동 스위칭 소자가 그 제조 공정 상 문턱전압(V_{th})의 편차가 발생함으로써, 균일한 밝기의 화면을 얻기 어려운 문제점이 발생한다. 즉, 소정의 구동 스위칭 소자가 높은 문턱전압의 절대값을 갖는 경우, 상기 수학적 식 1에 언급한 바와 같이 I_{OLED} 값이 낮아지며, 상기 낮은 I_{OLED} 에 의해 유기 발광 소자(OLED)는 어두운 빛을 발광하게 된다.
- <48> 도 4는 본 발명의 일 실시예에 따른 스위칭 소자를 채용할 수 있는 화소 회로의 다른 예에 대한 회로도이다.
- <49> 도 4를 참조하면, 화소는 유기 발광 소자(OLED) 및 화소 회로를 포함한다. 화소 회로는 구동 스위칭 소자(MD), 제 1 내지 4 스위칭 소자(M1, M2, M3, M4) 및 제 1 및 2 커패시터(C1, C2)를 포함한다. 구동 스위칭 소자(MD) 및 제 1 내지 4 스위칭 소자(M1, M2, M3, M4)는 각각 게이트, 소스 및 드레인을 구비한다. 제 1 및 2 커패시터(C1, C2)는 각각 제 1 단자 및 제 2 단자를 구비한다.
- <50> 도 4에 있어서, 제 3 스위칭 소자(M3)가 도 2에 도시된 듀얼 게이트 스위칭 소자로 구성되어 있다. 하지만, 그에 제한되지 않으며, 구동 스위칭 소자(MD) 및 제 1 내지 4 스위칭 소자(M1, M2, M3, M4) 중 하나 이상이 도 2에 도시된 듀얼 게이트 스위칭 소자로 구성될 수도 있다.
- <51> 제 1 스위칭 소자(M1)의 게이트는 제 1 주사선($S1[n]$)에 접속되고 소스는 데이터선($D[m]$)에 접속되고 드레인은 제 1 노드(N1)에 접속된다. 제 1 스위칭 소자(M1)는 제 1 주사선($S1[n]$)에 인가되는 제 1 선택 신호에 응답하

여 데이터선(D[m])에 인가되는 데이터 전압을 제 1 노드(N1)에 인가하는 기능을 수행한다.

- <52> 제 2 스위칭 소자(M2)의 게이트는 제 2 주사선(S2[n])에 접속되고 소스는 전원선(V[m])에 접속되고 드레인 제 1 노드(N1)에 접속된다. 제 2 스위칭 소자(M2)는 제 2 주사선(S2[n])에 인가되는 제 2 선택 신호에 응답하여 전원선(V[m])에 인가되는 전원 전압을 제 1 노드(N1)에 인가하는 기능을 수행한다.
- <53> 제 3 스위칭 소자(M3)의 게이트는 제 2 주사선(S2[n])에 접속되고 소스는 제 3 노드(N3)에 접속되고 드레인 제 2 노드(N2)에 접속된다. 제 3 스위칭 소자(M3)는 제 2 주사선(S2[n])에 인가되는 제 2 선택 신호에 응답하여 구동 스위칭 소자(MD)의 게이트와 드레인을 접속시킴으로써 구동 스위칭 소자(MD)를 다이오드 연결하는 기능을 수행한다.
- <54> 제 4 스위칭 소자(M4)의 게이트는 에미션 주사선(E[n])에 접속되고 소스는 제 3 노드(N3)에 접속되고 드레인 유기 발광 소자(OLED)에 접속된다. 제 4 스위칭 소자(M4)는 에미션 주사선(E[n])에 인가되는 에미션 신호에 응답하여 구동 스위칭 소자(MD)에 흐르는 전류를 유기 발광 소자(OLED)에 공급하는 기능을 수행한다.
- <55> 제 1 커패시터(C1)의 제 1 단자는 제 1 노드(N1)에 접속되고 제 2 단자는 제 2 노드(N2)에 접속된다. 제 1 커패시터(C1)는 제 2 및 3 스위칭 트랜지스터(M2, M3)가 온 상태인 기간에 구동 스위칭 소자(MD)의 문턱 전압에 해당하는 전하량을 충전하고, 제 2 및 3 스위칭 트랜지스터(M2, M3)가 오프 상태인 기간 동안에 상기 문턱 전압을 유지하는 기능을 수행한다.
- <56> 제 2 커패시터(C2)의 제 1 단자는 전원선(V[m])에 접속되고 제 2 단자는 제 2 노드(N2)에 접속된다. 제 2 커패시터(C2)는 제 1 스위칭 소자(M1)가 온 상태인 기간에 전원 전압에서 데이터 전압을 뺀 전압에 해당하는 전하량을 충전하고, 제 1 스위칭 소자(M1)가 오프 상태인 기간 동안에 상기 전압을 유지하는 기능을 수행한다.
- <57> 구동 스위칭 소자(MD)의 게이트는 제 2 노드(N2)에 접속되고 소스는 전원선(V[m])에 접속되고 드레인 제 3 노드(N3)에 접속된다. 구동 스위칭 소자(MD)는 제 4 스위칭 소자(M4)가 온 상태인 기간 동안 제 2 커패시터의 제 1 단자와 제 1 커패시터의 제 2 단자 사이에 걸린 전압에 대응하는 전류를 유기 발광 소자(OLED)에 공급하는 기능을 수행한다.
- <58> 도 5는 도 4의 화소 회로를 구동하기 위한 선택 주사선들 및 에미션 주사선에 출력되는 구동신호를 보여주는 타이밍도이다.
- <59> 도 4 및 도 5를 참조하여 화소 회로의 동작을 설명하면, 1 프레임은 제 1 기간(T1), 제 2 기간(T2) 및 제 3 기간(T3)으로 구성된다.
- <60> 제 1 기간(T1)에는 제 2 선택 신호(s2[n])는 로우(low)이고, 제 1 선택 신호(s1[n]) 및 에미션 신호(e[n])는 하이(high)이다. 그에 의해 제 2 및 3 스위칭 트랜지스터(M2, M3)는 온 상태가 되고, 제 1 및 4 스위칭 트랜지스터(M1, M4)는 오프 상태가 된다. 이 기간에 구동 스위칭 소자(MD)에 흐르는 전류는 0 A가 되므로 구동 스위칭 소자(MD)의 게이트 및 소스 사이의 전압 V_{GS} 는 문턱 전압 즉 $-|V_{TH}|$ 가 되고, 제 1 커패시터(C1)의 제 2 단자의 전압은 $V_{DD} - |V_{TH}|$ 가 된다. 또한, 제 2 스위칭 소자(M2)는 온 상태이므로, 제 1 커패시터(C1)의 제 1 단자의 전압은 V_{DD} 가 된다. 따라서, 제 1 커패시터(C1)의 제 1 단자 및 제 2 단자 사이의 전압은 $|V_{TH}|$ 가 된다.
- <61> 제 2 기간(T2)에는 제 1 선택 신호(s1[n])는 로우이고, 제 2 선택 신호(s2[n]) 및 에미션 신호(e[n])는 하이이다. 그에 의해 제 1 스위칭 소자(M1)는 온 상태가 되고, 제 2 내지 4 스위칭 트랜지스터(M2, M3, M4)는 오프 상태가 된다. 이 기간에 제 1 커패시터(C1)의 제 1 단자에는 데이터 전압(V_{DATA})이 인가되므로 제 1 커패시터(C1)의 플로팅 상태인 제 2 단자의 전압은 $V_{DATA} - |V_{TH}|$ 가 된다. 또한, 제 2 커패시터(C2)의 제 1 단자 제 2 단자 사이에 $V_{DD} - V_{DATA}$ 전압에 상응하는 전하량이 충전된다.
- <62> 발광 시간인 제 3 기간(T3)에는 에미션 신호(e[n])는 로우이고, 제 1 및 2 선택 신호(s1[n], s2[n])는 하이이다. 그에 의해 제 4 스위칭 소자(M4)는 온 상태가 되고, 제 1 내지 3 스위칭 트랜지스터(M1, M2, M3)는 오프 상태가 된다. 이 기간에 구동 스위칭 소자(MD)의 게이트 및 소스 사이의 전압이 제 1 및 2 커패시터(C1, C2)에 의하여 수학식 2와 같이 유지되므로, 유지 발광 소자(OLED)에 흐르는 전류 I_{LED} 는 수학식 3과 같다.

<63> [수학식 2]

$$V_{GS} = V_{DATA} - |V_{TH}| - V_{DD}$$

<65> [수학식 3]

$$I_{OLED} = (\beta/2) (V_{GS} - V_{TH})^2 = (\beta/2) (V_{GS} + |V_{TH}|)^2 = (\beta/2) (V_{DD} - V_{DATA})^2$$

<67> 상기 수학식 2에 표현된 바와 같이, 도 4에 표현된 화소의 유기 발광 소자(OLED)에 흐르는 전류는 구동 스위칭 소자(MD)의 문턱 전압에 관계없이 $V_{DD} - V_{DATA}$ 전압에 대응하여 흐른다. 즉, 상기의 화소 회로를 사용하면 구동 스위칭 소자(MD)의 문턱 전압의 편차가 보상되기 때문에 화면이 균일한 유기 발광 표시 장치를 구현할 수 있다.

<68> 도 6은 도 4의 화소 회로를 포함하는 유기 발광 표시 장치의 일 예를 도시한 구성도이다.

<69> 도 6을 참조하면, 유기 발광 디스플레이 장치는 화상 표시부(61), 스캔 구동부(62), 에미션 구동부(63), 및 데이터 구동부(64)를 포함한다.

<70> 화상 표시부(61)는 $N \times M$ 개의 화소(65), 행 방향으로 형성된 N개의 제 1 주사선(S1[1]...S1[N]), N개의 제 2 주사선(S2[1]...S2[N]) 및 N개의 에미션 주사선(E[1]...E[N]), 열 방향으로 형성된 M개의 데이터선(D[1]...D[M])과 M개의 전원선(V[1]...V[M])을 포함한다.

<71> 각 화소(65)는 유기 발광 소자 및 화소 회로를 구비한다. 제 1 주사선(S1[1]...S1[N]), 제 2 주사선(S2[1]...S2[N]) 및 에미션 주사선(E[1]...E[N])은 화소(65)에 각각 제 1 선택 신호, 제 2 선택 신호 및 에미션 신호를 전달한다. 또한, 데이터선(D[1]...D[M]) 및 전원선(V[1]...V[M])은 화소(65)에 각각 데이터 신호 및 전원 전압을 전달한다.

<72> 데이터 구동부(64)는 데이터선(D[1]...D[M])에 데이터 신호를 인가한다. 데이터 신호는 데이터 구동부 내의 전압원 또는 전류원으로부터 출력될 수 있다.

<73> 스캔 구동부(62)는 제 1 주사선(S1[1]...S1[N]) 및 제 2 주사선(S2[1]...S2[N])에 제 1 선택 신호 및 제 2 선택 신호를 인가한다. 선택 신호들은 주사선들에 순차적으로 인가되며, 선택 신호들에 맞춰 데이터 신호가 화소 회로에 인가된다.

<74> 에미션 구동부(63)는 에미션 주사선(E[1]...E[N])에 에미션 신호를 인가한다. 에미션 신호에 의해 화소 회로 내의 저장소자(커패시터)에 저장된 전압에 따라 구동 전류가 유기 발광 소자로 인가되며, 유기 발광 소자가 발광하게 된다.

<75> 상술한 스캔 구동부(62), 에미션 구동부(63) 및/또는 데이터 구동부(64)는 디스플레이 패널과 같은 화상 표시부(61)에 와이어 본딩 등을 통해 전기적으로 연결될 수 있고, 또한 화상 표시부(61)에 접촉되어 전기적으로 연결되는 테이프 캐리어 패키지(tape carrier package: TCP) 등에 칩의 형태로 장착될 수도 있다. 또한, 스캔 구동부(62), 에미션 구동부(63) 및/또는 데이터 구동부(64)는 화상 표시부(61)에 접촉되어 전기적으로 연결되는 연성 인쇄 회로 기판(flexible printed circuit: FPC) 또는 필름 등에 칩 형태로 장착될 수 있는데, 이러한 구조를 통상 COF(chip on film) 방식이라고 한다. 또한, 스캔 구동부(62), 에미션 구동부(63) 및/또는 데이터 구동부(64)는 화상 표시부(61)의 유리 기판 위에 직접 장착될 수 있으며, 유리 기판 위에 주사선, 데이터선 및 TFT와 동일한 층들로 형성되어 있는 구동 회로 내에 장착될 수도 있다.

발명의 효과

<76> 상기에서 설명한 바와 같이, 본 발명에 따른 스위칭 소자는 오프 동작시 누설 전류를 종래에 비해 10배 이상 감소시킬 수 있고, 1개의 제어 신호를 이용하여 용이하게 제어할 수 있다. 또한, 상기 누설 전류가 감소된 트랜지스터를 포함하는 화소 회로 및 유기 발광 표시 장치에 의하면 트랜지스터의 누설 전류에 따른 화면 얼룩 현상을 효과적으로 개선할 수 있다.

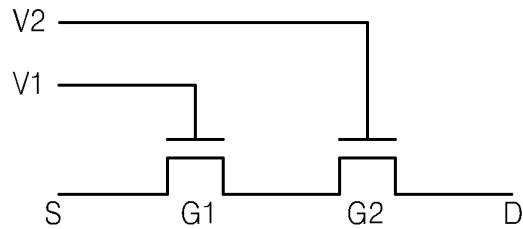
<77> 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

도면의 간단한 설명

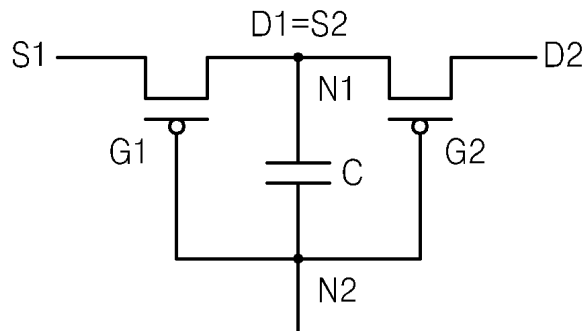
- <1> 도 1은 종래의 듀얼 게이트 구조를 갖는 박막 트랜지스터의 구조를 나타낸 것이다.
- <2> 도 2는 본 발명의 일 실시예에 따른 누설 전류가 감소된 스위칭 소자의 구조를 나타낸 것이다.
- <3> 도 3은 본 발명의 일 실시예에 따른 스위칭 소자를 채용할 수 있는 화소 회로의 일 예에 대한 회로도이다.
- <4> 도 4는 본 발명의 일 실시예에 따른 스위칭 소자를 채용할 수 있는 화소 회로의 다른 예에 대한 회로도이다.
- <5> 도 5는 도 4의 화소 회로를 구동하기 위한 선택 주사선들 및 에미션 주사선에 출력되는 구동신호를 보여주는 타이밍도이다.
- <6> 도 6은 도 4의 화소 회로를 포함하는 유기 발광 표시 장치의 일 예를 도시한 구성도이다.

도면

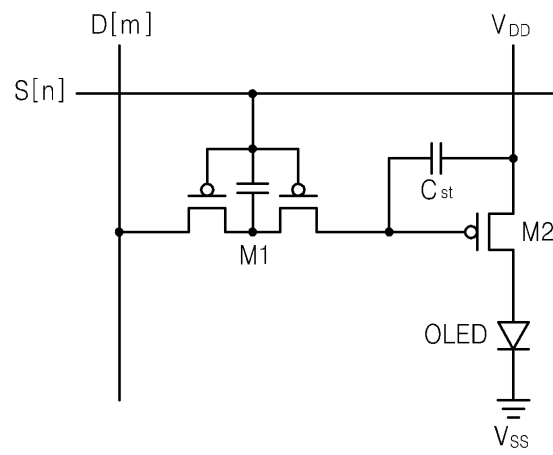
도면1



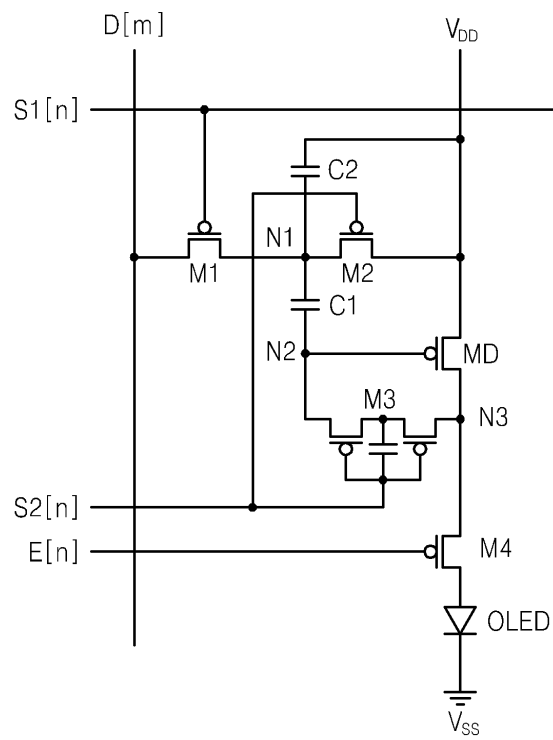
도면2



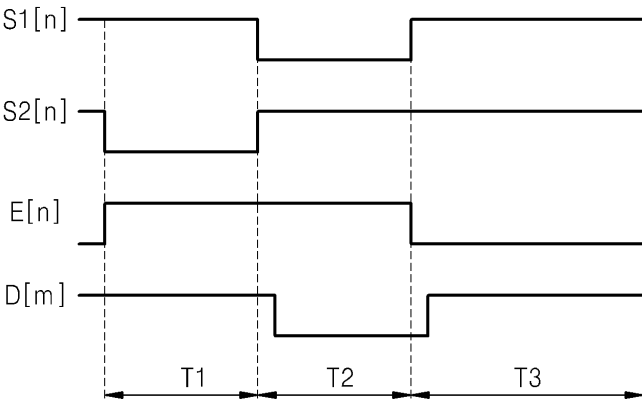
도면3



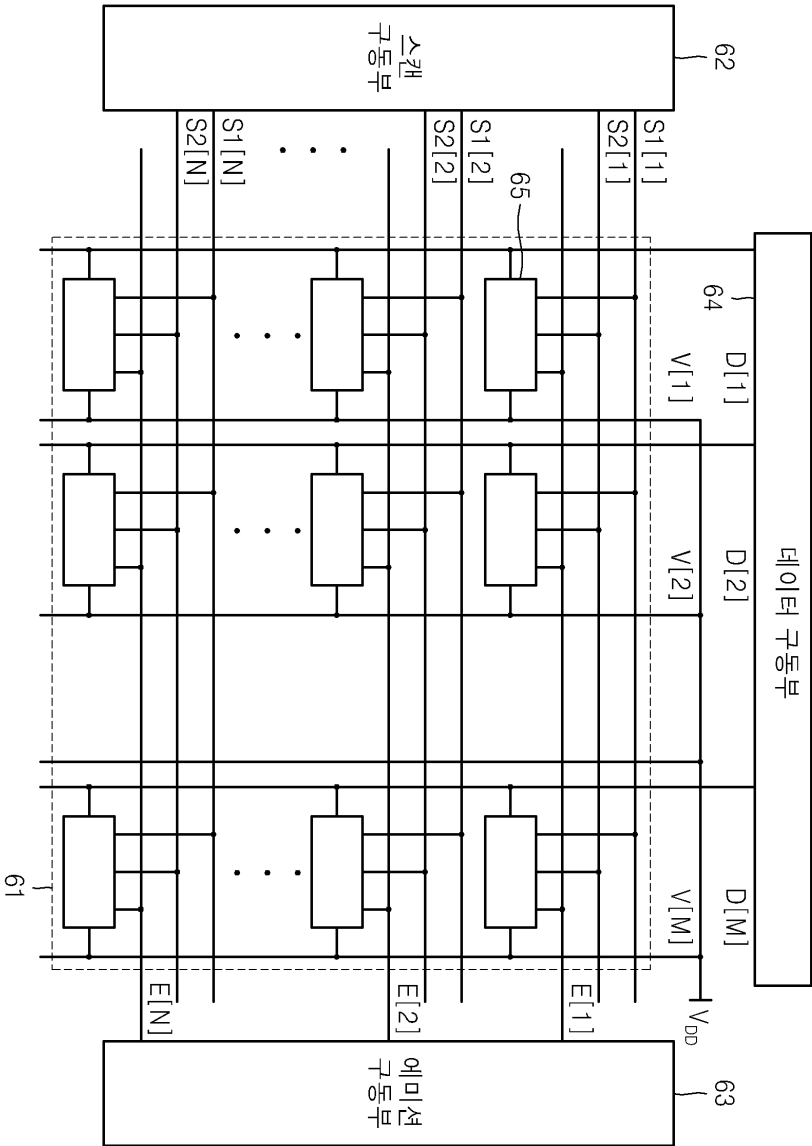
도면4



도면5



도면6



专利名称(译)	一种具有减小的漏电流的开关元件，包括该开关元件的有机发光显示器，以及其像素电路		
公开(公告)号	KR100795810B1	公开(公告)日	2008-01-21
申请号	KR1020060100379	申请日	2006-10-16
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM YANG WAN		
发明人	KIM, YANG WAN		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/08		
CPC分类号	G09G3/3233 G09G3/3266 G09G2320/0214		
外部链接	Espacenet		

摘要(译)

提供用于减小漏电流的开关元件，包括该开关元件的有机发光二极管及其像素电路，以通过仅使用控制信号来控制漏电流。第一晶体管包括用于接收第一电压的第一电极，连接到第一节点 (N1) 的第二电极，以及连接到第二节点 (N2) 的栅极 (G1)。第二晶体管包括连接到第一节点的第一电极，用于接收第二电压的第二电极，以及连接到第二节点的栅极 (G2)。电容器 (C) 包括连接到第一节点的第一端子和连接到第二节点的第二端子。第一和第二晶体管由PMOS晶体管形成。第一和第二晶体管由多晶硅TFT (薄膜晶体管) 形成。

