(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G09G 3/30

(45) 공고일자 2004년11월06일
(11) 등록번호 10-0455467
(24) 등록일자 2004년10월25일

(21) 출원번호 10-2002-0079093
(22) 출원일자 2002년12월12일

(65) 공개번호 10-2003-0048358
(43) 공개일자 2003년06월19일

(30) 우선권주장 JP-P-2001-00379714 2001년12월13일 일본(JP)

(73) 특허권자 세이코 엡슨 가부시키가이샤
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 미야자와다카시
일본국나가노켄스와시오와3-3-5세이코엡슨가부시키가이샤내

(74) 대리인 문두현
문기상

심사관 : 천대식

(54) 발광 소자용 화소 회로

요약

화소 회로(210)는 전류 프로그래밍 회로(240)와, 전압 프로그래밍용 트랜지스터(251, 252)를 구비한다. 유기 EL 소자(220)의 발광 계조의 설정 시에는, 제 1과 제 2 전압 프로그래밍용 트랜지스터(251, 252)를 오프 상태와 온 상태로 각각 설정하고, 전압 신호 Vout을 이용해서 전압 프로그래밍을 행한다. 다음에, 제 1과 제 2 전압 프로그래밍용 트랜지스터(251, 252)의 상태를 전환하고, 전류 신호 Iout 을 이용해서 전류 프로그래밍을 행한다.

대표도

도 3

색인어

화소 회로, 전기 광학 장치, 발광 소자, 전류 프로그래밍

명세서

도면의 간단한 설명

도 1은 본 발명의 제 1 실시예로서의 표시 장치의 개략적인 구성을 나타내는 블럭도.
도 2는 표시 매트릭스부(200)와 데이터선 드라이버(400)의 내부 구성을 나타내는 블럭도.
도 3은 제 1 실시예의 화소 회로(210)와 단일 라인 드라이버(410)의 내부 구성을 나타내는 회로도.
도 4는 트랜지스터(251)가 온 상태이고 다른 트랜지스터(252)가 오프 상태인 경우의 화소 회로(210)의 등가 회로를 나타내는 회로도.
도 5는 제 1 실시예의 화소 회로(210)의 통상의 동작을 나타내는 타이밍 차트.

도 6은 제 2 실시예의 화소 회로(210a)와 단일 라인 드라이버(410)의 내부 구성을 나타내는 회로도.
도 7은 제 2 실시예의 화소 회로(210a)의 동작을 나타내는 타이밍 차트.
도 8은 제 3 실시예의 화소 회로(210b)와 단일 라인 드라이버(410b)의 내부 구성을 나타내는 회로도.
도 9는 제 3 실시예의 화소 회로(210b)의 동작을 나타내는 타이밍 차트.
도 10은 제 4 실시예의 화소 회로(210c)와 단일 라인 드라이버(410c)의 내부 구성을 나타내는 회로도.
도 11은 제 4 실시예의 화소 회로(210c)의 동작을 나타내는 타이밍 차트.
도 12는 제 5 실시예의 화소 회로(210d)와 단일 라인 드라이버(410d)의 내부 구성을 나타내는 회로도.
도 13은 제 5 실시예의 화소 회로(210d)의 동작을 나타내는 타이밍 차트.
도 14는 제 5 실시예의 변형예의 구성을 나타내는 회로도.
도면의 주요 부분에 대한 부호의 설명
200 : 표시 패트릭스부
210 : 화소 회로
211, 212 : 스위칭 트랜지스터(제 1 스위칭 트랜지스터)
213 : 트랜지스터
214 : 구동 트랜지스터
220 : 유기 EL 소자
230, 232 : 유지 커패시터
240 : 전류 프로그래밍 회로
251 : 전압 프로그래밍용 트랜지스터(제 3 스위칭 트랜지스터)
261 : 전압 프로그래밍용 트랜지스터(제 2 스위칭 트랜지스터)
300 : 게이트 드라이버
400 : 데이터선 드라이버
410 : 단일 라인 드라이버
411 : 전압 생성 회로
412 : 전류 생성 회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전류 구동형 발광 소자의 화소 회로의 기술에 관한 것이다.
최근, 유기 EL 소자(Organic ElectroLuminescent element)를 이용한 전기 광학 장치가 개발되고 있다. 유기 EL 소자는 자발 광 소자이며, 백라이트가 불필요하므로, 저소비 전력, 고시야각, 고콘트라스트비의 표시 장치를 달성할 수 있는 것으로 기대되고 있다. 또한, 본 명세서에서, 「전기 광학 장치」란, 전기 신호를 광으로 변환하는 장치를 의미하고 있다. 전기 광학 장치의 가장 보통의 형태는 화상을 나타내는 전기 신호를 화상을 나타내는 광으로 변환하는 장치이며, 특히 표시 장치로서 적합하다.

발명이 이루고자 하는 기술적 과제

유기 EL 소자의 화소 회로로서는, 전압값에 따라서 발광 계조를 설정하는 전압 프로그래밍 방식의 화소 회로와, 전류값에 따라서 발광 계조를 설정하는 전류 프로그래밍 방식의 화소 회로가 존재한다. 또한, 「프로그래밍」이란, 화소 회로에 발광 계조를 설정하는 처리를 의미하고 있다. 전압 프로그래밍 방식은 비교적 고속이지만, 발광 계조의 설정 정밀도가 너무 좋지 않은 경우가 있다. 한편, 전류 프로그래밍 방식은 발광 계조의 설정 정밀도는 비교적 양호하지만, 설정에 비교적 장시간이 필요한 경우가 있다.
그래서, 종래와는 다른 방식의 화소 회로가 요망되고 있었다. 이러한 요망은 유기 EL 소자를 이용한 표시 장치에 한하지 않고, 유기 EL 소자 이외의 전류 구동형 발광 소자를 이용한 표시 장치나 전기 광학 장치에 공통되는 문제이었다.
본 발명은 상기한 종래의 과제를 해결하기 위해 이루어진 것으로서, 종래와는 다른 방식으로 전류 구동형 발광 소자의 발광 계조를 설정하는 기술을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 전기 광학 장치는, 액티브 매트릭스 구동법에 의해 구동되는 전기 광학 장치로서, 발광 소자를 포함하는 복수의 화소 회로가 매트릭스 형상으로 배열된 화소 회로 매트릭스와, 상기 화소 회

로 매트릭스의 행방향을 따라 배열된 화소 회로군에 각각 접속된 복수의 주사선과, 상기 화소 회로 매트릭스의 열방향을 따라 배열된 화소 회로군에 각각 접속된 복수의 데이터선과, 상기 복수의 주사선에 접속되어, 상기 화소 회로 매트릭스의 1개의 행을 선택하기 위한 주사선 구동 회로와, 상기 발광 소자의 발광 계조에 따른 데이터 신호를 생성하여, 상기 복수의 데이터선 중의 적어도 1개의 데이터선 상으로 출력하는 것이 가능한 데이터 신호 생성 회로를 구비한다. 상기 데이터 신호 생성 회로는, 상기 데이터선 상으로 출력되는 제 1 데이터 신호로서의 전류 신호를 생성하기 위한 전류 생성 회로와, 상기 데이터선 상으로 출력되는 제 2 데이터 신호로서의 전압 신호를 생성하기 위한 전압 생성 회로를 포함하고 있다. 상기 화소 회로는, (i) 전류 구동형의 발광 소자와, (ii) 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와, (iii) 상기 구동 트랜지스터의 제어 전극에 접속되어 있고, 상기 전류 생성 회로로부터 공급되는 전류 신호의 전류값에 따른 전하량을 유지함으로써, 상기 구동 트랜지스터에 흐르는 전류값을 설정하기 위한 유지 커패시터와, (iv) 상기 유지 커패시터와 상기 데이터선 사이에 접속되어 있고, 상기 전류 신호를 상기 유지 커패시터에 공급할 것인지의 여부를 제어하기 위한 제 1 스위칭 트랜지스터를 포함하고, 상기 전류 신호의 전류값에 따라서 상기 발광 소자의 발광 계조가 조절되는 전류 프로그래밍 회로와, 상기 유지 커패시터에 접속되어 있고, 상기 전압 생성 회로로부터 공급되는 전압 신호를, 상기 유지 커패시터에 공급할 것인지의 여부를 제어하기 위한 제 2 스위칭 트랜지스터를 구비한다.

이러한 전기 광학 장치에서는, 제 2 스위칭 트랜지스터를 통하여 유지 커패시터에 전압 신호를 공급해서 전압 프로그래밍을 행하고, 그 후 제 1 스위칭 트랜지스터를 통하여 유지 커패시터에 전류 신호를 공급해서 전류 프로그래밍을 행할 수 있다. 이 결과, 비교적 고속이고 정밀도 좋게 발광 계조의 설정을 행하는 것이 가능하다.

1열분의 화소 회로군을 위한 데이터선은 상기 전류 신호를 전송하기 위한 전류 신호선과, 상기 전압 신호를 전송하기 위한 전압 신호선을 포함하고 있어도 좋다.

이 구성에 의하면, 전압 신호와 전류 신호가 다른 신호선을 통하여 공급되므 로, 이들 2개의 신호의 공급 타이밍의 조정이 용이하다.

또한, 상기 전기 광학 장치는 상기 유지 커패시터와 상기 제 1 스위칭 트랜지스터 사이에 직렬로 접속된 제 3 스위칭 트랜지스터를 더 구비하도록 하여도 좋다.

이 구성에 의하면, 전압 프로그래밍 시와 전류 프로그래밍 시에 제 3 스위칭 트랜지스터의 온/오프를 적절하게 제어함으로써, 보다 고속이고 정밀도 좋게 발광 계조의 설정을 행하는 것이 가능하다.

또한, 상기 유지 커패시터로의 전하의 공급은 상기 전압 신호에 의한 전하의 공급이 완료된 후에 상기 전류 신호에 의한 전하의 공급이 완료되도록 실행되는 것이 바람직하다.

이 구성에 의하면, 최종적으로 전류 프로그래밍에 의해 발광 소자에 흐르는 전류가 설정되므로, 발광 계조를 보다 정밀도 좋게 설정하는 것이 가능하다.

또한, 상기 유지 커패시터로의 상기 전류 신호에 의한 전하의 공급은, 상기 전압 신호에 의한 전하의 공급이 완료된 후에 개시되도록 하여도 좋다.

본 발명에 따른 전기 광학 장치의 제 1 구동 방법은 전류 구동형 발광 소자와, 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와, 상기 구동 트랜지스터의 제어 전극에 접속되어 상기 구동 트랜지스터의 구동 상태를 설정하는 유지 커패시터를 포함하는 화소 회로를 구비한 전기 광학 장치의 구동 방법으로서, (a) 상기 유지 커패시터에 전압 신호를 공급함으로써, 상기 유지 커패시터에 전하를 공급하는 스텝과, (b) 적어도 상기 전압 신호에 의한 전하의 공급이 완료된 후 의 기간에서, 상기 발광 소자의 발광 계조에 따른 전류값을 갖는 전류 신호를 이용하여, 상기 유지 커패시터에 상기 발광 계조에 따른 전하를 유지시키는 스텝을 구비하는 것을 특징으로 한다.

이 방법에 의하면, 전압 신호에 의한 유지 커패시터로의 전하의 공급이 행해진 후에, 전류 신호를 이용하여 발광 계조가 최종적으로 설정되므로, 고속이고 정확하게 발광 계조를 설정하는 것이 가능하다.

본 발명에 따른 전기 광학 장치의 제 2 구동 방법은, 전류 구동형 발광 소자와, 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와, 상기 구동 트랜지스터의 제어 전극에 접속되어 상기 구동 트랜지스터의 구동 상태를 설정하는 유지 커패시터를 포함하는 화소 회로와, 상기 화소 회로에 접속된 데이터선을 구비한 전기 광학 장치의 구동 방법으로서, (a) 상기 데이터선을 통하여 상기 유지 커패시터에 전압 신호를 공급함으로써, 상기 유지 커패시터와 상기 데이터선의 쌍방을 충전 또는 방전시키는 스텝과, (b) 적어도 상기 전압 신호의 공급이 완료된 후의 기간에서, 상기 발광 소자의 발광 계조에 따른 전류값을 갖는 전류 신호를 이용하여, 상기 유지 커패시터에 상기 발광 계조에 따른 전하를 유지시키는 스텝을 구비하는 것을 특징으로 한다.

이 방법에 의하면, 전압 신호에 의한 유지 커패시터 및 데이터선의 쌍방의 충전 또는 방전이 행해진 후에, 전류 신호를 이용하여 발광 계조가 최종적으로 설정되므로, 또한 고속이고 정확하게 발광 계조를 설정하는 것이 가능하다.

또한, 본 발명은 여러 형태로 실현할 수 있고, 예를 들면 화소 회로, 이 화 소 회로를 이용한 전기 광학 장치나 표시 장치, 그 전기 광학 장치나 표시 장치를 구비한 전자 장치나 전자 기기, 그들의 장치나 기기의 구동 방법, 그 방법의 기능을 실현하기 위한 컴퓨터 프로그램, 그 컴퓨터 프로그램을 기록한 기록 매체, 그 컴퓨터 프로그램을 포함하여 반송파 내에 구현화된 데이터 신호 등의 형태를 실현할 수 있다.

(실시예)

다음에 본 발명의 실시 형태를 실시예에 기초하여 이하의 순서로 설명한다.

A. 제 1 실시예:

B. 제 2 실시예:

C. 제 3 실시예:

D. 제 4 실시예:

E. 제 5 실시예:

F. 다른 변형예:
A. 제 1 실시예:
도 1은 본 발명의 제 1 실시예로서의 표시 장치의 개략적인 구성을 나타내는 블럭도이다. 이 표시 장치는 콘트롤러(100)와, 표시 매트릭스부(200)(「화소 영역」이라고도 칭함)와, 게이트 드라이버(300)와, 데이터선 드라이버(400)를 갖고 있다. 콘트롤러(100)는 표시 매트릭스부(200)에 표시를 행하게 하기 위한 게이트선 구동 신호와 데이터선 구동 신호를 생성하여, 게이트 드라이버(300)와 데이터선 드라이버(400)에 각각 공급한다.
도 2는 표시 매트릭스부(200)와 데이터선 드라이버(400)의 내부 구성을 나타내고 있다. 표시 매트릭스부(200)는 매트릭스 형상으로 배열된 복수의 화소 회로(210)를 갖고 있고, 각 화소 회로(210)는 유기 EL 소자(220)를 각각 갖고 있다. 화소 회로(210)의 매트릭스에는, 그 열방향을 따라 신장하는 복수의 데이터선 Xm(m=1 M)과, 행방향을 따라 신장하는 복수의 게이트선 Yn(n=1 N)이 각각 접속되어 있다. 또한, 데이터선은 「소스선」이라고도 칭하며, 또한 게이트선은 「주사선」이라고도 칭한다. 또한 본 명세서에서는, 화소 회로(210)를 「단위 회로」 혹은 단순히 「화소」라고도 칭한다. 화소 회로(210) 내의 트랜지스터는 보통은 TFT(박막 트랜지스터)로 구성된다.
게이트 드라이버(300)는 복수의 게이트선 Yn 중의 1개를 선택적으로 구동하여 1행분의 화소 회로군을 선택한다. 데이터선 드라이버(400)는 각 데이터선 Xm을 각각 구동하기 위한 복수의 단일 라인 드라이버(410)를 갖고 있다. 이들 단일 라인 드라이버(410)는 각 데이터선 Xm을 통하여 화소 회로(210)에 데이터 신호를 공급한다. 이 데이터 신호를 따라서 화소 회로(210)의 내부 상태(후술함)가 설정되면, 이들에 따라 유기 EL 소자(220)에 흐르는 전류값이 제어되고, 이 결과 유기 EL 소자(220)의 발광 계조가 제어된다.
도 3은 제 1 실시예의 화소 회로(210)와 단일 라인 드라이버(410)의 내부 구성을 나타내는 회로도이다. 이 화소 회로(210)는 m번째의 데이터선과 n번째의 게이트선 Yn의 교점에 배치되어 있는 회로이다. 또한, 1조의 데이터선 Xm은 2개의 서브 데이터선 U1, U2를 포함하고 있고, 1조의 게이트선 Yn은 3개의 서브 게이트 선 V1 V3을 포함하고 있다.
단일 라인 드라이버(410)는 전압 생성 회로(411)와 전류 생성 회로(412)를 갖고 있다. 전압 생성 회로(411)는 제 1 서브 데이터선 U1을 통하여 화소 회로(210)에 전압 신호 Vout을 공급한다. 또한, 전류 생성 회로(412)는 제 2 서브 데이터선 U2를 통하여 화소 회로(210)에 전류 신호 Iout을 공급한다.
화소 회로(210)는 전류 프로그래밍 회로(240)에, 2개의 스위칭 트랜지스터(251, 252)가 추가된 구성을 갖고 있다. 전류 프로그래밍 회로(240)는 제 2 서브 데이터선 U2에 흐르는 전류값에 따라서 유기 EL 소자(220)의 계조를 조절하는 회로이다.
도 4는 트랜지스터(251)가 온 상태에서 다른 트랜지스터(252)가 오프 상태일 경우의 화소 회로(210)의 등가 회로 (즉 전류 프로그래밍 회로(240)의 등가 회로)를 나타내고 있다. 이 전류 프로그래밍 회로(240)는 유기 EL 소자(220) 이외에, 4개의 트랜지스터(211 214)와, 유지 커패시터(230)(「유지 콘덴서」 또는 「기억 커패시터」라고도 칭함)를 갖고 있다. 유지 커패시터(230)는 제 2 서브 데이터선 U2를 통하여 공급된 전류 신호 Iout의 전류값에 따른 전하를 유지하고, 이에 의해, 유기 EL 소자(220)의 발광 계조를 조절하기 위한 것이다. 이 예에서는, 제 1 내지 제 3 트랜지스터(211 213)는 n채널형 FET이며, 제 4 트랜지스터(214)는 p채널형 FET이다. 유기 EL 소자(220)는 포토다이오드와 같은 전류 주입형(전류 구동형) 발광 소자이므로, 여기서는 다이오드의 기호로 나타내고 있다.
제 1 트랜지스터(211)의 드레인은 제 2 트랜지스터(212)의 소스와, 제 3 트 랜지스터(213)의 드레인과, 제 4 트랜지스터(214)의 드레인에 각각 접속되어 있다. 제 2 트랜지스터(212)의 드레인은 제 4 트랜지스터(214)의 게이트에 접속되어 있다. 유지 커패시터(230)는 제 4 트랜지스터(214)의 소스/게이트 간에 접속되어 있다. 또한, 제 4 트랜지스터(214)의 소스는 전원 전위 Vdd에도 접속되어 있다. 제 1 트랜지스터(211)의 소스는 제 2 서브 데이터선 U2를 통하여 전류 생성 회로(412)에 접속되어 있다. 유기 EL 소자(220)는 제 3 트랜지스터(213)의 소스와 접지 전위 사이에 접속되어 있다. 제 1과 제 2 트랜지스터(211, 212)의 게이트는 제 2 서브 게이트선 V2에 공통적으로 접속되어 있다. 또한, 제 3 트랜지스터(213)의 게이트는 제 3 서브 게이트선 V3에 접속되어 있다.
제 1과 제 2 트랜지스터(211, 212)는 제 2 서브 데이터선 U2를 통하여 유지 커패시터(230)에 전하를 축적할 때에 사용되는 스위칭 트랜지스터이다. 제 3 트랜지스터(213)는 유기 EL 소자(220)의 발광 기간에서 온 상태로 유지되는 스위칭 트랜지스터이다. 또한, 제 4 트랜지스터(214)는 유기 EL 소자(220)에 흐르는 전류값을 제어하기 위한 구동 트랜지스터이다. 제 4 트랜지스터(214)의 전류값는 유지 커패시터(230)에 유지되는 전하량(축적 전하량)에 의해 제어된다.
도 3에 나타내는 화소 회로(210)와 도 4에 나타내는 등가 회로의 차이는 이하의 점이다.
(1) 제 2 트랜지스터(212)의 드레인과 제 4 트랜지스터의 게이트의 접속점 CP1(도 4)과, 유지 커패시터(230)와의 사이에, 스위칭 트랜지스터(251)가 추가되어 있다.
(2) 유지 커패시터(230)와 스위칭 트랜지스터(251)의 접속점 CP2와, 제 1 서브 데이터선 U1과의 사이에, 스위칭 트랜지스터(252)가 추가되어 있다.
(3) 추가된 2개의 트랜지스터(251, 252)의 게이트에 공통적으로 접속된 서브 게이트선 V1이 추가되어 있다.
(4) 유지 커패시터(230)에는 제 1 서브 데이터선 U1을 통하여 전압 생성 회로(411)로부터의 전압 신호 Vout이 공급 가능하고, 또한 제 2 서브 데이터선 U2를 통하여 전류 생성 회로(412)로부터의 전류 신호 Iout이 공급 가능하다.
또한, 이하에서는 추가된 트랜지스터(251, 252)를 「전압 프로그래밍용 트랜지스터(251, 252)」라고 칭한다. 도 3의 예에서는, 제 1 전압 프로그래밍용 트랜지스터(251)는 p채널형 FET이며, 제 2 전압 프로그래밍용 트랜지스터(252)는 n채널형 FET이다.
전류 프로그래밍 회로(240)의 제 1과 제 2 트랜지스터(211, 212)는 전류 신호 Iout에 의해 유지 커패시터(230)에 전하를 공급할 것인지의 여부를 제어하는 기능을 갖고 있고, 본 발명에서의 「제 1 스위칭 트랜지스터」에 상당한다. 또

한, 제 2 전압 프로그래밍용 트랜지스터(252)는 전압 신호 Vout에 의해 유지 커패시터(230)에 전하를 공급할 것인지의 여부를 제어하는 기능을 갖고 있고, 본 발명에서의 「제 2 스위칭 트랜지스터」에 상당한다. 또한, 제 1 전압 프로그래밍용 트랜지스터(251)는 본 발명에서의 「제 3 스위칭 트랜지스터」에 상당한다. 또한, 제 1 전압 프로그래밍용 트랜지스터(251)는 생략하는 것도 가능하다.

도 5는 화소 회로(210)의 동작을 나타내는 타이밍 차트이다. 여기서는, 서 브 게이트선 V1 V3의 전압값(이하, 「게이트 신호 V1 V3」이라고도 칭함)과, 제 2 서브 데이터선 U2의 전류값 Iout과, 유기 EL 소자(220)에 흐르는 전류값 IEL이 나타나 있다.

구동 주기 Tc는 프로그래밍 기간 Tpr과 발광 기간 Tel로 나뉘어져 있다. 여기서, 「구동 주기 Tc」란, 표시 매트릭스부(200) 내의 모든 유기 EL 소자(220)의 발광 계조가 1회씩 갱신되는 주기를 의미하고 있고, 소위 프레임 주기와 같은 것이다. 계조의 갱신은 1행분의 화소 회로군마다 이루어지고, 구동 주기 Tc 사이에 N행분의 화소 회로군의 계조가 순차적으로 갱신된다. 예를 들면, 30Hz로 전체 화소 회로의 계조가 갱신될 경우에는, 구동 주기 Tc는 약 33ms이다.

프로그래밍 기간 Tpr은 유기 EL 소자(220)의 발광 계조를 화소 회로(210) 내에 설정하는 기간이다. 본 명세서에서는 화소 회로(210)에 대한 계조의 설정을 「프로그래밍」이라고 칭하고 있다. 예를 들면, 구동 주기 Tc가 약 33ms이며, 게이트선 Yn의 총수 N(즉 화소 회로 매트릭스의 행수)이 480개일 경우에는, 프로그래밍 주기 Tpr은 약 69μs(=33ms/480) 이하가 된다.

프로그래밍 기간 Tpr에서는, 우선 제 2와 제 3 게이트 신호 V2, V3을 L 레벨로 설정하여 제 1과 제 3 트랜지스터(211, 213)를 오프 상태(폐쇄 상태)로 유지한다. 그리고, 제 1 게이트 신호 V1을 H레벨로 설정하여, 제 1 전압 프로그래밍용 트랜지스터(251)를 오프 상태(폐쇄 상태)로 설정하는 동시에, 제 2 전압 프로그래밍용 트랜지스터(252)를 온 상태(개방 상태)로 설정한다. 이 때, 전압 생성 회로(411)(도 3)는 발광 계조에 따른 소정의 전압값의 전압 신호 Vout을 생성한다. 단, 전압 신호 Vout으로서는, 발광 계조에 따르지 않고 항상 일정한 전압값을 갖는 신호를 이용하는 것도 가능하다. 이 전압 신호 Vout이 제 2 전압 프로그래밍용 트랜지스터(252)를 통하여 유지 커패시터(230)에 공급되면, 유지 커패시터(230)에는 전압 신호 Vout의 전압값에 따른 전하가 축적된다.

이렇게 해서 전압 신호 Vout에 의한 프로그래밍이 종료하면, 제 1 게이트 신호 V1을 L레벨로 하강시켜, 제 1 전압 프로그래밍용 트랜지스터(251)를 온 상태로 설정하는 동시에, 제 2 전압 프로그래밍용 트랜지스터(252)를 오프 상태로 설정한다. 이 때, 화소 회로(210)는 도 4에 나타낸 등가 회로가 된다. 이 상태에서, 제 2 서브 데이터선 U2 상에 발광 계조에 따른 전류값 Im을 흘리면서, 제 2 게이트 신호 V2를 H 레벨로 설정하여 제 1과 제 2 트랜지스터(211, 212)를 온 상태로 한다(도 5의 (b), (e)). 이 때, 전류 생성 회로(412)(도 3)는 발광 계조에 따른 일정한 전류값 Im을 흘리는 정전류원으로서 기능한다. 도 5의 (e)에 나타낸 바와 같이 이, 전류값 Im은 소정의 전류값의 범위 RI 내에서, 유기 EL 소자(220)의 발광 계조에 따른 값으로 설정되어 있다.

이 전류값 Im에 의한 프로그래밍의 결과, 유지 커패시터(230)는 제 4 트랜지스터(214)(구동 트랜지스터)를 흐르는 전류값 Im에 대응한 전하를 유지한 상태가 된다. 이 때, 제 4 트랜지스터(214)의 소스/게이트 간에는, 유지 커패시터(230)에 기억된 전압이 인가된다. 또한, 본 명세서에서는 프로그래밍에 이용되는 데이터 신호의 전류값 Im을 「프로그래밍 전류값 Im」이라고 칭한다.

전류 신호 Iout에 의한 프로그래밍이 종료하면, 게이트 드라이버(300)가 제 2 게이트 신호 V2를 L 레벨로 설정하여 제 1과 제 2 트랜지스터(211, 212)를 오프 상태로 하고, 또한 전류 생성 회로(412)는 전류 신호 Iout을 정지한다.

발광 기간 Tel에서는, 제 1 게이트 신호 V1을 L 레벨로 유지하여 화소 회로(210)를 도 4의 등가 회로의 상태로 설정한다. 또한, 제 2 게이트 신호 V2도 L 레벨로 유지하고, 제 1과 제 2 트랜지스터(211, 212)를 오프 상태에 유지한 채, 제 3 게이트 신호 V3을 H 레벨로 설정하여 제 3 트랜지스터(213)를 온 상태로 설정한다. 유지 커패시터(230)에는 프로그래밍 전류값 Im에 대응한 전압이 미리 기억되어 있으므로, 제 4 트랜지스터(214)에는 프로그래밍 전류값 Im과 거의 같은 전류가 흐른다. 따라서, 유기 EL 소자(220)에도 프로그래밍 전류값 Im과 거의 같은 전류가 흐르고, 이 전류값 Im에 따른 계조로 발광한다.

이상과 같이, 제 1 실시예의 화소 회로(210)는 전압 신호 Vout에 의한 프로그래밍을 행한 후에, 전류 신호 Iout에 의한 프로그래밍을 행하므로, 전압 신호 Vout에만 의한 프로그래밍에 비해서 정확하게 발광 계조를 설정할 수 있다. 또한, 전류 신호 Iout에만 의한 프로그래밍에 비해서 고속으로 발광 계조를 설정할 수 있다. 즉, 이 화소 회로(210)는 종래와 비교해서 고속이고 고정밀도한 발광 계조의 설정을 실현하는 것이 가능하다.

B. 제 2 실시예:

도 6은 제 2 실시예의 화소 회로(210a)와 단일 라인 드라이버(410)의 내부 구성을 나타내는 회로도이다. 이 화소 회로(210a)는 제 1 실시예의 화소 회로(210)에 제 2 유지 커패시터(232)를 추가한 것이며, 다른 구성은 제 1 실시예 와 같다. 이 제 2 유지 커패시터(232)는 제 2 트랜지스터(212)의 드레인과 제 4 트랜지스터의 게이트의 접속점 CP1과, 전원 전위 Vdd와의 사이에 삽입되어 있다.

도 7은 제 2 실시예의 화소 회로(210a)의 동작을 나타내는 타이밍 차트이다. 제 2 실시예에서는, 프로그래밍 기간 Tpc에서, 제 1 게이트 신호 V1과 제 2 게이트 신호 V2가 함께 H 레벨인 기간이 존재한다. 제 1 게이트 신호 V1이 H 레벨에 있는 기간에서는, 제 2 전압 프로그래밍용 트랜지스터(252)가 온 상태가 되고, 전압 신호 Vout에 의해 제 1 유지 커패시터(230)의 프로그래밍이 실행된다. 한편, 제 2 게이트 신호 V2가 H 레벨에 있는 기간에서는, 전류 프로그래밍 회로(240a) 내의 제 1과 제 2 스위칭 트랜지스터(211, 212)가 온 상태가 되고, 전류 신호 Iout에 의해 제 2 유지 커패시터(232)의 프로그래밍이 실행된다. 또한, 제 1과 제 2 게이트 신호 V1, V2가 함께 H 레벨인 기간에서는, 제 1 전압 프로그래밍용 트랜지스터(251)는 오프 상태로 유지되어 있으므로, 제 1 유지 커패시터(230)의 전압 프로그래밍과 제 2 유지 커패시터(232)의 전류 프로그래밍이 병행하여 행해진다.

그 후, 제 1 게이트 신호 V1이 제 2 게이트 신호 V2에 앞서 L 레벨로 하강하면, 전압 프로그래밍이 완료되고, 2개의 유지 커패시터(230, 232)로의 프로그래밍(전류 프로그래밍)이 속행된다. 이 때, 제 1 유지 커패시터(230)는 미리 전압 프로그래밍되어 있으므로, 2개의 유지 커패시터(230, 232)에 적절한 전하량을 유지시키는데 요하는 시간을 단축하는 것이 가능하다.

이 제 2 실시예로부터 이해할 수 있는 바와 같이, 전압 신호 Vout에 의한 프로그래밍과, 전류 신호 Iout에 의한 프로그래밍을 동시에 실행하도록 하여도 좋다. 단, 이 경우에, 도 7과 같이 전압 프로그래밍이 완료된 후에 전류 프로그래밍을 완료하도록 하면, 발광 계조를 보다 정밀도 좋게 설정할 수 있다는 이점이 있다. 바꾸어 말하면, 전류 프로그래밍은 적어도 전압 프로그래밍이 완료된 후의 기간에서 실행되는 것이 바람직하다.

C. 제 3 실시예:

도 8은 제 3 실시예의 화소 회로(210b)와 단일 라인 드라이버(410b)의 내부 구성을 나타내는 회로도이다. 이 단일 라인 드라이버(410b)의 전압 생성 회로(41lb)와 전류 생성 회로(412b)는 전원 전위 Vdd에 접속되어 있다.

제 3 실시예의 화소 회로(210b)는 소위 사노프(sarnoff)형 전류 프로그래밍 회로(240b)와, 2개의 전압 프로그래밍용 트랜지스터(25lb, 252b)를 갖고 있다. 전류 프로그래밍 회로(240b)는 유기 EL 소자(220b)와, 4개의 트랜지스터(21lb 214b)와, 유지 커패시터(230b)를 갖고 있다. 또한, 이 실시예의 4개의 트랜지스터(21lb 214b)는 p채널형 FET이다.

제 2 서브 데이터선 U2에는, 제 2 트랜지스터(212b)와, 유지 커패시터(230b)와, 제 1 전압 프로그래밍용 트랜지스터(25lb)와, 제 1 트랜지스터(21lb)와, 유기 EL 소자(220b)가 이 순서로 직렬 접속되어 있다. 제 1 트랜지스터(21lb)의 드레인은 유기 EL 소자(220b)에 접속되어 있다. 제 1과 제 2 트랜지스터(21lb, 212b)의 게이트에는 제 2 서브 게이트선 V2가 공통으로 접속되어 있다.

전원 전위 Vdd와 접지 전위 사이에는, 제 3 트랜지스터(213b)와, 제 4 트랜지스터(214b)와, 유기 EL 소자(220b)의 직렬 접속이 삽입되어 있다. 제 3 트랜지 스터(213b)의 드레인과 제 4 트랜지스터(214b)의 소스는 제 2 트랜지스터(212b)의 드레인에도 접속되어 있다. 제 3 트랜지스터(213b)의 게이트에는 제 3 게이트선 V3이 접속되어 있다. 또한, 제 4 트랜지스터(214b)의 게이트는 제 1 트랜지스터(21lb)의 소스에 접속되어 있다.

제 4 트랜지스터(214b)의 소스/게이트 간에는, 유지 커패시터(230b)와 제 1 전압 프로그래밍용 트랜지스터(25lb)의 직렬 접속이 삽입되어 있다. 유기 EL 소자(220b)의 발광 시에는, 제 1 전압 프로그래밍용 트랜지스터(25lb)는 온 상태로 유지되므로, 제 4 트랜지스터(214b)의 소스/게이트 간의 전압은 유지 커패시터(230b)의 축적 전하량에 따라서 결정된다.

제 1과 제 2 트랜지스터(21lb, 212b)는 유지 커패시터(230b)에 원하는 전하를 축적할 때에 사용되는 스위칭 트랜지스터이다. 제 3 트랜지스터(213b)는 유기 EL 소자(220b)의 발광 기간에서 온 상태로 유지되는 스위칭 트랜지스터이다. 또한, 제 4 트랜지스터(214b)는 유기 EL 소자(220b)에 흐르는 전류값을 제어하기 위한 구동 트랜지스터이다.

전류 프로그래밍 회로(240b)의 제 1과 제 2 트랜지스터(21lb, 212b)는 전류 신호 Iout에 의해 유지 커패시터(230b)에 전하를 공급할 것인지의 여부를 제어하는 기능을 갖고 있고, 본 발명에서의 「제 1 스위칭 트랜지스터」에 상당한다. 또한, 제 2 전압 프로그래밍용 트랜지스터(252b)는 전압 신호 Vout에 의해 유지 커패시터(230b)에 전하를 공급할 것인지의 여부를 제어하는 기능을 갖고 있고, 본 발명에서의 「제 2 스위칭 트랜지스터」에 상당한다. 또한, 제 1 전압 프로그래밍 용 트랜지스터(25lb)는 본 발명에서의 「제 3 스위칭 트랜지스터」에 상당한다. 또한, 제 1 전압 프로그래밍용 트랜지스터(25lb)는 생략하는 것도 가능하다.

도 9는 제 3 실시예의 화소 회로(210b)의 동작을 나타내는 타이밍 차트이다. 이 동작에서는, 도 5에 나타낸 제 1 실시예의 동작으로부터, 제 2와 제 3 게이트 신호 V2, V3의 논리가 반전하고 있다. 또한, 제 3 실시예에서는 도 8의 회로 구성으로부터 이해 할 수 있는 바와 같이, 프로그래밍 기간 Tpr에서, 제 2와 제 4 트랜지스터(212b, 214b)를 경유해서 유기 EL 소자(220b)에 프로그래밍 전류 Im이 흐른다. 따라서, 제 3 실시예에서는 프로그래밍 기간 Tpr에서도 유기 EL 소자(220)가 발광한다. 이와 같이, 프로그래밍 기간 Tpr에서는 유기 EL 소자(220)가 발광 하여도 좋고, 또는 제 1 실시예나 제 2 실시예와 같이 발광하지 않아도 좋다.

이 제 3 실시예도, 제 1 실시예나 제 2 실시예와 같은 효과를 갖는다. 즉, 전압 프로그래밍과 전류 프로그래밍을 병용하고 있으므로, 전압 프로그래밍만의 경우와 비교해서 정확하게 발광 계조를 설정할 수 있고, 또한 전류 프로그래밍만의 경우와 비교해서 고속으로 발광 계조를 설정할 수 있다.

D. 제 4 실시예:

도 10은 제 4 실시예의 화소 회로(210c)와 단일 라인 드라이버(410c)의 내부 구성을 나타내는 회로도이다. 단일 라인 드라이버(410c)의 전압 생성 회로(411c)와 전류 생성 회로(412c)는 마이너스의 전원 전위 -Vee에 접속되어 있다.

제 4 실시예의 화소 회로(210c)는 전류 프로그래밍 회로(240c)와, 2개의 전압 프로그래밍용 트랜지스터(251c, 252c)를 구비하고 있다. 전류 프로그래밍 회로(240c)는 유기 EL 소자(220c)와, 4개의 트랜지스터(211c 214c)와, 유지 커패시터(230c)를 갖고 있다. 또, 이 예에서는 제 1과 제 2 트랜지스터(211c, 212c)는 n채널형 FET이며, 제 3과 제 4 트랜지스터(213c, 214c)는 p채널형 FET이다.

제 2 서브 데이터선 U2에는, 제 1과 제 2 트랜지스터(211c, 212c)가 이 순서로 직렬 접속되어 있다. 제 2 트랜지스터(212c)의 드레인은 제 3과 제 4 트랜지스터(213c, 214c)의 게이트에 공통으로 접속되어 있다. 또한, 제 1 트랜지스터(211c)의 드레인과 제 2 트랜지스터(212c)의 소스가 제 3 트랜지스터의 드레인에 공통으로 접속되어 있다. 제 4 트랜지스터(214c)의 드레인은 유기 EL 소자(220b)를 통하여 전원 전위 -Vee에 접속되어 있다. 제 3과 제 4 트랜지스터(213c, 214c)의 소스는 접지되어 있다. 제 3과 제 4 트랜지스터(213c, 214c)의 게이트/소스 간에는, 제 1 전압 프로그래밍용 트랜지스터(251c)와 유지 커패시터(230c)의 직렬 접속이 삽입되어 있다. 제 1 전압 프로그래밍용 트랜지스터(251c)가 온 상태일 때에는, 유지 커패시터(230c)는 유기 EL 소자(220c)의 구동 트랜지스터인 제 4 트랜지스터(214

b)의 소스/게이트 간의 전압을 설정한다. 따라서, 유기 EL 소자(220c)의 발광 계조는 유지 커패시터(230c)의 축적 전하량에 따라서 결정된다. 유지 커패시터(230c)의 한쪽 단자와, 제 1 서브 데이터선 U1 사이에는, 제 2 전압 프로그래밍용 트랜지스터(252c)가 접속되어 있다.

2개의 전압 프로그래밍용 트랜지스터(251c, 252c)의 게이트에는, 제 1 서브 게이트선 V1이 공통으로 접속되어 있다. 또한, 제 1과 제 2 트랜지스터(211c, 212c)의 게이트에는, 제 2와 제 3 서브 게이트선 V2, V3이 각각 접속되어 있다. 제 1과 제 2 트랜지스터(211c, 212c)는 유지 커패시터(230c)에 원하는 전하를 축적할 때에 사용되는 스위칭 트랜지스터이다. 제 4 트랜지스터(214c)는 유기 EL 소자(220)에 흐르는 전류값을 제어하기 위한 구동 트랜지스터이다. 또한, 제 3과 제 4 트랜지스터(213c, 214c)는 소위 커런트 미러 회로를 구성하고 있고, 제 3 트랜지스터(213c)를 흐르는 전류값와, 제 4 트랜지스터(214c)를 흐르는 전류값는 소정의 비례 관계에 있다. 따라서, 제 2 서브 데이터선 U2를 통하여 제 3 트랜지스터(213c)의 프로그래밍 전류 Im을 흘리면, 이것에 비례한 전류가 제 4 트랜지스터(214c)와 유기 EL 소자(220c)를 흐른다. 이들 2개의 전류값의 비는 2개의 트랜지스터(213c, 214c)의 이득 계수 β의 비와 같다. 또한, 이득 계수 β는 잘 알려져 있는 바와 같이, $\beta=(\mu C_0 W/L)$로 정의된다. 여기서, μ는 캐리어의 이동도, C_0은 게이트 용량, W는 채널 폭, L은 채널 길이이다.

이 전류 프로그래밍 회로(240c)의 제 1과 제 2 트랜지스터(211c, 212c)는 전류 신호 Iout에 의해 유지 커패시터(230c)에 전하를 공급할 것인지의 여부를 제어하는 기능을 갖고 있고, 본 발명에서의 「제 1 스위칭 트랜지스터」에 상당한다. 또한, 제 2 전압 프로그래밍용 트랜지스터(252c)는 전압 신호 Vout에 의해 유지 커패시터(230)c에 전하를 공급할 것인지의 여부를 제어하는 기능을 갖고 있고, 본 발명에서의 「제 2 스위칭 트랜지스터」에 상당한다. 또한, 제 2 전압 프로그래밍용 트랜지스터(251c)는 본 발명에서의 「제 3 스위칭 트랜지스터」에 상당한다. 또한, 제 1 전압 프로그래밍용 트랜지스터(251c)는 생략하는 것도 가능하다.

도 11은 제 4 실시예의 화소 회로(210c)의 동작을 나타내는 타이밍 차트이 다. 프로그래밍 기간 Tpr에서는, 우선 제 1 게이트 신호 V1만이 H 레벨이 되고, 제 1과 제 2 전압 프로그래밍용 트랜지스터(251c, 252c)가 오프 상태와 온 상태로 각각 설정된다. 이 때, 전압 생성 회로(411c)가 제 1 서브 데이터선 U1을 통하여 전압 신호 Vout을 유지 커패시터(230c)에 공급하고, 전압 프로그래밍을 행한다. 다음에, 제 1 게이트 신호 V1이 L 레벨로 하강하고, 제 2와 제 3 게이트 신호 V2, V3이 H 레벨이 된다. 제 2와 제 3 게이트 신호 V2, V3이 H 레벨에 있는 기간에서는, 전류 프로그래밍 회로(240 c) 내의 제 1과 제 2 스위칭 트랜지스터(211c, 212c)가 온 상태가 되고, 전류 신호 Iout에 의해 유지 커패시터(230c)의 프로그래밍이 실행된다. 이 때, 제 4 트랜지스터(214c) 및 유기 EL 소자(220c)에도, 전류 신호 Iout의 전류값 Im(도 11의 (e))에 비례한 전류값 Ima가 흐른다(도 11의 (f)). 이 때, 제 3과 제 4 트랜지스터(213c, 214c)의 구동 상태에 따른 전하가 유지 커패시터(230c)에 축적된다. 따라서, 제 2와 제 3 게이트 신호 V2, V3이 L 레벨로 하강한 후에도, 제 4 트랜지스터(214c)와 유기 EL 소자(220c)에는 유지 커패시터(230c)의 축적 전하량에 따른 전류값 Ima가 흐른다.

이 제 4 실시예도, 상기한 다른 실시예로 같은 효과를 갖는다. 즉, 전압 프로그래밍과 전류 프로그래밍을 병용하고 있으므로, 전압 프로그래밍만의 경우와 비교해서 정확하게 발광 계조를 설정할 수 있고, 또한 전류 프로그래밍만의 경우와 비교해서 고속으로 발광 계조를 설정할 수 있다.

E. 제 5 실시예:

도 12는 제 5 실시예의 화소 회로(210d)와 단일 라인 드라이버(410d)의 내부 구성을 나타내는 회로도이다. 이 화소 회로(210d)는 도 4에 나타낸 회로와 같은 것이다. 즉, 제 5 실시예에서는, 제 1 실시예(도 3)에 설치되어 있던 2개의 스위칭 트랜지스터(251, 252)를 갖고 있지 않다. 또한, 이들 트랜지스터(251, 252)를 위한 서브 게이트선 V1도 생략되어 있다. 단일 라인 드라이버(410d)나, 그 내부의 회로(411d, 412d)는 도 3에 나타낸 제 1 실시예에서의 이들 회로와 같은 것이다. 단, 제 5 실시예에서는 전압 생성 회로(411d)와 전류 생성 회로(412d)가 1개의 데이터 신호선 Xm에 공통으로 접속되어 있는 점에서 제 1 실시예와 다르다.

도 13은 제 5 실시예의 화소 회로(210d)의 동작을 나타내는 타이밍 차트이다. 프로그래밍 기간 Tpr의 전반에서는 전압 생성 회로(411d)로부터 전압 신호 Vout(도 13의 (c))이 데이터선 Xm에 공급되어 전압 프로그래밍이 실행되고, 이때 데이터선 Xm의 충전 또는 방전과, 유지 커패시터(230)의 충전 또는 방전이 행하여진다. 후반에서는 전류 생성 회로(412d)로부터 전류 신호 Iout(도 13의 (d))이 공급되어, 유지 커패시터(230)가 정확하게 프로그래밍된다. 제 5 실시예에서는, 전압 프로그래밍과 전류 프로그래밍의 양쪽에서 스위칭 트랜지스터(211)가 온 상태로 설정되므로, 이들 양쪽에서 게이트 신호 V2가 H 레벨로 유지된다.

이와 같이, 종래와 같은 화소 회로를 이용한 경우에도, 전압 프로그래밍과 전류 프로그래밍을 병용하도록 하면, 전압 프로그래밍만의 경우와 비교해서 정확하게 발광 계조를 설정할 수 있고, 또한 전류 프로그래밍만의 경우와 비교해서 고속으로 발광 계조를 설정할 수 있다. 특히, 제 5 실시예에서는 1개의 데이터선 Xm을 이용하여 전압 프로그래밍이 행해진 후에, 같은 데이터선 Xm을 이용하여 전류 프로 그래밍이 실행된다. 전압 프로그래밍에서는, 데이터선 Xm과 유지 커패시터(230)의 양쪽에 대하여 일종의 프리차지가 행해지고, 그 후 전류 프로그래밍이 실시된다. 따라서, 종래와 비교해서 고속으로 또한 정확하게 발광 계조를 설정하는 것이 가능하다.

도 14는 제 5 실시예의 변형예를 나타내는 회로도이다. 이 변형예에서는, 전압 생성 회로(411d)가 전원 전압 Vdd측에 배치되어 있는 점이 도 12의 구성과 다르다. 이러한 회로에서도, 도 12의 회로와 같은 효과가 얻어진다.

또한, 제 5 실시예와 같이, 동일한 데이터선 Xm을 이용하여 전압 프로그래밍과 전류 프로그래밍을 행할 경우에, 전압 프로그래밍 기간과 전류 프로그래밍 기간이 부분적으로 겹치고 있어도 좋다. 발광 계조를 정확하게 설정하기 위해서는, 적어도 전압 프로그래밍(전압 신호의 공급)이 완료된 후의 기간에서, 전류 프로그래밍(전류 신호의 공급)이 행해지도록, 전압 신호와 전류 신호의 타이밍이 조정되어 있는 것이 바람직하다.

F. 다른 변형예:

F1:
상술한 각종 실시예에서는, 1행분의 화소 회로군마다(즉, 선 순차로) 프로그래밍을 행하고 있었지만, 이 대신에 1화소 회로마다(즉, 점 순차로) 프로그래밍을 행하도록 하여도 좋다. 점 순차로 프로그래밍을 행할 경우에는, 1조의 데이터선 Xm(U1, U2)마다 1개의 단일 라인 드라이버(410)(데이터 신호 생성 회로)를 설치할 필요는 없고, 화소 회로 매트릭스의 전체에 대하여, 1개의 단일 라인 드라이버(410)만을 설치해 두면 좋다. 이 때, 1개의 단일 라인 드라이버(410)는 프로그래밍 대상이 되는 화소 회로를 포함하는 1조의 데이터선 상에, 데이터 신호(전압 신호 Vout과 전류 신호 Iout)를 출력할 수 있도록 구성되어 있으면 좋다. 이것을 실현하기 위해서, 예를 들면 단일 라인 드라이버(410)와 복수조의 데이터선의 접속 관계를 전환하는 스위치 회로를 설치하도록 해도 좋다.
F2:
상기한 각종 실시예에서는, 모든 트랜지스터가 FET로 구성되어 있는 것으로 하고 있었지만, 일부 또는 전부의 트랜지스터를 바이폴라 트랜지스터나 다른 종류의 스위칭 소자로 치환하는 것도 가능하다. FET의 게이트 전극과, 바이폴라 트랜지스터의 베이스 전극은 본 발명에서의 「제어 전극」에 상당한다. 이들의 각종 트랜지스터로서는, 박막 트랜지스터(TFT) 외에, 실리콘 베이스의 트랜지스터도 채용 가능하다.
F3:
상기한 각종 실시예에서 이용한 화소 회로에서는, 프로그래밍 기간 Tpr과 발광 기간 Tel이 분리되어 있었지만, 프로그래밍 기간 Tpr이 발광 기간 Tel의 일부에 겹치는 화소 회로를 이용하는 것도 가능하다. 예를 들면, 도 9나 도 11의 동작에서는, 프로그램 기간 Tpr 중에도 유기 EL 소자에 전류 IEL이 흐르고 있고, 발광하고 있다. 따라서, 이들 동작에서는, 프로그램 기간 Tpr과 발광 기간 Tel이 일부 겹쳐 있다고 생각할 수도 있다.
F4:
상기한 각종 실시예에서는, 액티브 매트릭스 구동법을 이용하는 것으로 하고 있었지만, 본 발명은 패시브 매트릭스 구동법을 이용하여 유기 EL 소자를 구동하는 경우에도 적용 가능하다. 단, 다계조의 조정이 가능한 표시 장치나, 액티브 매트릭스 구동법을 이용하는 표시 장치에 대해서는, 구동의 고속화러의 요구가 보다 강하므로, 본 발명의 효과도 보다 현저하다. 또한, 본 발명은 화소 회로를 매트릭스 형상으로 배열한 표시 장치에 한하지 않고, 다른 배열을 채용한 경우에도 적용할 수 있다.
F5:
상기한 실시예나 변형예에서는, 유기 EL 소자를 이용한 표시 장치의 예를 설명했지만, 본 발명은 유기 EL 소자 이외의 발광 소자를 이용한 표시 장치나 전자 장치에도 적용 가능하다. 예를 들면, 구동 전류에 따라서 발광 계조가 조정 가능한 다른 종류의 발광 소자(LED나 FED(Field Emission Display) 등)를 갖는 장치에도 적용할 수 있다.
F6:
상기한 각 실시예에서 설명한 동작은 단순한 일례이며, 화소 회로에 다른 동작을 행하게 하도록 하여도 좋다. 예를 들면, 게이트 신호 V1　V3의 변화 패턴을 상기한 예와는 다른 패턴으로 설정하는 것도 가능하다. 또한, 전압 프로그래밍이 필요한지의 여부를 판단하고, 필요한 경우에만 전압 프로그래밍을 실행하도록 하여도 좋다. 예를 들면, 전압 신호로서 공급되는 데이터 신호가 발광 소자의 모든 계조에 대응하는 전압값을 취할 수 있도록 하여도 좋다. 또한, 데이터 신호의 전압 값의 수는 발광 소자의 계조의 수보다도 적어도 좋다. 후자의 경우에는, 발광 소자의 계조가 있는 범위마다 데이터 신호의 1개의 전압값이 대응된다.
F7:
상기한 각 실시예의 화소 회로는 여러 전자 기기의 표시 장치에 적용 가능하고, 예를 들면 PC나, 휴대 전화, 디지털 스틸 카메라, 텔레비전, 뷰 파인더형이나 모니터 직시형의 비디오 테이프 리코더, 카 내비게이션 장치, 페이저, 전자수첩, 전자계산기, 워드 프로세서, 워크스테이션, 텔레비전 전화, POS 단말, 터치 패널을 구비한 기기 등에 적용 가능하다.

발명의 효과

상기한 바와 같이 본 발명에 따르면, 제 2 스위칭 트랜지스터를 통하여 유지 커패시터에 전압 신호를 공급해서 전압 프로그래밍을 행하고, 그 후 제 1 스위칭 트랜지스터를 통하여 유지 커패시터에 전류 신호를 공급해서 전류 프로그래밍을 행함으로써, 비교적 고속이고 정밀도 좋게 발광 계조의 설정을 행할 수 있다.

(57) 청구의 범위

청구항 1.

발광 소자를 위한 화소 회로로서,
(ⅰ) 전류 구동형의 발광 소자와,
(ⅱ) 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와,
(ⅲ) 상기 구동 트랜지스터의 제어 전극에 접속되어 있고, 소정의 전류 신호선을 통하여 외부의 전류 생성 회로로부터 공급되는 전류 신호의 전류값에 따른 전하량을 유지함으로써, 상기 구동 트랜지스터에 흐르는 전류값을 설정하기 위한 유지 커패시터와,
(ⅳ) 상기 유지 커패시터와 상기 전류 신호선과의 사이에 접속되어 있고, 상기 전류 신호에 따라서 상기 유지 커패시터에 전하를 공급할 것인지의 여부를 제어하기 위한 제 1 스위칭 트랜지스터
를 포함하고, 상기 전류 신호의 전류값에 따라서 상기 발광 소자의 발광의 계조가 조절되는 전류 프로그래밍 회로와,

상기 유지 커패시터에 접속되어 있고, 소정의 전압 신호선을 통하여 외부의 전압 생성 회로로부터 공급되는 전압 신호에 따라서 상기 유지 커패시터에 전하를 공급할 것인지의 여부를 제어하기 위한 제 2 스위칭 트랜지스터
를 구비하는 화소 회로.

청구항 2.

제 1 항에 있어서,
상기 유지 커패시터와 상기 제 1 스위칭 트랜지스터 사이에 직렬로 접속된 제 3 스위칭 트랜지스터를 더 구비하는 화소 회로.

청구항 3.

제 1 항 또는 제 2 항에 있어서,
상기 유지 커패시터로의 전하의 공급은, 상기 전압 신호에 의한 전하의 공급이 완료된 후에 상기 전류 신호에 의한 전하의 공급이 완료되도록 실행되는 화소 회로.

청구항 4.

제 3 항에 있어서,
상기 유지 커패시터로의 상기 전류 신호에 의한 전하의 공급은 상기 전압 신호에 의한 전하의 공급이 완료된 후에 개시되는 화소 회로.

청구항 5.

액티브 매트릭스 구동법에 의해 구동되는 전기 광학 장치로서,
발광 소자를 포함하는 복수의 화소 회로가 매트릭스 형상으로 배열된 화소 회로 매트릭스와,
상기 화소 회로 매트릭스의 행방향을 따라 배열된 화소 회로군에 각각 접속된 복수의 주사선과,
상기 화소 회로 매트릭스의 열방향을 따라 배열된 화소 회로군에 각각 접속된 복수의 데이터선과,
상기 복수의 주사선에 접속되어, 상기 화소 회로 매트릭스의 1개의 행을 선 택하기 위한 주사선 구동 회로와,
상기 발광 소자의 발광의 계조에 따른 데이터 신호를 생성하여, 상기 복수의 데이터선 중의 적어도 1개의 데이터선 상으로 출력하는 것이 가능한 데이터 신호 생성 회로
를 구비하고,
상기 데이터 신호 생성 회로는, 상기 데이터선 상으로 출력되는 제 1 데이터 신호로서의 전류 신호를 생성하기 위한 전류 생성 회로와, 상기 데이터선 상으로 출력되는 제 2 데이터 신호로서의 전압 신호를 생성하기 위한 전압 생성 회로를 포함하고,
상기 화소 회로는,
(ⅰ) 전류 구동형의 발광 소자와,
(ⅱ) 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와,
(ⅲ) 상기 구동 트랜지스터의 제어 전극에 접속되어 있고, 상기 전류 생성 회로로부터 공급되는 전류 신호의 전류값에 따른 전하량을 유지함으로써, 상기 구동 트랜지스터에 흐르는 전류값을 설정하기 위한 유지 커패시터와,
(ⅳ) 상기 유지 커패시터와 상기 데이터선 사이에 접속되어 있고, 상기 전류 신호에 따라서 상기 유지 커패시터에 전하를 공급할 것인지의 여부를 제어하기 위한 제 1 스위칭 트랜지스터
를 포함하고, 상기 전류 신호의 전류값에 따라서 상기 발광 소자의 발광의 계조가 조절되는 전류 프로그래밍 회로와,
상기 유지 커패시터에 접속되어 있고, 상기 전압 생성 회로로부터 공급되는 전압 신호에 따라서 상기 유지 커패시터에 전하를 공급할 것인지의 여부를 제어하기 위한 제 2 스위칭 트랜지스터를 구비하는 전기 광학 장치.

청구항 6.

제 5 항에 있어서,
1열분의 화소 회로군을 위한 데이터선은, 상기 전류 신호를 전송하기 위한 전류 신호선과, 상기 전압 신호를 전송하기 위한 전압 신호선을 포함하는 전기 광학 장치.

청구항 7.

제 5 항 도는 제 6 항에 있어서,
상기 유지 커패시터와 상기 제 1 스위칭 트랜지스터 사이에 직렬로 접속된 제 3 스위칭 트랜지스터를 더 구비하는 전기 광학 장치.

청구항 8.

제 5 항에 있어서,
상기 유지 커패시터로의 전하의 공급은, 상기 전압 신호에 의한 전하의 공급이 완료된 후에 상기 전류 신호에 의한 전하의 공급이 완료되도록 실행되는 전기 광학 장치.

청구항 9.

제 8 항에 있어서,
상기 유지 커패시터로의 상기 전류 신호에 의한 전하의 공급은, 상기 전압 신호에 의한 전하의 공급이 완료된 후에 개시되는 전기 광학 장치.

청구항 10.

전류 구동형 발광 소자와, 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와, 상기 구동 트랜지스터의 제어 전극에 접속되어 상기 구동 트랜지스터의 구동 상태를 설정하는 유지 커패시터를 포함하는 화소 회로를 구비한 전기 광학 장치의 구동 방법으로서,
(a) 상기 유지 커패시터에 전압 신호를 공급함으로써, 상기 유지 커패시터에 전하를 공급하는 스텝과,

(b) 적어도 상기 전압 신호에 의한 전하의 공급이 완료된 후의 기간에서, 상기 발광 소자의 발광의 계조에 따른 전류값을 갖는 전류 신호를 이용하여, 상기 유지 커패시터에 상기 발광 계조에 따른 전하를 유지시키는 스텝을 구비하는 것을 특징으로 하는 전기 광학 장치의 구동 방법.

청구항 11.

제 10 항에 있어서.

상기 유지 커패시터로의 상기 전류 신호에 의한 전하의 공급은, 상기 전압 신호에 의한 전하의 공급이 완료된 후에 개시되는 전기 광학 장치의 구동 방법.

청구항 12.

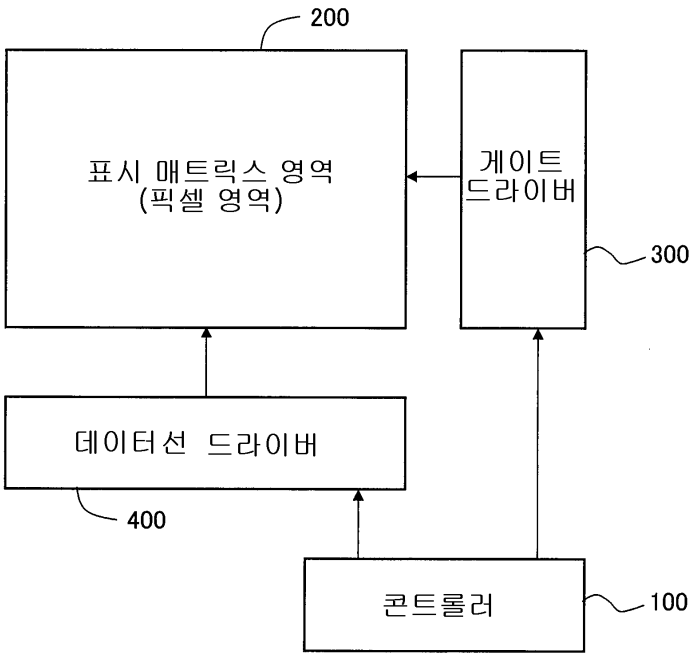
전류 구동형 발광 소자와, 상기 발광 소자에 흐르는 전류의 경로에 설치된 구동 트랜지스터와, 상기 구동 트랜지스터의 제어 전극에 접속되어 상기 구동 트랜지스터의 구동 상태를 설정하는 유지 커패시터를 포함하는 화소 회로와, 상기 화소 회로에 접속된 데이터선을 구비한 전기 광학 장치의 구동 방법으로서,

(a) 상기 데이터선을 통하여 상기 유지 커패시터에 전압 신호를 공급함으로써, 상기 유지 커패시터와 상기 데이터선의 쌍방을 충전 또는 방전시키는 스텝과,

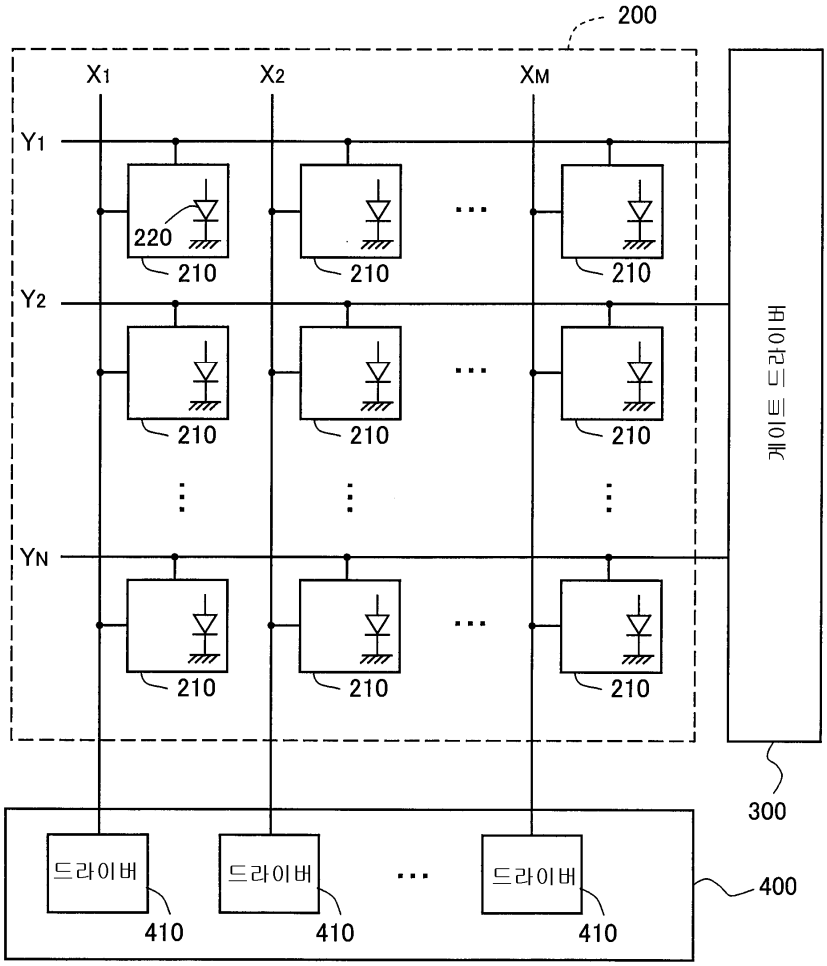
(b) 적어도 상기 전압 신호의 공급이 완료된 후의 기간에서, 상기 발광 소자의 발광 계조에 따른 전류값을 갖는 전류 신호를 이용하여, 상기 유지 커패시터에 상기 발광 계조에 따른 전하를 유지시키는 스텝을 구비하는 것을 특징으로 하는 전기 광학 장치의 구동 방법.

도면

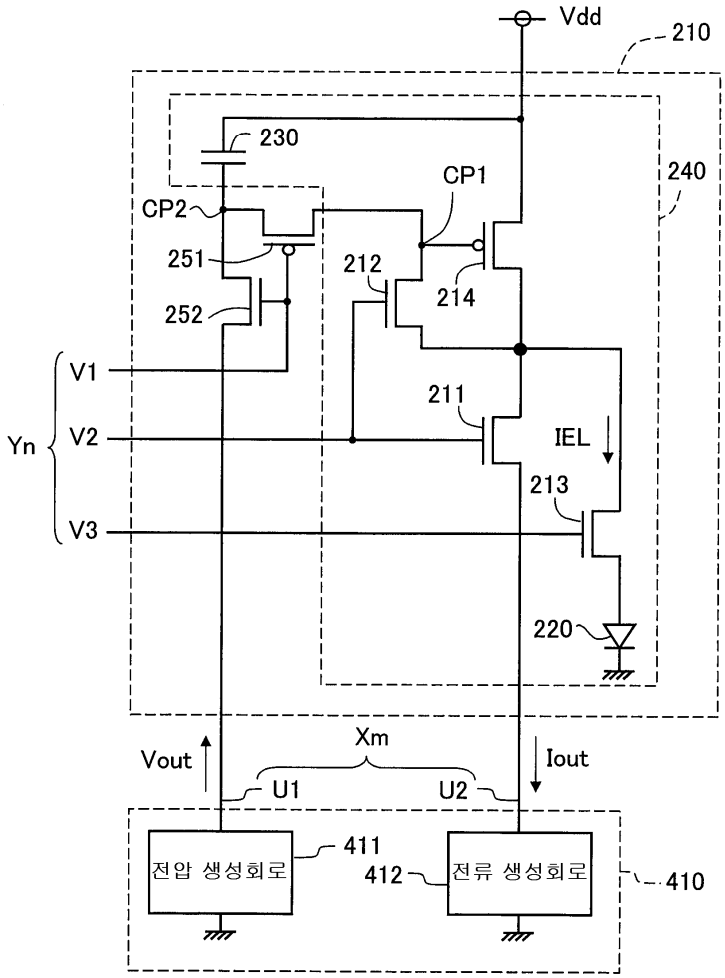
도면1



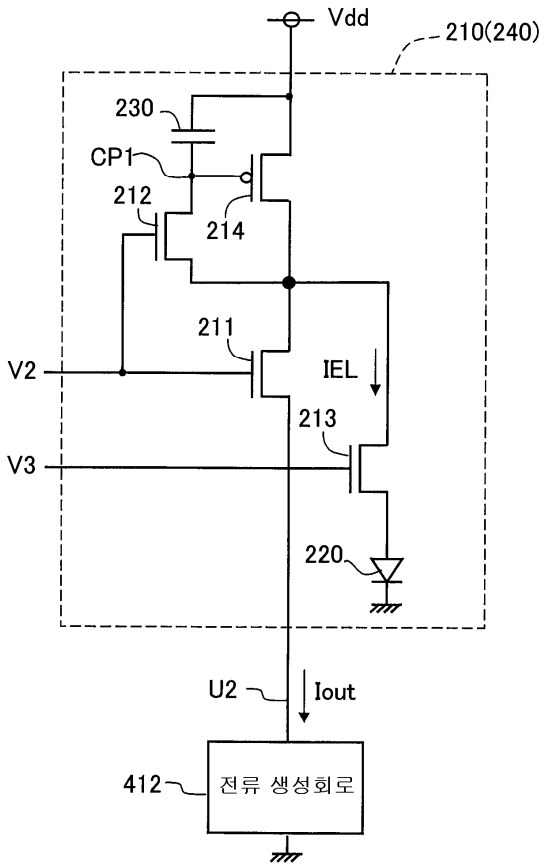
도면2



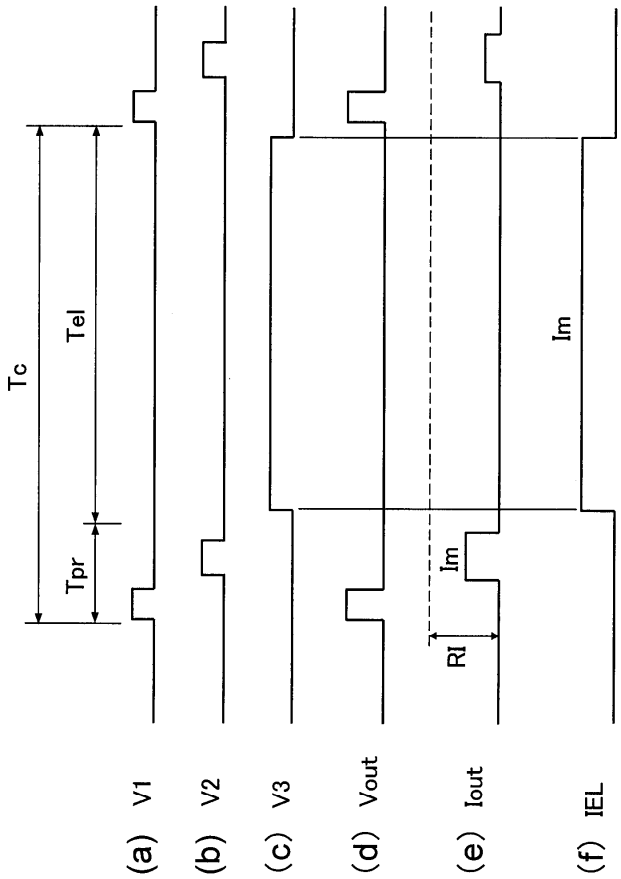
도면3


Vdd
210
230
240
CP1
CP2
251
212
214
252
V1
211
Yn
V2
IEL
213
V3
220
Xm
Vout
Iout
U1
U2
411
전압 생성회로
412
전류 생성회로
410

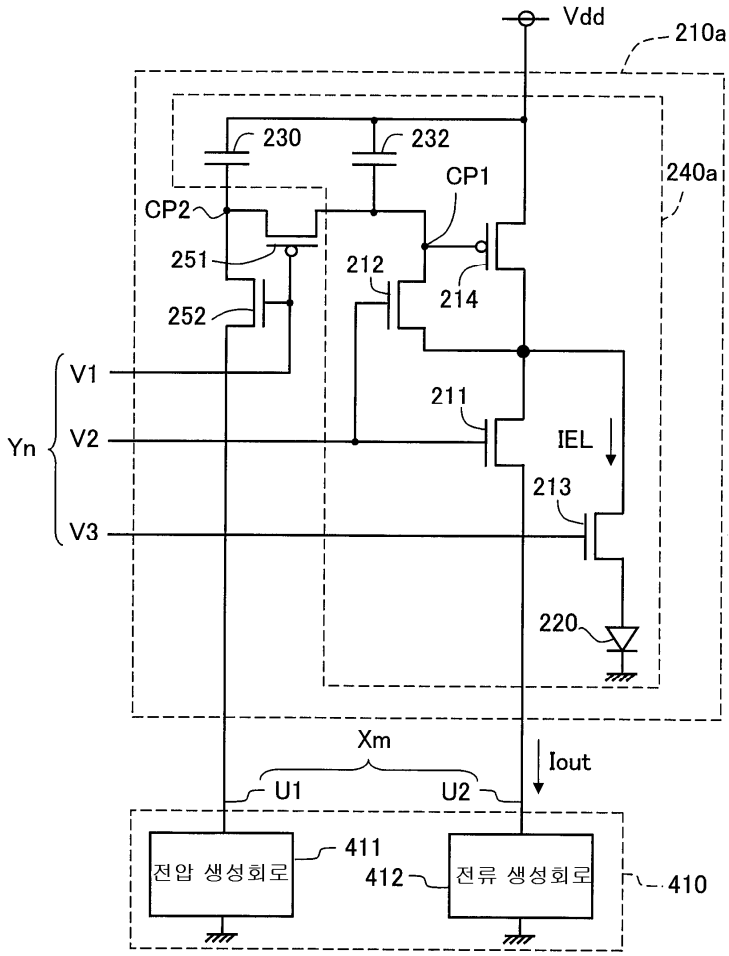
도면4


Vdd
210(240)
230
CP1
212
214
211
V2
IEL
213
V3
220
U2
Iout
412
전류 생성회로

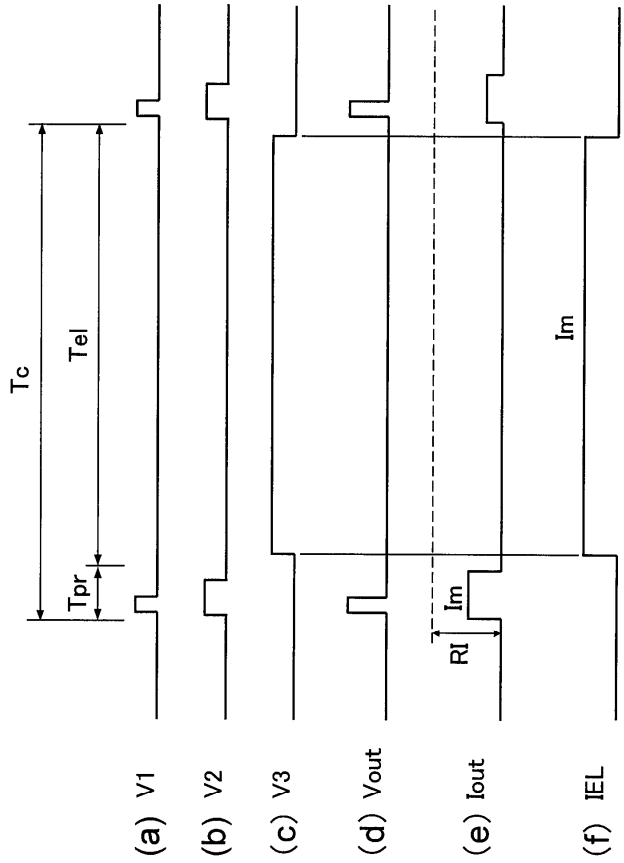
도면5



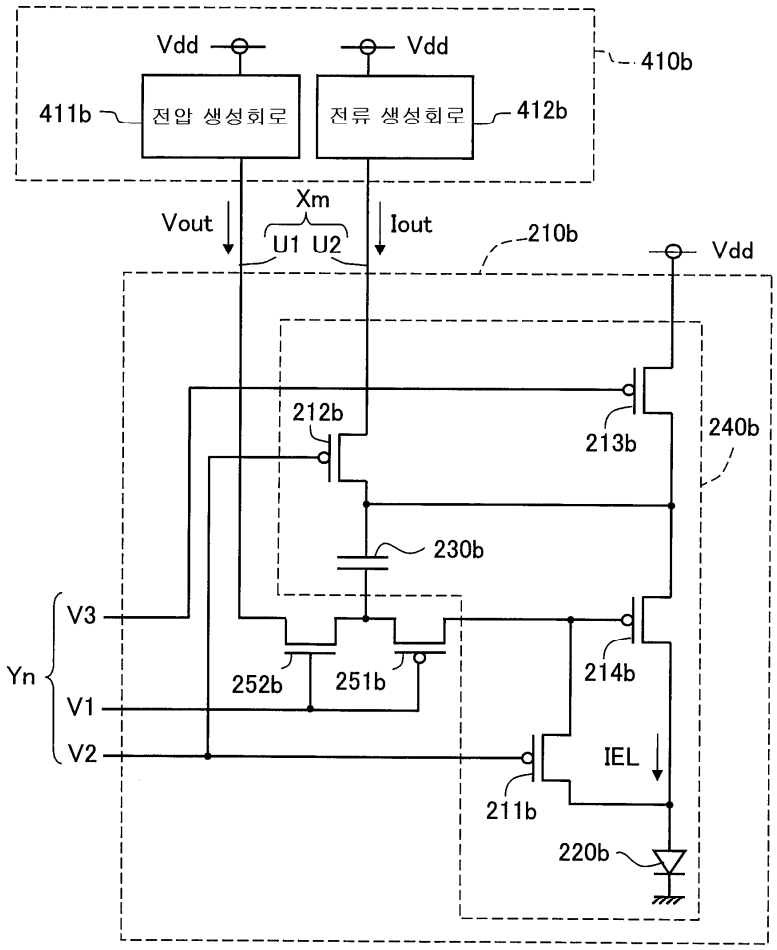
도면6


Vdd
210a
230
232
240a
CP1
CP2
251
212
214
252
V1
211
Yn
V2
IEL
213
V3
220
Xm
Iout
U1
U2
411
전압 생성회로
412
전류 생성회로
410

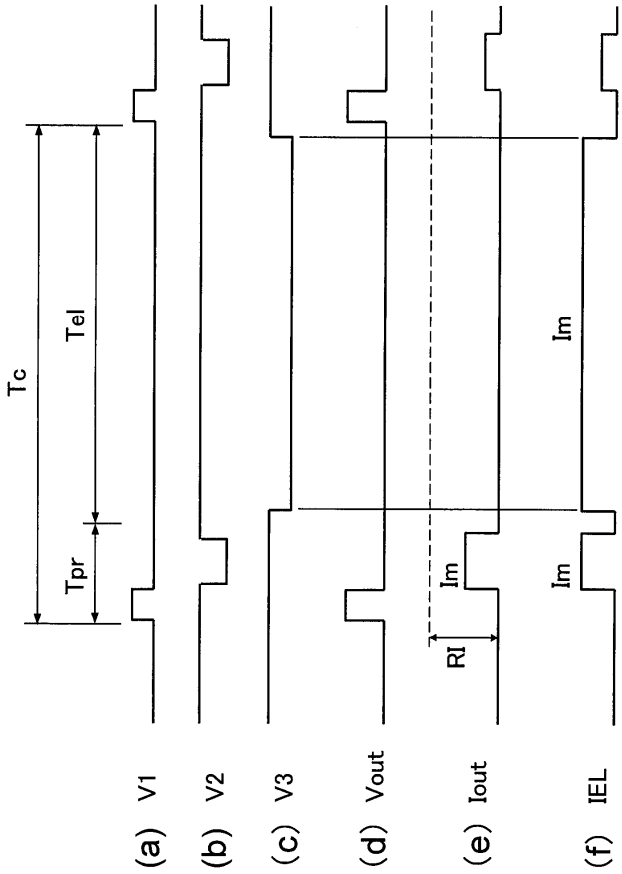
도면7


Tc
Tel
Tpr
Im
Im
RI
(a) V1
(b) V2
(c) V3
(d) Vout
(e) Iout
(f) IEL

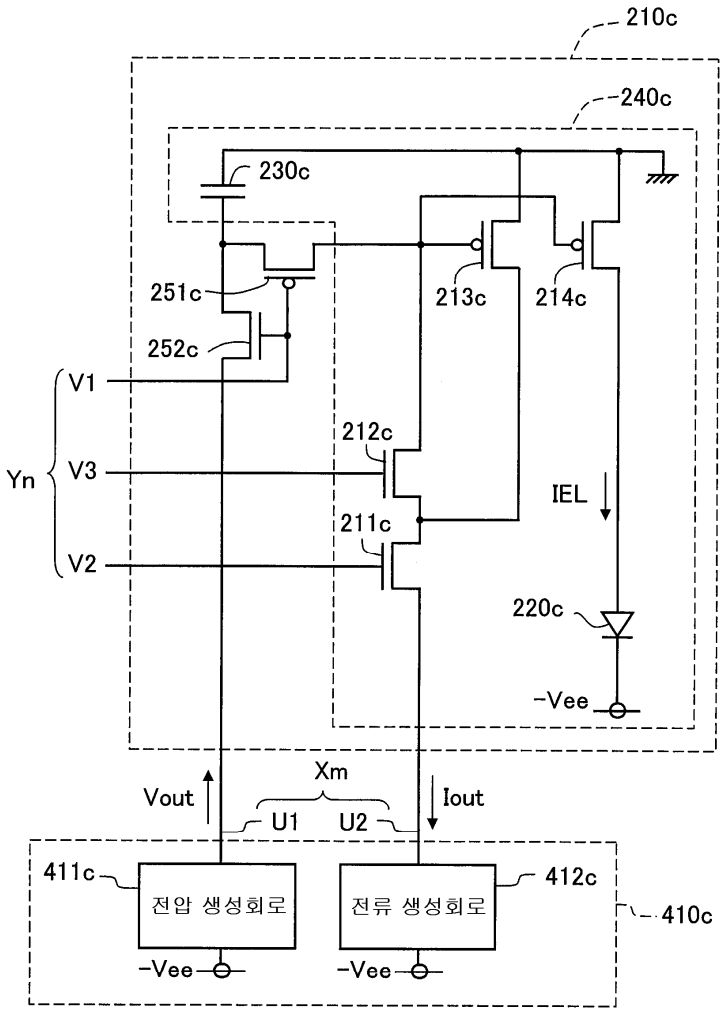
도면8


Vdd
Vdd
410b
411b
전압 생성회로
전류 생성회로
412b
Vout
Xm
U1 U2
Iout
210b
Vdd
212b
213b
240b
230b
V3
Yn
V1
V2
252b
251b
214b
IEL
211b
220b

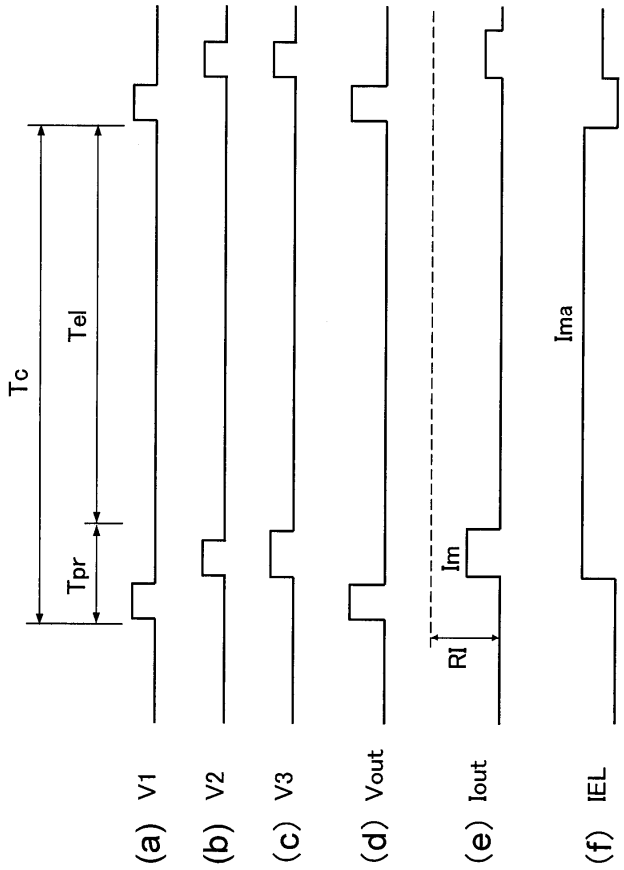
도면9



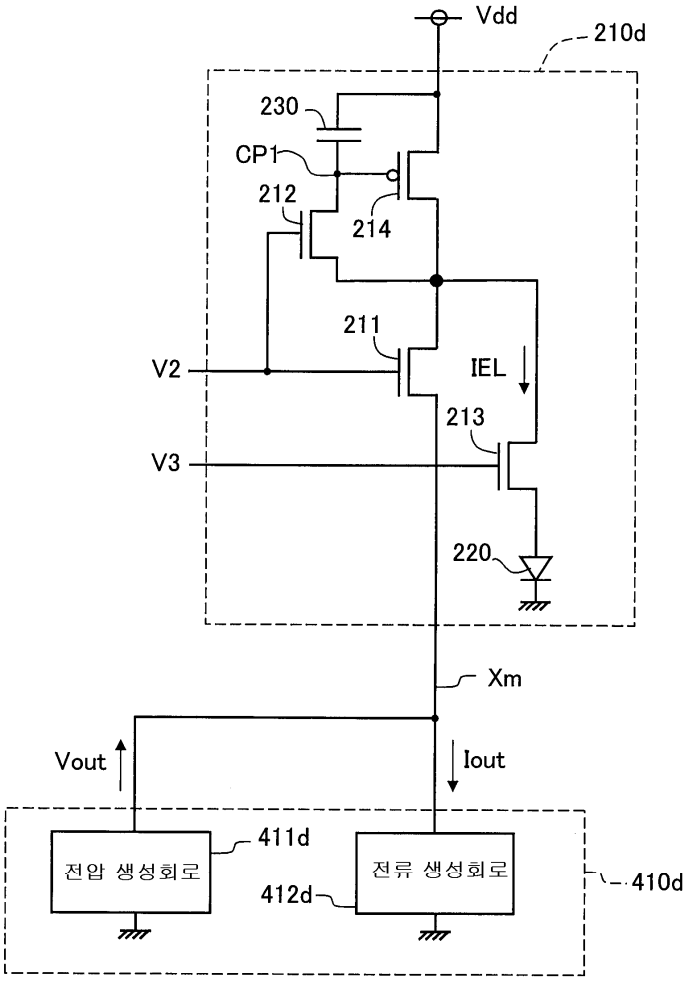
도면10


210c
240c
230c
251c
252c
213c
214c
V1
Yn
V3
V2
212c
211c
IEL
220c
-Vee
Xm
Vout
Iout
U1
U2
411c
전압 생성회로
412c
전류 생성회로
410c
-Vee
-Vee

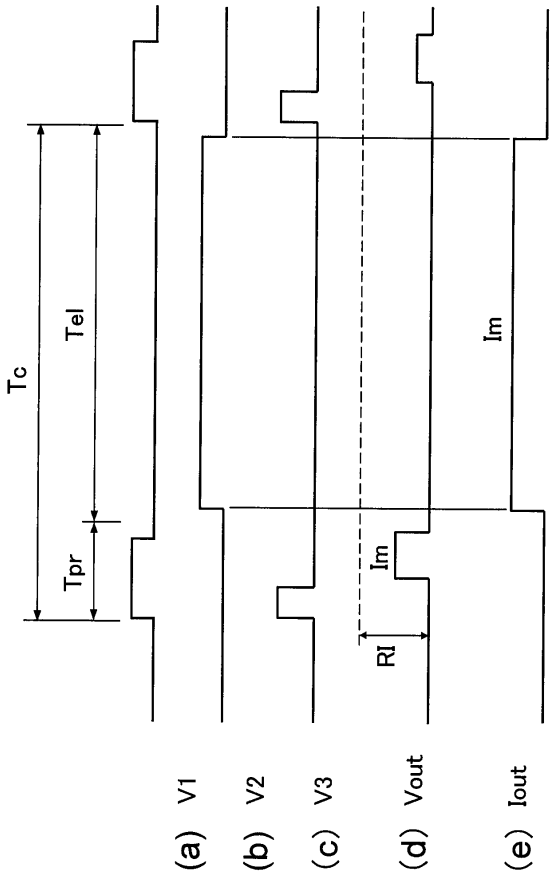
도면11



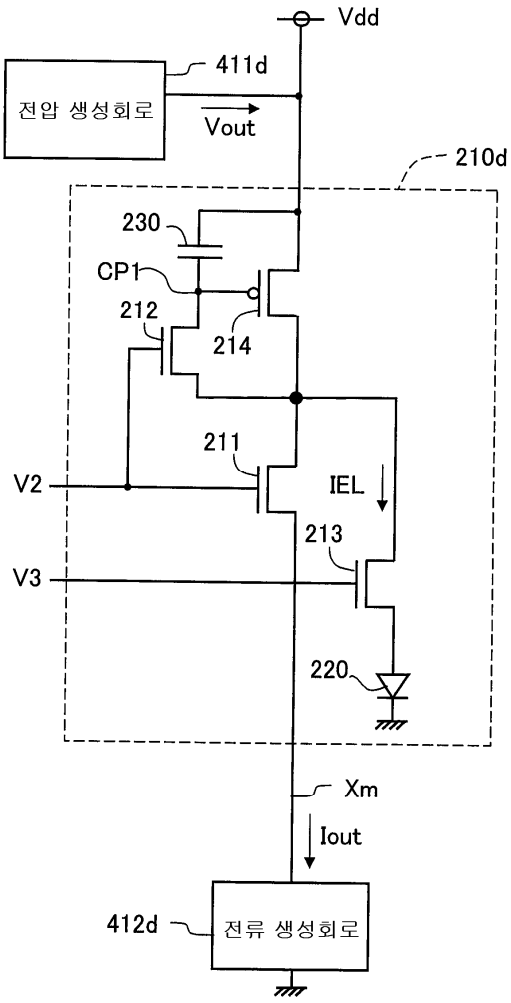
도면12


Vdd
210d
230
CP1
212
214
211
V2
IEL
213
V3
220
Xm
Vout
Iout
411d
전압 생성회로
412d
전류 생성회로
410d

도면13



도면14


Vdd
411d
전압 생성회로
Vout
210d
230
CP1
212
214
211
V2
IEL
213
V3
220
Xm
Iout
412d
전류 생성회로

专利名称(译)	发光元件的像素电路		
公开(公告)号	KR100455467B1	公开(公告)日	2004-11-06
申请号	KR1020020079093	申请日	2002-12-12
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	MIYAZAWA TAKASHI 미야자와다카시		
发明人	미야자와다카시		
IPC分类号	G09G3/30 H01L51/50 G09F9/30 G09G3/20 G09G3/22 G09G3/32 H01L27/32		
CPC分类号	G09G2300/0852 G09G2300/0842 G09G2300/0861 G09G2310/0251 G09G2320/0252 G09G2320/029 G09G3/3233 G09G3/22 G09G2320/0223		
代理人(译)	Munduhyeon Mungisang		
优先权	2001379714 2001-12-13 JP		
其他公开文献	KR1020030048358A		
外部链接	Espacenet		

摘要(译)

像素电路210包括电流编程电路240以及电压编程晶体管251和252。 当设置有机EL元件220的发光灰度时，第一和第二电压编程晶体管251和252分别被设置为截止状态和导通状态，并且使用电压信号Vout执行电压编程。 接下来，切换第一电压编程晶体管251和第二电压编程晶体管252的状态，并且使用电流信号Iout执行电流编程。 图3 索引词 像素电路，电光装置，发光元件，电流编程