



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0024452
(43) 공개일자 2011년03월09일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0082451

(22) 출원일자 2009년09월02일

심사청구일자 2009년09월02일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

정진태

충청남도 천안시 서북구 성성동 508번지

(74) 대리인

신영무

전체 청구항 수 : 총 20 항

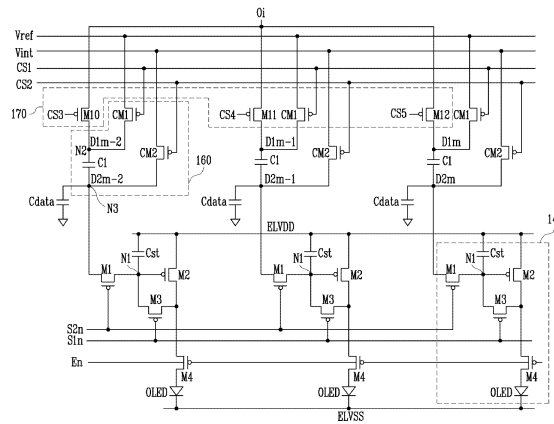
(54) 유기전계발광 표시장치 및 그의 구동방법

(57) 요약

본 발명은 구동 트랜지스터의 문턱전압 및 제 1전원의 전압강하를 보상할 수 있도록 한 유기전계발광 표시장치에 관한 것이다.

본 발명의 실시예에 의한 유기전계발광 표시장치는 수평라인마다 하나 이상 형성되는 주사선들 및 발광 제어선들을 구동하기 위한 주사 구동부와; 상기 수평기간(1H)마다 출력선들 각각으로 j (j 는 2이상의 자연수)개의 데이터 신호를 순차적으로 공급하기 위한 데이터 구동부와; 상기 출력선들 각각에 접속되며 상기 j 개의 데이터신호를 j 개의 제 1데이터선들로 전달하기 위한 디멀티플렉서와; 상기 주사선들과, 상기 주사선들과 교차되는 방향으로 형성되는 제 2데이터선들의 교차부에 위치되는 화소들과; 상기 제 1데이터선들 및 제 2데이터선들 사이에 각각 접속되며, 외부로부터 공급되는 기준전원 및 초기전원과 상기 데이터신호를 이용하여 상기 화소와 접속된 제 2데이터선들의 전압을 제어하기 위한 공통회로부를 구비한다.

대표도



특허청구의 범위

청구항 1

수평기간이 제 1기간 내지 제 5기간으로 분할되어 구동되는 유기전계발광 표시장치에 있어서,
수평라인마다 하나 이상 형성되는 주사선들 및 발광 제어선들을 구동하기 위한 주사 구동부와;
상기 수평기간(1H)마다 출력선들 각각으로 j (j 는 2이상의 자연수)개의 데이터신호를 순차적으로 공급하기 위한 데이터 구동부와;
상기 출력선들 각각에 접속되며 상기 j 개의 데이터신호를 j 개의 제 1데이터선들로 전달하기 위한 디멀티플렉서와;
상기 주사선들과, 상기 주사선들과 교차되는 방향으로 형성되는 제 2데이터선들의 교차부에 위치되는 화소들과;
상기 제 1데이터선들 및 제 2데이터선들 사이에 각각 접속되며, 외부로부터 공급되는 기준전원 및 초기전원과 상기 데이터신호를 이용하여 상기 화소와 접속된 제 2데이터선들의 전압을 제어하기 위한 공통회로부를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1항에 있어서,
상기 기준전원은 블랙의 계조를 표현하기 위한 블랙 데이터신호의 전압보다 낮은 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 1항에 있어서,
상기 디멀티플렉스와 상기 공통회로부를 제어하기 위한 스위칭 제어부를 더 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 3항에 있어서,
상기 공통회로부는 각각은
상기 제 1데이터선과 제 2데이터선 사이에 접속되는 제 1커패시터와,
상기 제 1데이터선과 상기 기준전원 사이에 접속되며, 상기 스위칭 제어부로부터 제 1제어신호가 공급될 때 턴-온되는 제 1공통 트랜지스터와,
상기 제 2데이터선과 상기 초기전원 사이에 접속되며, 상기 스위칭 제어부로부터 제 2제어신호가 공급될 때 턴-온되는 제 2공통 트랜지스터를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 3항에 있어서,
상기 디멀티플렉서는
상기 출력선과 상기 j 개의 제 1데이터선 각각의 사이에 접속되도록 위치되며, 상기 스위칭 제어부로부터 공급되는 j 개의 제어신호들에 대응하여 순차적으로 턴-온되는 j 개의 트랜지스터들을 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 5항에 있어서,
상기 j 개의 제어신호들은 상기 수평기간의 제 5기간 동안 순차적으로 공급되는 것을 특징으로 하는 유기전계발

광 표시장치.

청구항 7

제 4항에 있어서,

상기 스위칭 제어부는 상기 수평기간마다 상기 제 1제어신호 및 제 2제어신호를 동시에 공급하며, 상기 제 2제어신호를 상기 제 1제어신호보다 긴 시간 동안 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 8

제 7항에 있어서,

상기 스위칭 제어부는 상기 수평기간의 제 1기간 동안 상기 제 1제어신호를 공급하고, 상기 수평기간의 제 1기간 내지 제 4기간 동안 상기 제 2제어신호를 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 9

제 7항에 있어서,

상기 스위칭 제어부는 상기 수평기간마다 상기 디멀티플렉서를 제어하기 위한 j개의 제어신호를 상기 제 1제어신호 및 제 2제어신호와 중첩되지 않게 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 10

제 1항에 있어서,

상기 수평라인마다 제 1주사선, 제 2주사선 및 상기 발광 제어선이 형성되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 11

제 10항에 있어서,

상기 주사 구동부는 상기 제 1주사선으로 제 1주사신호를 순차적으로 공급하고, 상기 제 2주사선으로 제 2주사신호를 순차적으로 공급하며 상기 발광 제어선으로 발광 제어신호를 순차적으로 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 12

제 11항에 있어서,

상기 화소들 각각은

캐소드전극이 제 2전원에 접속되는 유기 발광 다이오드와;

제 1전극이 제 1전원에 접속되며, 상기 유기 발광 다이오드로 공급되는 전류량을 제어하기 위한 제 2트랜지스터와;

상기 제 2트랜지스터의 게이트전극과 상기 제 2데이터선 사이에 접속되며, 상기 제 2주사선으로 상기 제 2주사신호가 공급될 때 턴-온되는 제 1트랜지스터와;

상기 제 2트랜지스터의 게이트전극과 제 2전극 사이에 접속되며, 상기 제 1주사선으로 상기 제 1제어신호가 공급될 때 턴-온되는 제 3트랜지스터와;

상기 제 2트랜지스터와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며 상기 발광 제어선으로 발광 제어신호가 공급될 때 턴-오프되는 제 4트랜지스터를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 13

제 12항에 있어서,

상기 초기전원은 상기 제 1전원의 전압에서 상기 제 2트랜지스터의 문턱전압 절대치를 감한 전압보다 낮은 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 14

제 11항에 있어서,

상기 주사 구동부는 상기 수평기간의 제 2기간 및 제 5기간 동안 상기 제 2주사신호를 공급하고, 상기 수평기간의 제 3기간 동안 상기 제 1주사신호를 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 15

제 11항에 있어서,

상기 주사 구동부는 적어도 2개의 제 2주사신호와 중첩되도록 상기 발광 제어신호를 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 16

제 1항에 있어서,

상기 데이터 구동부는 상기 수평기간의 제 5기간 동안 상기 j개의 데이터신호를 순차적으로 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 17

데이터신호를 공급받는 제 1데이터선과 화소에 접속된 제 2데이터선 사이에 접속되는 제 1커패시터와, 제 1전원으로부터 유기 발광 다이오드를 경유하여 제 2전원으로 흐르는 전류량을 제어하는 구동 트랜지스터를 구비하는 화소를 포함하는 유기전계발광 표시장치의 구동방법에 있어서;

상기 제 1데이터선으로 기준전원을 공급하고, 상기 제 2데이터선으로 초기전원을 공급하는 단계와;

상기 제 1데이터선으로 기준전원을 공급하면서 상기 제 2데이터선을 상기 화소에 포함된 구동 트랜지스터의 게이트전극에 접속시키는 단계와;

상기 제 1데이터선으로 기준전원을 공급하면서 상기 구동 트랜지스터를 다이오드 형태로 접속하여 상기 제 2데이터선의 전압을 상기 제 1전원의 전압에서 상기 구동 트랜지스터의 문턱전압 절대치를 감한 전압으로 상승시키는 단계와;

상기 제 1데이터선으로 데이터신호를 공급하여 상기 구동 트랜지스터의 게이트전극의 전압을 변화시키는 단계를 포함하는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

청구항 18

제 17항에 있어서,

상기 기준전원은 블랙 계조를 표현하기 위한 블랙 데이터신호의 전압보다 낮은 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

청구항 19

제 17항에 있어서,

상기 초기전원은 상기 제 1전원의 전압에서 상기 구동 트랜지스터의 문턱전압 절대치를 감한 전압보다 낮은 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

청구항 20

제 17항에 있어서,

상기 구동 트랜지스터의 게이트전극의 전압을 변화시키는 단계동안 상기 구동 트랜지스터는 다이오드 형태로 접속되지 않는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광 표시장치 및 그의 구동방법에 관한 것으로, 특히 구동 트랜지스터의 문턱전압 및 제 1 전원의 전압강하를 보상할 수 있도록 한 유기전계발광 표시장치 및 그의 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기전계발광 표시장치(Organic Light Emitting Display Device) 등이 있다.

[0003] 평판 표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 이러한, 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 도 1은 일반적인 유기전계발광 표시장치의 회로를 나타내는 회로도이다.

[0005] 도 1을 참조하면, 종래의 유기전계발광 표시장치의 회로(4)는 유기 발광 다이오드(OLED)와, 데이터선(Dm) 및 주사선(Sn)에 접속되어 유기 발광 다이오드(OLED)를 제어하기 위한 화소회로(2)를 구비한다.

[0006] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(2)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 화소회로(2)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

[0007] 화소회로(2)는 주사선(Sn)에 주사신호가 공급될 때 데이터선(Dm)으로부터 공급되는 데이터신호에 대응되어 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어한다. 이를 위해, 화소회로(2)는 제 1전원(ELVDD)과 유기 발광 다이오드(OLED) 사이에 접속된 제 2트랜지스터(M2)와, 제 2트랜지스터(M2), 데이터선(Dm) 및 주사선(Sn)의 사이에 접속된 제 1트랜지스터(M1)와, 제 2트랜지스터(M2)의 게이트전극과 제 1전극 사이에 접속된 스토리지 커패시터(Cst)를 구비한다.

[0008] 제 1트랜지스터(M1)의 게이트전극은 주사선(Sn)에 접속되고, 제 1전극은 데이터선(Dm)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 스토리지 커패시터(Cst)의 일측단자에 접속된다. 여기서, 제 1전극은 소오스전극 및 드레인전극 중 어느 하나로 설정되고, 제 2전극은 제 1전극과 다른 전극으로 설정된다. 예를 들어, 제 1전극이 소오스전극으로 설정되면 제 2전극은 드레인전극으로 설정된다. 주사선(Sn) 및 데이터선(Dm)에 접속된 제 1트랜지스터(M1)는 주사선(Sn)으로부터 주사신호가 공급될 때 턴-온되어 데이터선(Dm)으로부터 공급되는 데이터신호를 스토리지 커패시터(Cst)로 공급한다. 이때, 스토리지 커패시터(Cst)는 데이터신호에 대응되는 전압을 충전한다.

[0009] 제 2트랜지스터(M2)의 게이트전극은 스토리지 커패시터(Cst)의 일측단자에 접속되고, 제 1전극은 스토리지 커패시터(Cst)의 다른측단자 및 제 1전원(ELVDD)에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 이와 같은 제 2트랜지스터(M2)는 스토리지 커패시터(Cst)에 저장된 전압값에 대응하여 제 1전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2전원(ELVSS)으로 흐르는 전류량을 제어한다. 이때, 유기 발광 다이오드(OLED)는 제 2트랜지스터(M2)로부터 공급되는 전류량에 대응되는 빛을 생성한다.

[0010] 이와 같은 회로(4)는 스토리지 커패시터(Cst)에 충전된 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급함으로써 소정 휘도의 화상을 표시한다. 하지만, 이와 같은 종래의 유기전계발광 표시장치는 제 2트랜지스터(M2)의 문턱전압 편차에 의하여 균일한 휘도의 영상을 표시할 수 없는 문제점이 있다.

[0011] 이와 같은 문제점을 극복하기 위하여 회로(4)에 다수의 트랜지스터를 추가하여 제 2트랜지스터(M2)의 문턱전압을 보상하는 구조가 다수 공지되어 있다. 하지만, 제 2트랜지스터(M2)의 문턱전압 보상을 회로(4)에 다수의 트

랜지스터(예를 들면, 6개)가 포함되는 경우 신뢰성이 저하되는 문제점이 발생한다.

- [0012] 또한, 종래의 유기전계발광 표시장치는 전압강하에 의하여 화소(2)의 위치에 따라 제 1전원(ELVDD)의 전압값이 상이해지는 문제점이 발생하고, 이에 따라 원하는 휘도의 영상을 표시할 수 없는 문제점이 발생한다.

발명의 내용

해결 하고자하는 과제

- [0013] 따라서, 본 발명의 목적은 구동 트랜지스터의 문턱전압 및 제 1전원의 전압강하를 보상할 수 있도록 한 유기전계발광 표시장치를 제공하는 것이다.

과제 해결수단

- [0014] 본 발명의 실시예에 의한 유기전계발광 표시장치는 수평라인마다 하나 이상 형성되는 주사선들 및 발광 제어선들을 구동하기 위한 주사 구동부와; 상기 수평기간(1H)마다 출력선들 각각으로 j (j 는 2이상의 자연수)개의 데이터신호를 순차적으로 공급하기 위한 데이터 구동부와; 상기 출력선들 각각에 접속되며 상기 j 개의 데이터신호를 j 개의 제 1데이터선들로 전달하기 위한 디멀티플렉서와; 상기 주사선들과, 상기 주사선들과 교차되는 방향으로 형성되는 제 2데이터선들의 교차부에 위치되는 화소들과; 상기 제 1데이터선들 및 제 2데이터선들 사이에 각각 접속되며, 외부로부터 공급되는 기준전원 및 초기전원과 상기 데이터신호를 이용하여 상기 화소와 접속된 제 2데이터선들의 전압을 제어하기 위한 공통회로를 구비한다.

- [0015] 본 발명의 실시예에 의한 데이터신호를 공급받는 제 1데이터선과 화소에 접속된 제 2데이터선 사이에 접속되는 제 1커패시터와, 제 1전원으로부터 유기 발광 다이오드를 경유하여 제 2전원으로 흐르는 전류량을 제어하는 구동 트랜지스터를 구비하는 화소를 포함하는 유기전계발광 표시장치의 구동방법에 있어서; 상기 제 1데이터선으로 기준전원을 공급하고, 상기 제 2데이터선으로 초기전원을 공급하는 단계와; 상기 제 1데이터선으로 기준전원을 공급하면서 상기 제 2데이터선을 상기 화소에 포함된 구동 트랜지스터의 게이트전극에 접속시키는 단계와; 상기 제 1데이터선으로 기준전원을 공급하면서 상기 구동 트랜지스터를 다이오드 형태로 접속하여 상기 제 2데이터선의 전압을 상기 제 1전원의 전압에서 상기 구동 트랜지스터의 문턱전압 절대치를 감한 전압으로 상승시키는 단계와; 상기 제 1데이터선으로 데이터신호를 공급하여 상기 구동 트랜지스터의 게이트전극의 전압을 변화시키는 단계를 포함한다.

효 과

- [0016] 본 발명의 유기전계발광 표시장치에 의하면 제 1전원의 전압강하 및 구동 트랜지스터의 문턱전압과 무관하게 원하는 휘도의 영상을 표시할 수 있다. 특히, 본원 발명에서는 화소에 4개의 트랜지스터 및 하나의 커패시터만이 포함되는 비교적 간단한 구조를 이용하여 제 1전원의 전압강하 및 구동 트랜지스터의 문턱전압을 보상할 수 있고, 이에 따라 신뢰성을 향상시킬 수 있다. 또한, 본원 발명은 디믹스를 사용하는 유기전계발광 표시장치에 적용가능한 장점이 있다.

발명의 실시를 위한 구체적인 내용

- [0017] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예가 첨부된 도 2 내지 도 8e를 참조하여 자세히 설명하면 다음과 같다.

- [0018] 도 2는 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다. 도 2에서 디멀티플렉서(demultiplexer : 이하 "DEMUX"라 함)(170)는 j (j 는 2이상의 자연수)개의 데이터선들과 접속되지만, 설명의 편의성을 위하여 j 를 3으로 가정하기로 한다.

- [0019] 도 2를 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 제 1주사선들(S11 내지 S1n), 제 2주사선들(S21 내지 S2n) 및 제 2데이터선들(D21 내지 D2m)의 교차부에 위치되는 화소들(140)을 구비하는 화소부(130)

와, DEMUX(170)와 접속되는 제 1데이터선들(D11 내지 D1m)과 제 2데이터선들(D21 내지 D2m) 사이에 각각 접속되는 공통회로부(160)와, 제 1주사선들(S11 내지 S1n), 제 2주사선들(S21 내지 S2n) 및 발광 제어선들(E1 내지 En)을 구동하기 위한 주사 구동부(110)와, 수평기간 동안 출력선들(O1 내지 Oi) 각각으로 j(j는 자연수)개의 데이터신호를 공급하기 위한 데이터 구동부(120)와, 주사 구동부(110) 및 데이터 구동부(120)를 제어하기 위한 타이밍 제어부(150)를 구비한다.

[0020] 그리고, 본 발명의 실시예에 의한 유기전계발광 표시장치는 출력선들(O1 내지 Oi) 각각과 접속되며, 수평기간 동안 자신이 접속된 출력선(O1 내지 Oi 중 어느하나)으로 공급되는 j개의 데이터신호를 j개의 제 1데이터선으로 공급하기 DEMUX(170)와, DEMUX(170) 및 공통회로부(160)를 제어하기 위한 스위치 제어부(180)를 구비한다.

[0021] 주사 구동부(110)는 타이밍 제어부(150)로부터 주사 구동제어신호(SCS)를 공급받는다. 주사 구동제어신호(SCS)를 공급받은 주사 구동부(110)는 제 1주사신호를 생성하여 제 1주사선들(S11 내지 S1n)로 순차적으로 공급하고, 제 2주사신호를 생성하여 제 2주사선들(S21 내지 S2n)로 순차적으로 공급한다. 그리고, 주사 구동부(110)는 발광 제어신호를 생성하여 발광 제어선들(E1 내지 En)로 순차적으로 공급한다.

[0022] 여기서, 제 1주사신호 및 제 2주사신호는 화소(140)에 포함된 트랜지스터들이 턴-온될 수 있는 전압(예를 들면, 로우전압)으로 설정되고, 발광 제어신호는 화소(140)에 포함된 트랜지스터들이 턴-오프될 수 있는 전압(예를 들면, 하이전압)으로 설정된다. 그리고, k(k는 자연수)번째 제 2주사선(S2k)으로 공급되는 제 2주사신호는 k번째 제 1주사선(S1k)으로 공급되는 제 1주사신호보다 먼저 공급됨과 아울러 제 1주사신호의 공급이 중단된 이후에 공급이 중단된다. 또한, 발광 제어선(E)으로 공급되는 발광 제어신호는 2개의 제 2주사신호와 중첩되도록 공급된다. 예를 들어, k번째 발광 제어선(Ek)으로 공급되는 발광 제어신호는 k번째 제 2주사선(S2k) 및 k+1번째 제 2주사선(S2k+1)으로 공급되는 제 2주사신호와 중첩되게 공급된다.

[0023] 데이터 구동부(120)는 타이밍 제어부(150)로부터 데이터 구동제어신호(DCS)를 공급받는다. 데이터 구동제어신호(DCS)를 공급받은 데이터 구동부(120)는 수평기간 마다 출력선들(O1 내지 Oi) 각각으로 j개의 데이터신호를 공급한다. 여기서, 데이터 구동부(120)는 제 1주사신호가 공급되지 않고, 제 2주사신호가 공급되는 기간 동안 출력선들(O1 내지 Oi)로 데이터신호를 공급한다.

[0024] 타이밍 제어부(150)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어신호(SCS)를 생성한다. 타이밍 제어부(150)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(120)로 공급되고, 주사 구동제어신호(SCS)는 주사 구동부(110)로 공급된다. 그리고, 타이밍 제어부(150)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(120)로 공급한다.

[0025] DEMUX(170)는 출력선들(O1 내지 Oi) 각각과 j개의 제 1데이터선들 사이에 접속된다. 이와 같은 DEMUX(170)는 스위치 제어부(180)로부터 공급되는 제어신호들(CS1, CS2, CS3)에 대응하여 출력선(O1 내지 Oi)으로 공급되는 j개의 데이터신호를 j개의 제 1데이터선으로 분배한다.

[0026] 공통회로부(160)는 제 1데이터선들(D11 내지 D1m)과 제 2데이터선들(D21 내지 D2m) 각각의 사이에 형성된다. 공통회로부(160)는 외부로부터 초기전원(Vint) 및 기준전원(Vref)을 공급받는다. 초기전원(Vint) 및 기준전원(Vref)을 공급받은 공통회로부(160)는 스위치 제어부(180)의 제어에 대응하여 자신과 접속된 제 1데이터선의 전압을 제어한다.

[0027] 스위치 제어부(180)는 DEMUX(170) 및 공통회로부(160)로 제어신호들(CS1 내지 CS5)을 공급하면서 DEMUX(170) 및 공통회로부(160)에 포함된 트랜지스터들의 턴-온 및 턴-오프를 제어한다. 실제로, 스위치 제어부(180)는 DEMUX(170)에 포함된 3개의 트랜지스터를 제어하기 위하여 제 3제어신호(CS3) 내지 제 5제어신호(CS5)를 공급하고, 공통회로부(160)에 포함된 2개의 트랜지스터를 제어하기 위하여 제 1제어신호(CS1) 및 제 2제어신호(CS2)를 공급한다.

[0028] 한편, 도 2에서는 설명의 편의성을 위하여 스위치 제어부(180)가 별도로 도시되었지만 본 발명이 이에 한정되지는 않는다. 일례로, 스위치 제어부(180)의 구성은 타이밍 제어부(150)에 포함될 수 있다. 이 경우, 타이밍 제어부(150)에서 제 1제어신호(CS1) 내지 제 5제어신호(CS5)를 생성하여 DEMUX(170) 및 공통회로부(160)의 구동을 제어한다.

[0029] 화소들(140) 각각은 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받는다. 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받은 화소들(140)은 데이터신호에 대응하여 제 1전원(ELVDD)으로부터 유기 발광 다이오드(미도시)를 경유하여 제 2전원(ELVSS)으로 흐르는 전류량을 제어하면서 소정 휘도의 빛을 생성한다.

- [0030] 도 3은 도 2에 도시된 화소의 실시예를 나타내는 도면이다. 도 3에서는 설명의 편의성을 위하여 제 2m데이터선(D2m) 및 제 1n주사선(S1n)과 접속된 화소를 도시하기로 한다.
- [0031] 도 3을 참조하면, 본 발명의 실시예에 의한 화소(140)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 전류를 공급하기 위한 화소회로(142)를 구비한다.
- [0032] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(142)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 화소회로(142)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0033] 화소회로(142)는 데이터신호에 대응하는 소정의 전압을 공급받고, 공급받은 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급한다. 이를 위해, 화소회로(142)는 제 1 내지 제 4트랜지스터(M4)와, 스토리지 커패시터(Cst)를 구비한다.
- [0034] 제 1트랜지스터(M1)의 제 1전극은 제 2데이터선(D2m)을 경유하여 공통회로부(160)에 접속되고, 제 2전극은 제 2트랜지스터(M2)의 게이트전극에 접속된다. 그리고, 제 1트랜지스터(M1)의 게이트전극은 제 2주사선(S2n)에 접속된다. 이와 같은 제 1트랜지스터(M1)는 제 2주사선(S2n)으로 주사신호가 공급될 때 턴-온된다.
- [0035] 제 2트랜지스터(M2)의 제 1전극은 제 1전원(ELVDD)에 접속되고, 제 2전극은 제 4트랜지스터(M4)의 제 1전극에 접속된다. 그리고, 제 2트랜지스터(M2)의 게이트전극은 제 1트랜지스터(M1)의 제 2전극에 접속된다. 이와 같은 제 2트랜지스터(M2)는 자신의 게이트전극에 인가된 전압에 대응하는 전류를 제 4트랜지스터(M4)를 경유하여 유기 발광 다이오드(OLED)로 공급한다.
- [0036] 제 3트랜지스터(M3)의 제 1전극은 제 2트랜지스터(M2)의 제 2전극에 접속되고, 제 2전극은 제 2트랜지스터(M2)의 게이트전극에 접속된다. 그리고, 제 3트랜지스터(M3)의 게이트전극은 제 1주사선(S1n)에 접속된다. 이와 같은 제 3트랜지스터(M3)는 제 1주사선(S1n)으로 주사신호가 공급될 때 턴-온된다. 이 경우, 제 3트랜지스터(M3)는 제 1트랜지스터(M1)가 턴-온된 이후에 턴-온되고, 제 1트랜지스터(M1)가 턴-오프되기 이전에 턴-오프된다. 한편, 제 3트랜지스터(M3)가 턴-온되면 제 2트랜지스터(M2)는 다이오드 형태로 접속된다.
- [0037] 제 4트랜지스터(M4)의 제 1전극은 제 2트랜지스터(M2)의 제 2전극에 접속되고, 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 그리고, 제 4트랜지스터(M4)의 게이트전극은 발광 제어선(En)에 접속된다. 이와 같은 제 4트랜지스터(M4)는 발광 제어신호가 공급될 때 턴-오프되고, 발광 제어신호가 공급되지 않을 때 턴-온된다.
- [0038] 스토리지 커패시터(Cst)는 제 2트랜지스터(M2)의 게이트전극과 제 1전극 사이에 접속된다. 이와 같은 스토리지 커패시터(Cst)는 제 2트랜지스터(M2)의 게이트전극에 인가되는 전압에 대응하여 소정의 전압을 충전한다.
- [0039] 도 4는 도 2에 도시된 공통회로부의 실시예를 나타내는 도면이다. 도 4에서는 설명의 편의성을 위하여 제 1m데이터선(D1m)과 접속된 공통 회로부를 도시하기로 한다. 그리고, 공통회로부는 수직라인 단위로 다수의 화소들과 접속되지만 설명의 편의성을 위하여 하나의 화소만을 도시하기로 한다.
- [0040] 도 4를 참조하면, 공통회로부(160)는 제 1단자가 제 1데이터선(D1m)에 접속되고, 제 2단자가 제 2데이터선(D2m) 사이에 접속되는 제 1커패시터(C1)와, 기준전원(Vref)과 제 1커패시터(C1)의 제 1단자 사이에 접속되는 제 1공통 트랜지스터(CM1)와, 초기전원(Vint)과 제 1커패시터(C1)의 제 2단자 사이에 접속되는 제 2공통 트랜지스터(CM2)를 구비한다.
- [0041] 제 1공통 트랜지스터(CM1)는 기준전원(Vref)과 제 1커패시터(C1)의 제 1단자 사이에 접속되며, 제 1제어신호(CS1)가 공급될 때 턴-온된다. 제 1공통 트랜지스터(CM1)가 턴-온되면 제 1커패시터(C1)의 제 1단자로 기준전원(Vref)의 전압이 공급된다.
- [0042] 제 2공통 트랜지스터(CM2)는 초기전원(Vint)과 제 1커패시터(C1)의 제 2단자 사이에 접속되며, 제 2제어신호(CS2)가 공급될 때 턴-온된다. 제 2공통 트랜지스터(CM2)가 턴-온되면 제 2커패시터(C2)의 제 2단자로 초기전원(Vint)의 전압이 공급된다.
- [0043] 제 1커패시터(C1)는 제 1데이터선(D1m)과 제 2데이터선(D2m) 사이에 형성된다. 이와 같은 제 1커패시터(C1)는

DEMUX(170)로부터 공급되는 데이터신호에 대응하여 화소(140)로 공급되는 전압(즉, 제 2데이터선(D2m)의 전압)을 변화시킨다.

- [0044] 도 5는 도 2에 도시된 DEMUX의 실시예를 나타내는 도면이다. 도 5에서는 설명의 편의성을 위하여 i번째 출력선(Oi)과 접속된 DEMUX를 도시하기로 한다.
- [0045] 도 5를 참조하면, 본 발명의 실시예에 의한 DEMUX(170) 각각은 제 10트랜지스터(M10), 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)를 구비한다.
- [0046] 제 10트랜지스터(M10)는 출력선(Oi)과 제 1m-2데이터선(D1m-2) 사이에 접속된다. 이와 같은 제 10트랜지스터(M10)는 제 3제어신호(CS3)가 공급될 때 턴-온되어 출력선(Oi)으로부터 공급된 데이터신호를 제 1m-2데이터선(D1m-2)으로 공급한다.
- [0047] 제 11트랜지스터(M11)는 출력선(Oi)과 제 1m-1데이터선(D1m-1) 사이에 접속된다. 이와 같은 제 11트랜지스터(M11)는 제 4제어신호(CS4)가 공급될 때 턴-온되어 출력선(Oi)으로부터 공급된 데이터신호를 제 1m-1데이터선(D1m-1)으로 공급한다.
- [0048] 제 12트랜지스터(M12)는 출력선(Oi)과 제 1m데이터선(D1m) 사이에 접속된다. 이와 같은 제 12트랜지스터(M12)는 제 5제어신호(CS5)가 공급될 때 턴-온되어 출력선(Oi)으로부터 공급된 데이터신호를 제 1m데이터선(D1m)으로 공급한다.
- [0049] 여기서, 제 3제어신호(CS3) 내지 제 5제어신호(CS5)는 순차적으로 공급되고, 이에 따라 제 10트랜지스터(M10) 내지 제 12트랜지스터(M12)도 순차적으로 턴-온되면서 데이터신호를 제 1m-2데이터선(D1m-2), 제 1m-1데이터선(D1m-1) 및 제 1m데이터선(D1m)으로 공급한다.
- [0050] 도 6은 DEMUX, 공통회로부 및 화소들의 접속구조를 나타내는 도면이다. 도 6에서는 설명의 편의성을 위하여 i번째 출력선(Oi)과 접속된 DEMUX, 공통회로부 및 화소들을 도시하기로 한다.
- [0051] 도 6을 참조하면, 출력선(Oi)은 DEMUX(170)에 접속되고, DEMUX(170)는 제 1데이터선들(D1m-2, D1m-1, D1m) 각각과 접속되는 제 10트랜지스터(M10), 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)를 구비한다.
- [0052] 공통회로부(160)는 제 1데이터선들(D1m-2, D1m-1, D1m) 및 제 2데이터선들(D2m-2, D2m-1, D2m) 사이에 각각 위치된다. 이와 같은 공통회로부(160)는 초기전원(Vint), 기준전원(Vref) 및 데이터신호에 대응하여 제 2데이터선(D2m-2, D2m-1, D2m)의 전압을 제어한다.
- [0053] 그리고, 도 6에서 데이터 커패시터(Cdata)는 기생 커패시터를 등가적으로 나타낸 것이다. 여기서, 제 1커패시터(C1)의 제 1단자와 DEMUX(170)는 서로 인접되게 위치되기 때문에 제 1데이터선에 의하여 형성된 기생 커패시터는 구동에 영향을 미치지 않는다. 하지만, 제 1커패시터(C1)의 제 2단자와 수직라인 단위로 형성된 화소(140)들은 일정 거리를 갖기 때문에 제 2데이터선의 기생 커패시터는 구동에 영향을 미친다. 특히, 대형 패널로 갈수록 제 2데이터선의 기생 커패시터에 의한 영향이 커진다. 따라서, 본 발명에서는 구동에 영향을 미치는 제 2데이터선의 기생 커패시터를 데이터 커패시터(Cdata)로 도시하기로 한다.
- [0054] 도 7은 도 6에 도시된 DEMUX, 공통회로부 및 화소의 구동방법을 나타내는 파형도이다.
- [0055] 도 7을 참조하면, 1수평기간(1H)은 제 1기간(t1) 내지 제 5기간(t5)으로 나뉘어 구동된다.
- [0056] 먼저 제 1기간(t1) 동안 제 1제어신호(CS1) 및 제 2제어신호(CS2)가 공급된다. 여기서, 제 1제어신호(CS1)는 제 1기간(t1) 내지 제 4기간(t4) 동안 공급되고, 제 2제어신호(CS2)는 제 1기간(t1) 동안 공급된다.
- [0057] 제 1제어신호(CS1)가 공급되면 도 8a에 도시된 바와 같이 제 1공통 트랜지스터(CM1)가 턴-온된다. 제 1공통 트랜지스터(CM1)가 턴-온되면 제 2노드(N2)(즉, 제 1커패시터(C1)의 제 1단자)로 기준전원(Vref)의 전압이 공급된다. 여기서, 기준전원(Vref)의 전압은 블랙 데이터신호(Vdata(black))의 전압보다 낮은 전압으로 설정된다. 이에 대하여 상세한 설명은 후술하기로 한다.
- [0058] 제 2제어신호(CS2)가 공급되면 제 2공통 트랜지스터(CM2)가 턴-온된다. 제 2공통 트랜지스터(CM2)가 턴-온되면

제 3노드(N3)(즉, 제 1커패시터(C1)의 제 2단자)로 초기전원(Vint)이 공급된다. 여기서, 초기전원(Vint)은 전압은 제 1전원(ELVDD)의 전압으로부터 제 2트랜지스터(M2)의 문턱전압의 절대치를 감한전압보다 충분히 낮은 전압으로 설정된다. 실제로, 초기전원(Vint)은 제 3노드(N3)와 제 1노드(N1)와 전기적으로 접속되는 경우 제 1노드(N1)의 전압이 제 1전원(ELVDD)의 전압으로부터 제 2트랜지스터(M2)의 문턱전압의 절대치를 감한전압보다 낮은 전압으로 설정되도록 전압값이 설정된다.

[0059] 한편, 제 1기간(t1) 동안 제 1트랜지스터(M1)는 턴-오프 상태를 유지하기 때문에 제 1노드(N1)(즉, 제 2트랜지스터(M2)의 게이트전극)는 이전 프레임 기간 동안 충전된 전압을 유지한다.

[0060] 제 2기간(t2)에는 제 2주사선(S2n)으로 제 2주사신호가 공급된다. 제 2주사선(S2n)으로 주사신호가 공급되면 도 8b에 도시된 바와 같이 제 1트랜지스터(M1)가 턴-온된다. 제 1트랜지스터(M1)가 턴-온되면 제 1노드(N1)와 제 3노드(N3)가 전기적으로 접속된다. 한편, 제 2주사신호는 제 2기간(t2) 내지 제 5기간(t5) 동안 공급된다.

[0061] 제 3기간(t3)에는 제 1주사선(S1n)으로 제 1주사신호가 공급된다. 제 1주사선(S1n)으로 제 1주사신호가 공급되면 도 8c에 도시된 바와 같이 제 3트랜지스터(M3)가 턴-온된다. 제 3트랜지스터(M3)가 턴-온되면 제 2트랜지스터(M2)가 다이오드 형태로 접속된다. 이 경우, 제 1노드(N1) 및 제 3노드(N3)의 전압은 수학식 1과 같이 제 1전원(ELVDD)의 전압으로부터 제 2트랜지스터(M2)의 문턱전압의 절대치를 감한전압으로 설정된다.

수학식 1

[0062] $V_{N1} = V_{N3} = ELVDD - |V_{th}(M2)|$

[0063] 한편, 본원 발명에서는 제 2주사선(S2n)으로 제 2주사신호가 공급된 이후에 제 1주사선(S1n)으로 제 1주사신호를 공급한다. 즉, 본원 발명에서는 제 2주사신호를 먼저 공급하여 제 1노드(N1)의 전압을 원하는 초기화시킨 후 제 1주사신호를 공급함으로써 동작의 신뢰성을 확보할 수 있다

[0064] 제 4기간(t4)에는 제 1주사신호의 공급이 중단된다. 제 1주사신호의 공급이 중단되면 도 8d와 같이 제 3트랜지스터(M3)가 턴-오프된다.

[0065] 제 5기간(t5)에는 제 1제어신호(CS1)의 공급이 중단됨과 아울러 제 3제어신호(CS3), 제 4제어신호(CS4) 및 제 5제어신호(CS5)가 순차적으로 공급된다. 제 1제어신호(CS1)의 공급이 중단되면 도 8e와 같이 제 1공통 트랜지스터(CM1)가 턴-오프된다. 여기서, 제 1주사신호의 공급이 중단된 이후에 제 1제어신호(CS1)의 공급이 중단되기 때문에 제 3트랜지스터(M3)의 턴-오프와 무관하게 제 2노드(N2)는 기준전원(Vref)의 전압을 유지한다.

[0066] 제 3제어신호(CS3)가 공급되면 제 10트랜지스터(M10) 트랜지스터가 턴-온된다. 제 10트랜지스터(M10)가 턴-온되면 출력선(Oi)으로 공급되는 데이터신호가 제 2노드(N2)로 공급된다. 이 경우, 제 2노드(N2)의 전압은 기준전원(Vref)으로부터 데이터신호의 전압으로 변화된다.

[0067] 제 2노드(N2)의 전압이 기준전원(Vref)으로부터 데이터신호의 전압으로 변화되는 경우 제 1노드(N1)의 전압은 $ELVDD - |V_{th}(M2)|$ 의 전압에서 제 2노드(N2)의 전압 변동에 대응하여 수학식 2와 같이 변화된다.

수학식 2

[0068] $V_{N1} = ELVDD - |V_{th}(M2)| + \{(C1+C_{data}+C_{st})/C1\} \times (V_{data}-V_{ref})$

[0069] 수학식 2에서 Vdata는 데이터신호의 전압을 의미한다.

[0070] 수학식 2에서 제 1전원(ELVDD), 제 2트랜지스터(M2)의 문턱전압, 제 1커패시터(C1), 데이터 커패시터(Cdata) 및 스토리지 커패시터(Cst)는 설계시에 미리 소정 값으로 정해진다. 그리고, 기준전원(Vref)은 데이터 커패시터(Cdata) 및 제 1커패시터(C1)의 용량에 대응하여 전압값이 설정된다. 여기서, 기준전원(Vref)은 데이터 커패시터(Cdata) 및 제 1커패시터(C1)의 용량과 무관하게 화소(140)에 원하는 전압이 충전될 수 있도록 실험적으로 전압값이 설정된다.

[0071] 데이터신호의 전압(Vdata)은 표현하고자 하는 계조에 대응하여 전압값이 변화된다. 즉, 수학식 2에서 데이터신호의 전압(Vdata)만이 계조에 대응하여 변화되며, 이에 따라 제 1노드(N1)의 전압은 데이터신호의 전압(Vdata)에 의하여 결정된다.

[0072] 이후, 제 4제어신호(CS4) 및 제 5제어신호(CS5)에 대응하여 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)가 순차적으로 턴-온된다. 그러면, 제 11트랜지스터(M11) 및 제 12트랜지스터(M12)와 각각 접속된 화소(140)의 제

1노드 전압이 수학식 2와 같이 설정된다.

- [0073] 제 5기간(t5) 이후에 제 2주사선(S2n)으로 제 2주사신호의 공급이 중단되어 제 1트랜지스터(M1)가 턴-오프된다. 그러면, 스토리지 커패시터(Cst)는 제 5기간(t5) 동안 제 1노드(N1)로 인가된 전압을 충전하고, 충전된 전압을 유지한다.
- [0074] 이후, 제 6기간(t6)에 발광 제어선(En)으로 발광 제어신호의 공급이 중단된다. 발광 제어선(En)으로 발광 제어신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 제 2트랜지스터(M2)와 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다. 이 경우, 제 2트랜지스터(M2)는 제 1노드(N1)에 인가된 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급하여 소정 계조를 표현한다.
- [0075] 한편, 본 발명에서 기준전원(Vref)의 전압은 블랙 데이터신호(Vdata(black))의 전압보다 낮은 전압으로 설정된다. 기준전원(Vref)의 전압이 블랙 데이터신호(Vdata(black))보다 낮은 전압으로 설정되면 블랙의 계조를 표현할 때 제 1노드(N1)의 전압이 $ELVDD - |V_{th}(M2)|$ 의 전압보다 높은 전압을 설정되어 완전한 블랙을 표현할 수 있다.
- [0076] 그리고, 수학식 2와 같이 제 1노드(N1)의 전압이 설정되는 경우 유기 발광 다이오드(OLED)로 공급되는 전류는 제 1전원(ELVDD)의 전압강하 및 제 2트랜지스터(M2)의 문턱전압과 무관하게 결정된다. 다시 말하여, 유기 발광 다이오드(OLED)로 흐르는 전류식에서 $ELVDD - |V_{th}(M2)|$ 가 제거되고, 이에 따라 제 1전원(ELVDD)의 전압강하 및 제 2트랜지스터(M2)의 문턱전압과 무관하게 원하는 휘도의 영상을 표시할 수 있다.
- [0077] 또한, 본 발명에서는 화소(140)들 각각은 4개의 트랜지스터(M1 내지 M4) 및 하나의 커패시터(Cst)만을 포함하는 비교적 간략한 구조로 형성되고, 이에 따라 신뢰성을 향상시킴과 동시에 제조비용을 감소시킬 수 있는 장점이 있다.
- [0078] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

도면의 간단한 설명

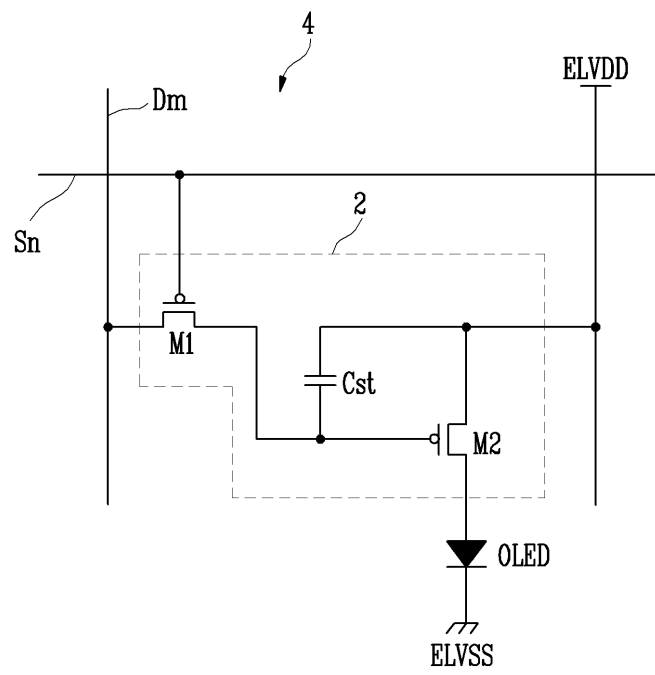
- [0079] 도 1은 종래의 유기전계발광 표시장치의 화소를 나타내는 회로도이다.
- [0080] 도 2는 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.
- [0081] 도 3은 도 2에 도시된 화소의 실시예를 나타내는 회로도이다.
- [0082] 도 4는 도 2에 도시된 공통회로부의 실시예를 나타내는 회로도이다.
- [0083] 도 5는 도 2에 도시된 디멀티플렉서를 나타내는 회로도이다.
- [0084] 도 6은 디멀티플렉서, 공통회로부 및 화소들의 접속구조를 나타내는 도면이다.
- [0085] 도 7은 도 6에 도시된 디멀티플렉서, 공통회로부 및 화소의 구동방법을 나타내는 파형도이다.
- [0086] 도 8a 내지 도 8e는 도 7의 파형도에 의한 구동과정을 나타내는 회로도이다.

[0087] <도면의 주요 부분에 대한 부호의 설명>

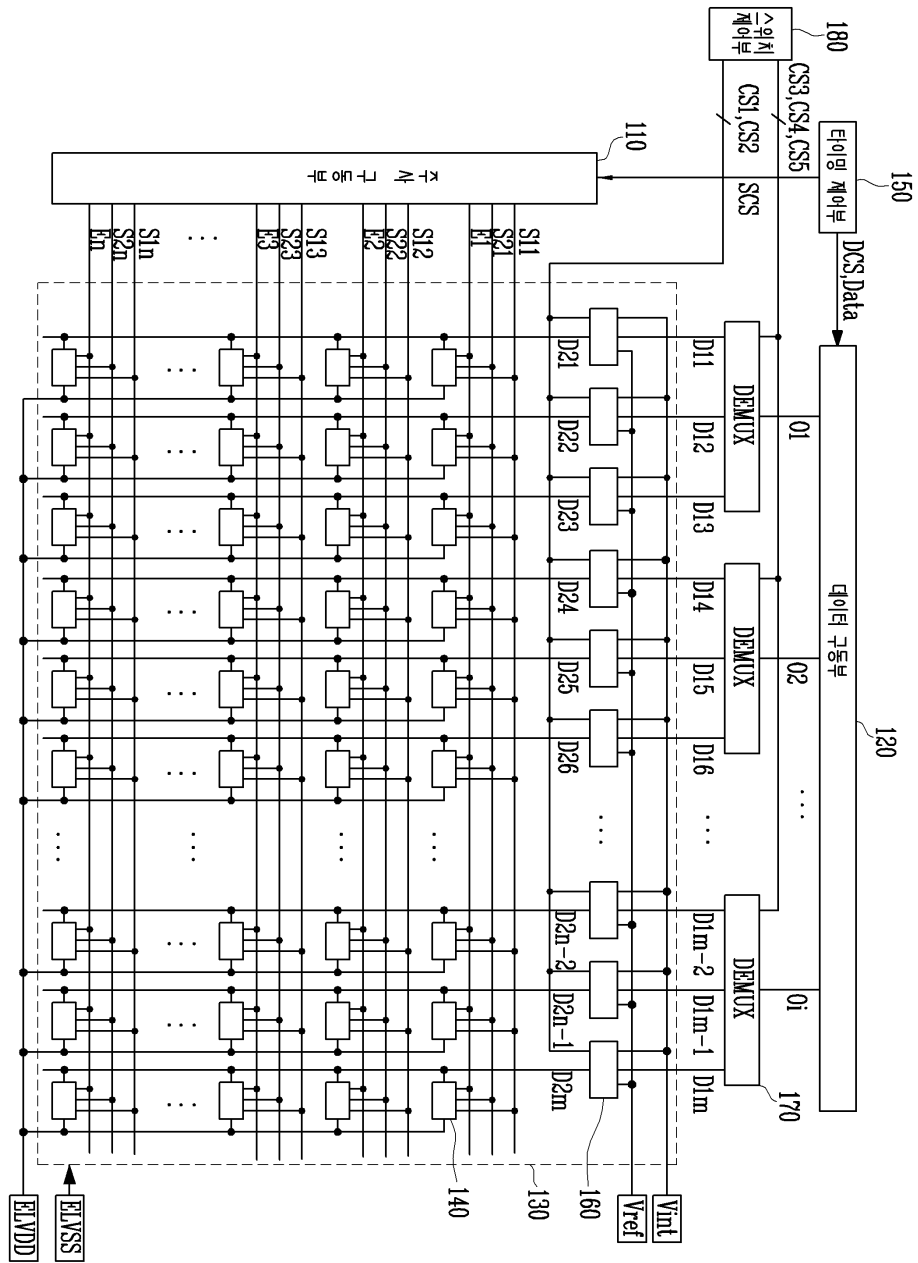
- | | |
|---------------------|---------------|
| [0088] 2,142 : 화소회로 | 4,140 : 화소 |
| [0089] 110 : 주사 구동부 | 120 : 데이터 구동부 |
| [0090] 130 : 화소부 | 150 : 타이밍 제어부 |
| [0091] 160 : 공통회로부 | 170 : 디멀티플렉서 |
| [0092] 180 : 스위치제어부 | |

도면

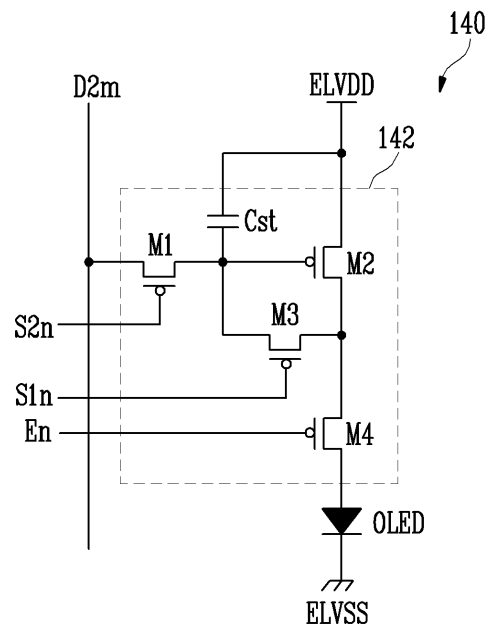
도면1



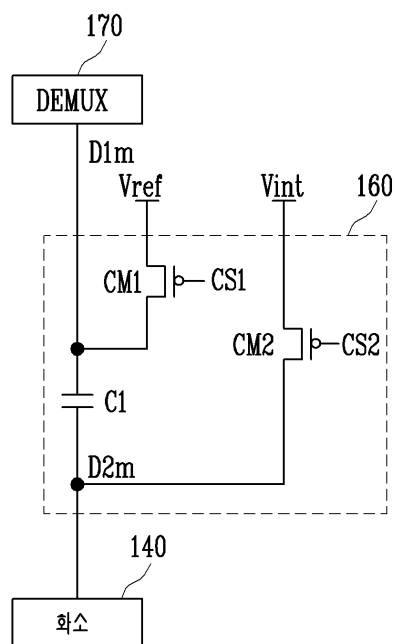
도면2



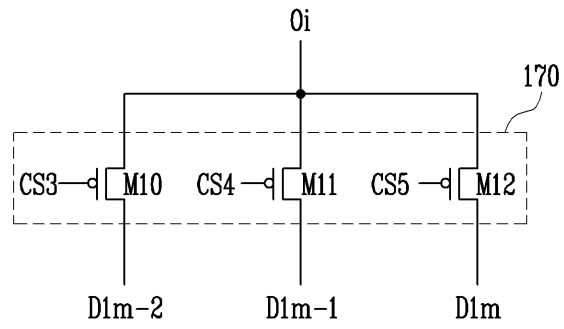
도면3

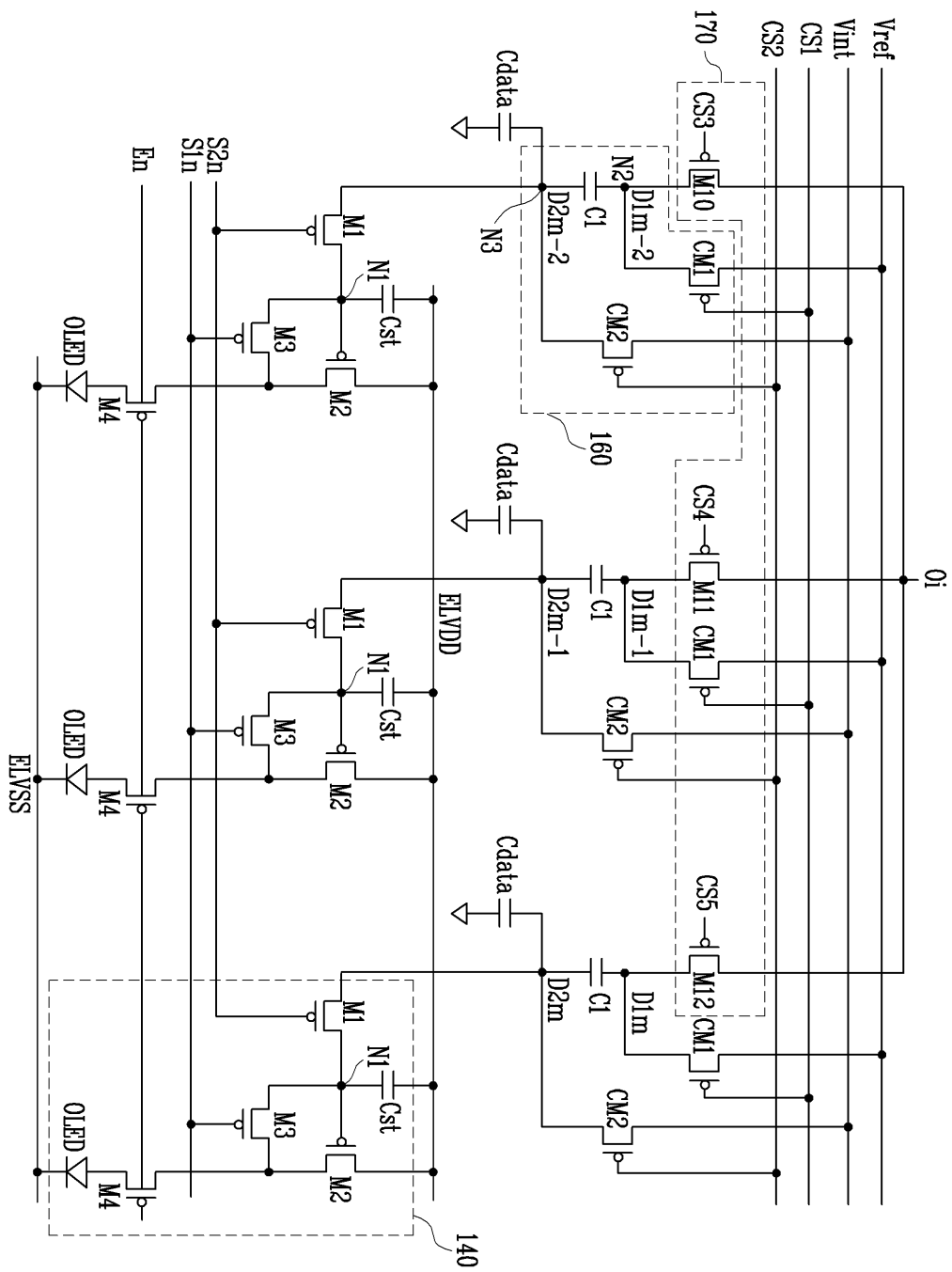


도면4

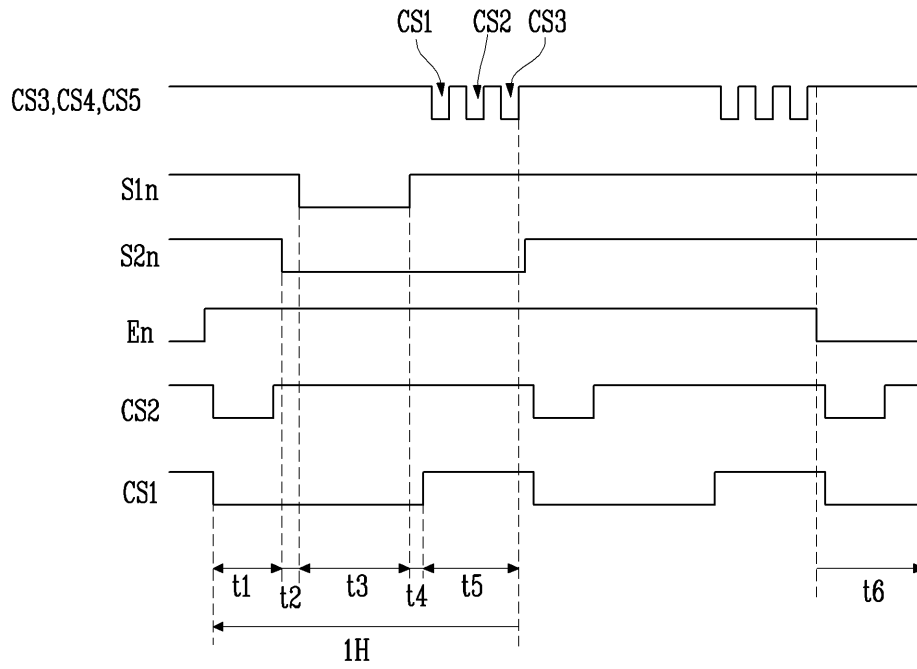


도면5

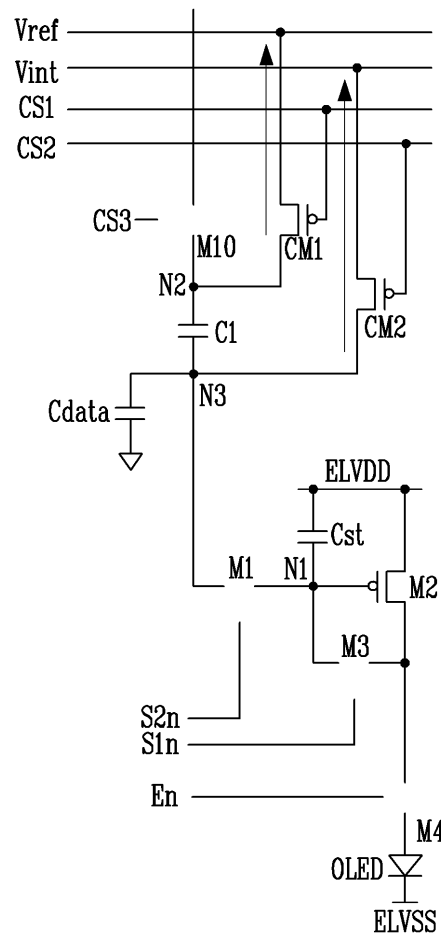




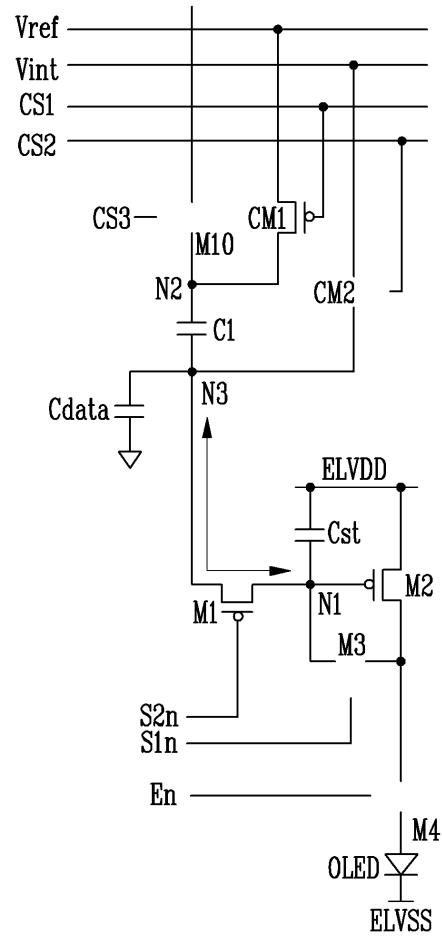
도면7



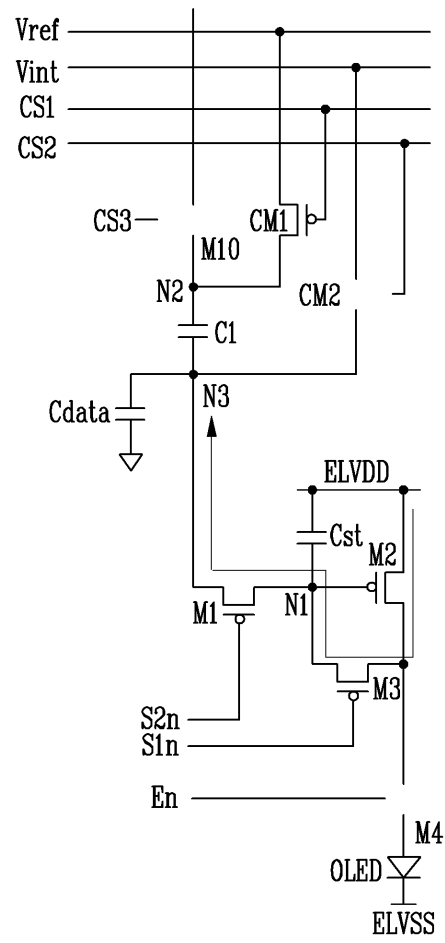
도면8a



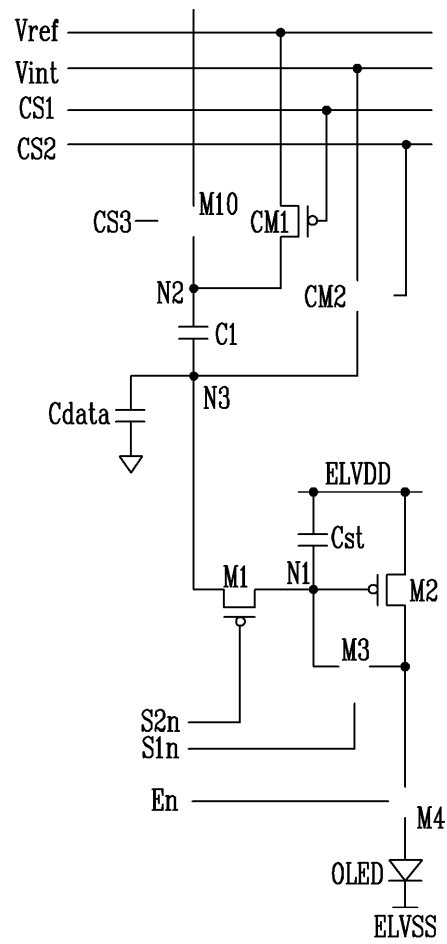
도면8b



도면8c



도면8d



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR1020110024452A	公开(公告)日	2011-03-09
申请号	KR1020090082451	申请日	2009-09-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	JINTAE JEONG 정진태		
发明人	정진태		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2320/043 G09G2310/0262 G09G3/3233 G09G2300/0819 G09G2310/0297 G09G2320/0223 G09G3/3291		
代理人(译)	Sinyoungmu		
其他公开文献	KR101082283B1		
外部链接	Espacenet		

摘要(译)

目的：提供有机发光显示装置及其驱动方法，以通过补偿驱动晶体管的阈值电压和第一功率的电压降来显示具有期望亮度的图像。组成：在有机发光显示装置和其驱动方法，扫描驱动器（110）驱动扫描线和发光控制线。数据驱动器（120）分别向输出线连续提供数据信号。解复用器分别连接到输出线。像素（130）被布置在第二数据线的交叉处。公共电路单元（160）分别连接到第一数据线和第二数据线。

