



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0085231
(43) 공개일자 2009년08월07일

(51) Int. Cl.

H05B 33/20 (2006.01) H05B 33/22 (2006.01)

H01L 29/786 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0011024

(22) 출원일자 2008년02월04일

심사청구일자 2008년02월04일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

이현정

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

한동원

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

모연곤

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙연구소

(74) 대리인

신영무

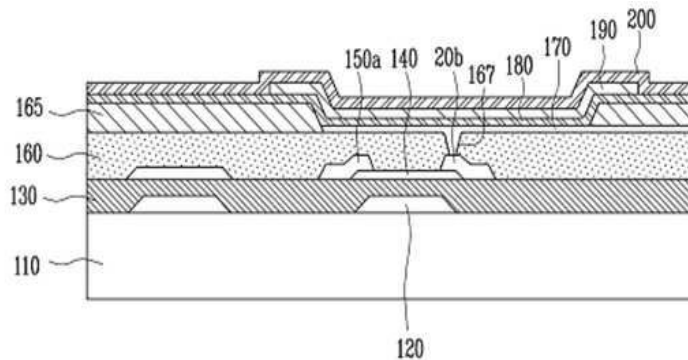
전체 청구항 수 : 총 9 항

(54) 유기 전계 발광표시장치

(57) 요약

본 발명의 일 실시예에 따른 유기 전계 발광표시장치는 기판 상에 소스전극, 드레인 전극 및 N형 산화물 반도체로 이루어진 반도체층을 포함한 구동 박막트랜지스터, 상기 구동 박막트랜지스터 상부에 형성된 적어도 하나의 절연막, 상기 절연막 상에 화소영역을 구획하는 화소정의막, 상기 구동 박막트랜지스터의 드레인 전극과 연결되며 상기 화소영역에 대응되게 패터닝된 캐소드 전극, 상기 캐소드 전극 상에 배치되고, 밴드 갭이 3.4 eV 내지 5.0 eV인 산화물, 질화물, 플루오르화물 및 다이아몬드로 이루어지는 균에서 선택되는 어느 하나로 형성되며, 상기 화소정의막 및 캐소드 전극의 전면(全面)에 배치되는 전자주입층, 상기 전자주입층 상에 상기 캐소드 영역에 대응되는 위치에 형성된 유기발광층 및 상기 유기발광층 상에 형성되는 애노드 전극을 포함한다.

대표도 - 도3



특허청구의 범위

청구항 1

기관 상에 소스전극, 드레인 전극 및 N형 산화물 반도체로 이루어진 반도체층을 포함한 구동 박막트랜지스터;

상기 구동 박막트랜지스터 상부에 형성된 적어도 하나의 절연막;

상기 절연막 상에 화소영역을 구획하는 화소정의막;

상기 구동 박막트랜지스터의 드레인 전극과 연결되며 상기 화소영역에 대응되게 패터닝된 캐소드 전극;

상기 캐소드 전극 상에 배치되고, 밴드 갭이 3.4 eV 내지 5.0 eV인 산화물, 질화물, 플루오르화물 및 다이아몬드로 이루어지는 군에서 선택되는 어느 하나로 형성되며, 상기 화소정의막 및 캐소드 전극의 전면(全面)에 배치되는 전자주입층;

상기 전자주입층 상에 상기 캐소드 영역에 대응되는 위치에 형성된 유기발광층; 및

상기 유기발광층 상에 형성되는 애노드 전극을 포함하여 구성되는, 유기 전계 발광표시장치.

청구항 2

제 1 항에 있어서,

상기 N형 산화물 반도체는 ZnO, ZnGaO, ZnInO, In₂O₃, ZnInGaO, ZnSnO 및 ZnSnO로 이루어지는 군에서 선택되는 어느 하나로 형성된, 유기 전계 발광표시장치.

청구항 3

제 1 항에 있어서,

상기 캐소드 전극은 ITO, Ag, 및 Al로 이루어지는 군에서 선택되는 어느 하나로 형성된, 유기 전계 발광표시장치.

청구항 4

제 1 항에 있어서,

상기 전자주입층은 MgO, Al₂O₃, SiO₂, SiN_x 및 LIF로 이루어지는 군에서 선택되는 어느 하나로 형성된, 유기 전계 발광표시장치.

청구항 5

제 1 항에 있어서,

상기 전자주입층은 1nm 내지 2nm의 두께로 형성된, 유기 전계 발광표시장치.

청구항 6

제 1 항에 있어서,

상기 전자주입층과 상기 유기발광층 사이에는 전자수송층이 더 포함되는, 유기 전계 발광표시장치.

청구항 7

제 1 항에 있어서,

상기 기관이 투명하며, 상기 캐소드 전극이 Cs가 도핑된 ITO로 형성된, 유기 전계 발광표시장치.

청구항 8

제 1 항에 있어서,

상기 구동 박막트랜지스터의 게이트 전극에 연결되는 스위칭 박막트랜지스터를 더 포함하는, 유기 전계 발광표시장치.

청구항 9

제 8 항에 있어서,

상기 스위칭 박막트랜지스터는 N형 박막트랜지스터인, 유기 전계 발광표시장치.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 유기 전계 발광표시장치에 관한 것으로, 보다 구체적으로는 N형 산화물 반도체로 반도체층이 형성된 박막 트랜지스터가 구비된 유기 전계 발광표시장치에 관한 것이다.

배경기술

<2> 종래 유기 전계 발광표시장치에 사용되는 박막트랜지스터는 비정질실리콘(Amorphous silicon) 또는 다결정실리콘(Poly silicon)을 반도체층으로 하는 박막트랜지스터가 주로 사용되었다.

<3> 그러나, 비정질실리콘으로 반도체층을 형성할 경우 낮은 이동도(mobility)로 인해 높은 동작속도가 요구되는 표시패널의 구동회로로 사용하기에 어려운 문제점이 있고, 다결정실리콘(Poly silicon)은 이동도(mobility)는 높으나 문턱전압이 불균일한 문제점이 있어 별도의 보상회로를 구비하여야 한다는 문제점이 있다.

<4> 또한, 이러한 재료의 비정질 또는 다결정 실리콘을 반도체층으로 하는 박막트랜지스터는 빛의 조사에 따라 누설 전류가 발생함에 따라 박막트랜지스터의 특성이 떨어지는 문제점이 있다.

<5> 따라서, 최근 이러한 문제점을 해결하기 위한 산화물 반도체가 연구되고 있다. 예컨대, 일본공개공보 제2004-273614호에서 소개하는 종래기술에는 ZnO 또는 ZnO를 포함하는 산화물 반도체를 반도체층으로 하는 박막트랜지스터가 개시되어 있다.

<6> 도 1에 의하면, 박막트랜지스터는 절연성 기판(S) 상에 형성되는 소스 전극(20a) 및 드레인 전극(20b)과, 소스 및 드레인 전극(20a, 20b)에 접촉되도록 배치되는 ZnO층(4)과 ZnO층(4) 상에 적층되는 게이트 절연막(5) 및 게이트 전극(6)을 구비하고 있다.

<7> 이 때, ZnO 또는 ZnO를 포함하는 산화물 반도체는 밴드갭(band gap)이 3.4eV로서 가시광 영역의 빛에너지 보다 커서, 가시광을 흡수하지 않으므로 이러한 박막트랜지스터에서는 가시광 흡수에 따른 누설전류가 증대되지 않는 효과를 가진다고 기재되어 있다.

<8> 그러나, ZnO 또는 ZnO를 포함하는 산화물 반도체는 산소결손에 의한 N형 도전성을 나타내는데 비해, 유기 전계 발광표시장치는 P형 구동소자를 이용하는 것이 일반화되어 있다.

<9> 예컨대, 대한민국 등록공보 제0635514호의 종래기술란에는 일반적인 P형 구동소자를 이용한 유기 전계 발광표시장치가 설명되어 있다. 도 2에 의하면, 기판(30) 상에 게이트 전극(40) 소스 전극(50a), 드레인 전극(50b) 및 P형 반도체층(60)을 구비한 P형 구동 박막트랜지스터가 구비된다.

<10> 이 경우, 구동 박막트랜지스터의 소스 전극(50a)은 공통전원전압선(ELVDD; 96)에 연결되고, 드레인 전극(50b)은 유기 전계 발광소자(OLED)의 애노드 전극(80)에 연결된다. 또한 애노드 전극(80) 상에는 유기발광층(90)이 형성되며, 유기발광층(90)상에 형성된 캐소드 전극(92)이 제 2 전원전압선(97)에 연결되어 유기 전계 발광표시장치가 구동되게 된다. 미설명된 도면부호 93, 94, 98, 99는 각각 절연막, 화소정의막, 밀봉재 및 봉지기판을 지칭한다.

<11> 따라서, N형 산화물 반도체를 반도체층으로 하는 구동 박막트랜지스터를 유기전계발광표시 장치에 이용하기 위해서는 유기 전계 발광소자의 애노드 전극과 캐소드 전극의 구조가 역으로 구성되어야 하므로, 유기 전계 발광표시장치의 구조 개선이 필요하며 이에 대한 연구가 진행되고 있다.

발명의 내용

해결 하고자하는 과제

- <12> 본 발명은 상기한 문제점을 개선하기 위한 것으로, 본 발명의 목적은 N형 산화물 반도체로 반도체층이 형성된 N형 박막트랜지스터에 적합한 구조로 이루어진 유기 전계 발광표시장치를 제공하는 것이다.
- <13> 본 발명의 목적은 이상에서 언급한 목적들로 제한되지 않으며, 언급되지 않은 또 다른 목적은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

- <14> 상술한 바와 같은 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 전계 발광표시장치는 기판 상에 소스전극, 드레인 전극 및 N형 산화물 반도체로 이루어진 반도체층을 포함한 구동 박막트랜지스터, 상기 구동 박막트랜지스터 상부에 형성된 적어도 하나의 절연막, 상기 절연막 상에 화소영역을 구획하는 화소정의막, 상기 구동 박막트랜지스터의 드레인 전극과 연결되며 상기 화소영역에 대응되게 패터닝된 캐소드 전극, 상기 캐소드 전극 상에 배치되고, 밴드 갭이 3.4 eV 내지 5.0 eV인 산화물, 질화물, 플루오르화물 및 다이아몬드로 이루어지는 균에서 선택되는 어느 하나로 형성되며, 상기 화소정의막 및 캐소드 전극의 전면(全面)에 배치되는 전자주입층, 상기 전자주입층 상에 상기 캐소드 영역에 대응되는 위치에 형성된 유기발광층 및 상기 유기발광층 상에 형성되는 애노드 전극을 포함한다.

효과

- <15> 상술한 바와 같은 본 발명의 일 실시예에 따르면, N형 구동트랜지스터가 구비되며, 캐소드 전극과 유기발광층 사이에 전자주입층이 형성되어 있는 유기 전계 발광표시장치가 제공된다.

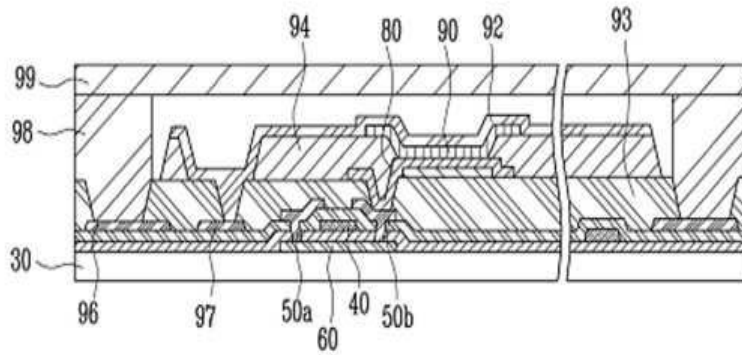
발명의 실시를 위한 구체적인 내용

- <16> 이하에서는 도면을 참조하여 본 발명의 바람직한 실시예를 설명하고자 한다.
- <17> 도 3은 본 발명의 일 실시예에 따른 구동 박막트랜지스터와 화소영역의 단면을 나타내는 유기전계발광표시장치의 단면도이다.
- <18> N형 산화물 반도체를 반도체층으로 하는 구동 박막트랜지스터를 이용하여 유기 전계 발광표시장치를 구성하기 위해서는, 종래에 일반적으로 사용되는 유기 전계 발광표시장치의 구조변경이 불가피하다. 즉, N형 구동 박막트랜지스터를 사용하기 위해서는 캐소드 전극이 구동 박막트랜지스터의 드레인 전극과 연결되는 구조를 가져야 한다.
- <19> 인버티드 스택게드 구조의 구동 박막트랜지스터에 있어서 게이트 전극(120)은 기판(110)상의 일 영역에 구비되고, 게이트 절연막(130)은 게이트 전극(120) 및 기판(110)상에 구비된다. 또한, 반도체층(120)은 게이트 절연막(130)의 일 영역 상의 게이트 전극(120)과 대응되는 위치에 구비되며, 소스 및 드레인 전극(150a, 150b)은 각각 반도체층(140)의 서로 다른 영역 상에 접촉되는 구성을 가진다.
- <20> 이 때, 반도체층(140)은 N형 산화물 반도체로 이루어진다. N형 산화물 반도체로는 ZnO, ZnGaO, ZnInO, In₂O₃, ZnInGaO, ZnSnO 및 ZnSnO로 이루어지는 균에서 선택되는 하나로 형성될 수 있다. 상기 열거한 재료들은 산소결손에 의해 N형의 전기적 특성을 지니게 되는 특징이 있다.
- <21> 한편, 구동 박막트랜지스터 어레이의 상부에는 절연막(160)이 구비되는데, 이는 구동 박막트랜지스터를 보호하며, 절연막(160) 상에 형성되는 유기 전계 발광소자와 구동 박막트랜지스터를 분리한다. 이 때, 도면에는 하나의 절연막(160)이 도시되었으나, 통상 평판화막 및 패시베이션막으로 불리는 유기절연막 및 무기절연막이 모두 구비될 수 있다. 전술한 박막트랜지스터 어레이란 박막트랜지스터를 형성하기 위한 모든 층으로서, 본 실시예에서는 게이트 전극(120), 게이트 절연막(130), 반도체층(140), 소스 및 드레인 전극(150a, 150b)을 의미한다.
- <22> 절연막(160) 상부에는 화소정의막(165)이 형성되어 유기 전계 발광소자가 위치하는 단위화소를 구획하며, 단위 화소영역 내에는 유기 전계 발광소자가 형성된다.
- <23> 유기 전계 발광소자는 화소영역에 따라 패터닝된 캐소드 전극(170), 캐소드 전극(170) 및 화소정의막(165)의 상부 전면에 형성되는 전자주입층(180), 전자주입층(180) 상부에 캐소드 전극(170)과 대응되는 위치에 형성되는 유기발광층(190), 유기발광층(190) 상부에 형성되는 애노드 전극(200)으로 구성된다.
- <24> 캐소드 전극(170)은 비어홀(167)을 통해서 박막트랜지스터의 드레인 전극(150b)과 접촉한다. 이는 박막트랜지스터가 N형 전기적 특성을 지니기 때문이다. 캐소드 전극(170)은 화소정의막이 정의하는 화소영역의 형상을 따라

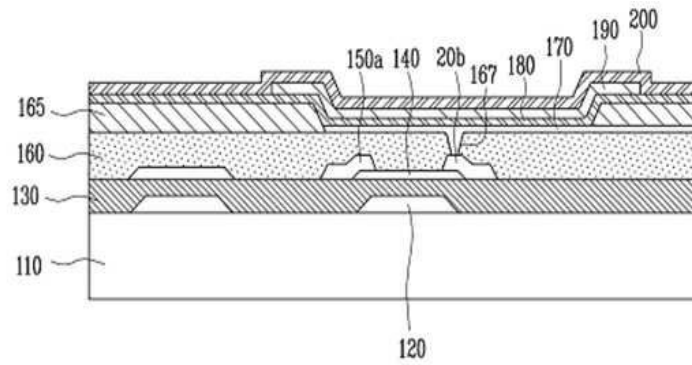
포토리소그래피 공정 등을 통해 패터닝된다. 캐소드 전극(170)은 ITO(Indium Tin Oxide), Ag, 및 Al로 이루어지는 군에서 선택되는 어느 하나로 형성되며, 특히, 양면발광을 위해 투명한 전극이 요구될 경우에는 ITO를 재료로 사용하는 것이 바람직하다.

- <25> 전자주입층(electron injection layer)(180)은 캐소드 전극(170)과 유기발광층(190) 사이에 배치된다.
- <26> 이러한 전자주입층(180)은 유기 전계 발광소자의 밴드 벤딩(band bending)을 돕고, 전자의 터널링 효과(tunneling effect)를 이용하여 유기 전계 발광소자의 효율을 높이기 위하여 사용된다.
- <27> 종래의 일반적인 유기 전계 발광소자에서는 캐소드 전극 아래에 전자주입층을 형성하였다, 그러나, 본 발명의 일 실시예에 따르면 유기 전계 발광소자를 구동시키는 박막트랜지스터가 N형 전기적 특성을 지니므로, 드레인 전극(150b)과 접촉되어 있는 캐소드 전극(170) 위에 전자주입층(180)이 배치된다.
- <28> 도 4a 및 도 4b는 전자주입층에 따른 유기 전계 발광표시장치의 물성 치를 개략적으로 나타내는 그래프이다.
- <29> 도 4a에서는 유기 전계 발광표시장치의 전류밀도와 발광하는 빛의 휘도에 관한 상관관계가 도시되어 있으며, 도 4b에서는 유기 전계 발광표시장치의 구동전압과 전류밀도의 상관관계가 도시되어 있다. 도 4a 및 도 4b에서 A는 전자주입층이 존재하지 않는 경우를 나타내며, B는 전자주입층으로 LIF를 사용한 경우를 나타낸다. 또한, C는 전자주입층으로 MgO를 사용한 경우를 나타낸다.
- <30> 도 4a 및 도 4b에서 도시된 바와 같이, 전자주입층이 사용되는 경우에 동일한 전류밀도에서 유기 전계 발광표시장치의 휘도가 증가하며, 그 구동전압이 낮아지는 것을 확인할 수 있다.
- <31> 본 발명의 일 실시예에 따르면, 전자주입층(180)에는 밴드 갭(band gap)이 3.4eV 내지 5.0eV인 물질이 사용될 수 있으며, 산화물(Oxide), 질화물(Nitride), 플루오르화물(Fluoride) 및 다이아몬드로 이루어지는 군에서 선택되는 어느 하나로 형성될 수 있다. 예컨대, MgO, Al₂O₃, SiO₂, SiNx 및 LIF 등으로 형성될 수 있다. 유기 전계 발광표시장치의 전체적인 두께 등을 고려해 볼 때, 전자주입층(180)의 두께는 1nm 내지 2nm으로 형성되는 것이 바람직하다.
- <32> 이외에도, 캐소드 전극(170) 및 유기발광층(190)의 재료에 따라 전자전달을 돕기 위하여 전자주입층(180)상에 배치된 전자수송층이 더 포함될 수 있다.
- <33> 한편, 유기발광층(190)과 애노드 전극(200) 사이에는 유기발광층 및 애노드 전극의 재료에 따라 정공 주입 및 전달을 돕기 위한 정공주입층 또는 정공수송층, 또는 양자 모두가 더 포함될 수 있다.
- <34> 이하에서는 도 5를 참조하면서 N형 구동 박막트랜지스터를 구비한 유기 전계 발광표시장치의 화소회로의 일 실시예를 설명한다.
- <35> 도 5는 본 발명의 일 실시예에 따른 N형 구동박막트랜지스터를 구비한 유기발광표시장치의 화소회로를 나타내는 회로도이다.
- <36> 도 5에서 도시된 바와 같이, 유기 전계 발광표시장치의 화소회로는 스위칭 박막트랜지스터(M1), 구동 박막트랜지스터(M2), 1개의 커패시터(Cst) 및 유기 전계 발광소자(OLED)를 포함한다.
- <37> 이 때, 스위칭 박막트랜지스터(M1) 및 구동 박막트랜지스터(M2)는 N형 구동 박막트랜지스터로 구성되어 있으나 이에 제한되지 않는다. 앞서의 실시예에서와 같이 구동 박막트랜지스터(M2)가 N형으로 구비될 경우, 스위칭 박막트랜지스터(M1)도 N형으로 구비되는 것이 제조 공정상 용이할 것이다.
- <38> 스위칭 박막트랜지스터(M1)는 게이트 전극이 주사선(Sn)에 연결되어 주사선으로부터의 선택 신호에 응답하여 드레인 전극에 연결된 데이터선(Dm)으로부터의 데이터 전압을 구동 박막트랜지스터(M2)의 게이트로 전달한다.
- <39> 구동 박막트랜지스터(M2)는 소스 전극이 기준전압(ELVss)에 연결되고, 게이트 전극이 상기 스위칭 박막트랜지스터(M1)의 소스전극에 연결되고, 드레인 전극이 유기 전계 발광소자의 캐소드 전극에 연결된다.
- <40> 커패시터(Cst)는 구동 박막트랜지스터(M2)의 게이트 전극과 소스 전극 사이에 공통 연결되어 게이트-소스 전압(VGS)을 일정 기간 유지한다.
- <41> 유기 전계 발광소자는 애노드 전극이 전원 전압(ELVdd)에 공통 연결되며 캐소드 전극이 구동 박막트랜지스터(M2)의 드레인에 연결된다.
- <42> 이와 같은 본 발명의 일 실시예에 따른 화소 회로의 동작을 살펴보면, 상술한 바와 같이 주사선(Sn)을 통해 스

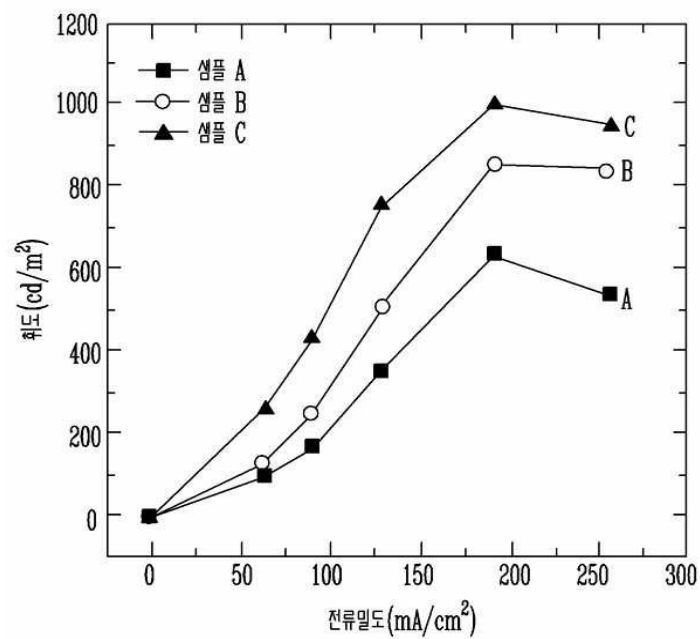
도면2



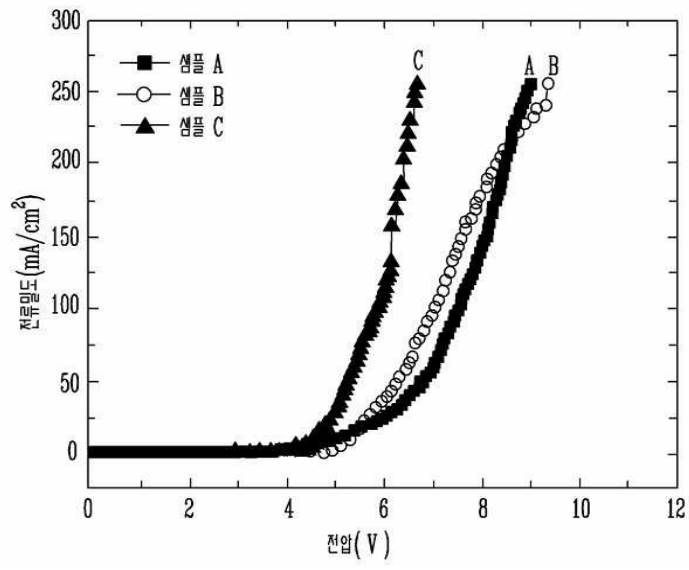
도면3



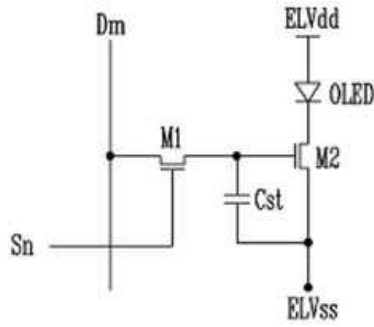
도면4a



도면4b



도면5



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090085231A	公开(公告)日	2009-08-07
申请号	KR1020080011024	申请日	2008-02-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	HUNJUNG LEE 이헌정 DONGWON HAN 한동원 YEONGON MO 모연근		
发明人	이헌정 한동원 모연근		
IPC分类号	H05B33/20 H05B33/22 H01L29/786 H01L51/50		
CPC分类号	H01L51/5092 H01L29/7869		
代理人(译)	SHIN, YOUNG MOO		
其他公开文献	KR100922063B1		
外部链接	Espacenet		

摘要(译)

根据本发明的实施例的有机发光显示装置包括形成在驱动薄膜晶体管的至少一个绝缘膜和所述驱动薄膜晶体管包括源电极，漏电极，和在基板上由氧化物半导体的N型半导体层，所述像素限定绝缘膜，其中，所述驱动器连接到所述薄膜晶体管的漏电极上具有限定像素区域配置在像素区域中形成图案对应于阴极电极，在3.4电子伏特的带隙至5.0电子伏特阴极电极电子注入层形成在像素限定层和阴极电极的整个表面上，电子注入层由选自氧化物，氮化物，氟化物和金刚石中的任何一种形成，并且在有机发光层上形成阳极电极它应该。

