



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G09G 3/30 (2006.01)

G09G 3/20 (2006.01)

(11) 공개번호

10-2007-0029997

(43) 공개일자

2007년03월15일

(21) 출원번호 10-2005-0084711

(22) 출원일자 2005년09월12일

심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 정상훈
서울 동작구 사당3동 삼성래미안아파트 113동 403호
이흥구
경기도 군포시 재궁동 충무1차아파트 206동 1206호

(74) 대리인 김영호

전체 청구항 수 : 총 16 항

(54) 유기 전계발광 표시장치 및 그의 구동방법

(57) 요약

본 발명은 화질저하를 방지하여 표시품질을 향상시킬 수 있는 유기 전계발광 표시장치 및 그 구동방법에 관한 것이다.

본 발명은 유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기전계발광표시장치에 있어서, 상기 셀 구동회로부는 제1 노드 및 제2 노드 사이에 접속되는 제1 커패시터와; 상기 제1 노드 및 상기 제2 노드 중 어느 하나와 저전위 전압원 사이에 접속되는 제2 커패시터와; 제1 내지 제4 기간 동안 제1 스캔라인으로부터 공급되는 제1 신호의 제1 논리값에 응답하여 데이터라인과 상기 제1 노드 사이의 전류패스를 형성하는 제1 스위치소자와; 제2 기간 동안 제2 스캔라인으로부터 공급되는 제2 신호의 제1 논리값에 응답하여 상기 제2 노드와 제3 노드 사이의 전류패스를 형성하는 제2 스위치소자와; 제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 상기 유기전계발광셀과 상기 제3 노드 사이의 전류패스를 형성하는 제3 스위치소자와; 제4 기간 동안 상기 제2 노드 상의 전압에 응답하여 상기 제3 노드와 상기 저전위 전압원 사이의 전류패스를 형성하는 제4 스위치소자를 구비하는 것을 특징으로 한다.

대표도

도 9

특허청구의 범위

청구항 1.

유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기전계발광표시장치에 있어서,

상기 셀 구동회로부는

제1 노드 및 제2 노드 사이에 접속되는 제1 커패시터와;

상기 제1 노드 및 상기 제2 노드 중 어느 하나와 저전위 전압원 사이에 접속되는 제2 커패시터와;

제1 내지 제4 기간 동안 제1 스캔라인으로부터 공급되는 제1 신호의 제1 논리값에 응답하여 데이터라인과 상기 제1 노드 사이의 전류패스를 형성하는 제1 스위치소자와;

제2 기간 동안 제2 스캔라인으로부터 공급되는 제2 신호의 제1 논리값에 응답하여 상기 제2 노드와 제3 노드 사이의 전류패스를 형성하는 제2 스위치소자와;

제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 상기 유기전계발광셀과 상기 제3 노드 사이의 전류패스를 형성하는 제3 스위치소자와;

제4 기간 동안 상기 제2 노드 상의 전압에 응답하여 상기 제3 노드와 상기 저전위 전압원 사이의 전류패스를 형성하는 제4 스위치소자를 구비하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2.

제 1 항에 있어서,

상기 제2 신호는

상기 제1 기간 후에 제2 논리값에서 제1 논리값으로 전환되고, 상기 제2 기간 후에 상기 제1 논리값에서 상기 제2 논리값으로 전환되며;

상기 제1 신호는

상기 제1 내지 제4 기간 동안 제1 논리값을 유지하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3.

제 2 항에 있어서,

상기 데이터라인은

상기 제1 내지 제3 기간 동안 상기 제1 스위치에 기준전압을 공급하고,

상기 제4 기간 동안 데이터 전압을 공급하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4.

제 3 항에 있어서,

상기 유기발광셀에 흐르는 전류는

상기 기준전압 및 데이터 전압에 의해 제어되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5.

제 1 항에 있어서,

상기 유기전계발광셀에 고전위 전원을 공급하는 고전위 전원부와;

상기 셀 구동회로부에 저전위 전원을 공급하는 저전위 전원부와;

상기 제1 스캔라인에 제1 신호를 공급하는 제1 스캔 구동부와;

상기 제2 스캔라인에 제2 신호를 공급하는 제2 스캔 구동부와;

상기 데이터 라인에 상기 제1 내지 제3 기간 동안 기준전압을 공급 한 후 상기 제4 기간 동안 데이터 전압을 공급하는 데이터 구동부를 구비하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6.

제 1 항에 있어서,

상기 제1 스위치, 제2 스위치 및 제4 스위치는 n-타입 트랜지스터로 형성되고,

상기 제3 스위치는 p-타입 트랜지스터로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 7.

유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기전계발광표시장치에 있어서,

상기 셀 구동회로부는

제1 노드 및 제2 노드 사이에 접속되는 제1 커패시터와;

상기 제1 노드 및 상기 제2 노드 중 어느 하나와 고전위 전압원 사이에 접속되는 제2 커패시터와;

제1 내지 제4 기간 동안 제1 스캔라인으로부터 공급되는 제1 신호의 제1 논리값에 응답하여 데이터라인과 상기 제1 노드 사이의 전류패스를 형성하는 제1 스위치소자와;

제2 기간 동안 제2 스캔라인으로부터 공급되는 제2 신호의 제1 논리값에 응답하여 상기 제2 노드와 제3 노드 사이의 전류패스를 형성하는 제2 스위치소자와;

제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 상기 유기전계발광셀과 상기 제3 노드 사이의 전류패스를 형성하는 제3 스위치소자와;

제4 기간 동안 상기 제2 노드 상의 전압에 응답하여 상기 제3 노드와 상기 고전위 전압원 사이의 전류패스를 형성하는 제4 스위치소자를 구비하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8.

제 7 항에 있어서,

상기 제2 신호는

상기 제1 기간 후에 제2 논리값에서 제1 논리값으로 전환되고, 상기 제2 기간 후에 상기 제1 논리값에서 상기 제2 논리값으로 전환되며;

상기 제1 신호는

상기 제1 내지 제4 기간 동안 제1 논리값을 유지하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9.

제 8 항에 있어서,

상기 데이터라인은

상기 제1 내지 제3 기간 동안 상기 제1 스위치에 기준전압을 공급하고,

상기 제4 기간 동안 데이터 전압을 공급하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 10.

제 9 항에 있어서,

상기 유기발광셀에 흐르는 전류는

상기 기준전압 및 데이터 전압에 의해 제어되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 11.

제 7 항에 있어서,

상기 유기전계발광셀에 저전위 전원을 공급하는 저전위 전원부와;

상기 셀 구동회로부에 고전위 전원을 공급하는 고전위 전원부와;

상기 제1 스캔라인에 제1 신호를 공급하는 제1 스캔 구동부와;

상기 제2 스캔라인에 제2 신호를 공급하는 제2 스캔 구동부와;

상기 데이터 라인에 상기 제1 내지 제3 기간 동안 기준전압을 공급 한 후 상기 제4 기간 동안 데이터 전압을 공급하는 데이터 구동부를 구비하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 12.

제 7 항에 있어서,

상기 제1 스위치, 제2 스위치 및 제4 스위치는 p-타입 트랜지스터로 형성되고,

상기 제3 스위치는 n-타입 트랜지스터로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 13.

유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기전계발광표시장치의 구동방법에 있어서,

제1 기간 동안 제1 신호의 제1 논리값에 응답하는 제1 스위치에 의해 데이터라인과 제1 노드 사이에 전류패스를 형성하는 단계와;

제2 기간 동안 제2 신호의 제1 논리값에 응답하는 제2 스위치에 의해 제2 노드와 제3 노드 사이에 전류패스를 형성하는 단계와;

제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 유기전계발광셀과 상기 제3 노드 사이에 전류패스를 형성하는 단계와;

제4 기간 동안 상기 제2 노드 상의 전압에 응답하는 제4 스위치에 의해 상기 제3 노드와 저전위 전압원 사이에 전류패스를 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 14.

제 13 항에 있어서,

상기 제2 기간 및 제3 기간은

상기 제1 스위치에 의해 데이터라인과 제1 노드 사이에 전류패스 형성이 유지되는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 15.

제 14 항에 있어서,

상기 제1 내지 제3 기간 동안에 상기 제1 스위치에 기준전압이 공급되는 단계와;

상기 제4 기간 동안 상기 제1 스위치에 데이터 전압이 공급되는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 16.

제 15 항에 있어서,

상기 유기발광셀에 흐르는 전류는

상기 기준전압 및 데이터 전압에 의해 제어되는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광 표시장치에 관한 것으로 특히, 화질저하를 방지하여 표시품질을 향상시킬 수 있는 유기 전계발광 표시장치 및 그 구동방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시장치 등이 있다.

여기서, EL 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 재료 및 구조에 따라 무기 EL과 유기 EL로 대별된다. 이 EL 표시장치는 액정표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 음극선관과 같은 빠른 응답속도를 가지는 장점을 갖고 있다.

도 1은 유기 EL 표시장치의 발광원리를 설명하기 위한 하나의 유기발광셀(OLED)을 도시한 단면도이다. 유기발광셀(OLED)은 음극(2)과 양극(14) 사이에 적층된 전자 주입층(4), 전자 수송층(6), 발광층(8), 정공 수송층(10), 정공 주입층(12)을 구비한다.

투명전극인 양극(14)과 금속전극인 음극(2) 사이에 전압을 인가하면, 음극(2)으로부터 발생된 전자는 전자 주입층(4) 및 전자 수송층(6)을 통해 발광층(8) 쪽으로 이동한다. 또한, 양극(14)으로부터 발생된 정공은 정공 주입층(12) 및 정공 수송층(10)을 통해 발광층(8) 쪽으로 이동한다. 이에 따라, 발광층(8)에서는 전자 수송층(6)과 정공 수송층(10)으로부터 공급되어진 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 되고, 이 빛은 투명전극인 양극(14)을 통해 외부로 방출되어 화상이 표시되게 한다.

이러한 유기발광셀(OLED)을 이용하는 종래의 유기 EL 표시장치는 도 2에 도시된 바와 같이 스캔라인들(SL1 내지 SLn)과 데이터라인들(DL1 내지 DLm)의 교차로 정의된 영역마다 배열되어진 화소셀들(PE)을 포함하는 EL 표시패널(16)과, 스캔라인들(SL1 내지 SLn)을 구동하기 위한 스캔 드라이버(18)와, 데이터 라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(20)와, 데이터 드라이버(20) 및 스캔 드라이버(18) 각각의 구동 타이밍을 제어하기 위한 타이밍 제어부(28)를 구비한다.

도 3은 종래의 P-타입(type) 구동 TFT(DT)를 가지는 화소셀(PE)을 나타내는 도면이다.

도 3에 도시된 P-타입 구동 TFT(DT)를 가지는 화소셀(PE)들은 고전위전압원(VDD)과, 공급 전압원(VDD)과 저전위전압원(VSS) 사이에 접속된 유기발광셀(OLED)과, 데이터 라인(DL)과 스캔 라인(SL) 각각으로부터 공급되는 구동신호에 따라 유기발광셀(OLED)을 구동시키기 위한 셀 구동회로(30)를 구비한다.

셀 구동회로(30)는 공급 전압원(VDD)과 유기발광셀(OLED) 사이에 접속된 구동 트랜지스터(TFT)(DT)와, 스캔 라인(SL) 데이터 라인(DL) 및 구동 TFT(DT)에 접속된 스위칭 TFT(SW)와, 구동 TFT(DT)와 스위칭 TFT(SW) 사이의 제 1 노드(N1)와 고전위전압원(VDD) 사이에 접속된 스토리지 커패시터(Cst)를 구비한다.

구동 TFT(DT)의 게이트 단자는 스위칭 TFT(SW)의 드레인 단자에 접속되고, 소스 단자는 고전위 전압원(VDD)에 접속됨과 아울러 드레인 단자는 유기발광셀(OLED)에 접속된다. 스위칭 TFT(SW)의 게이트 단자는 스캔 라인(SL)에 접속되고, 소스 단자는 데이터 라인(DL)에 접속되고 드레인 단자는 구동 TFT(DT)의 게이트 단자에 접속된다.

타이밍 제어부(28)는 외부 시스템(예를 들면, 그래픽 카드)으로부터 공급되는 동기신호들을 이용하여 데이터 드라이버(20)를 제어하기 위한 데이터 제어신호 및 스캔 드라이버(18)를 제어하기 위한 스캔 제어신호를 생성한다. 또한, 타이밍 제어부(28)는 외부 시스템으로부터 공급되는 데이터 신호를 데이터 드라이버(20)에 공급한다.

스캔 드라이버(18)는 타이밍 제어부(28)로부터의 스캔 제어신호에 응답하여 스캔 펄스(SP)를 발생하고, 스캔 펄스(SP)를 스캔 라인들(SL1 내지 SLn)에 공급하여 스캔라인들(SL1 내지 SLn)을 순차적으로 구동한다.

데이터 드라이버(20)는 타이밍 제어부(28)로부터의 데이터 제어신호에 따라 수평기간(1H)마다 데이터 전압을 데이터 라인들(DL1 내지 DLm)에 공급한다. 이때, 데이터 드라이버(20)는 데이터 라인들(DL1 내지 DLm)과 1대1 매칭(Matching)되는 DLm개의 출력채널들(21)을 가지게 된다.

이러한, 일반적인 EL 표시장치의 화소셀들(PE) 각각은 스캔 드라이버(18)로부터 스캔 라인(SL)에 로우(LOW) 상태의 스캔펄스(SP)가 입력되면 스위칭 TFT(SW)가 턴-온된다. 스위칭 TFT(SW)가 턴-온되면 스캔 라인(SL)에 공급되는 스캔펄스(SP)에 동기되도록 데이터 드라이버(20)로부터 데이터 라인(DL)에 공급되는 데이터 전압이 스위칭 TFT(SW)를 경유하여 제 1 노드(N1)에 공급된다. 이 제 1 노드(N1)에 공급되는 데이터 전압은 스토리지 커패시터(Cst)에 저장된다. 이 스토리지 커패시터(Cst)는 스캔 라인(SL)에 공급되는 스캔펄스(SP)의 공급시간 동안 데이터 라인(DL)으로부터의 데이터 전압을 저장한다. 이러한, 스토리지 커패시터(Cst)는 저장된 데이터 전압을 1프레임 동안 홀딩(Holding) 시키게 된다. 즉, 스토리지 커패시터(Cst)는 스캔 라인(SL)에 공급되는 스캔펄스(SP)가 오프되면 저장된 데이터 전압을 구동 TFT(DT)에 공급하여 구동 TFT(DT)를 턴-온시키게 된다. 이에 따라, 유기발광셀(OLED)은 고전위전압원(VDD)과 저전위전압원(VSS)간의 전압차에 의해 턴-온되어 구동 TFT(DT)를 경유하여 고전위전압원(VDD)으로부터 공급되는 전류량에 비례하여 발광하게 된다.

이와 같은 구조의 종래의 유기 EL 표시장치는 폴리 실리콘 TFT(Poly Silicon TFT)의 폴리실리콘 결정화 공정과정에서 레이저의 출력 파워 불안정으로 인하여 패널내의 TFT들 간의 문턱전압(Vth)이 불균일하게 되는 등의 소자 특성이 불균일하게 된다. 이러한 소자의 불균일 특성에 의해 동일한 데이터 전압이 공급됨에도 불구하고 구동 TFT(DT)의 출력전류가 변화됨으로써 화질이 불균일해지게 되는 문제가 있다.

또한, 종래 유기EL표시장치는 고전위전압원(VDD)으로부터 먼거리에 위치할수록 라인저항이 증가함으로써 각 화소의 위치에 따라 공급되는 공급전압들의 편차가 발생된다. 이를 도 4를 참조하여 좀더 상세히 살펴보면 다음과 같다.

일반적으로 구동 TFT(DT)가 제어하는 유기발광셀(OLED)의 발광을 위한 출력전류(또는 유기발광셀(OLED)의 "구동전류(I_OLED)"라 한다)량은 수학식 1을 따른다.

$$I_{OLED} = (1/2) \times K(V_{gs} - V_{th})^2$$

$$= (1/2) \times K(V_{data} - VDD - V_{th})^2 \text{ ----- (P-타입)}$$

$$= (1/2) \times K(V_{data} - VSS - V_{th})^2 \text{ ----- (N-타입)}$$

여기서, I_OLED는 구동전류, VDD는 고전위전압원으로부터의 고전위전압, Vth는 구동 TFT의 문턱전압, Vgs는 구동 TFT의 게이트-소스 간 전압을 지시한다.

그러나, 상기한 수학식 1에서의 고전위전압(VDD)은 고전위전압원에서 멀어질수록 수평 및 수직 라인저항(Rh,Rv)에 의해 그 크기가 줄어들게 된다. 즉, 공급전압원에서 멀어질수록 라인저항(Rh,Rv)에 의해 전류/저항 드롭 현상이 발생하게 된다. 특히, 점차 화면이 대형화되는 경우 라인저항(Rh,Rv)의 크기는 더욱더 커지게 됨으로서 각 화소셀(PE) 간의 공급전압편차는 커지게 된다. 즉, 도 5에 도시된 바와 같이 각 화소셀(PE) 간에 공급되는 고전위전압이 고전위전압원에서 멀어질수록 작아지게 된다.(VDD^{1th} > VDD^{2th} > VDD^{3th} > > VDD^{nth})

이러한 원인에 의해, n번째 유기발광셀(OLED)에 흐르는 전류는 수학식 2와 같다.

$$I_{OLED_{nth}} = (1/2) \times K(V_{gs} - V_{th})^2$$

$$= (1/2) \times K[V_{data} - \{VDD_{(n-1th)} - R \times (\Sigma(I_{OLED} - (I_{OLED_1} + I_{OLED_2} + I_{OLED_3} + + I_{OLED_{(n-1th)})} - V_{th})^2 \text{ (여기서, } \Sigma I_{OLED} \text{ 는 한 라인에 흐르는 전류의 총합을 나타낸다)}$$

이에 따라, 동일한 크기의 데이터 전압을 인가하더라도 고전위전압(VDD)으로부터 멀어질수록 유기발광셀(OLED)의 구동전류(I_OLED)는 작아지게 된다.

이와 같은, 유기발광셀(OLED)의 구동전류(I_OLED)가 작아지는 문제는 n-타입 TFT를 이용한 화소셀에도 동일하게 적용된다.

도 6은 n-타입 구동 TFT를 이용한 화소셀(PE)을 구체적으로 나타내는 회로도이고, 도 7은 도 6의 화소셀(PE)들이 병렬 연결된 상태를 나타내는 회로도이다.

도 6 및 도 7에 도시된 n-타입 구동 TFT(DT)를 이용한 화소셀(PE)은 유기발광셀(OLED)이 공급전압원(VDD)과 구동 TFT(DT) 사이에 접속된다. 여기서, n-타입 화소셀(PE)에서는 공급전압원 (VDD)에 대한 라인저항은 구동 TFT(DT)의 드레인/소스간 전압 (Vds)에 변동을 야기 시키지만, 수학식 2에서와 같이 TFT 의 포화 전류식(saturation 전류식)에는 영향을 주지 않고, 저전위전압원(VSS)에 대한 라인저항(R)은 게이트/소스간 전압 (Vgs)를 변화시켜 saturation 전류에 직접적인 영향을 준다.

즉, 도 7에서 n-타입 화소셀(PE) 각각에 공급되는 저전위전압원(VSS)의 값이 저전위전압원(VSS)으로부터 멀어질수록 저전위전압이 증가하게 된다. 즉, 각 화소셀(PE) 간에 공급되는 저전위전압이 저전위공급원에서 멀어질 수 록 작아지게 된다.($VSS^{1th} < VSS^{2th} < VSS^{3th} < \dots < VSS^{nth}$) 이에 따라, n번째 구동전류($I_{OLED_{nth}}$)는 수학식 3과 같이 나타낼 수 있게 된다.

$$I_{OLED_{nth}} = (1/2) \times K(V_{gs} - V_{th})^2$$

$$= (1/2) \times K[V_{data} - \{VSS_{(n-1th)} + R \times (\Sigma I_{OLED} - (I_{OLED_1} + I_{OLED_2} + I_{OLED_3} + \dots + I_{OLED_{(n-1th)}}))\} - V_{th}]^2 \text{ (여기서, } \Sigma I_{OLED} \text{ 는 한 라인에 흐르는 전류의 총합을 나타낸다)}$$

이와 같이, 종래에는 각각의 화소셀(PE)들의 구동TFT(DT)의 문턱전압(V_{th}) 및 구동전류(I_{OLED})의 크기가 불균일하게 됨에 따라, 화질이 불균일해 지게 되어 표시품질이 저하되는 문제가 발생된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 화질저하를 방지하여 표시품질을 향상시킬 수 있는 유기 전계발광 표시장치 및 그 구동방법을 제공하는데 있다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명은 유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기 전계발광표시장치에 있어서, 상기 셀 구동회로부는 제1 노드 및 제2 노드 사이에 접속되는 제1 커패시터와; 상기 제1 노드 및 상기 제2 노드 중 어느 하나와 저전위 전압원 사이에 접속되는 제2 커패시터와; 제1 내지 제4 기간 동안 제1 스캔라인으로부터 공급되는 제1 신호의 제1 논리값에 응답하여 데이터라인과 상기 제1 노드 사이의 전류패스를 형성하는 제1 스위치소자와; 제2 기간 동안 제2 스캔라인으로부터 공급되는 제2 신호의 제1 논리값에 응답하여 상기 제2 노드와 제3 노드 사이의 전류패스를 형성하는 제2 스위치소자와; 제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 상기 유기전계발광셀과 상기 제3 노드 사이의 전류패스를 형성하는 제3 스위치소자와; 제4 기간 동안 상기 제2 노드 상의 전압에 응답하여 상기 제3 노드와 상기 저전위 전압원 사이의 전류패스를 형성하는 제4 스위치소자를 구비하는 것을 특징으로 한다.

상기 제2 신호는 상기 제1 기간 후에 제2 논리값에서 제1 논리값으로 전환되고, 상기 제2 기간 후에 상기 제1 논리값에서 상기 제2 논리값으로 전환되며; 상기 제1 신호는 상기 제1 내지 제4 기간 동안 제1 논리값을 유지하는 것을 특징으로 한다.

상기 데이터라인은 상기 제1 내지 제3 기간 동안 상기 제1 스위치에 기준전압을 공급하고, 상기 제4 기간 동안 데이터 전압을 공급하는 것을 특징으로 한다.

상기 유기발광셀에 흐르는 전류는 상기 기준전압 및 데이터 전압에 의해 제어되는 것을 특징으로 한다.

상기 유기전계발광셀에 고전위 전원을 공급하는 고전위 전원부와; 상기 셀 구동회로부에 저전위 전원을 공급하는 저전위 전원부와; 상기 제1 스캔라인에 제1 신호를 공급하는 제1 스캔 구동부와; 상기 제2 스캔라인에 제2 신호를 공급하는 제2 스캔 구동부와; 상기 데이터 라인에 상기 제1 내지 제3 기간 동안 기준전압을 공급 한 후 상기 제4 기간 동안 데이터 전압을 공급하는 데이터 구동부를 구비하는 것을 특징으로 한다.

상기 제1 스위치, 제2 스위치 및 제4 스위치는 n-타입 트랜지스터로 형성되고, 상기 제3 스위치는 p-타입 트랜지스터로 형성되는 것을 특징으로 한다.

본 발명은 유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기전계발광표시장치에 있어서, 상기 셀 구동회로부는 제1 노드 및 제2 노드 사이에 접속되는 제1 커패시터와; 상기 제1 노드 및 상기 제2 노드 중 어느 하나와 고전위 전압원 사이에 접속되는 제2 커패시터와; 제1 내지 제4 기간 동안 제1 스캔라인으로부터 공급되는 제1 신호의 제1 논리값에 응답하여 데이터라인과 상기 제1 노드 사이의 전류패스를 형성하는 제1 스위치소자와; 제2 기간 동안 제2 스캔라인으로부터 공급되는 제2 신호의 제1 논리값에 응답하여 상기 제2 노드와 제3 노드 사이의 전류패스를 형성하는 제2 스위치소자와; 제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 상기 유기전계발광셀과 상기 제3 노드 사이의 전류패스를 형성하는 제3 스위치소자와; 제4 기간 동안 상기 제2 노드 상의 전압에 응답하여 상기 제3 노드와 상기 고전위 전압원 사이의 전류패스를 형성하는 제4 스위치소자를 구비하는 것을 특징으로 한다.

상기 제2 신호는 상기 제1 기간 후에 제2 논리값에서 제1 논리값으로 전환되고, 상기 제2 기간 후에 상기 제1 논리값에서 상기 제2 논리값으로 전환되며; 상기 제1 신호는 상기 제1 내지 제4 기간 동안 제1 논리값을 유지하는 것을 특징으로 한다.

상기 제1 스위치, 제2 스위치 및 제4 스위치는 p-타입 트랜지스터로 형성되고,

상기 제3 스위치는 n-타입 트랜지스터로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

본 발명은 유기전계발광셀을 구동하기 위한 셀 구동회로부가 매트릭스 형태로 배열된 유기전계발광표시장치의 구동방법에 있어서, 제1 기간 동안 제1 신호의 제1 논리값에 응답하는 제1 스위치에 의해 데이터라인과 제1 노드 사이에 전류패스를 형성하는 단계와; 제2 기간 동안 제2 신호의 제1 논리값에 응답하는 제2 스위치에 의해 제2 노드와 제3 노드 사이에 전류패스를 형성하는 단계와; 제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 유기전계발광셀과 상기 제3 노드 사이에 전류패스를 형성하는 단계와; 제4 기간 동안 상기 제2 노드 상의 전압에 응답하는 제4 스위치에 의해 상기 제3 노드와 저전위 전압원 사이에 전류패스를 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 제2 기간 및 제3 기간은 상기 제1 스위치에 의해 데이터라인과 제1 노드 사이에 전류패스 형성이 유지되는 것을 특징으로 한다.

상기 제1 내지 제3 기간 동안에 상기 제1 스위치에 기준전압이 공급되는 단계와; 상기 제4 기간 동안 상기 제1 스위치에 데이터 전압이 공급되는 것을 특징으로 한다.

상기 유기발광셀에 흐르는 전류는 상기 기준전압 및 데이터 전압에 의해 제어되는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 8 내지 도 22를 참조하여 본 발명의 바람직한 실시 예들에 대하여 설명하기로 한다.

도 8은 본 발명의 제1 실시 예에 따른 유기 EL표시장치를 개략적으로 나타낸 도면이다.

도 8에 도시된 유기 EL 표시장치는 제1 및 제2 스캔라인들(1SL1 내지 1SLn, 2SL1 내지 2SLn)과 데이터라인들(DL1 내지 DLm)의 교차로 정의된 영역마다 배열되어진 화소셀들(PE)을 포함하는 EL 표시패널(116)과, 제1 스캔라인들(1SL1 내지 1SLn)을 구동하기 위한 제1 스캔 드라이버(118)와, 제2 스캔라인들(2SL1 내지 2SLn)을 구동하기 위한 제2 스캔 드라이버(119)와 데이터 라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(120)와, 데이터 드라이버(120) 및 스캔 드라이버(118) 각각의 구동 타이밍을 제어하기 위한 타이밍 제어부(128)를 구비한다.

타이밍 제어부(128)는 외부 시스템(예를 들면, 그래픽 카드)으로부터 공급되는 동기신호들을 이용하여 데이터 드라이버(120)를 제어하기 위한 데이터 제어신호와 제1 및 제2 스캔 드라이버(118,119)를 제어하기 위한 스캔 제어신호들을 생성한다. 또한, 타이밍 제어부(128)는 외부 시스템으로부터 공급되는 데이터 신호를 데이터 드라이버(120)에 공급한다.

제1 스캔 드라이버(118)는 타이밍 제어부(128)로부터의 제1 스캔 제어신호에 응답하여 제1 스캔 펄스(1SP)를 발생하고, 제1 스캔 펄스(1SP)를 제1 스캔 라인들(1SL1 내지 1SLn)에 공급하여 제1 스캔라인들(1SL1 내지 1SLn)을 순차적으로 구동한다.

제2 스캔 드라이버(119)는 타이밍 제어부(128)로부터의 제2 스캔 제어신호에 응답하여 제2 스캔 펄스(2SP)를 발생하고, 제2 스캔 펄스(2SP)를 제2 스캔 라인들(2SL1 내지 2SLn)에 공급하여 제2 스캔라인들(2SL1 내지 2SLn)을 순차적으로 구동한다.

데이터 드라이버(120)는 타이밍 제어부(128)로부터의 데이터 제어신호에 따라 수평기간(1H)마다 데이터 전압을 데이터 라인들(DL1 내지 DLm)에 공급한다. 이때, 데이터 드라이버(120)는 데이터 라인들(DL1 내지 DLm)과 1대1 매칭(Matching)되는 DLm개의 출력채널들(121)을 가지게 된다.

도 9는 도 8의 n-타입(type) 구동 TFT(DT)를 이용한 화소셀(PE)을 구체적으로 나타내는 회로도이다.

도 9에 도시된 화소셀들(PE)은 제1 노드(N1) 및 제2 노드(N2) 사이에 접속되는 제1 커패시터(C1), 제1 노드(N1) 및 제2 노드(N2) 중 어느 하나와 저전위 전압원(VSS) 사이에 접속되는 제2 커패시터(C2), 제1 내지 제4 기간 동안 제1 스캔라인(1SL)으로부터 공급되는 제1 신호의 제1 논리값에 응답하여 데이터라인(DL)과 제1 노드(N1) 사이의 전류패스를 형성하는 제1 스위치소자(T1)와, 제2 기간 동안 제2 스캔라인(2SL)으로부터 공급되는 제2 신호의 제1 논리값에 응답하여 제2 노드(N2)와 제3 노드(N3) 사이의 전류패스를 형성하는 제2 스위치소자(T2), 제3 기간 동안 상기 제2 신호의 제2 논리값에 응답하여 상기 유기전계발광셀(OLED)과 제3 노드(N3) 사이의 전류패스를 형성하는 제3 스위치소자(T3), 제4 기간 동안 제2 노드(N2) 상의 전압에 응답하여 제3 노드(N3)와 저전위 전압원(VSS) 사이의 전류패스를 형성하는 구동 스위치소자(DT)를 구비한다.

이러한, 구조를 가지는 본 발명의 제1 실시예에 따른 화소셀들(PE)의 구조 및 구동방법을 이하 상세히 설명한다.

화소셀들(PE)은 고전위전압원(VDD)과, 고전위전압원(VDD)과 저전위전압원(VSS) 사이에 접속된 유기발광셀(OLED)과, 유기발광셀(OLED)과 저전위전압원(VSS) 사이에 접속되는 구동 스위치소자(DT)와, 구동 스위치소자(DT)와 유기발광셀(OLED) 사이에 접속되며 제2 스캔신호(scan2)가 공급되는 제2 스위치소자(T2), 제3 스위치소자(T3)의 소스단자 및 구동 스위치소자(DT)의 드레인 단자 사이의 제3 노드(N3)와 구동 스위치소자(DT)의 게이트 단자 사이에 접속되며 제2 스캔신호(scan2)가 공급되는 제2 스위치소자(T2)와, 데이터 라인(DL)과 접속되어 데이터 신호(Vdata)가 공급되는 제1 스위치소자(T1), 구동 스위치소자(DT)의 게이트 단자와 제1 스위치소자(T1)의 드레인 단자 사이에 접속된 제1 커패시터(C1), 제1 커패시터(C1)와 제1 스위치소자(T1)의 드레인 단자 사이의 제1 노드(N1)와 저전위전압원(VSS) 사이에 접속된 제2 커패시터(C2)를 구비한다.

여기서, 구동 스위치소자는 N-타입(type) 트랜지스터(TFT)가 이용되고, 제1 내지 제3 스위치소자는 P-타입(type) TFT가 이용된다.

이와 같은 구조를 가지는 본 발명의 제1 실시예에 따른 유기EL표시장치의 화소셀(PE)의 구동에 관하여 도 10에 도시된 구동파형을 참조하여 상세히 살펴보기로 하자.

먼저, A 기간에서는 제1 스위치소자(T1)에 하이 레벨의 제1 스캔신호(scan1)가 공급되고, 제3 및 제2 스위치소자(T3,T2)에 로우레벨의 제2 스캔신호(scan2)가 공급된다. 이에 따라, 도 11에 도시된 바와 같이 제3 스위치소자(T3) 및 제1 스위치소자(T1)는 턴온되고 제2 스위치소자(T2)는 턴오프됨으로써 데이터 라인(DL)과 제1 노드(N1) 사이에 전류패스가 형성되고 제1 노드(N1)에 기준전압(Vref)이 공급된다. 이에 따라, 제1 노드(N1)는 충분히 낮은 전압으로 초기화된다.

B 기간에서는 제3 스위치소자(T3) 및 제2 스위치소자(T2)에 하이레벨의 제2 스캔신호(scan2)가 공급되어 제2 스위치소자(T2)는 턴온되고 제3 스위치소자(T3)는 턴오프되고, 제1 스위치소자(T1)는 턴온을 유지하게 된다. 이에 따라, 도 12에 도시된 바와 같이 제3 노드(N3)에는 저전위전압(VSS)과 구동 스위치소자(DT)의 문턱전압(Vth)이 합(Vss + Vth)이 저장

되고, 제1 캐패시터(C1)에 저장된 전압(VC1)은 제3 노드(N3)전압과 기준전압의 차($V_{ss} + V_{th} - V_{ref}$)가 되고, 제2 캐패시터(C2)에 저장된 전압(VC2)은 기준전압(V_{ref})과 저전위전압(V_{ss})의 차($V_{ref} - V_{ss}$)가 된다. 이를 수학적 식 4 및 5에서 나타내었다.

$$VC1 = (V_{ss} + V_{th}) - V_{ref}$$

$$VC2 = V_{ref} - V_{ss}$$

C 기간에서는 제3 스위치소자(T3) 및 제2 스위치소자(T2)에 로우레벨의 제2 스캔신호(scan2)가 공급되어 제2 스위치소자(T2)는 턴오프되고 제3 스위치소자(T3)는 턴온되고, 제1 스위치소자(T1)는 턴온을 유지하게 된다.

이후, D 기간에서는 데이터 전압(V_{data})이 공급됨으로써 도 13에 도시된 바와 같이 유기발광셀(OLED), 제3 스위치소자(T3) 및 구동 스위치소자(DT)를 경유하는 구동전류(I_{OLED})가 흐르게 된다. ($V_{ref} < V_{data}$)

여기서, 제2 노드(N2) 전압 즉, 구동 TFT(DT)의 게이트 전압(V_g)은 수학적 식 1 내지 5 식을 이용함으로써 수학적 식 6과 같이 나타낼 수 있다.

$$V_g = VC1 + VC2 + V_{ss}$$

$$= (V_{ss} + V_{th}) - V_{ref} + (V_{data} - V_{ss}) + V_{ss}$$

$$= V_{ss} + V_{th} - V_{ref} + V_{data}$$

따라서, 구동 스위치소자(DT)의 게이트-소스간 전압(V_{gs})은 수학적 식 7과 같이 나타낼 수 있다.

$$V_{gs} = V_{th} - V_{ref} + V_{data}$$

상기 수학적 식 7을 수학적 식 1에 대입하면 구동전류(I_{OLED})는 수학적 식 8을 따른다.

$$I_{OLED} = (1/2) \times K(V_{data} - V_{ref})^2$$

상기 수학적 식 8에 의해 유기발광셀(OLED)을 구동하기 위한 구동전류(I_{OLED})는 구동 스위치소자(DT)의 문턱전압(V_{th}) 및 저전위전압(V_{ss})과 무관함을 알 수 있다.

즉, 본원발명의 화소셀(PE)의 회로 구성에 의하여 유기발광셀(OLED)에 공급되는 구동전류(I_{OLED})는 구동 스위치소자(DT)의 문턱전압(V_{th}) 및 저전위전압(V_{ss})에 관계없이 데이터 전압(V_{data})과 기준전압(V_{ref})의 차에 의해 결정된다. 따라서, 문턱전압(V_{th}) 및 저전위전압(V_{ss})의 변화에 관계없이 화질불균일을 극복할 수 있게 된다. 그 결과, 표시품질을 향상시킬 수 있게 된다.

이러한, 효과는 도 14 및 15에 도시된 실험 데이터로 확인할 수 있다.

도 14는 적색(Red) 화소의 구동 스위치소자(DT)의 문턱전압(V_{th})의 크기를 각각 1.0V, 1.5V, 2.0V로 설정한 상태에서 구동전류(I_{OLED})의 크기를 나타낸 실험데이터이다. 도 13에서 알 수 있듯이 문턱전압(V_{th}) 1.5V 및 구동전류 1.2 μA 를 기준으로 $\pm 2.2\%$ 정도의 아주 작은 오차를 나타내고 있다.

도 15는 저전위전압(V_{ss})의 크기를 각각 0.0V, 0.5V, 1.0V로 설정한 상태에서 구동전류(I_{OLED})의 크기를 나타낸 실험데이터이다. 도 15에서 알 수 있듯이 저전위전압(V_{ss}) 0.5V 및 구동전류(I_{OLED}) 1.2 μA 를 기준으로 $\pm 0.8\%$ 정도의 아주 작은 오차를 나타내고 있다.

이와 같이 본 발명에 따른 유기 전계발광 표시장치 및 그 구동방법은 화소셀의 구동 스위치소자의 문턱전압(V_{th}), 저전위전압(V_{ss})의 불균일과 관계없이 발광셀에 일정한 구동전류(I_{OLED})를 공급할 수 있게 된다. 그 결과, 화질의 불균일 등의 문제를 개선함으로써 표시품질이 향상된다.

도 16는 본 발명의 제2 실시예에 따른 유기 전계발광 표시장치의 화소셀(PE)을 나타내는 회로도이다.

도 15에 도시된 화소셀(PE)은 도 8 및 9에 도시된 화소셀(PE)과 비교하여 제2 캐패시터(C2)가 제1 캐패시터(C1)와 구동 스위치소자(DT) 사이의 제2 노드(N2)와 저전위전압원(VSS) 사이에 접속되는 것을 제외하고는 동일한 구조를 가지므로 도 8 및 9와 동일한 구성에 대하여 동일 도면부호를 부여하고 상세한 설명은 생략하기로 한다.

이와 같은 구성을 가지는 본 발명의 제2 실시예에서의 화소셀에 공급되는 구동파형은 도 10과 동일한다.

먼저, A 기간에서는 제1 스위치소자(T1)에 하이 레벨의 제1 스캔신호(scan1)가 공급되고, 제3 및 제2 스위치소자(T3, T2)에 로우레벨의 제2 스캔신호(scan2)가 공급된다. 이에 따라, 제3 스위치소자(T3) 및 제1 스위치소자(T1)는 턴온되고 제2 스위치소자(T2)는 턴오프됨으로써 도 17에 도시된 바와 같이 데이터 라인(DL)과 제1 노드(N1) 사이에 전류패스가 형성되며 제1 노드(N1)에 기준전압(Vref)이 공급된다. 이에 따라, 제1 노드(N1)는 충분히 낮은 전압으로 초기화된다.

B 기간에서는 제3 스위치소자(T3) 및 제2 스위치소자(T2)에 하이레벨의 제2 스캔신호(scan2)가 공급되어 제2 스위치소자(T2)는 턴온되고 제3 스위치소자(T3)는 턴오프되고, 제1 스위치소자(T1)는 턴온을 유지하게 된다. 이에 따라, 도 18에 도시된 바와 같이 제3 노드(N3)에는 저전위전압(VSS)과 구동 스위치소자(DT)의 문턱전압(Vth)이 합($V_{ss} + V_{th}$)이 저장되고, 제1 캐패시터(C1)에 저장된 전압(VC1)은 제3 노드(N3)전압과 기준전압의 차($V_{ss} + V_{th} - V_{ref}$)가 되고, 제2 캐패시터(C2)에 저장된 전압(VC2)은 문턱전압(Vth)과 동일하게 된다. 이를 수학적 식 9 및 10에서 나타내었다.

$$VC1 = (V_{ss} + V_{th}) - V_{ref}$$

$$VC2 = V_{th}$$

C 기간에서는 제3 스위치소자(T3) 및 제2 스위치소자(T2)에 로우레벨의 제2 스캔신호(scan2)가 공급되어 제2 스위치소자(T2)는 턴오프되고 제3 스위치소자(T3)는 턴온되고, 제1 스위치소자(T1)는 턴온을 유지하게 된다.

이후, D 기간에서는 데이터 전압(Vdata)이 공급됨으로써 도 19에 도시된 바와 같이 유기발광셀(OLED), 제3 스위치소자(T3) 및 구동 스위치소자(DT)를 경유하는 구동전류(I_OLED)가 흐르게 된다. ($V_{ref} < V_{data}$)

여기서, 제2 노드(N2) 전압 즉, 구동 스위치소자(DT)의 게이트 전압(Vg)은 수학적 식 11과 같이 나타낼 수 있다.

$$V_g = \{C1/(C1 + C2)\} \times (V_{data} - V_{ref}) + (V_{ss} + V_{th})$$

따라서, 구동 스위치소자(DT)의 게이트-소스간 전압(Vgs)은 수학적 식 12과 같이 나타낼 수 있다.

$$V_{gs} = \{C1/(C1 + C2)\} \times (V_{data} - V_{ref}) + (V_{ss} + V_{th}) - V_{ss}$$

상기 수학적 식 12을 수학적 식 1에 대입하면 구동전류(I_OLED)는 수학적 식 13을 따른다.

$$I_{OLED} = (1/2) \times K \times \{C1/(C1 + C2)\} \times (V_{data} - V_{ref})^2$$

상기 수학적 식 13에 의해 본 발명의 제2 실시예에서도 유기발광셀(OLED)을 구동하기 위한 구동전류(I_OLED)는 구동 TFT(DT)의 문턱전압(Vth) 및 저전위전압(VSS)과 무관함을 알 수 있다.

따라서, 문턱전압(Vth) 및 저전위전압(VSS)의 변화에 관계없이 화질불균일을 극복할 수 있게 된다. 그 결과, 표시품질을 향상시킬 수 있게 된다.

도 20는 P-타입(type) 구동 스위치소자(DT)를 이용한 화소셀(PE)을 구체적으로 나타내는 회로도이다.

도 20는 본 발명의 제1 실시예에서의 화소셀(PE)의 구조와 대칭적인 회로구성을 가지고 있다. 즉, 구동 스위치소자(DT), 제2 스위치소자(T2), 제1 스위치소자(T3)는 P-타입(type)으로 형성되고, 제3 스위치소자(T3)는 n-타입(type)으로 형성된다. 따라서, 제3 실시예에의 화소셀(PE)에 공급되는 구동과형 또한 도 21에 도시된 바와 같이 도 10에서의 과형과 대칭되는 과형이 공급된다.

화소셀(PE)은 본 발명의 제1 실시예에서 설명한 방식과 동일한 방식에 의해 구동됨으로 상세한 설명은 생략하기로 한다.

이러한, 본 발명의 제3 실시예에서의 유기발광셀(OLED)을 구동하기 위한 구동전류(I_OLED)는 본 발명의 제1 실시예에서의 수학식 8의 결과와 동일한 결론이 도출된다.

즉, 본원발명의 화소셀(PE)의 회로 구성에 의하여 유기발광셀(OLED)에 공급되는 구동전류(I_OLED)는 구동 스위치소자(DT)의 문턱전압(V_{th}) 및 저전위전압(VSS)에 관계없이 데이터 전압(Vdata)과 기준전압(Vref)의 차에 의해 결정된다. 따라서, 문턱전압(V_{th}) 및 저전위전압(VSS)의 변화에 관계없이 화질불균일을 극복할 수 있게 된다. 그 결과, 표시품질을 향상시킬 수 있게 된다.

도 22는 P-타입(type) 구동 스위치소자(DT)를 이용한 본 발명의 제4 실시예에 따른 화소셀로서 본 발명의 제2 실시예에서의 화소셀의 구조와 대칭적인 회로구성을 가지고 있다. 즉, 구동 스위치소자(DT), 제2 스위치소자(T2), 제1 스위치소자(T1)은 P-타입(type)으로 형성되고, 제3 스위치소자(T3)는 n-타입(type)으로 형성된다. 이러한, 구성을 가지는 화소셀의 유기발광셀(OLED)을 구동하기 위한 구동전류(I_OLED)는 본 발명의 제2 실시예에서의 수학식 13을 따르게 된다.

이러한, P-타입(type) 구동 스위치소자(DT)를 이용한 본 발명의 제3 및 제4 실시예에 따른 유기 전계발광 표시장치는 문턱전압(V_{th}) 및 고전위전압(VDD)의 변화에 관계없이 화질불균일을 극복할 수 있게 된다. 그 결과, 표시품질을 향상시킬 수 있게 된다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 이와 같이 본 발명에 따른 유기 전계발광 표시장치 및 그 구동방법은 화소셀의 구동 트랜지스터의 문턱전압, 공급 전압 및 저전위전압의 불균일과 관계없이 유기발광셀에 일정한 구동전류를 공급할 수 있게 된다. 그 결과, 화질의 불균일 등의 문제를 개선함으로써 표시품질이 향상된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 하나의 유기전계발광셀을 개략적으로 도시한 도면.

도 2는 종래의 유기전계발광표시장치를 개략적으로 나타내는 도면.

도 3은 도 2에 도시된 P-타입 구동 스위치 소자를 가지는 화소셀 구동회로를 나타내는 도면.

도 4는 종래 유기 전계발광 표시장치에서의 수직 및 수평 방향으로의 라인 저항을 나타내는 도면.

도 5는 P-타입 구동 스위치 소자를 가지는 유기 전계발광 표시장치에서의 라인 저항에 의한 구동전압의 편차를 나타내는 도면.

도 6은 n-타입 구동 스위치 소자를 가지는 화소셀 구동회로를 나타내는 도면.

도 7은 n-타입 구동 스위치 소자를 가지는 유기 전계발광 표시장치에서의 라인 저항에 의한 구동전압의 편차를 나타내는 도면.

도 8은 본 발명의 실시예에 따른 유기전계발광표시장치를 개략적으로 나타내는 도면.

도 9는 본 발명의 제1 실시예에 따른 n-타입 구동 스위치 소자를 가지는 화소셀 구동회로를 나타내는 도면.

도 10은 도 9에서의 화소셀 구동회로를 구동하기 위한 파형도.

도 11은 도 10의 A 기간에서의 구동회로에 형성되는 전류패스를 나타낸 도면이다.

도 12는 도 10의 B 기간에 형성되는 전류패스를 나타낸 도면이다.

도 13는 도 10의 D 기간에 형성되는 전류패스를 나타낸 도면이다.

도 14 및 15는 본 발명의 제1 실시예에서의 유기발광셀의 구동전류와 문턱전압, 구동전류와 저전위 전압원과의 관계를 나타내는 실험 데이터.

도 16은 본 발명의 제2 실시예에 따른 n-타입 구동 스위치 소자를 가지는 화소셀 구동회로를 나타내는 도면.

도 17은 도 10의 A 기간에서의 구동회로에 형성되는 전류패스를 나타낸 도면이다.

도 18는 도 10의 B 기간에 형성되는 전류패스를 나타낸 도면이다.

도 19는 도 10의 D 기간에 형성되는 전류패스를 나타낸 도면이다.

도 20는 본 발명의 제3 실시예에 따른 p-타입 구동 스위치 소자를 가지는 화소셀 구동회로를 나타내는 도면.

도 21은 도 20에서의 화소셀 구동회로를 구동하기 위한 파형도.

도 22는 본 발명의 제4 실시예에 따른 p-타입 구동 스위치 소자를 가지는 화소셀 구동회로를 나타내는 도면.

<도면의 주요 부분에 대한 부호의 설명>

2 : 음극 4 : 전자 주입층

6 : 전자 수송층 8 : 발광층

10 : 정공 수송층 12 : 정공 주입층

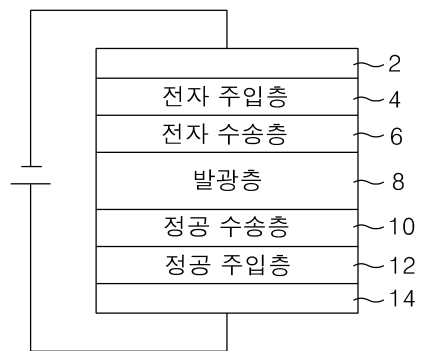
14 : 양극 128 : 타이밍 콘트roller

118 : 제1 스캔 드라이버 119 : 제2 스캔 드라이버

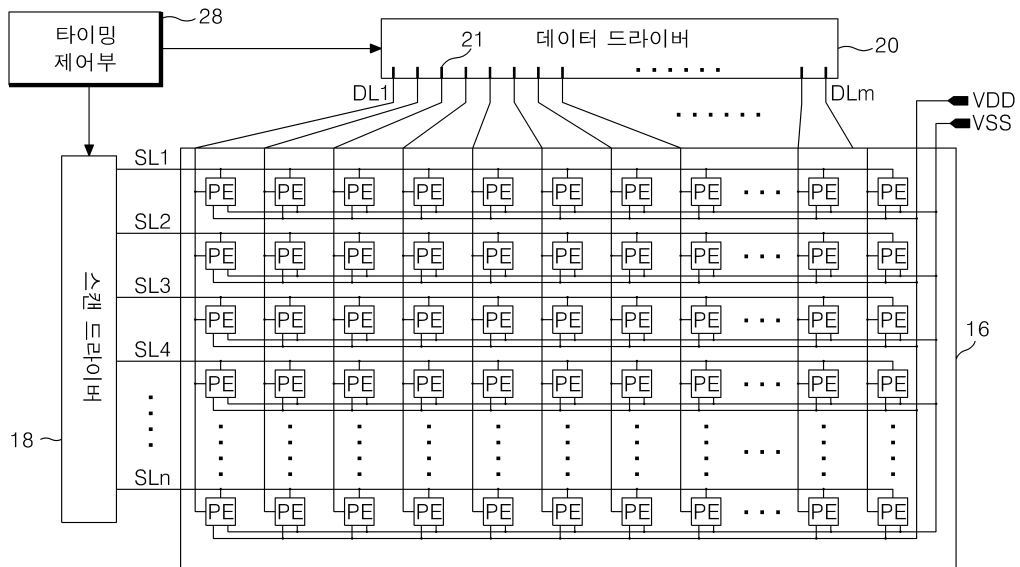
20,120 : 데이터 드라이버 16,116 : 표시패널

도면

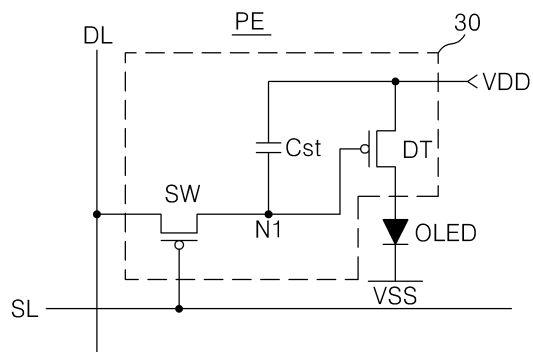
도면1



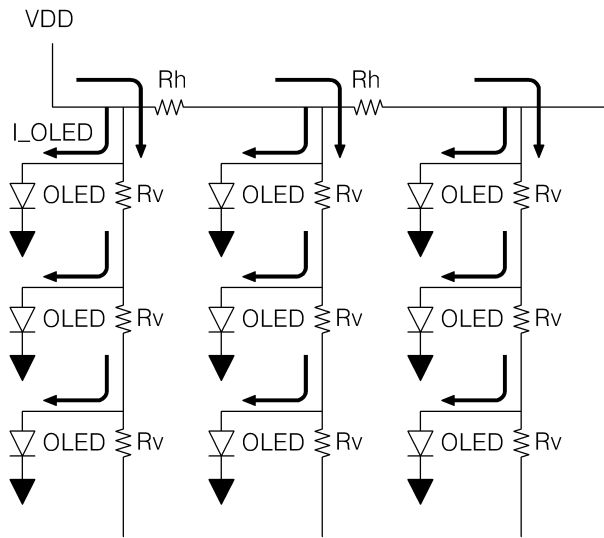
도면2



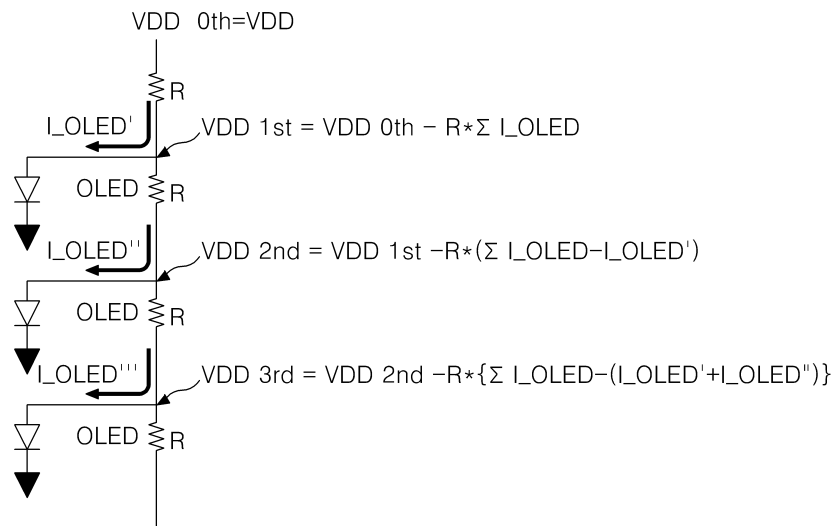
도면3



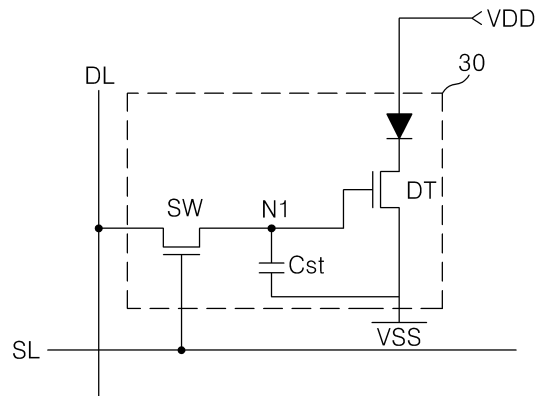
도면4



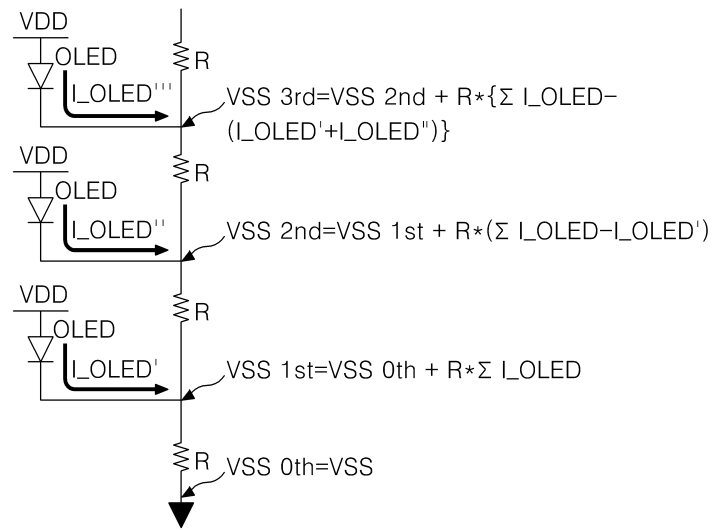
도면5



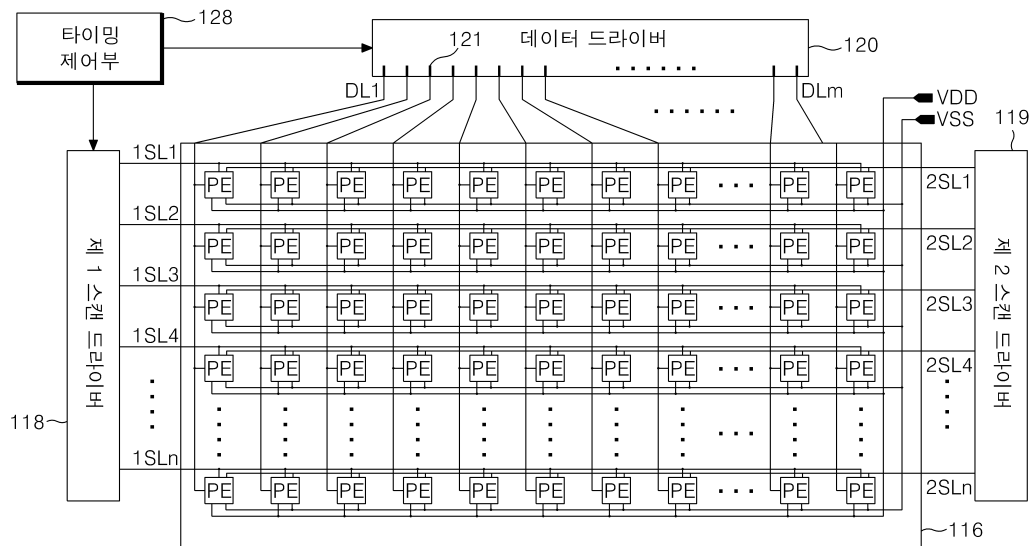
도면6



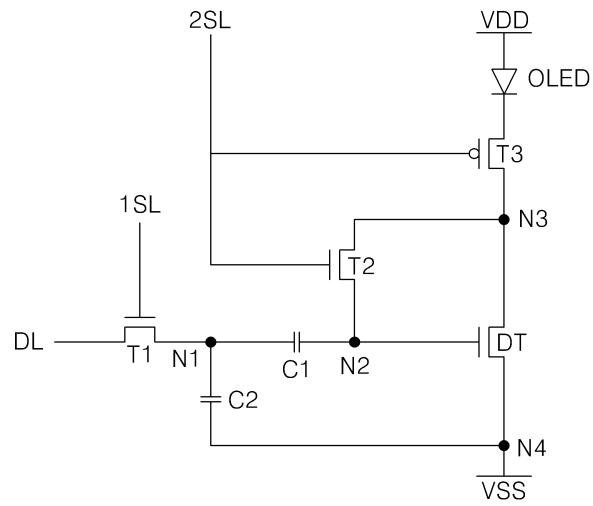
도면7



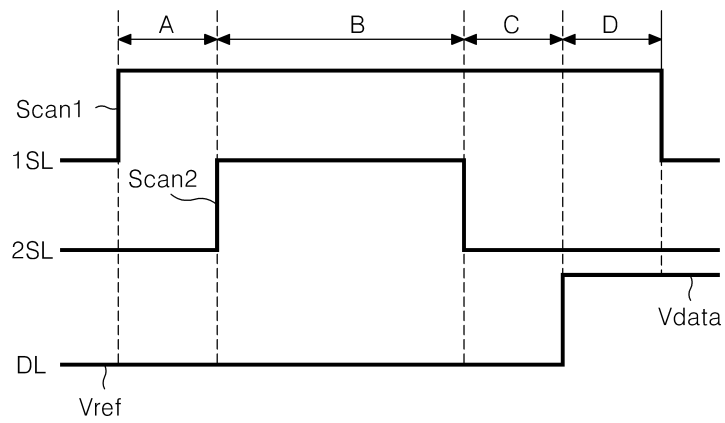
도면8



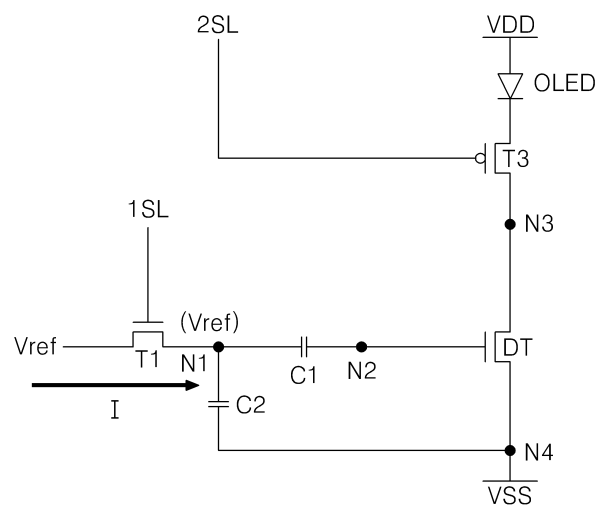
도면9



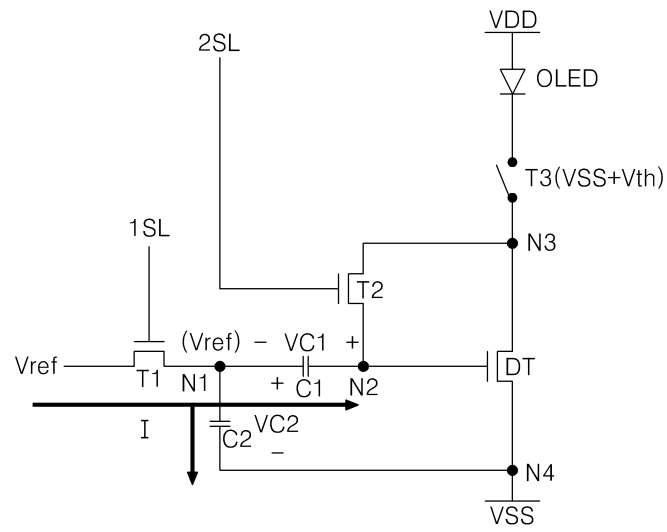
도면10



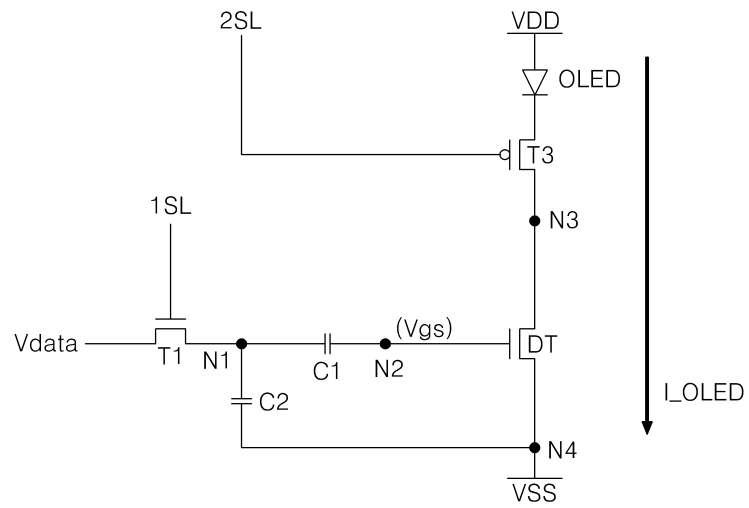
도면11



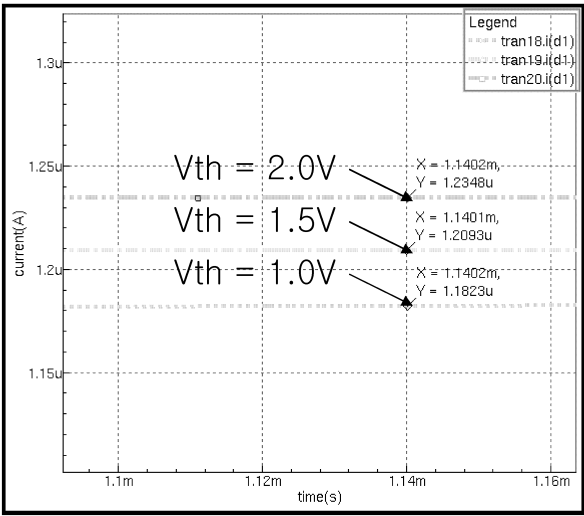
도면12



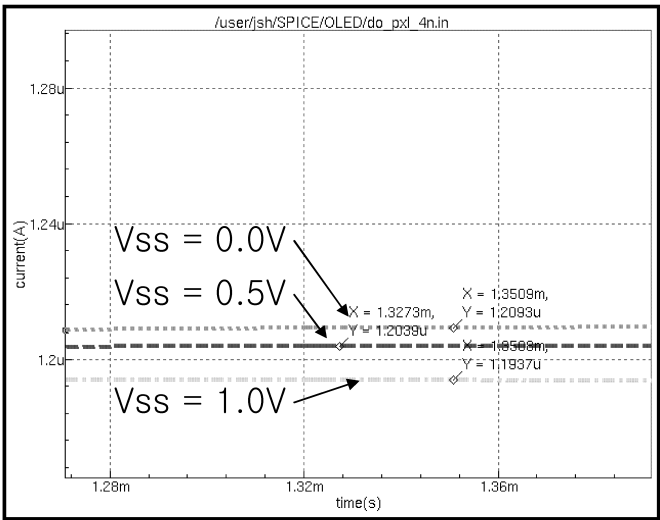
도면13



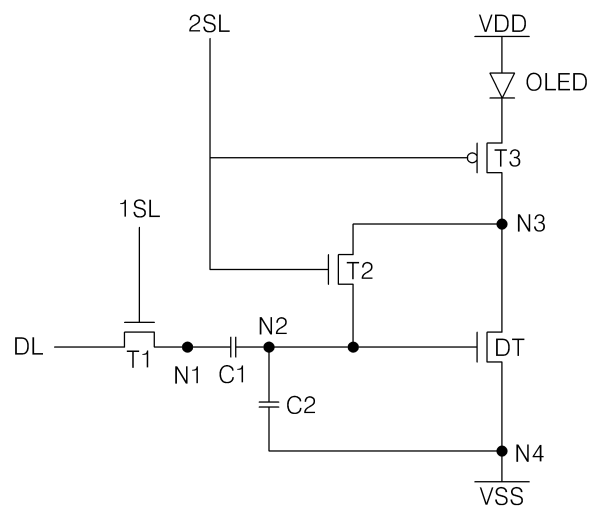
도면14



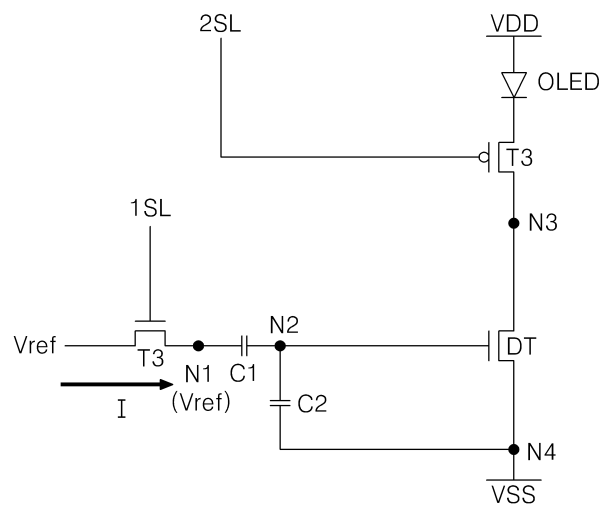
도면15



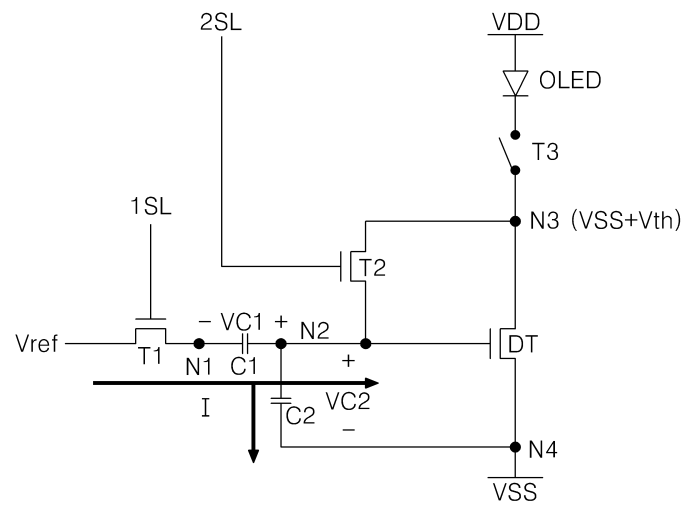
도면16



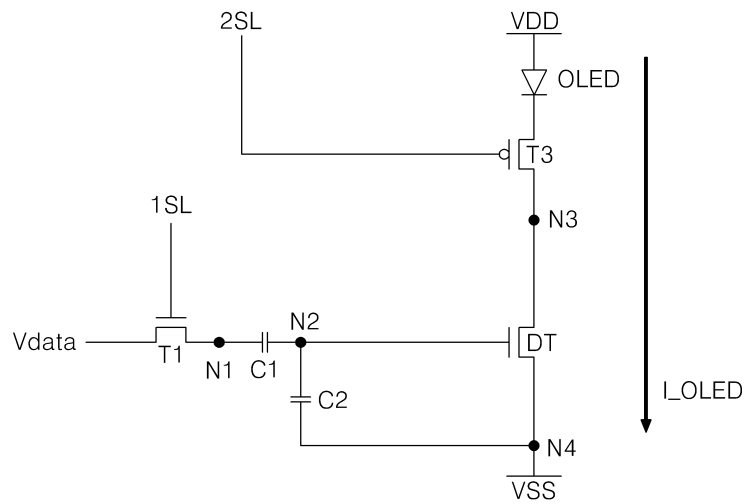
도면17



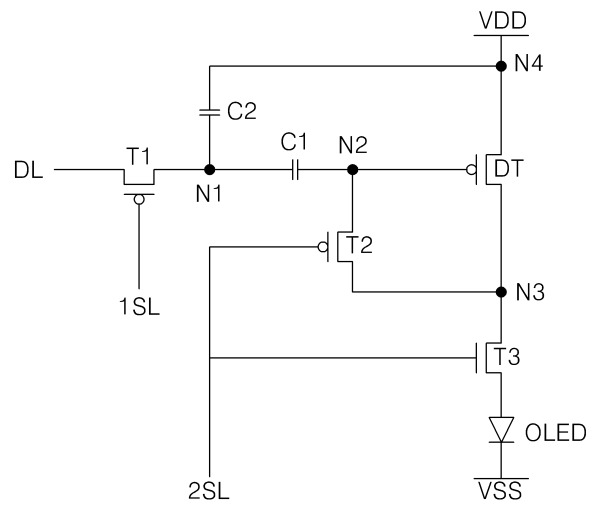
도면18



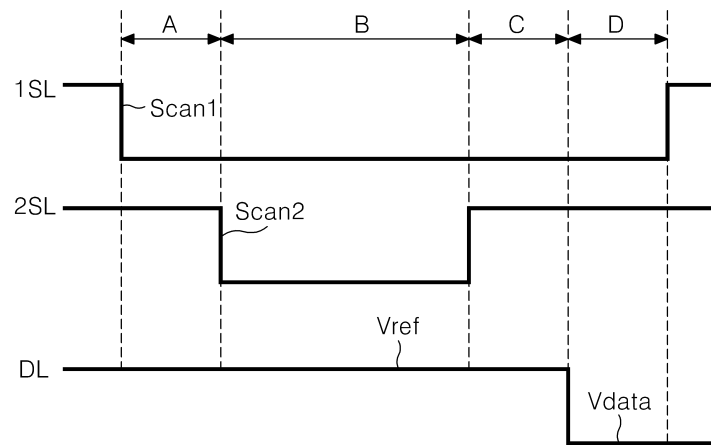
도면19



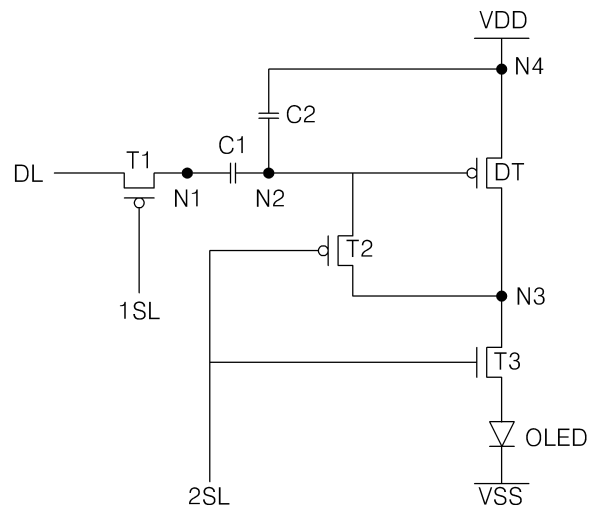
도면20



도면21



도면22



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR1020070029997A	公开(公告)日	2007-03-15
申请号	KR1020050084711	申请日	2005-09-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG SANG HOON 정상훈 LEE HONG KOO 이홍구		
发明人	정상훈 이홍구		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3291 G09G2300/0814		
其他公开文献	KR101213837B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种有机电致发光显示装置及其驱动方法，该有机电致发光显示装置提高了显示质量，防止了图像质量下降。本发明包括单元驱动电路部分，关于有机电致发光显示器件，设置在单元驱动电路部分，用于驱动有机电场辐射单元的矩阵形式，是第一节点和第一电容器中的任意一个，连接在第二节点第一节点和第二节点，第一开关装置在数据线之间形成电流路径，以响应为第二电容器提供的第一信号的第一逻辑值：连接在低电位电源和第一电容之间通过从第一扫描线和第一节点开始的第四周期，第二开关装置响应于从第二扫描线和第三节点第二时间段提供的第二信号的第一逻辑值，在第二节点之间形成电流路径第三开关元件响应于第二逻辑值t形成有机电场辐射单元之间的电流路径第二信号用于第三周期和第三节点，第四开关元件响应于第四周期的第二节点上的电压和低电位电源形成第三节点之间的电流路径。

