



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년11월04일
(11) 등록번호 10-1446679
(24) 등록일자 2014년09월25일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2008-0098276
(22) 출원일자 2008년10월07일
심사청구일자 2013년10월07일
(65) 공개번호 10-2010-0039066
(43) 공개일자 2010년04월15일
(56) 선행기술조사문헌
KR1020080030135 A
KR100562664 B1
JP2008233461 A
KR1020080088702 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김지훈
서울 영등포구 도영로 2-5, 104동 1701호 (대림동, 대림동코오롱아파트)
이현행
경북 칠곡군 석적읍 동중리9길 13, B동 108호 (LG디스플레이나래원기숙사)
(74) 대리인
(뒷면에 계속)
특허법인네이트

전체 청구항 수 : 총 6 항

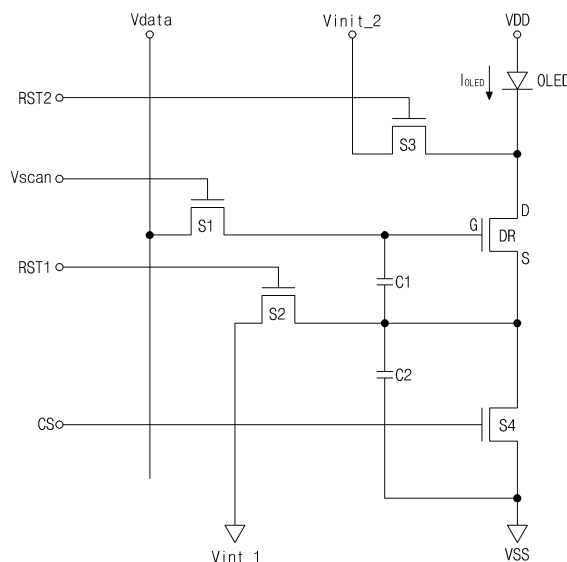
심사관 : 조기덕

(54) 발명의 명칭 유기전계 발광 디스플레이 장치

(57) 요약

본 발명은 유기전계 발광 디스플레이 장치에 관한 것으로서, 박막트랜지스터의 전기적 특성 편차로 인한 유기전계 발광소자(OLED) 구동 전류의 균일성 저하 현상을 개선하기 위해 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 구동 박막트랜지스터(DR)의 문턱전압(V_{th}) 성분을 제거하여, 제조공정 또는 구동중 열화에 의해 발생될 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화시킴으로써 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 장점이 있다.

대표도 - 도3



(72) 발명자

김진형

경기도 고양시 일산동구 일산로286번길 49 (마두동)

하원규

경상북도 구미시 인동46길 6, 606동 1504호 (구평동, 부영아파트)

백수진

경상북도 구미시 진평동 진평구획24BL 6-3 롯데죽마고우(달) 501호

특허청구의 범위

청구항 1

데이터전압을 입력받으며, 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와;

상기 제1스위칭 박막트랜지스터에서 출력된 상기 데이터전압에 응답하여 구동전류를 출력하는 구동 박막트랜지스터와;

제1초기화전압을 입력받으며, 제1리셋신호에 의해 스위칭 제어되어 상기 제1초기화전압을 상기 구동 박막트랜지스터의 소스단에 공급하는 제2스위칭 박막트랜지스터와;

제2초기화전압을 입력받으며, 제2리셋신호에 의해 스위칭 제어되어 상기 제2초기화전압을 상기 구동 박막트랜지스터의 드레인단에 공급하는 제3스위칭 박막트랜지스터와;

기저전압이 인가되고 전류공급신호에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터의 상기 소스단과 연결되어 상기 구동전류가 소통되도록 제어하는 제4스위칭 박막트랜지스터와;

구동전압이 인가되고, 상기 구동 박막트랜지스터의 상기 드레인단과 연결되어 상기 구동전류가 공급되는 유기전계 발광소자와;

상기 구동 박막트랜지스터의 게이트단 및 상기 소스단과 연결되며 상기 구동 박막트랜지스터의 게이트단 전압을 저장하는 제1커패시터와;

상기 구동 박막트랜지스터의 상기 소스단 및 상기 제4스위칭 박막트랜지스터의 소스단과 연결되며 상기 구동 박막트랜지스터의 문턱전압을 저장하는 제2커패시터

를 포함하여 일 화소로 정의되는 유기전계 발광 디스플레이 장치

청구항 2

청구항 제 1 항에 있어서,

상기 각 박막트랜지스터는 모두 NMOS-타입 박막트랜지스터인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 3

청구항 제 1 항에 있어서,

상기 유기전계 발광소자는 상기 구동 박막트랜지스터의 드레인단에 연결되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 4

청구항 제 1 항에 있어서,

상기 제1커패시터는 상기 구동 박막트랜지스터의 게이트단과 소스단 사이에 구성되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 5

청구항 제 1 항에 있어서,

상기 제2커패시터는 상기 구동 박막트랜지스터의 소스단과 연결되고 상기 기저전압이 인가되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 6

청구항 제 1 항에 있어서,

상기 스캔신호, 상기 제1리셋신호, 상기 제2리셋신호, 상기 전류공급신호는 모두 동일한 전압레벨로 인가되는 전압신호인 것을 특징으로 하는 유기전계 발광 디스플레이 장치

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기전계 발광 디스플레이 장치에 관한 것으로서, 특히 박막트랜지스터의 전기적 특성 편차로 인한 유기전계 발광소자(OLED) 구동 전류의 균일성 저하 현상을 개선하며 특히 문턱전압의 변화에 따른 유기전계 발광소자(OLED) 구동 전류 변화를 보상한 유기전계 발광 디스플레이 장치에 관한 것이다.

배경기술

[0002] 자체의 발광 특성이 없는 액티브 매트릭스 액정표시장치(AMLCD)의 단점을 해소하기 위해 제안된 디스플레이 장치가 액티브 매트릭스 유기전계 발광 디스플레이 장치(AMOLED)인데, 유기전계 발광 디스플레이 장치(이하 'OLED')는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광성 디스플레이 장치로서, 낮은 전압에서 구동이 가능하고, 박형 제조가 가능한 장점을 갖는다.

[0003] 도 1은 종래기술에 따른 액티브 매트릭스 유기전계 발광 디스플레이 장치의 화소구조를 나타내는 것으로, 2-트랜지스터 1-커패시터(2T-1C)의 화소 구조를 도시하고 있다.

[0004] 기관 상에 스캔라인(S)과 데이터라인(D) 및 스위칭 박막트랜지스터(SW), 커패시터(C), 구동 박막트랜지스터(DR) 및 유기전계 발광소자(OLED)를 구비하여 구성된다. 여기서 상기 각 박막트랜지스터(SW, DR)는 NMOS 채널타입의 박막트랜지스터(TFT)이다.

[0005] 상기 스위칭 박막트랜지스터(SW)의 게이트는 스캔라인(S)에 연결되고, 소스는 데이터라인(D)에 연결되어 있다. 커패시터(C)의 일 측은 상기 스위칭 박막트랜지스터(SW)의 드레인에 연결되고 타 측은 기저전압(VSS)이 인가된다.

[0006] 구동 박막트랜지스터(DR)의 드레인은 구동전압(VDD)이 인가되는 유기전계발광소자(OLED)의 캐소드와 연결되고, 게이트는 상기 스위칭 박막트랜지스터(SW)의 드레인에 연결되며, 소스는 접지(Ground) 전위 등의 기저전압(VSS)이 인가된다.

[0007] 도 1에 나타난 화소의 구동방법을 도 2의 신호 타이밍도와 같이 설명하면 다음과 같다.

[0008] 게이트구동IC(미도시함)로부터 스캔라인(S)으로 인가되는 포지티브 선택전압(Vgh)인 스캔신호(scan signal)에 의해서 스위칭 박막트랜지스터(SW)가 온(on)되면 데이터라인(D)으로 인가된 데이터전압(Vdata)에 의해서 커패시터(C)에 전하가 축적된다. 이때 상기 데이터전압(Vdata)은 상기 구동 박막트랜지스터(DR)의 채널타입이 NMOS-타입이므로 양극성 전압이다. 이후 상기 커패시터(C)에 충전된 전압과 상기 구동전압(VDD)과의 전위차에 따라 상기 구동 박막트랜지스터(DR)의 채널에 흐르는 전류의 양이 결정되며, 결정된 전류의 양에 의해서 발광량이 결정되어 상기 유기전계 발광소자(OLED)가 발광된다.

[0009] 그런데 상기한 화소 구조의 유기전계 발광 디스플레이 장치는 일 패널을 구성하고 있는 각각의 화소에 구성된 구동 박막트랜지스터(DR)간의 전기적 특성 편차로 인해 동일 조건에서 각각의 화소들이 서로 다른 휘도를 나타내는 현상이 발생한다.

[0010] 이러한 원인은 상기 패널의 백플레인(backplane)에 따라 그 원인이 상이하게 구분되는데, 저온폴리실리콘(LTPS) 백플레인을 사용하는 패널에서는 엑시머 레이저 어닐링(ELA) 공정에 의한 상기 구동 박막트랜지스터(DR)의 특성 변화로 인해 각 화소의 구동 박막트랜지스터(DR)에 동일한 전압을 인가하더라도 그 채널마다 서로 다른 전류가

호르게 되어 휘도 균일성이 떨어지게 된다.

[0011] 또한 비정질 실리콘(a-Si) 백플레인을 사용하는 패널에서는 제조공정에 의한 영향은 거의 없으나 구동에 의한 열화에 의해 상기 구동 박막트랜지스터(DR)의 특성변화가 발생되며 이에 각각의 구동 박막트랜지스터(TFT)간 상이한 열화 정도에 의해 휘도 균일성이 떨어지는 문제점이 발생하게 된다.

[0012] 이처럼 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차는 각 화소마다 상기 유기전계 발광소자(OLED)에 흐르는 전류를 상이하게 하며, 이에 동일 조건의 화소라 하더라도 서로 다른 휘도를 나타내기 때문에 패널 전체의 휘도 균일성이 떨어지는 것은 당연하며, 일례로 상기 예시한 2T-1C 구조의 상기 구동 박막트랜지스터(DR)에서의 대표적인 특성변화 중 문턱전압(V_{th})의 편차가 0~6V 사이에서 발생할 경우, 상기 유기전계 발광소자(OLED)에 제공되는 출력전류는 0% 에서 최대 99.8% 의 편차를 보이기도 한다.

발명의 내용

해결 하고자하는 과제

[0013] 이에 본 발명은 유기전계 발광 디스플레이 장치의 화소마다 구성되는 구동 박막트랜지스터(도 1의 DR)의 전기적 특성 편차에 따른 패널 휘도 균일성 저하 현상을 개선하기 위해, 아래 수식(1)을 참조하면, 자승(square) 관계를 통해 상기 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 가장 큰 영향을 주는 박막트랜지스터의 문턱전압(V_{th}) 변동에 의한 특성 편차를 개선함으로써 제조공정 또는 구동중 열화에 의해 발생할 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화하여 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 것을 목적으로 한다.

[0014] 식(1) $I_{OLED} = 1/2 * \mu * C_{ox} * (W/L) * (V_{gs} - V_{th})^2$

[0015] 상기 식(1)에서, μ : 이동도(mobility), C_{ox} : 커패시턴스, W/L : 채널비(폭/길이), V_{gs} : 게이트-소스간 전압, V_{th} : 문턱전압

과제 해결수단

[0016] 상기와 같은 목적을 달성하기 위해 본 발명은, 구동전압이 인가되는 유기전계 발광소자와; 데이터전압을 입력받으며, 스캔신호에 의해 스위칭 제어되어 상기 데이터전압을 출력하는 제1스위칭 박막트랜지스터와; 상기 제1스위칭 박막트랜지스터에서 출력된 상기 데이터전압에 응답하여 상기 유기전계 발광소자에 구동전류를 공급하는 구동 박막트랜지스터와; 제1초기화전압을 입력받으며, 제1리셋신호에 의해 스위칭 제어되어 상기 제1초기화전압을 상기 구동 박막트랜지스터의 소스단에 공급하는 제2스위칭 박막트랜지스터와; 제2초기화전압을 입력받으며, 제2리셋신호에 의해 스위칭 제어되어 상기 제2초기화전압을 상기 구동 박막트랜지스터의 드레인단에 공급하는 제3스위칭 박막트랜지스터와; 기저전압이 인가되고 전류공급신호에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터를 통해 상기 구동전류가 소통되도록 제어하는 제4스위칭 박막트랜지스터와; 상기 구동 박막트랜지스터의 게이트단 전압을 저장하는 제1커패시터와; 상기 구동 박막트랜지스터의 문턱전압을 저장하는 제2커패시터를 포함하여 일 화소로 정의되는 유기전계 발광 디스플레이 장치를 제안한다.

[0017] 상기 유기전계 발광 디스플레이 장치에서, 상기 각 박막트랜지스터는 모두 NMOS-타입 박막트랜지스터인 것을 특징으로 한다.

[0018] 상기 유기전계 발광 디스플레이 장치에서, 상기 유기전계 발광소자는 상기 구동 박막트랜지스터의 드레인단에 연결되는 것을 특징으로 한다.

[0019] 상기 유기전계 발광 디스플레이 장치에서, 상기 제1커패시터는 상기 구동 박막트랜지스터의 게이트단과 소스단 사이에 구성되는 것을 특징으로 한다.

[0020] 상기 유기전계 발광 디스플레이 장치에서, 상기 제2커패시터는 상기 구동 박막트랜지스터의 소스단과 연결되고 상기 기저전압이 인가되는 것을 특징으로 한다.

[0021] 상기 유기전계 발광 디스플레이 장치에서, 상기 스캔신호, 상기 제1리셋신호, 상기 제2리셋신호, 상기 전류공급신호는 모두 동일한 전압레벨로 인가되는 전압신호인 것을 특징으로 한다.

효 과

[0022] 상기한 특징을 가지는 본 발명에 따르면, 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 구동 박막트랜지스터(DR)의 문턱전압(V_{th}) 성분을 제거하여, 제조공정 또는 구동중 열화에 의해 발생될 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화시킴으로써 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공하는 장점이 있다.

발명의 실시를 위한 구체적인 내용

- [0023] 이하 첨부된 도면을 참조하여 본 발명에 대해 상세하게 설명한다.
- [0024] 도 3은 본 발명에 따른 유기전계 발광 디스플레이 장치의 화소구조도이다.
- [0025] 도 3에 도시된 화소구조를 보면, 유기전계 발광소자(OLED)와, 제1스위칭 박막트랜지스터 내지 제4스위칭 박막트랜지스터(S1 내지 S4)와, 구동 박막트랜지스터(D1)와, 제1커패시터 및 제2커패시터(C1, C2)로 구성된다.
- [0026] 상기 제1스위칭 박막트랜지스터(S1)는 데이터라인과 스캔라인을 통해 각각 데이터전압(V_{data})과 스캔신호(V_{scan})를 인가받으며, 상기 스캔신호(V_{scan})에 의해 스위칭 제어되어 상기 데이터전압(V_{data})을 출력한다.
- [0027] 상기 구동 박막트랜지스터(DR)는 상기 유기전계 발광소자(OLED)와 연결되며, 상기 제1스위칭 박막트랜지스터(S1)에서 출력된 데이터전압(V_{data})에 의해 스위칭 제어되어 드레인단에 연결된 상기 유기전계 발광소자(OLED)에 구동전류(I_{OLED})를 공급한다.
- [0028] 상기 제2스위칭 박막트랜지스터(S2)는 임의의 전압레벨로 설정 가능한 제1초기화전압(V_{init_1})을 입력받으며 제1리셋신호(RST1)에 의해 스위칭 제어되어 상기 제1초기화전압(V_{init_1})을 상기 구동 박막트랜지스터(DR)의 소스단에 공급한다.
- [0029] 상기 제3스위칭 박막트랜지스터(S3)는 임의의 전압레벨로 설정 가능한 제2초기화전압(V_{init_2})을 입력받으며 제2리셋신호(RST2)에 의해 스위칭 제어되어 상기 제2초기화전압(V_{init_2})을 상기 구동 박막트랜지스터(DR)의 드레인단에 공급한다.
- [0030] 상기 제4스위칭 박막트랜지스터(S4)는 소스단으로 기저전압(V_{SS})이 인가되고, 상기 구동 박막트랜지스터(DR)와 연결되어 전류공급신호(CS)에 의해 스위칭 제어되며, 상기 구동 박막트랜지스터(DR)를 통해 상기 구동전류(I_{OLED})가 소통되도록 제어하는 역할을 수행한다.
- [0031] 또한 상기 제1커패시터(C1)는 상기 구동 박막트랜지스터(DR)의 게이트단과 소스단 사이에 구성되어 상기 구동 박막트랜지스터(DR)의 게이트단 전압을 저장하며, 상기 제2커패시터(C2)는 상기 구동 박막트랜지스터(DR)의 소스단에 연결되어 상기 구동 박막트랜지스터(DR)의 문턱전압(V_{th})을 감지하는 역할을 수행한다.
- [0032] 상기한 구성의 화소구조에서 상기 제1스위칭 박막트랜지스터 내지 제4스위칭 박막트랜지스터(S1 내지 S4)와, 구동 박막트랜지스터(D1)는 그 채널이 모두 NMOS-타입인 박막트랜지스터이다.
- [0033] 이하 도 4 또는 도 5의 신호타이밍도를 참조하여 본 발명에 따른 유기전계 발광 디스플레이 장치의 화소 동작에 대해 설명한다.
- [0034] 먼저 제1타이밍(①)에서의 이전 동작이 끝난 후, 제2타이밍(②)에서는 상기 제1스위칭 박막트랜지스터(S1)로 스캔신호(V_{scan})를 인가하고 동시에 제1리셋신호(RST1)와 제2리셋신호(RST2)를 각각 제2스위칭 박막트랜지스터(S2)와 제3스위칭 박막트랜지스터(S3)에 인가한다. 이때 상기 제1스위칭 박막트랜지스터(S1)로는 데이터전압(V_{data})이 인가되지 않는 상태이며, 상기 구동 박막트랜지스터(DR)의 게이트단(G)과 소스단(S) 사이의 전압 $V_{gs} = V_{th}$ 이다.
- [0035] 이에 상기 구동 박막트랜지스터(DR)의 소스단(S)과 드레인단(D)은 각각 임의의 전압인 제1초기화전압(V_{init_1})과 제2초기화전압(V_{init_2})으로 셋팅되며, 상기 제1초기화전압(V_{init_1})과 제2초기화전압(V_{init_2})은 다양하게 선택할 수 있는데 상기 유기전계 발광소자(OLED)가 발광되지 않는 범위에서 선택되는 것이 바람직하다.

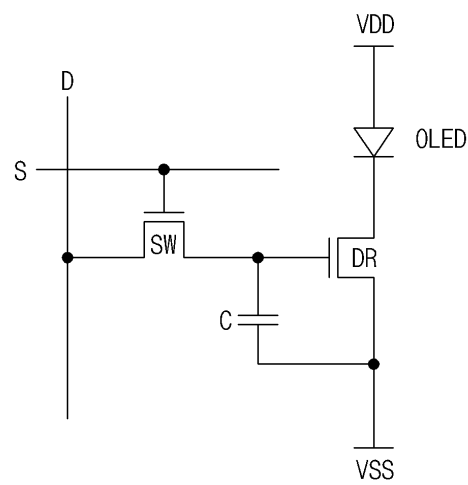
- [0036] 다음으로 제3타이밍(③)에서, 상기 제2스위칭 박막트랜지스터(S2)만 오프-스위칭 상태로 전환된다.
- [0037] 이때 구동 박막트랜지스터(DR)의 게이트단(G)과 소스단(S)의 전압레벨을 각각 'Vg' 및 'Vs' 라 하면, 상기 제3 타이밍(③)에서는 다음과 같은 정보를 알 수 있는데 상기 데이터전압(Vdata)이 인가되기 이전의 상기 구동 박막 트랜지스터(DR)의 게이트단 전압레벨(Vg)을 'Vdata_ref' 라 하면,
- [0038] 식(2) $V_{gs} = V_g - V_s = V_{data_ref} - V_s = V_{th}$ 이므로,
- [0039] 식(3) $V_s = V_{data_ref} - V_{th}$ 로 나타낼 수 있으며, 상기 제2커패시터(C2)에 저장되는 전압이다.
- [0040] 이후 제4타이밍(④)에서, 영상표시를 위한 데이터전압(Vdata)이 상기 제1스위칭 박막트랜지스터(S1)를 통해 상기 구동 트랜지스터(DR)의 게이트단(G)으로 인가되면 상기 제1커패시터(C1)에 상기 데이터전압(Vdata)이 저장되고 상기 $V_g = V_{data}$ 상태가 된다.
- [0041] 또한 상기 제4타이밍(④)에서 상기 스캔신호(Vscan)가 오프(of)되고 동시에 상기 전류공급신호(CS)가 인가되어 상기 제4스위칭 박막트랜지스터(S4)를 온(on)-스위칭 상태로 전환시킨다. 상기 제4스위칭 박막트랜지스터(S4)의 온-스위칭과 더불어 상기 유기전계 발광소자(OLED)는 구동전류(I_{OLED})가 공급되어 발광하게 된다.
- [0042] 이때 상기 구동 박막트랜지스터(DR)의 게이트단(G)-소스단(S) 사이의 전압 $V_{gs} = V_g - V_s$ 이며, 상기 V_s 는 상기 제3타이밍(③)에서 상기 식(2)에 따라 $V_s = V_{data_ref} - V_{th}$ 와 같은 상태이므로 V_{gs} 는 최종적으로는 아래 식(4)과 같다.
- [0043] 식(4) $V_{gs} = V_g - V_s = V_{data} - (V_{data_ref} - V_{th}) = V_{data} - V_{data_ref} + V_{th}$ 이다.
- [0044] 이에 상기 유기전계 발광소자(OLED)에 흐르는 전류는 상기 식(1)과 같이 나타나는데 상기 식(1)에 상기 식(4)를 대입하면,
- [0045] 식(5) $I_{OLED} = k/2 * (V_{gs} - V_{th})^2 = k/2 * (V_{data} - V_{data_ref})^2$ 와 같이 변환된다. 이때 상기 $k = \mu * C_{ox} * (W/L)$ 이다.
- [0046] 즉, 상기 식(5)에서 알 수 있듯이, 상기 유기전계 발광소자(OLED)의 발광을 위한 구동전류(I_{OLED})를 결정하는 요소 중 상기 구동 박막트랜지스터(DR)에서의 문턱전압(V_{th}) 성분이 사라진 것을 알 수 있다.
- [0047] 이는 곧, 상기 유기전계 발광소자(OLED)에 제공되는 구동전류(I_{OLED})의 변화에 큰 영향을 주는 상기 구동 박막트랜지스터(DR)의 문턱전압(V_{th}) 변동에 의한 특성 편차를 개선한 것으로 볼 수 있으며, 제조공정 또는 구동중 열화에 의해 발생할 수 있는 상기 구동 박막트랜지스터(DR)의 전기적 특성 편차를 최소화할 수 있어 균일한 휘도를 나타내는 고품위의 유기전계 발광 디스플레이 장치를 제공할 수 있다.

도면의 간단한 설명

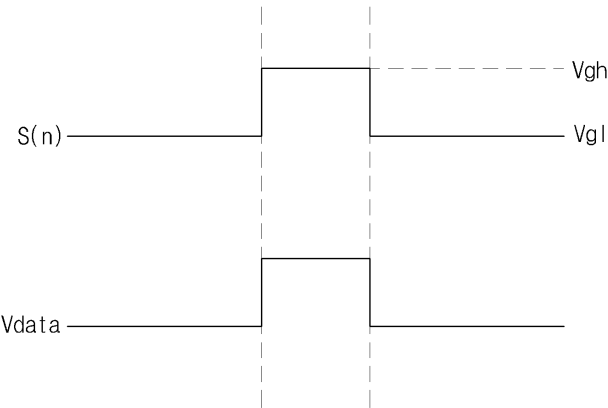
- [0048] 도 1은 종래기술에 따른 액티브 매트릭스 유기전계 발광 디스플레이 장치의 화소구조를 도시한 화소구조도
- [0049] 도 2는 도 1의 화소 구동을 위한 신호 타이밍도
- [0050] 도 3은 본 발명에 따른 유기전계 발광 디스플레이 장치의 화소구조도
- [0051] 도 4와 도 5는 각각 본 발명에 따른 유기전계 발광 디스플레이 장치의 화소 구동을 설명하기 위한 신호타이밍도
- [0052] <도면의 주요부분에 대한 간단한 설명>
- [0053] DR : 구동 박막트랜지스터
- [0054] S1 내지 S4 : 제1 내지 제4스위칭 박막트랜지스터
- [0055] C1, C2 : 제1, 제2커패시터
- [0056] OLED : 유기전계 발광소자

도면

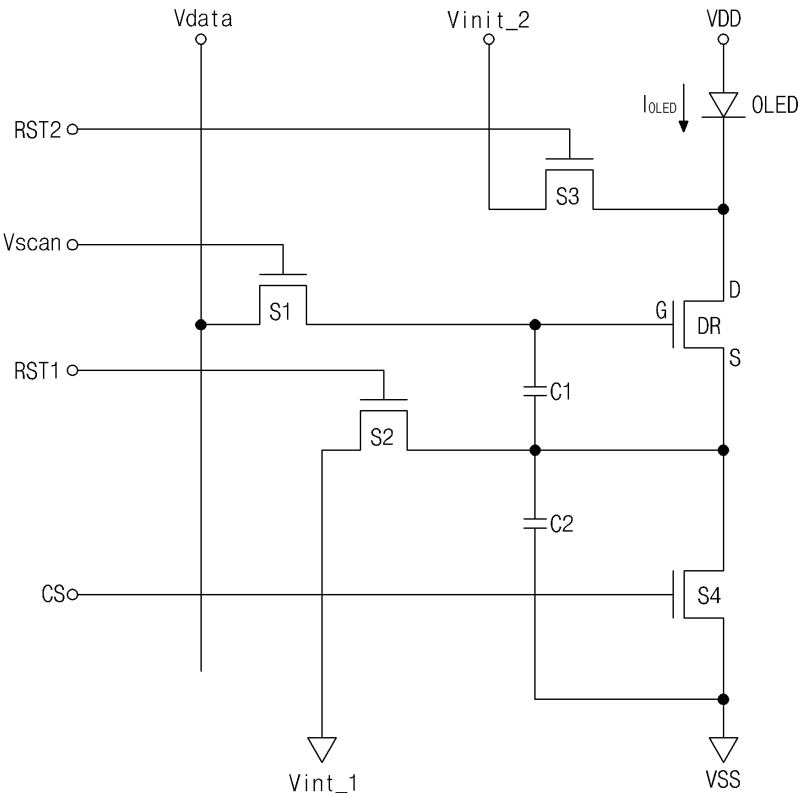
도면1



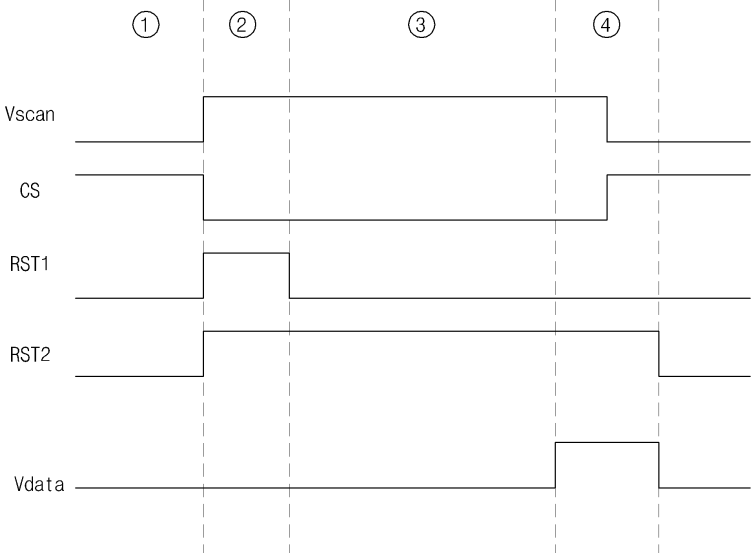
도면2



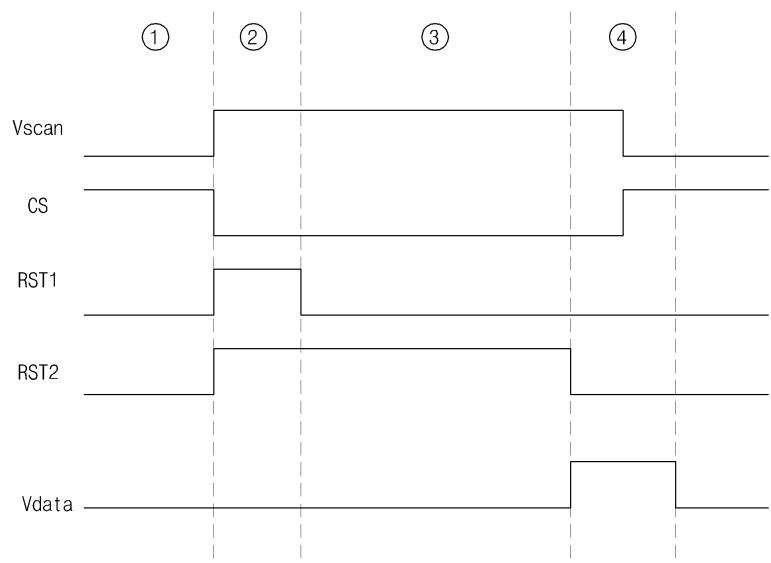
도면3



도면4



도면5



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제1항

【변경전】

상기 구동 박막트랜지스터의 상기 게이트단 및 상기 소스단과 연결되며

【변경후】

상기 구동 박막트랜지스터의 게이트단 및 상기 소스단과 연결되며

有机电致发光显示装置技术领域本发明涉及一种有机电致发光显示装置，更具体地，涉及一种具有驱动电流的有机电致发光显示装置（以下称为“OLED”），其被提供给有机电致发光装置OLED，用于改善有机电致发光的驱动电流的均匀性。驱动薄膜晶体管DR的阈值电压 V_{th} 分量被极大地影响驱动电流IOLED的变化，从而驱动薄膜晶体管DR的驱动特性，提供高质量的有机电致发光显示装置的优点在于通过使偏差最小化而显示均匀的亮度。

