



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.

G09G 3/30 (2006.01)

G09G 3/32 (2006.01)

G09G 3/20 (2006.01)

G01R 19/165 (2006.01)

(45) 공고일자

2007년08월14일

(11) 등록번호

10-0749423

(24) 등록일자

2007년08월08일

(21) 출원번호

10-2006-0075175

(65) 공개번호

(22) 출원일자

2006년08월09일

(43) 공개일자

심사청구일자

2006년08월09일

(73) 특허권자

삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자

곽원규
경기도 성남시 분당구 구미동 88번지 까치주공아파트 207동 903호

정진태
서울특별시 강북구 수유5동 401-38(4/4)

(74) 대리인

팬코리아특허법인

(56) 선행기술조사문헌

KR1020050011849 A

KR1020050017185 A

KR1020050108886 A

KR1020060017312 A

심사관 : 천대식

전체 청구항 수 : 총 19 항

(54) 유기발광표시장치 및 유기발광표시장치의 검사회로구동방법

(57) 요약

본 발명의 유기발광표시장치는 데이터 신호를 인가하는 데이터 구동부, 주사 신호를 인가하는 주사 구동부, 구동 트랜지스터, 구동 트랜지스터에 상기 데이터 신호를 인가하는 스위칭 트랜지스터, 상기 구동트랜지스터와 전기적으로 연결되는 유기 전계 발광소자 및 상기 유기 전계 발광소자와 동일 기판상에 형성된 원장검사 회로를 포함한다. 원장검사 회로는, 3상 인버터회로 및 제1 트랜지스터를 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

데이터 신호를 인가하는 데이터 구동부;

주사 신호를 인가하는 주사 구동부;

제1 전극 및 제어전극에 인가되는 전압에 대응하는 전류가 발생하는 구동 트랜지스터;

상기 구동 트랜지스터에 상기 데이터 신호를 인가하는 스위칭 트랜지스터;

상기 구동트랜지스터와 전기적으로 연결되는 유기 전계 발광소자; 및

상기 유기 전계 발광소자와 동일 기판상에 형성된 원장검사 회로를 포함하며,

상기 원장검사 회로는,

3상 인버터회로 및 제1 트랜지스터를 포함하며, 상기 3상 인버터는 입력단 및 출력단을 포함하고, 상기 입력단에 입력되는 신호에 관계없이 출력단의 출력 신호가 결정될 때, 상기 제1 트랜지스터는 상기 출력단에 제1 전원 전압을 전달하는 유기 발광표시장치.

청구항 2.

제1항에 있어서,

상기 3상 인버터 회로는,

상기 동일 기판상에 상기 주사 구동부와 상기 데이터 구동부가 형성된 영역 이외의 영역에서, 형성된 것을 특징으로 하는 유기발광표시장치.

청구항 3.

제2항에 있어서,

상기 3상 인버터 회로는,

상기 동일 기판상에 상기 주사 구동부와 상기 데이터 구동부가 형성된 영역 이외의 영역에서, 형성된 것을 특징으로 하는 유기발광표시장치.

청구항 4.

제3항에 있어서,

상기 3상 인버터 회로는 상보형 반도체를 포함하는 유기발광표시장치.

청구항 5.

제4항에 있어서,

상기 3상 인버터 회로는,

제어 전극에 입력되는 제1 신호에 응답하여 제1 전원 전압을 상기 상보형 반도체의 제1 전극에 전달하는 제1 트랜지스터, 및

제어 전극에 입력되는 제2 신호에 응답하여 제2 전원 전압을 상기 상보형 반도체의 제2 전극에 전달하는 제2 트랜지스터를 더 포함하는 유기발광표시장치.

청구항 6.

제5항에 있어서,

상기 상보형 반도체는,

상기 제1 신호에 응답하여 상기 제1 전원 전압을 상기 출력단으로 전달하는 제3 트랜지스터, 및

상기 제2 신호에 응답하여 상기 제2 전원 전압을 상기 출력단으로 전달하는 제4 트랜지스터를 포함하는 유기발광표시장치.

청구항 7.

제6항에 있어서,

상기 제1 및 제3 트랜지스터는 P 채널 타입의 트랜지스터이고, 상기 제2 및 제4 트랜지스터는 N 채널 타입의 트랜지스터인 유기발광표시장치.

청구항 8.

제3항에 있어서,

상기 3상 인버터 회로는,

제1 인버터 서브 회로부와 제2 인버터 서브 회로부가 직렬로 연결되는 제 1 노드를 포함하며, 상기 제1 노드는 상기 3상 인버터 회로의 출력단인 유기발광표시장치

청구항 9.

제8항에 있어서,

상기 제 1 인버터 서브 회로부는 p형 금속 산화막 반도체(PMOS)로 구성되고, 제 2 인버터 회로부는 n형 금속 산화막 반도체(NMOS)로 구성된 것을 특징으로 하는 유기발광표시장치.

청구항 10.

제3항 내지 제9항 중 어느 한 항에 있어서,

상기 원장검사회로는,

2상 인버터 회로를 더 포함하고,

상기 2상 인버터 회로의 입력단은 상기 3상 인버터 회로의 출력단에 전기적으로 연결되는 것을 특징으로 하는 유기발광표시장치.

청구항 11.

유기발광소자, 스위칭 트랜지스터, 주사구동부 및 원장검사 회로를 포함하며, 상기 유기발광소자, 스위칭 트랜지스터, 주사구동부 및 원장검사 회로는 동일기판 상에 형성되는 유기발광 표시장치의 원장검사회로 구동방법에 있어서

원장검사 신호발생부로부터 제1 제어신호, 제2 제어신호 및 검사 신호가 상기 원장검사회로에 전달되는 단계; 및

상기 제1 제어신호 및 제2 제어신호에 응답하여 상기 검사 신호에 대응하는 적어도 하나의 신호를 상기 주사구동부에 전달하는 단계

를 포함하는 유기발광표시장치의 검사회로 구동방법.

청구항 12.

제11항에 있어서,

상기 주사구동부가 상기 적어도 하나의 신호를 이용하여 원장 검사용 주사신호를 생성하고, 상기 스위칭 트랜지스터의 제어전극에 상기 원장 검사용 주사신호를 인가하는 단계를 더 포함하는 유기발광표시장치의 검사회로 구동방법.

청구항 13.

제 12항에 있어서,

상기 제1 제어신호 및 제2 제어신호에 응답하여, 상기 원장 검사용 주사신호를 수신하고, 수신된 주사신호를 반전시켜 출력시키는 단계를 더 포함하는 유기발광표시장치의 검사회로 구동방법.

청구항 14.

제 13항에 있어서,

상기 제1 제어 신호 및 제2 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장 검사용 주사신호를 수신하고, 수신된 주사신호를 반전시켜 출력시키는 유기발광표시장치의 검사회로 구동방법.

청구항 15.

제 12항에 있어서

상기 제1 제어 신호 및 제2 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장 검사용 주사신호가 상기 스위칭트랜지스터로 인가되는 것을 특징으로 하는 유기발광표시장치의 검사회로 구동방법.

청구항 16.

제 12항에 있어서

상기 제1 제어 신호 및 제2 제어신호가 각각 로우 레벨 및 하이 레벨일 때, 상기 원장 검사용 주사신호가 차단되는 것을 특징으로 하는 유기발광표시장치의 검사회로 구동방법.

청구항 17.

원장검사용 전원전압을 인가하는 원장검사용 전원전압 선, 유기발광소자, 구동트랜지스터, 주사구동부 및 검사회로를 포함하고, 상기 원장검사용 전원전압 선, 유기발광소자, 구동트랜지스터, 주사구동부 및 검사회로는 동일기판 상에 형성되어 있는 유기발광표시장치의 검사회로 구동방법에 있어서,

원장검사 신호발생부로부터 검사신호, 제어신호 및 역상 제어신호가 상기 검사회로로 전달되는 단계;

상기 제어신호 및 역상 제어신호에 응답하여, 상기 검사신호에 대응하는 적어도 하나의 신호를 생성하여 상기 주사구동부로 전달하는 단계;

상기 적어도 하나의 신호를 이용하여 주사신호를 생성하는 단계; 및

상기 주사신호에 대응하여, 상기 원장검사용 전원전압을 상기 구동트랜지스터의 제1전극에 인가하는 단계

를 포함하는 유기발광표시장치의 검사회로 구동방법.

청구항 18.

제17항에 있어서,

상기 제어 신호 및 역상 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장검사용 전원전압을 상기 구동트랜지스터의 제1전극에 인가하는 유기발광표시장치의 검사회로 구동방법.

청구항 19.

제 17항에 있어서

상기 제어 신호 및 역상 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장검사용 전원전압을 상기 구동트랜지스터의 제1전극과 차단하는 유기발광표시장치의 검사회로 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기발광표시장치 및 유기발광표시장치의 원장 검사회로 및 그의 구동방법에 관한 것이다.

최근들어 전자산업의 발달과 정보량의 증가로 인해 대화면 디스플레이 소자의 연구 개발이 활발히 진행되고 있으며, 전력 소모가 작고 대화면의 구현이 가능한 LCD, PDP 또는 유기발광표시장치 등의 평판디스플레이가 개발되었다. 특히, 여러 디스플레이소자들 중에서 초박형이 가능하며, 색재현 능력이 뛰어난 평판표시장치로서 유기 전계 발광(organic electroluminescence : 이하, 유기 전계 발광소자)표시장치를 이용한 디스플레이 장치가 주목받고 있다. 이러한 유기 전계 발광장치는 LCD(Liquid Crystal Display)와 같은 액정표시장치에 비해 응답속도가 빠르고 자 발광(Self Emission)형태이므로 휘도가 우수하며, 구조가 간단하여 생산이 용이하고, 경량박형의 장점을 가지고 있어 백라이트, 휴대용 단말기, 자동 항법시스템, 노트북 컴퓨터, 대형 TV 등 다양한 분야에 사용될 수 있다.

통상적으로 유기발광표시장치는 유기 전계 발광소자 주변부에 주사신호, 발광제어신호 등과 같은 각종 신호가 인가되는 제1방향, 데이터신호를 인가하는 제2방향의 라인이 교차하는 형상으로 배치되며, 이 두 라인이 교차지점의 화소가 형성된다. 이러한 유기발광표시장치는 다수의 제조과정을 거쳐 제조되므로, 각 제조과정 중에 발생하는 결함에 따라 제조원가 상승 및 신뢰성에 문제를 초래할 수 있다.

또한, 종래 복수의 셀을 포함하는 원장을 검사하는 방법은 인접 셀간의 간섭현상에 의해 주사 라인에 결점(defect)이 발생하고, 누설 전류에 의한 전압 강하로 인접 셀에 점등 이상이 발생한다. 또한, 스크라이빙(scribing) 전에는 원장단위에서 주사 구동부의 소비 전력을 측정하는 것이 불가능하다.

발명이 이루고자 하는 기술적 과제

상기 문제점을 해결하기 위해, 유기발광표시장치를 포함하는 원장을 검사하는데 있어 셀간의 간섭현상을 방지할 수 있고, 전압 강하를 방지할 수 있는 유기발광표시장치 및 유기발광표시장치의 검사회로의 구동 방법을 제공한다.

발명의 구성

본 발명의 한 특징에 따른 유기발광표시장치는, 데이터 신호를 인가하는 데이터 구동부 주사 신호를 인가하는 주사 구동부 구동 트랜지스터에 상기 데이터 신호를 인가하는 스위칭 트랜지스터 상기 구동트랜지스터와 전기적으로 연결되는 유기 전계 발광소자 상기 유기 전계 발광소자와 동일 기판상에 형성된 원장검사 회로를 포함하며, 상기 원장검사 회로는, 3상 인버터회로 및 제1 트랜지스터를 포함하며, 상기 3상 인버터 회로는, 제어 전극에 입력되는 제1 신호에 응답하여 제1 전원 전압을 상기 상보형 반도체의 제1 전극에 전달하는 제1 트랜지스터, 및 제어 전극에 입력되는 제2 신호에 응답하여 제2 전원 전압을 상기 상보형 반도체의 제2 전극에 전달하는 제2 트랜지스터를 더 포함한다. 그리고 상기 상보형 반도체는, 상기 제1 신호에 응답하여 상기 제1 전원 전압을 상기 출력단으로 전달하는 제3 트랜지스터, 및 상기 제2 신호에 응답하여 상기 제2 전원 전압을 상기 출력단으로 전달하는 제4 트랜지스터를 포함한다. 또한, 상기 제1 및 제3 트랜지스터는 P 채널 타입의 트랜지스터이고, 상기 제2 및 제4 트랜지스터는 N 채널 타입의 트랜지스터이다. 또한, 상기 3상 인버터는 입력단 및 출력단을 포함하고, 상기 입력단에 입력되는 신호에 관계없이 출력이 결정되면, 제1 트랜지스터는 상기 출력단에 제1 전원 전압을 전달한다. 이 때, 상기 3상 인버터 회로는, 상기 동일 기판상에 상기 주사 구동부와 상기 데이터 구동부가 형성된 영역 이외의 영역에서, 형성된 것을 특징으로 한다. 그리고 상기 3상 인버터 회로는 CMOS를 포함하며, 제1 인버터 서브 회로부와 제2 인버터 서브 회로부가 직렬로 연결되는 제 1 노드를 포함한다. 이때, 상기 제 1 인버터 서브 회로부는 PMOS로 구성되고, 제 2 인버터 회로부는 NMOS로 구성된 것을 특징으로 한다. 그리고 상기 원장검사회로는, 2상 인버터 회로를 더 포함하고, 상기 제 1 노드는 2상 인버터 회로의 출력단자와 전기적으로 연결되는 것을 특징으로 한다.

본 발명의 다른 특징에 따른 유기발광 표시장치의 원장검사회로 구동방법으로서, 유기발광소자, 스위칭 트랜지스터, 주사 구동부 및 원장검사 회로를 포함하며, 상기 유기발광소자, 스위칭 트랜지스터, 주사구동부 및 원장검사 회로는 동일기판상에 형성되어 있고, 원장검사 신호발생부로부터 제1 제어신호, 제2 제어신호 및 검사 신호가 상기 원장검사회로에 전달되는 단계 및 상기 제1 제어신호 및 제2 제어신호에 응답하여 상기 검사 신호에 대응하는 적어도 하나의 신호를 상기 주사 구동부에 전달하는 단계를 포함한다. 그리고, 상기 주사구동부는 상기 적어도 하나의 신호를 이용하여 원장 검사용 주사신호를 생성하고, 상기 스위칭 트랜지스터의 제어전극에 상기 원장 검사용 주사신호를 인가하는 단계를 더 포함한다. 또한, 상기 제1 제어신호 및 제2 제어신호에 응답하여, 상기 원장 검사용 주사신호를 수신하고, 수신된 주사신호를 반전시켜 출력시키는 단계를 더 포함한다. 이 때, 상기 제1 제어 신호 및 제2 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장 검사용 주사신호를 수신하고, 수신된 주사신호를 반전시켜 출력시킨다. 그리고 상기 제1 제어 신호 및 제2 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장 검사용 주사신호가 상기 스위칭트랜지스터로 인가되는 것을 특징으로 한다. 또한, 상기 제1 제어 신호 및 제2 제어신호가 각각 로우 레벨 및 하이 레벨일 때, 상기 원장 검사용 주사신호가 차단되는 것을 특징으로 한다.

본 발명의 또 다른 특징에 따른 유기발광표시장치의 검사회로 구동방법으로서, 원장검사용 전원전압을 인가하는 원장검사용 전원전압 선, 유기발광소자, 구동트랜지스터, 주사구동부 및 검사회로를 포함하고, 상기 원장검사용 전원전압 선, 유기발광소자, 구동트랜지스터, 주사구동부 및 검사회로는 동일기판 상에 형성되어 있고, 원장검사 신호발생부로부터 검사신호, 제어신호 및 역상 제어신호가 상기 검사회로로 전달되는 단계 상기 제어신호 및 역상 제어신호에 응답하여, 상기 검사신호에 대응하는 적어도 하나의 신호를 생성하여 상기 주사구동부로 전달하는 단계 상기 적어도 하나의 신호를 이용하여 주사신호를 생성하는 단계 및 상기 주사신호에 대응하여, 상기 원장검사용 전원전압을 상기 구동트랜지스터의 제1전극에 인가하는 단계를 포함한다. 이 때, 상기 제어 신호 및 역상 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장검사용 전원전압을 상기 구동트랜지스터의 제1전극에 인가한다. 반면에 상기 제어 신호 및 역상 제어신호가 각각 하이 레벨 및 로우 레벨일 때, 상기 원장검사용 전원전압을 상기 구동트랜지스터의 제1전극과 차단한다.

본 발명의 실시예에 따른 원장 검사 방법은 스크라이빙 없이 원장 상태에서 셀단위 평가를 한다. 원장 상태에서 셀단위 평가를 하기 위해서는 주사 신호가 셀단위 평가의 대상이 되는 한 셀에만 공급되어야만 한다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

도 1은 본 발명의 실시예에 따른 원장 검사 방법의 대상이 되는 원장의 한 셀을 나타낸 도면이다.

도 1에 도시된 바와 같이, 원장의 한 셀(1000)은 유기 발광 표시 장치의 주사 구동부(100), 데이터 구동부(200), 표시부(300) 및 원장검사 회로(400)를 포함한다. 또한, 한 셀(100)은 전원(VVDD)을 공급하는 제1 전원 라인, 전원(VVSS)을 공급하는 제2 전원 라인, 제1 및 제2 검사신호(DS1, DS2)를 전달하는 제1 및 제2 검사 신호 전달라인, 주사 신호(Sn)에 대응하는 출력 신호(OS)를 전달하는 주사 신호 전달라인, 제1 제어 신호 및 제2 제어 신호를 각각 전달하는 제1 제어신호선(SCTL) 및 제2 제어신호선(SCTLB)에 연결되어 있다.

주사 구동부(100)는 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK), 제2 시프트클록신호(SFTCLKB), 제1 클록신호(CLK1) 및 제2 클록신호(SCLK2)를 입력받아, 주사 신호를 생성하고, 주사선에 전달한다.

데이터 구동부(200)는 외부로부터 입력되는 영상 입력 신호에 대응하는 데이터 신호를 생성하여 데이터 선에 전달한다.

표시부(300)는 유기발광소자, 스위칭 소자, 커패시터 및 구동 트랜지스터를 포함하는 복수의 화소회로를 포함하고, 화소회로(310)는 주사선 및 데이터선이 교차하는 영역에 위치하며, 주사선 및 데이터선에 연결되어 주사선에 응답하여 입력되는 데이터 신호에 대응하는 전류가 발생한다. 이 전류는 유기발광소자에 전달되고, 유기발광소자는 이 전류에 대응하여 발광한다.

원장검사 회로(400)는 제1 제어신호(SCTL), 제2 제어신호(SCTLB) 및 제1 및 제2 검사 신호(DS1, DS2)를 입력받아, 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK), 제2 시프트클록신호(SFTCLKB), 제1 클록신호(SCLK1) 및 제2 클록신호(SCLK2)를 생성하여 주사 구동부(100)로 전달한다. 제1 제어신호(SCTL) 및 제2 제어신호(SCTLB)는 서로 반전된 위상(역상)을 갖는 신호일 수 있다.

원장검사 회로(400)는 제1 신호 입력부(410), 제2 신호 입력부(420) 및 신호 수신부(430)를 포함한다. 제1 신호 입력부(410)는 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK) 및 제2 시프트클록신호(SFTCLKB)를 생성하여 주사 구동부(100)에 전달한다. 제2 신호 입력부(420) 및 제1 클록신호(SCLK1) 및 제2 클록신호(SCLK2)를 생성하여 주사 구동부(100)에 전달한다. 신호 수신부(430)는 표시부(300)의 주사선에서 출력되는 주사 신호를 전달받고, 전달받은 주사 신호에 대응하는 출력 신호(OS)를 생성하여 출력한다. 신호 수신부(430)로부터 출력되는 신호를 이용하여 주사 과형을 측정할 수 있으며, 주사 구동부의 소비 전력을 측정할 수 있다. 본 발명의 실시예에 따른 도 1에서는 원장검사 회로(400)가 제1 신호 입력부 및 제2 신호 입력부만 도시하였으나, 프레임 펄스(frame pulse)(FLM), 제1

시프트클럭신호(shift clock)(SFTCLK), 제2 시프트클럭신호(SFTCLKB), 제1 클럭신호(SCLK1) 및 제2 클럭신호(SCLK2)를 별도의 신호 입력부에서 생성할 수 있다. 다만 프레임 펄스(frame pulse)(FLM), 제1 시프트클럭신호(shift clock)(SFTCLK) 및 제2 시프트클럭신호(SFTCLKB)는 동일한 구조를 갖는 제1 신호 입력부(410)에서 생성되므로, 설명의 편의상 하나의 제1 신호 입력부(410)만 도시하였으며, 제1 클럭신호(SCLK1) 및 제2 클럭신호(SCLK2)도 동일한 구조를 갖는 제2 신호 입력부에서 생성되므로, 설명의 편의상 하나의 제2 신호 입력부(420)만 도시하였다.

그리고, 도 1에 도시된 바와 같이, 원장검사 신호발생부(500)는 원장으로 제1 및 제2 검사 신호(DS1, DS2), 제1 전원(VVDD)의 전압, 제2 전원(VVSS)의 전압, 제1 및 제2 제어신호(SCTL, SCTLB)를 생성하여 전송하고, 검사 대상인 셀로부터 출력되는 신호(OS)를 수신한다. 수신된 신호에 따라 주사 구동부의 소비 전력등을 측정할 수 있다. 도 1에서는 주사 선(Sn)으로부터 출력되는 주사 신호를 입력받는 신호 수신부(430)를 도시하였으나, 본 발명은 이에 한정되지 않으며, 둘 이상의 주사 신호를 입력받아, 각 주사 신호의 파형을 측정하고, 측정된 주사 신호의 파형에 따라 주사 구동부의 소비 전력을 측정할 수 있다.

도 2는 본 발명의 실시예에 따른 제1 신호 입력부(410)를 나타낸 도면이다.

본 발명의 실시예에 따른 제1 신호 입력부(410)는 제1 전원(VVDD) 또는 제2 전원(VVSS)의 전압을 갖는 프레임 펄스(frame pulse)(FLM), 제1 시프트클럭신호(shift clock signal)(SFTCLK), 및 제2 시프트클럭신호(SFTCLKB)를 생성한다.

도 2에 도시된 바와 같이, 제1 신호 입력부는 3상 인버터(411), 제1 인버터(412), 및 제1 트랜지스터(T1)를 포함한다. 이하, 본 발명의 실시예에 따른 트랜지스터는 제1 전극, 제2 전극 및 제어 전극으로 소스 전극, 드레인 전극 및 게이트 전극을 포함한다. 또한, CMOS(complementary metal oxide semiconductor)는 상보형 반도체이다.

3상 인버터(411)는 두 개의 PMOS 트랜지스터(P1, P2) 및 두 개의 NMOS 트랜지스터(N1, N2)를 포함한다. 두 개의 PMOS 트랜지스터(P1, P2)는 3상 인버터의 제1 인버터 서브 회로부를 구성하고, 두 개의 NMOS 트랜지스터(N1, N2)는 3상 인버터의 제2 인버터 서브 회로부를 구성한다. 그리고, PMOS 트랜지스터(P2) 및 NMOS 트랜지스터(N2)는 하나의 CMOS를 구성한다. 제1 인버터 서브 회로부와 제2 인버터 서브 회로부가 만나는 노드가 출력단이 된다. 제2 제어신호(SCTLB)는 PMOS 트랜지스터(P1)의 게이트 전극에 인가되며, 제1 제어신호(SCTL)는 NMOS 트랜지스터(N1)의 게이트 전극에 인가된다. 이 때, 제1 및 제2 제어신호가 각각 하이 레벨 및 로우 레벨인 경우, PMOS 트랜지스터(P1) 및 NMOS 트랜지스터(N1)는 턴온되어, 제1 검사 신호(DS1)에 따라 출력이 결정된다. 제1 검사 신호(DS1)가 하이 레벨이면, NMOS 트랜지스터(N2)가 턴온되고, 이 때 제1 제어신호(SCTL)가 하이 레벨이면, 제2 전원(VVSS)의 전압이 3상 인버터의 출력단으로 출력된다. 그리고 제1 검사 신호(DS1)가 로우 레벨이면, PMOS 트랜지스터(P2)가 턴온되고, 이 때 제2 제어신호(SCTLB)가 로우 레벨이면, 제1 전원(VVDD)의 전압이 3상 인버터의 출력단으로 출력된다. 또한, 제1 트랜지스터(T1)는 제2 제어신호가 게이트 전극에 인가되고, 3상 인버터(411)의 출력단에 드레인 전극이 연결되며, 제2 전원(VVSS)에 소스 전극이 연결되어 있다. 또한, 제1 인버터(412)는 3상 인버터(411)의 출력단 및 제1 트랜지스터(T1)의 드레인에 입력단이 연결되어 있고, 출력단은 주사 구동부(100)에 연결되어 있다. 제1 트랜지스터(T1)는 제1 및 제2 제어신호(SCTL, SCTLB)에 의해 3상 인버터(411)의 출력이 입력 신호에 관계없이 결정될 때, 턴온되어, 제1 인버터(412)에 제2 전원(VVSS)의 전압을 전달한다. 제1 및 제2 제어신호(SCTL, SCTLB) 각각이 로우레벨 및 하이레벨이면, PMOS 트랜지스터(P1) 및 NMOS 트랜지스터(N1)가 모두 턴오프되어, 입력신호에 관계없이 출력이 결정된다. 이 때, 제1 트랜지스터(T1)는 턴온되어, 제1 인버터(412)의 입력단에 제2 전원(VVSS)의 전압을 전달한다.

제1 인버터(412)는 PMOS 트랜지스터(P3) 및 NMOS 트랜지스터(N3)로 구성되는 CMOS 트랜지스터를 포함한다. 입력되는 전압이 제1 전원(VVDD)의 전압이면, 제2 전원(VVSS)의 전압을 출력하고, 입력되는 전압이 제2 전원(VVSS)의 전압이면, 제1 전원(VVDD)의 전압을 출력한다. 본 발명의 실시예에 따른 제1 전원(VVDD)의 전압은 하이 레벨의 전압이고, 제2 전원(VVSS)의 전압은 로우 레벨의 전압이다.

도 3은 본 발명의 실시예에 따른 제2 신호 입력부(420)를 나타낸 도면이다.

본 발명의 실시예에 따른 제2 신호 입력부(420)는 제1 전원(VVDD) 또는 제2 전원(VVSS)의 전압을 갖는 제1 클럭신호(SCLK1) 및 제2 클럭신호(SCLK2)를 생성한다.

도 3에 도시된 바와 같이, 제2 신호 입력부는 3상 인버터(421), 제2 인버터(422), 및 제2 트랜지스터(T2)를 포함한다.

3상 인버터(421)는 두 개의 PMOS 트랜지스터(P4, P5) 및 두 개의 NMOS 트랜지스터(N4, N5)를 포함한다. 두 개의 PMOS 트랜지스터(P4, P5)는 3상 인버터(421)의 제3 인버터 서브 회로부를 구성하고, 두 개의 NMOS 트랜지스터(N4, N5)는 3상 인버터(421)의 제4 인버터 서브 회로부를 구성한다. 그리고, PMOS 트랜지스터(P5) 및 NMOS 트랜지스터(N5)는 하나의 CMOS를 구성한다. 제3 인버터 서브 회로부와 제4 인버터 서브 회로부가 만나는 노드가 출력단이 된다. 제2 제어신호(SCTLB)는 PMOS 트랜지스터(P4)의 게이트 전극에 인가되며, 제1 제어신호(SCTL)는 NMOS 트랜지스터(N4)의 게이트 전극에 인가된다. 이 때, 제1 및 제2 제어신호(SCTL, SCTLB)가 각각 하이 레벨 및 로우 레벨인 경우, PMOS 트랜지스터(P4) 및 NMOS 트랜지스터(N4)는 턴온되어, 제2 검사 신호(DS2)에 따라 출력이 결정된다. 제2 검사 신호(DS2)가 하이 레벨이면, NMOS 트랜지스터(N5)가 턴온되고, 이 때 제1 제어신호(SCTL)가 하이 레벨이면, 제2 전원(VVSS)의 전압이 3상 인버터(421)의 출력단으로 출력된다. 그리고 제2 검사 신호(DS2)가 로우 레벨이면, PMOS 트랜지스터(P5)가 턴온되고, 이 때 제2 제어신호(SCTLB)가 로우 레벨이면, 제1 전원(VVDD)의 전압이 3상 인버터(421)의 출력단으로 출력된다. 또한, 제2 트랜지스터(T2)는 제1 제어신호(SCTL)가 게이트 전극에 인가되고, 3상 인버터(421)의 출력단에 드레인 전극이 연결되며, 제1 전원(VVDD)에 소스 전극이 연결되어 있다. 또한, 제2 인버터(422)는 3상 인버터의 출력단 및 제2 트랜지스터(T2)의 드레인에 입력단이 연결되어 있고, 출력단은 주사 구동부(100)에 연결되어 있다. 제2 트랜지스터(T2)는 제1 및 제2 제어신호(SCTL, SCTLB)에 의해 3상 인버터(421)의 출력이 입력 신호에 관계없이 결정될 때, 턴온되어, 제2 인버터(422)에 제1 전원(VVDD)의 전압을 전달한다. 제1 및 제2 제어신호(SCTL, SCTLB) 각각이 로우 레벨 및 하이 레벨이면, PMOS 트랜지스터(P4) 및 NMOS 트랜지스터(N4)이 모두 턴오프되어, 입력신호에 관계없이 출력이 결정된다. 이 때, 제2 트랜지스터(T2)는 턴온되어, 제2 인버터(422)에 제1 전원(VVDD)의 전압을 전달한다.

제2 인버터(422)는 입력되는 전압이 제1 전원(VVDD)의 전압이면, 제2 전원(VVSS)의 전압을 출력하고, 입력되는 전압이 제2 전원(VVSS)의 전압이면, 제1 전원(VVDD)의 전압을 출력한다. 본 발명의 실시예에 따른 제1 전원(VVDD)의 전압은 하이 레벨의 전압이고, 제2 전원(VVSS)의 전압은 로우 레벨의 전압이다.

도 4는 본 발명의 실시예에 따른 신호 수신부(430)을 나타낸 도면이다.

신호 수신부(430)는 주사선에 입력단이 연결되어, 주사선에 인가된 주사 신호를 입력받고, 주사 신호에 대응하는 신호(OS)를 생성하여 출력한다. 본 발명의 실시예에 따른 신호 수신부(430)는 3상 인버터(431)를 포함한다.

도 4에 도시된 바와 같이, 3상 인버터(431)는 제1 제어신호(SCTL) 및 제2 제어신호(SCTLB)가 각각 하이 레벨 및 로우 레벨일 때, 주사 신호에 대응하여 제1 전원(VVDD)의 전압 또는 제2 전원(VVSS)의 전압을 출력한다. 주사 신호가 로우 레벨이면, PMOS 트랜지스터(P7)은 턴온되고, 이 때 제2 제어신호가 로우 레벨이면, 노드(A3)에는 제1 전원(VVDD)의 전압이 인가된다. 그러면, 신호 수신부(430)로부터 출력되는 신호(OS)는 제1 전원(VVDD)의 전압이 되고, 원장검사 전원전압 발생부(500)에 전달된다. 이 때, 이 결과를 바탕으로 로우 레벨의 주사 신호가 인가되고, 정상적으로 유기발광표시장치가 작동된 것을 알 수 있다. 반대로, 주사 신호가 하이 레벨이고, 제1 제어신호(SCTL)가 하이 레벨이면, NMOS 트랜지스터(N7, N8)는 턴온되고, 신호 수신부(430)로부터 출력되는 신호(OS)는 제2 전원(VVSS)의 전압이 되고, 원장검사 전원전압 발생부(500)에 전달된다. 그러면 하이 레벨의 주사 신호가 인가되고, 정상적으로 주사 구동부(100)로부터 주사 신호가 출력된 것을 알 수 있다. 또한, 신호 수신부(430)로부터 출력되는 신호 파형을 측정하여, 주사 신호의 파형을 추정할 수 있고, 추정된 파형을 이용하여 주사 구동부의 소비 전력을 측정할 수 있다.

본 발명의 실시예에 따르면, 원장에서 검사 대상이되는 셀에 포함되어 있는 유기발광표시장치는 정상 구동된다. 원장에서 검사 대상 이외의 셀의 유기발광표시장치는 정상구동되지 않으며, 각 유기발광표시장치의 화소 회로는 바이어스 되지 않는다. 따라서 외부에서는 블랙 영상을 표시하는 것으로 보인다. 유기발광표시장치가 정상 구동하지 않기 위해서는 주사 구동부에 입력되는 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK), 제2 시프트클록신호(SFTCLKB), 제1 클록신호(CLK1) 및 제2 클록신호(SCLK2)는 아래와 같은 조건을 만족해야 한다. 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK), 제2 시프트클록신호(SFTCLKB)은 제1 전원(VVDD)의 전압이고, 제1 클록신호(CLK1) 및 제2 클록신호(SCLK2)은 제2 전원(VVSS)의 전압이다.

원장검사 회로(400)는 제1 제어신호 및 제2 제어신호가 각각 하이레벨 및 로우레벨이면, 검사 신호(DS)에 따라 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK), 제2 시프트클록신호(SFTCLKB), 제1 클록신호(CLK1) 및 제2 클록신호(SCLK2)가 생성하여 주사 구동부(100)로 전달한다.

그러나, 원장검사 회로(400)는 제1 제어신호 및 제2 제어신호가 각각 로우레벨 및 하이레벨이면, 검사 신호(DS)에 관계없이, 프레임 펄스(frame pulse)(FLM), 제1 시프트클록신호(shift clock)(SFTCLK), 제2 시프트클록신호(SFTCLKB)는 제1 전원(VVDD)의 전압으로, 제1 클록신호(CLK1) 및 제2 클록신호(SCLK2)은 제2 전원(VVDD)의 전압으로 생성하여 주사 구동부(100)로 전달한다.

이와 같이, 본 발명의 실시예에 따른 유기발광 표시 장치는 원장 단위에서 스크라이빙 없이, 원하는 셀만을 검사할 수 있다.

또한, 원장에서 각 셀을 절취하면, 각 셀에는 원장검사 회로(400)가 남아 있다. 즉, 본 발명의 실시예에 따른 원장검사 회로(400)는 원장에서 각 셀을 면취할 때, 면취 마진(margin)에 해당하는 영역에 위치하므로, 면취 후에도 유기발광표시장치가 형성되어 있는 기관에 원장검사 회로(400)는 남아 있다. 그러나 원장검사를 마치고, 실제 유기발광표시장치가 완성되면, 주사 구동부(100) 및 데이터 구동부(200)는 신호제어부(도시하지 않음)와 연결된다. 신호제어부는 수직 동기 신호, 수평 동기 신호, 클록 신호 및 외부 영상 데이터등을 입력받아, 주사 구동부 및 데이터 구동부로 주사 신호 데이터 신호를 생성하여 전달한다.

이하, 본 발명의 실시예에 따른 유기발광표시장치가 포함되는 셀이 검사 대상이 되는 경우, 화소 회로의 동작을 도 5 및 도 6을 참조하여 설명한다.

도 5는 본 발명의 실시예에 따른 화소 회로를 나타낸 도면이다. 도 6은 본 발명의 실시예에 따른 원장 검사용 직전 주사신호, 현재 주사신호 및 발광 제어신호를 나타낸 도면이다.

도 5에 도시된 바와 같이, 화소 회로는 제1 내지 제6 트랜지스터(T11-T16), 유기발광소자(OLED) 및 커패시터(C)를 포함한다. 본 발명의 실시예에 따른 화소 회로에서 발광 제어신호(EM[n])는 주사 구동부(100)에서 생성된다.

제2 트랜지스터(T12)는 현재 주사 신호(scan[n])에 응답하여 턴온되며, 제2 트랜지스터(T12)가 턴온되면, 데이터 전압(VDATA)이 제1 트랜지스터(T11)의 제1 전극에 전달된다. 제1 트랜지스터(T11)는 구동 트랜지스터이며, 게이트 전극은 커패시터(C)의 일단에 연결되어 있고, 소스 전극은 제3 트랜지스터(T13)의 드레인 전극에 연결되어 있다. 제3 트랜지스터(T13)는 주사 신호(scan[n])에 응답하여 턴온되며, 턴온된 제3 트랜지스터(T13)는 제1 트랜지스터(T11)를 다이오드 연결시킨다. 제4 트랜지스터(T14)는 직전 주사 신호(scan[n-1])에 응답하여 턴온되며, 턴온된 제4 트랜지스터(T14)를 통해 커패시터(C)의 일단에 초기화전압(VINIT)이 인가된다. 제5 트랜지스터(T15) 및 제6 트랜지스터(T16)는 발광 제어신호(EM[n])에 응답하여 턴온되며, 턴온된 제5 트랜지스터(T15)를 통해 제1 트랜지스터(T11)의 제2 전극에 전원(ELVDD)이 전달된다. 제6 트랜지스터(T16)가 턴온되면, 제1 트랜지스터(T11)의 드레인 전류가 유기발광소자(OLED)에 전달된다. 유기발광소자(OLED)는 제1 트랜지스터(T11)의 드레인 전류에 대응하여 발광한다.

먼저, 직전 주사 신호(scan[n-1])이 로우 레벨인 P11 구간동안, 제 4트랜지스터(T14)가 턴온되어 커패시터의 일단에 초기화전압이 인가된다. 그리고, 현재 주사 신호(S[n])이 로우 레벨인 P12구간동안, 제3 트랜지스터(T13)가 턴온되어 제1 트랜지스터(T11)는 다이오드 연결되고, 턴온된 제2 트랜지스터(T12)를 통해 데이터 전압(VDATA[n])이 제1 트랜지스터(T11)의 제2 전극에 인가된다. 그러면, 제1 트랜지스터(T11)의 게이트 전극, 제1 전극 및 커패시터(C)의 일단의 전압은 전압(VDATA + VTH)이 된다.

그리고, 발광 제어신호(EM[n])이 로우 레벨인 P13구간 동안, 제5 트랜지스터(T15) 및 제6 트랜지스터(T16)가 턴온되고, 제1 트랜지스터(T11)의 제1 전극에 전원(ELVDD)의 전압이 인가되면, 제1 트랜지스터(T11)의 게이트 전극과 제1 전극의 전압차(VGS)에 대응하는 전류가 수학식 1과 같이 발생한다. 게이트의 전압은 전압(VDATA + VTH)이고, 제1 전극이 소스 전극이 되어, 전압(VGS)은 전압(VDATA+ VTH-ELVDD)이 된다. 이 때, 전압(VDATA)는 데이터 전압(VDATA[n])이고, 전압(VTH)은 제1 트랜지스터(T11)의 문턱전압이다. 그러면, 수학식 2와 같은 크기의 전류가 발생하고 이는 구동 트랜지스터인 제1 트랜지스터(T11)의 문턱 전압이 보상된 전압에 대응하는 전류가 발생한다. 또한 본 발명의 실시예에 다른 전압(ELVDD)는 제1 전원(VVDD)의 전압일 수 있으며, 또는 제1 전원(VVDD)의 전압에 대응하는 전압일 수 있다.

수학식 1

$$I_{OLED} = \frac{\beta}{2} (VGS - VTH)^2$$

수학식 2

$$I_{OLEU} = \frac{\beta}{2} (ELVDD - VDATA)^2$$

수학식 1, 2에서, β 는 트랜지스터의 특성에 따라 결정되는 상수이다.

이렇게 원장에서 검사 대상이 되는 셀의 유기발광 표시장치는 데이터 전압에 대응하는 전류가 발생하여 유기발광소자가 발광하고, 검사 대상이 되지 않는 셀의 유기발광표시장치는 발광하지 않는다. 그러면, 인접 셀간의 간섭현상을 방지할 수 있고, 선택되지 않는 셀의 구동트랜지스터에 전원(ELVDD)의 전압이 인가되지 않아 전압강하를 방지할 수 있다.

이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

본 발명의 한 특징에 따르면, 셀간의 간섭현상을 방지할 수 있는 유기발광표시장치 및 유기발광표시장치의 검사회로의 구동방법을 제공한다.

또한, 본 발명의 다른 특징에 따르면, 원장검사시 발생하는 전압강하를 방지할 수 있는 유기발광표시장치 및 유기발광표시장치의 검사회로의 구동방법을 제공한다.

또한, 본 발명의 또 다른 특징에 따르면, 주사 구동부의 소비전력을 측정할 수 있는 유기발광표시장치 및 유기발광표시장치의 검사회로의 구동방법을 제공한다.

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 유기발광표시장치를 나타낸 도면이다.

도 2는 본 발명의 실시예에 따른 제1 신호 입력부를 나타낸 도면이다.

도 3은 본 발명의 실시예에 따른 제2 신호 입력부를 나타낸 도면이다.

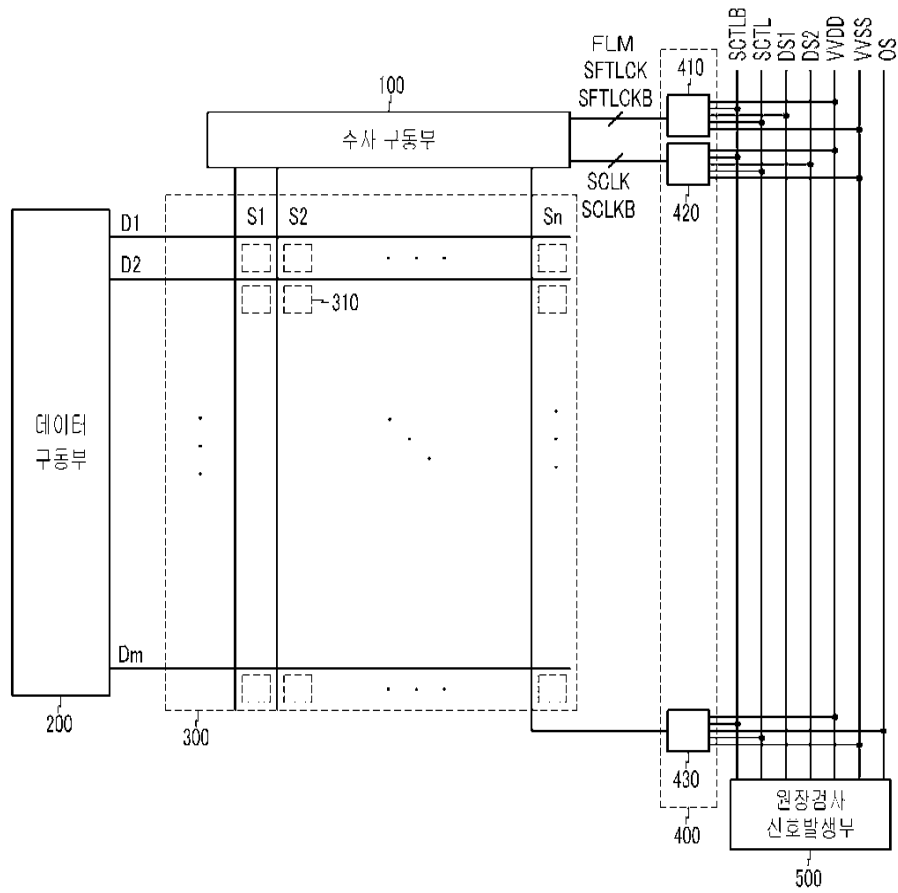
도 4는 본 발명의 실시예에 따른 신호 수신부를 나타낸 도면이다.

도 5는 본 발명의 실시예에 따른 화소 회로를 나타낸 도면이다.

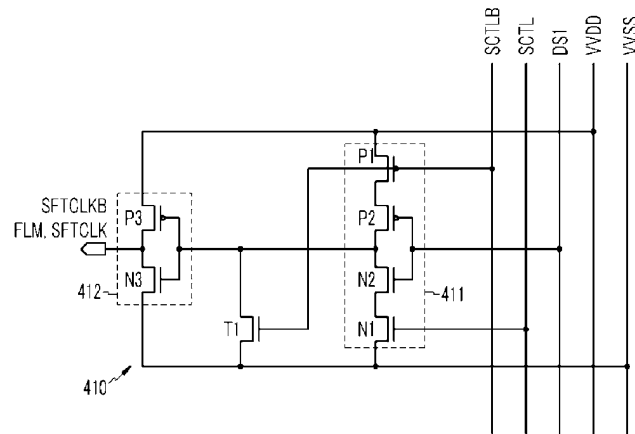
도 6은 본 발명의 실시예에 따른 원장 검사용 직전 주사신호, 현재 주사신호 및 발광 제어신호를 나타낸 도면이다.

도면

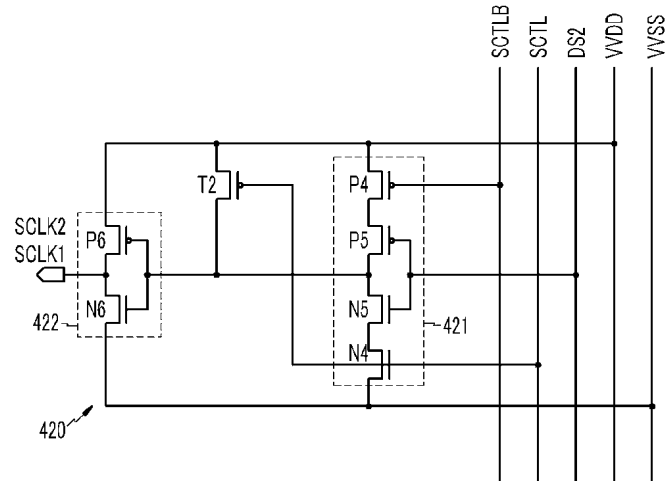
도면1



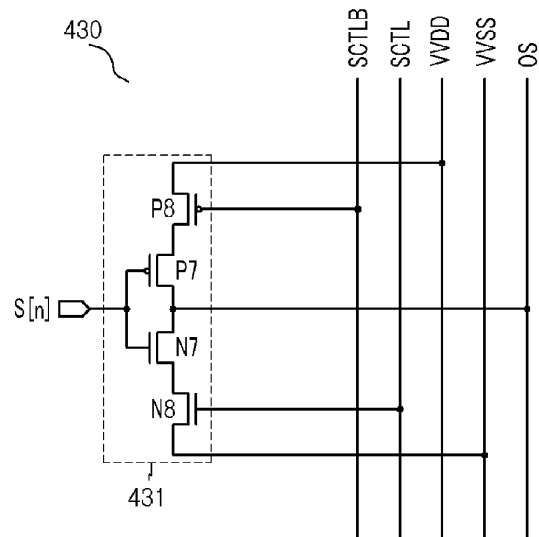
도면2



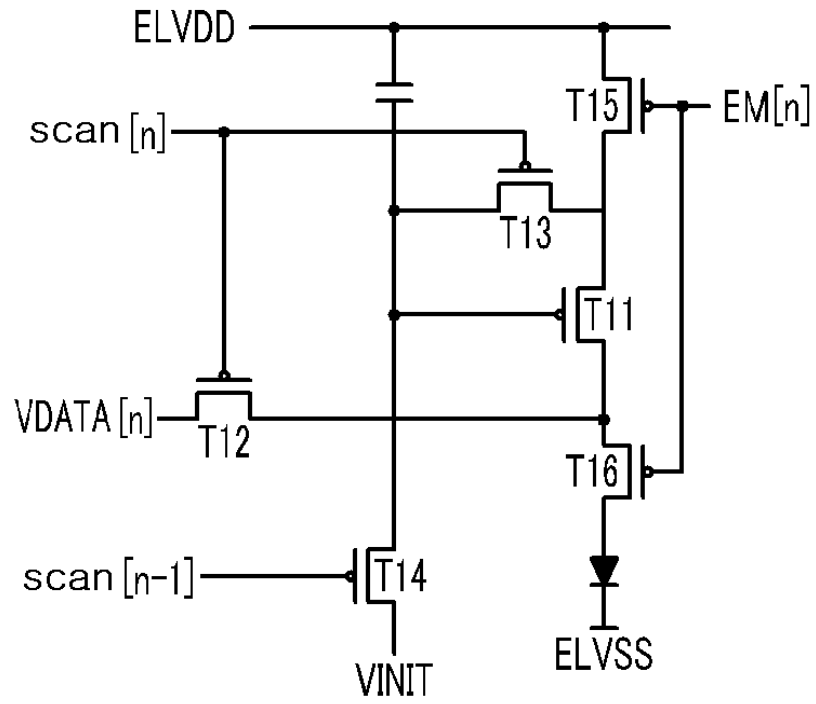
도면3



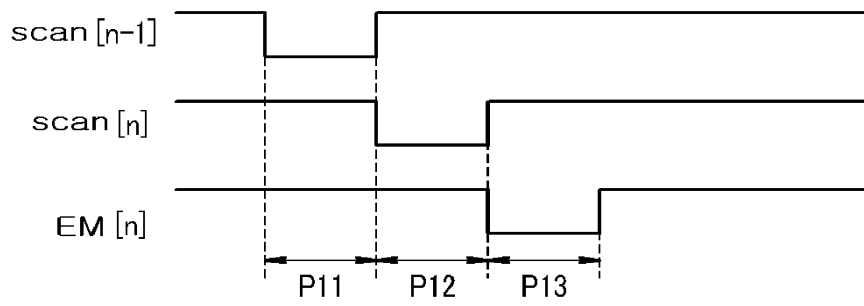
도면4



도면5



도면6



专利名称(译)	有机发光显示装置和驱动有机发光显示装置的检查电路的方法		
公开(公告)号	KR100749423B1	公开(公告)日	2007-08-08
申请号	KR1020060075175	申请日	2006-08-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KWAK WON KYU 곽원규 JEONG JIN TAE 정진태		
发明人	곽원규 정진태		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 G01R19/165		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2320/043 G09G3/006 G09G3/3233 G09G2300/0819 G09G2330/12 Y10S345/904		
外部链接	Espacenet		

摘要(译)

提供OLED装置和用于驱动其检查器电路的方法，以通过防止相邻单元之间的干扰来防止电压降。OLED（有机发光显示器）装置包括数据和扫描驱动器，驱动和开关晶体管，有机发光元件和检查器电路。数据和扫描驱动器提供数据和扫描信号。驱动晶体管产生与提供给第一和控制电极的电压相对应的电流。开关晶体管将数据信号提供给驱动晶体管。有机发光元件电连接到驱动晶体管。检查电路和有机发光元件形成在同一基板上。检查器电路包括三相逆变器（411）和第一晶体管（T1）。当确定输出端子的输出信号而不管三相逆变器的输入端子的信号时，第一晶体管将第一源电压传送到三相逆变器的输出端子。

