



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년01월19일 10-0671821 2007년01월15일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2003-0020315 2003년04월01일 2003년04월01일	(65) 공개번호 (43) 공개일자	10-2004-0085575 2004년10월08일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 장 진
 서울 서초구 잠원동 65-32 신반포7차아파트 302-908

(72) 발명자 장진
 서울시서초구잠원동53현대아파트102동1103호

 고준철
 서울특별시서대문구홍제2동한양아파트102-1003

(74) 대리인 김인한
 김희곤

심사관 : 천대식

전체 청구항 수 : 총 12 항

(54) 유기 발광 다이오드 표시 장치

(57) 요약

유기 발광 다이오드를 사용하는 화소 회로 및 그를 이용하는 표시 장치에 관하여 개시 한다. 본 발명에 따른 유기 발광 다이오드 표시 장치의 화소 회로는, 데이터 전압을 인가 받고 유기 발광 다이오드에 구동 전류를 출력하는 제 1 트랜지스터와; 주사선 선택 신호에 따라 데이터 전압을 제 1 트랜지스터에 전달하는 제 2 트랜지스터와; 제 1 트랜지스터의 게이트와 드레인 단자 사이를 연결하는 제 3 트랜지스터와; 제 1 트랜지스터의 게이트 단자의 전압을 저장하기 위한 커패시터와; 제 1 트랜지스터의 드레인 단자에 연결되는 제 4 트랜지스터와; 상기 제 1 트랜지스터와 상기 유기 발광 다이오드를 연결하는 제 5 트랜지스터를 구비하거나, 혹은 유기 발광 다이오드가 제 5 트랜지스터 없이 제 1 트랜지스터의 소스단자에 연결되는 것을 특징으로 한다. 따라서 본 발명은 크게 5개의 트랜지스터와 1개의 커패시터로 이루어진 화소 회로와 4개의 트랜지스터와 1개의 커패시터로 이루어진 화소 회로로 나뉘어진다. 본 발명의 화소 회로에 의하면, 트랜지스터의 불균일한 문턱 전압을 보상하여, 구동 전류를 발생시키기 때문에 발광 소자의 휘도를 균일하게 할 수 있다.

대표도

도 3

특허청구의 범위

청구항 1.

복수의 주사선들에 순차적으로 선택 또는 비선택 신호를 인가하는 주사선 구동회로, 복수의 데이터선들에 화상 정보에 해당하는 전압을 인가하는 데이터선 구동회로와, 상기 복수의 주사선들과 상기 복수의 데이터선들이 교차하는 지점에 배치되는 각각의 화소 회로들을 포함하는 표시장치에 있어서,

상기 화소 회로는 두개 단자를 가지는 유기 발광 다이오드와;

게이트, 소스 및 드레인을 가지며, 인가된 전압에 따라 상기 발광 소자에 전류를 제공하는 제 1 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 제 1 주사선에 연결되고, 소스 및 드레인 단자는 각각 데이터선과 상기 제 1 트랜지스터의 소스 단자 사이를 연결하는 제 2 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 제 2 주사선에 연결되고, 소스 및 드레인 단자는 각각 상기 제1 트랜지스터의 게이트단자와 상기 제 1 트랜지스터의 드레인 단자 사이를 연결하는 제3 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 제 3 주사선에 연결되고, 소스 및 드레인 단자는 각각 전력선과 상기 제 1 트랜지스터의 드레인 단자 사이를 연결하는 제 4 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 제 4 주사선에 연결되고, 소스 단자와 드레인 단자가 각각 상기 제 1 트랜지스터의 소스 단자와 상기 유기 발광 다이오드의 일단 사이를 연결하는 제 5 트랜지스터와;

두개 단자를 가지며, 일단이 상기 제 1 트랜지스터의 게이트 단자에 연결된 커패시터가 구비되는 것을 특징으로 하는 표시 장치.

청구항 2.

제 1 항에 있어서, 상기 트랜지스터들은 NMOS 트랜지스터이고, 상기 제 1 주사선과 상기 제 2 주사선이 동일하고, 상기 제 4 주사선이 이전 행의 제 3 주사선인 것을 특징으로 하는 표시 장치.

청구항 3.

제 1 항에 있어서, 상기 트랜지스터들은 PMOS 트랜지스터이고, 상기 제 1 주사선과 상기 제 2 주사선이 동일하고, 상기 제 4 주사선이 이전 행의 제 3 주사선인 것을 특징으로 하는 표시 장치.

청구항 4.

제 1 항에 있어서, 상기 제 1 주사선과 상기 제 3 주사선이 동일하고, 상기 제 2 주사선과 상기 제 4 주사선이 동일한 것을 특징으로 하는 표시 장치.

청구항 5.

제 4 항에 있어서, 상기 제 1, 상기 제 2 및 상기 제 5 트랜지스터는 NMOS 트랜지스터이고, 상기 제 3 및 상기 제 4 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 6.

제 4 항에 있어서, 상기 제 1, 제 2 및 상기 제 5 트랜지스터는 PMOS 트랜지스터이고, 상기 제 3 및 상기 제 4 트랜지스터는 NMOS 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 7.

복수의 주사선들에 순차적으로 선택 또는 비선택 신호를 인가하는 주사선 구동회로, 복수의 데이터선들에 화상 정보에 해당하는 전압을 인가하는 데이터선 구동회로와, 상기 복수의 주사선들과 상기 복수의 데이터선들이 교차하는 지점에 배치되는 각각의 화소 회로들을 포함하는 표시장치에 있어서,

상기 화소 회로는 게이트, 소스 및 드레인을 가지며, 인가된 전압에 따라 상기 발광 소자에 전류를 제공하는 제 1 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 상기 제 1 주사선에 연결되고, 소스 및 드레인 단자는 각각 데이터선과 상기 제 1 트랜지스터의 소스 단자 사이를 연결하는 제 2 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 상기 제 2 주사선에 연결되고, 소스 및 드레인 단자는 각각 상기 제 1 트랜지스터의 게이트단자와 상기 제 1 트랜지스터의 드레인 단자 사이를 연결하는 제 3 트랜지스터와;

게이트, 소스 및 드레인 단자를 가지며, 게이트 단자는 상기 제 3 주사선에 연결되고, 소스 및 드레인 단자는 각각 전력선과 상기 제 1 트랜지스터의 드레인 단자 사이를 연결하는 제 4 트랜지스터와;

두개 단자를 가지며, 일단이 상기 제 1 트랜지스터의 게이트 단자에 연결된 커패시터와;

두개 단자를 가지고, 일단이 상기 제 1 트랜지스터의 소스 단자에 연결되고, 타단이 제 4 주사선에 연결된 유기 발광 다이오드가 구비되는 것을 특징으로 하는 표시 장치.

청구항 8.

제 7 항에 있어서, 상기 트랜지스터들은 NMOS 트랜지스터이고, 상기 제 1 주사선과 상기 제 2 주사선이 동일한 것을 특징으로 하는 표시 장치.

청구항 9.

제 7 항에 있어서, 상기 트랜지스터들은 PMOS 트랜지스터이고, 상기 제 1 주사선과 상기 제 2 주사선이 동일한 것을 특징으로 하는 표시 장치.

청구항 10.

제 7 항에 있어서, 상기 제 1 주사선과 상기 제 3 주사선이 동일한 것을 특징으로 하는 표시 장치.

청구항 11.

제 10 항에 있어서, 상기 제 1 및 상기 제 2 트랜지스터는 NMOS 트랜지스터이고, 상기 제 3 및 상기 제 4 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 12.

제 10 항에 있어서, 상기 제 1 및 상기 제 2 트랜지스터는 PMOS 트랜지스터이고, 상기 제 3 및 상기 제 4 트랜지스터는 NMOS 트랜지스터인 것을 특징으로 하는 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 다이오드(Organic Light Emitting Diode; OLED)에 사용하는 화소 회로 및 그를 이용하는 표시장치에 관한 것으로서, 특히, 능동 소자로 박막 트랜지스터(TFT)를 사용하는 화소 회로 및 그를 이용하는 유기 발광 다이오드 표시장치에 관한 것이다.

현재, 박막형 표시장치로서 유기 발광 다이오드 표시장치는 상업적으로 널리 쓰이는 액정 표시기와 마찬가지로 화소들의 배열이 단순 매트릭스(Passive matrix)방식에서 나아가 액티브 매트릭스(Active matrix) 방식을 적용할 수 있다. 여기서, 단순 매트릭스 방식은 구조가 간단하며 각 화소마다 정확한 데이터를 인가할 수 있지만, 대형화와 고정세(高精細)화에 적용하기가 어려운 단점을 갖고 있어서 액티브 매트릭스 방식의 개발이 활발히 진행되고 있는 것이다.

이하에서는 종래의 액티브 매트릭스 방식에 따른 유기 발광 다이오드 표시장치의 화소 회로에 관하여 도면을 참조하여 설명한다.

도 1은 일반적인 액티브 매트릭스 방식에 따라 화소 회로를 구비하고 있는 표시장치를 나타내기 위한 개략도이다.

도 1을 참조하면, 표시장치는 소정의 주사 사이클(예를 들면, NTSC 규격에 따른 프레임 주기)로 화소를 선택 및 비선택하기 위한 복수의 주사선들($X_1, X_2, X_3, \dots$)과, 화소(30)를 구동하기 위한 휘도 정보를 공급하는 복수의 데이터선들($Y_1, Y_2, Y_3, \dots$)을 매트릭스형으로 배치하고 있다. 이러한 매트릭스 교차 지점에는 각각 화소(30)들이 형성되고, 각 화소(30)는 화소 회로로 이루어진다.

여기서, 주사선들($X_1, X_2, X_3, \dots$)은 주사선 구동회로(20)에 접속되는 한편, 데이터선들($Y_1, Y_2, Y_3, \dots$)은 데이터선 구동회로(10)에 접속된다. 주사선 구동회로(20)에 의해 주사선들($X_1, X_2, X_3, \dots$)을 차례로 선택해서 데이터선 구동회로(10)에 의해 데이터선($Y_1, Y_2, Y_3, \dots$)으로부터 휘도 정보에 대한 전압을 공급받아서 주입을 반복함으로써, 원하는 화상을 표시할 수 있다. 이때, 단순 매트릭스형의 표시 장치에서는 각 화소(30)에 포함되는 발광 소자는 선택된 순간에만 발광하는 반면에, 액티브 매트릭스형의 표시 장치에서는 휘도정보 주입 종료 후에도 각 화소(30)의 발광 소자가 발광을 계속하기 때문에, 단순 매트릭스형과 비교하여 발광 소자의 구동 전류 레벨이 낮아져서 대형 고정세화의 디스플레이에서는 유리하게 된다.

여기서, 복수 개의 화소(30)로 이루어진 표시 장치의 구동을 자세히 살펴보면, 먼저, 주사선 구동회로(20)에서 주사선들($X_1, X_2, X_3, \dots$)에서 하나의 주사선(X_N) 선택하여 선택신호를 전송시키고, 데이터선 구동회로(10)에서 휘도 정보의 데이터들이 데이터선들($Y_1, Y_2, Y_3, \dots$)을 통해 행 방향으로 배열된 화소에 전달되는 방식으로 이루어진다. 그리고 나서, 주사선 구동 회로(20)에서 상기 선택된 주사선(X_N)에 비선택신호를 전송시키고, 다음 주사선(X_{N+1})을 선택하여 선택신호를 전송시킨다. 이렇게 주사선에 순차적으로 선택 및 비선택 신호를 전송시키면 데이터 전달이 반복적으로 전달되어 표시 장치에 원하는 표시를 할 수 있게 되는 것이다.

도 2는 액티브 매트릭스 방식에 따른 종래의 화소 회로에 관하여 나타낸 회로도이다.

도 2를 참조하면, 화소(30)를 구동하기 위한 화소 회로는 NMOS 트랜지스터들(T1, T2)과 유기 발광 다이오드(OLED)로 이루어진다. 화소 회로는 유기 발광 다이오드와, 전류를 제어하기 위한 제 1 트랜지스터(T1)와, 제 2 트랜지스터(T2), 그리고 커패시터(Cs)로 되어 있다. 이때, T1는 소스(source)단자가 유기 발광 다이오드의 양극(애노드)에 연결되고 드레인(drain)단자가 양의 전원(Vdd)에 연결되어 있다. T2는 게이트(gate) 단자가 주사선(X_N)에 연결되고, 드레인 단자가 데이터

터선(Y_M)에 연결되며 소스 단자가 T1의 게이트 단자와 커패시터(C_s)에 연결되어 있다. 그리고, 유기 발광 다이오드의 음극(캐소드)은 접지 전위에 연결되어 있다. 따라서, 데이터선(Y_M)의 전압을 T2를 통해 T1의 게이트 단자로 인가하여 유기 발광 다이오드의 전류를 제어하게 되는 것이다.

화소 회로의 구동을 살펴보면, T2의 게이트 단자는 주사선(X_N)에서 선택신호를 전송 받아 T2가 켜지게 된다. 이때, 상기 데이터선 구동회로에서 데이터선(Y_M)에 인가한 휘도 정보에 해당하는 전압이, T2를 통해서 T1의 게이트 단자에 전달되는 것과 더불어, 휘도 정보 전압은 커패시터(C_s)에 저장된다. 그리하면, 주사선(X_N)에 인가되는 비선택신호를 전송 받아 T2가 꺼진 상태로 있는 1 프레임 시간 동안에도, T1의 게이트 단자 전압은 커패시터(C_s)에 의해 안정적으로 일정하게 유지하게 됨으로써, T1를 통해 유기 발광 다이오드에 흐르는 전류가 일정하게 유지된다.

이와 같이, 종래에서의 화소 회로에서는 유기 발광 다이오드에 흐르는 T1의 드레인 단자에서 소스 단자로 흐르는 전류와 같으므로, 이 전류는 T1의 게이트 단자 전압에 의해 제어되지만, T1의 특성 불균일이나 또는 오랜 작동으로 인한 특성 열화에 의해서 원하는 전류의 크기와 다르게 된다.

이때, 표시 장치에 사용되는 박막 트랜지스터는 대형 고정세화의 추세에 용이한 능동 소자이지만, 동일 기판 상에 형성된 것이라도 그 문턱 전압이 화소에 따라 수백 mV, 경우에 따라서는 1V 이상의 편차를 가지는 것도 드물지 않아서 문제가 되고 있다. 이 경우, 예를 들면 상이한 화소에 대하여 동일 신호 전위(V_w)를 박막 트랜지스터의 게이트에 입력해도, 화소마다 구비된 트랜지스터의 문턱 전압이 다르면 유기 발광 다이오드로 흐르는 전류는 각각의 화소에서 아주 원하는 값으로부터 벗어나는 결과로 나타나서 디스플레이로서의 높은 화질을 기대할 수는 없다. 이 문턱 전압은 제조 루트마다, 또는 제품마다에 따라서도 어느 정도 변동되는 것을 피할 수는 없다. 이 경우는 그러므로, 유기 발광 다이오드로 흐르게 해야 할 원하는 구동 전류에 대하여 데이터선 전위를 어떻게 설정해야 하는가를 제품마다 각 파라미터의 완성에 따라 결정할 필요가 있지만, 이것은 디스플레이의 양산 공정에서는 비현실적이다. 또한 환경 온도에 의한, 장기간의 사용에 의한 특성 열화로 문턱 전압 초기 값에서 크게 변동되기도 하는데, 이 경우는 제품이 사용되어지는 동안에 디스플레이 화질 또는 밝기가 크게 달라지는 경우로, 디스플레이의 수명을 급격히 감소시키며, 이에 대해서는 대책을 강구하는 것이 매우 어렵다.

발명이 이루고자 하는 기술적 과제

상술한 문제점을 해결하고자 하여 본 발명의 과제는 액티브 매트릭스에 이용되는 트랜지스터의 문턱 전압의 불균일성에 영향을 받지 않고 유기 발광 다이오드에 구동 전류를 인가하는 화소 회로 및 그로 인해 고품위의 화상을 표시할 수 있는 표시 장치를 제공하는 데 있다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명에 따른 표시 장치는, 주사선 구동회로의 선택 및 비선택 신호를 전달하는 복수의 주사선들과, 데이터선 구동회로에서 출력되는 데이터 전압을 인가 받아 전송하는 복수의 데이터선들과, 상기 주사선들과 상기 데이터 선들의 교차부에 배치되고 구동 전류에 의해 발광하는 유기 발광 다이오드와 상기 유기 발광 다이오드로 적절한 전류를 공급하기 위한 트랜지스터들로 이루어진 화소 회로를 포함한다. 상기 화소 회로는 상기 데이터선을 통해서 전송된 상기 데이터 전압을 인가 받고 상기 유기 발광 다이오드에 구동 전류를 출력하는 제 1 트랜지스터와; 상기 주사선 선택 신호에 따라 상기 데이터선으로부터 전송된 전압을 상기 제 1 트랜지스터에 전달하는 제 2 트랜지스터와; 상기 제 1 트랜지스터의 게이트와 드레인 단자 사이를 연결하는 제 3 트랜지스터와; 상기 제 1 트랜지스터의 게이트 단자의 전압을 저장하기 위한 커패시터와; 상기 제 1 트랜지스터의 드레인 단자에 연결되는 제 4 트랜지스터와; 상기 제 1 트랜지스터와 상기 유기 발광 다이오드를 연결하는 제 5 트랜지스터를 구비하거나, 상기 유기 발광 다이오드가 상기 제 5 트랜지스터 없이 상기 제 1 트랜지스터의 소스 단자에 연결되는 것을 특징으로 한다. 따라서 본 발명은 크게 5개의 트랜지스터와 1개의 커패시터로 이루어진 화소 회로와 4개의 트랜지스터와 1개의 커패시터로 이루어진 화소 회로로 나뉘어진다.

이하, 첨부한 도면들을 참조하여 본 발명에 따라 바람직한 실시 예를 설명하겠다.

도 3의 (a)는 5개의 트랜지스터와 1개의 캐패시터로 구성된 유기 발광 다이오드 표시장치를 도시한 것으로 nMOS 트랜지스터일 경우의 유기 발광 다이오드 표시장치이다.

도 4의 (a)는 도 3의 nMOS 트랜지스터를 사용한 도 3(a)의 동작 타이밍도를 보여주는 것이다.

먼저 도 4 (a)의 Aⁿ구간에서 scan1[n]이 하이가 되면 트랜지스터(T3)(T2)가 턴-온이 되고 VDD 전원전압은 이미 턴-온 상태에 있던 트랜지스터(T4)를 통해 캐패시터(C_{st})에 충전이 된다. 이때, 트랜지스터(T2)는 온(on) 상태이고 트랜지스터(T5)는 오프(off) 상태이므로 트랜지스터(T1)의 소오스에는 데이터(data) 전압이 인가된다.

이 후, B^n 구간에서 $scan2[n]$ 가 로우가 되면 트랜지스터(T_4)가 턴-오프가 되고 캐패시터(C_{st})에 충전되어 있던 전하들은 이미 턴-온 되어 있는 트랜지스터(T_3)(T_1)를 통하여 데이터 라인(data line)으로 방전이 된다. 이때, 트랜지스터(T_1)는 다이오드 연결이고, 트랜지스터(T_1)의 소오스는 데이터(data) 전압이 인가되어 있으므로 캐패시터(C_{st})의 전압은 트랜지스터(T_1)의 문턱전압에 데이터(data) 전압을 합친 전압까지만 유지되고 나머지는 방전된다. 그 다음으로 $A^{n+1}B^{n+1}$ 구간에서 $scan1[n]$ 이 로우가 되면 트랜지스터(T_1)(T_3)가 턴-오프가 되어 트랜지스터(T_1)의 게이트에는 트랜지스터(T_1)의 문턱전압과 데이터(data) 전압을 합친 전압이 유지되고 $scan2[n-1]$ 이 하이가 되면서 트랜지스터(T_5)가 턴-온이 되고 트랜지스터(T_1)를 통하여 트랜지스터(T_1)에 인가된 전압에 해당하는 전류가 트랜지스터(T_5)를 통하여 유기발광다이오드로 흐르게 된다. 그러므로 트랜지스터(T_1)의 문턱전압이 증가함에 따라 트랜지스터(T_1)의 게이트에는 문턱전압만큼 높은 전압이 인가되면서 유기발광 다이오드로 일정한 전류가 흐르게 되어 nMOS 트랜지스터(T_1)의 열화에 의한 문턱전압을 보상해준다. 또한 본 발명은 일반적으로 사용되는 4개의 트랜지스터와 2개의 캐패시터에 비해 1개의 트랜지스터를 추가하는 대신에 면적이 큰 1개의 캐패시터를 줄여 개구율을 증가시켰다.

도 3 (b)는 도 3 (a)의 회로를 pMOS 트랜지스터로 구성된 유기 발광 다이오드 표시장치를 도시한 것이다.

도 4의 (b)는 pMOS 트랜지스터를 사용한 도 3 (b)의 동작 타이밍도를 보여주는 것이다. pMOS 트랜지스터로 도 3(a)와 같이 구성하였을 경우 pMOS 트랜지스터(T)의 불균일한 문턱전압을 보상하여 발광소자의 휘도를 균일하게 할 수 있다. 도 5(a)는 도3(a)의 제 3 트랜지스터와 제 4 트랜지스터를 pMOS로 구성된 유기 발광 다이오드 표시장치를 도시한 것이다.

도 6의 (a)는 도 5의 (a)의 동작 타이밍도로서 도 6(a)의 A^n 구간에서 $scan1[n]$ 은 로우상태에 있고 $scan2[n]$ 가 로우가 되면 pMOS로 구성된 트랜지스터(T_3)(T_4)는 턴온된다. 이때, VDD 전원전압은 트랜지스터(T_3)(T_4)를 통하여 캐패시터(C_{st})에 저장된다.

이후, B^n 구간에서 $scan1[n]$ 이 하이가 되면 트랜지스터(T_2)가 턴-온이 되면서 데이터 전압이 트랜지스터(T_1)의 소오스에 인가되고 이와 동시에, 트랜지스터(T_4)가 턴-오프되면서 전원전압과 단락이 되고 캐패시터(C_{st})에 충전된 전하는 다이오드 형태로 연결된 트랜지스터(T_1)를 통해 트랜지스터(T_2)로 방전이 된다. 이때 트랜지스터(T_2)를 통하여 데이터(data) 전압이 인가되어 있으므로 트랜지스터(T_1)의 게이트 전압은 트랜지스터(T_1)의 문턱전압과 데이터(data) 전압을 합친 전압까지만 방전이 된다. 그리고, 트랜지스터(T_1)는 턴-오프가 된다. 이후 C^n 구간에서 $scan1[n]$ 이 로우가 되면 트랜지스터(T_2)는 턴-오프가 되고 트랜지스터(T_4)는 턴-온된다. 이와 동시에 트랜지스터(T_1)의 문턱전압과 데이터(data) 전압을 합친 전압에 해당하는 전류가 트랜지스터(T_5)를 통해 유기발광 다이오드로 일정한 전류가 흐르게 된다. 이 또한 트랜지스터(T_1)의 열화에 의한 문턱 전압 변화를 보상해준다. 본 발명은 도 3 (a)의 회로에서 nMOS와 pMOS를 함께 사용하여도 문턱 전압 보상이 가능함을 보여준다.

도 5의(b)는 도 3(b)의 제 3 트랜지스터와 제 4 트랜지스터를 nMOS로 구성된 유기 발광 다이오드 표시장치를 도시한 것이다.

도 6의 (b)는 도 5(b)의 동작 타이밍도를 보여주는 그림이다. 이 또한 도 3(b)의 회로에서 nMOS와 pMOS를 함께 사용하여도 문턱 전압 보상이 가능함을 보여준다.

도 7의 (a)는 도 3(a)의 회로에서 문턱전압 보상동안 유기발광 다이오드로 흐르는 전류를 막는 트랜지스터(T_5) 대신에 유기발광 다이오드의 소오스에 하이전압을 인가하여 전류의 흐름을 막도록 되어 있다.

도 8(a)는 도 7(a)의 동작타이밍도이다. 문턱 전압 보상동안에 유기발광 다이오드로 흐르는 전류를 막기 위해 1개의 scan 신호가 추가되지만 트랜지스터를 1개 줄여 개구율을 증가시킬 수 있다.

도 7(b)는 도 3(b)의 회로에서 문턱 전압 보상 동안 유기발광 다이오드로 흐르는 전류를 막는 트랜지스터(T_5) 대신에 유기발광 다이오드의 드레인에 로우전압을 인가하여 전류의 흐름을 막도록 되어 있다. 이 또한 도 7(a)와 마찬가지로 1개의 트랜지스터를 줄일 수 있어 개구율이 증가한다.

도 8(b)는 도 7(b)의 동작 타이밍도이다.

도 9의 (a)는 도 7(a)의 제 3 트랜지스터와 제 4 트랜지스터를 pMOS로 구성된 유기 발광 다이오드 표시장치를 도시한 것이다. 이 또한 도 7 (a)의 회로에서 nMOS와 pMOS를 함께 사용하여도 문턱 전압 보상이 가능함을 보여준다.

도 10의 (a)는 도 9(a)의 동작 타이밍도이다.

도 9의 (b)는 도 7 (b)의 제 3 트랜지스터와 제 4 트랜지스터를 nMOS로 구성된 유기 발광 다이오드 표시장치를 도시한 것이다.

도 10의 (b)는 도 9(b)의 동작 타이밍도이다. 이 또한 도 7(b)의 회로에서 nMOS와 pMOS를 함께 사용하여도 문턱 전압 보상이 가능함을 보여준다.

상술한 바와 같이, 본 발명에 따른 화소 회로에 의하면, 능동 소자인 트랜지스터의 불균일한 문턱 전압을 보상하여 구동전류를 발생시키기 때문에 발광 소자의 휘도를 균일하게 할 수 있다.

또한 발명에 따른 화소 회로를 이용하는 본 발명에 따른 유기 발광 다이오드 표시 장치에 의하면, 오랜 시간의 사용으로 인한 트랜지스터의 열화로 발생되는 문턱 전압의 변화도 보상이 되어서, 표시 장치의 수명을 증가 시킬 수 있다.

또한, 발명에 따른 화소 회로를 이용하는 본 발명에 따른 유기 발광 다이오드 표시 장치에 의하면, 각 화소마다의 유기 발광 다이오드에 원하는 전류가 흐르도록 제어하기 때문에 디스플레이의 고정세화에도 고품질의 화상을 제공할 수 있다.

본 발명은 상기 실시 예에만 한정되지 않으며, 본 발명의 기술적 사상 내의 당 분야에서 통상의 지식을 가진 자에 의해 많은 변형이 가능함은 명백하다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 화소 회로에 의하면, 능동 소자인 트랜지스터의 불균일한 문턱 전압을 보상하여 구동전류를 발생시키기 때문에 발광 소자의 휘도를 균일하게 할 수 있다.

또한 발명에 따른 화소 회로를 이용하는 본 발명에 따른 유기 발광 다이오드 표시 장치에 의하면, 오랜 시간의 사용으로 인한 트랜지스터의 열화로 발생되는 문턱 전압의 변화도 보상이 되어서, 표시 장치의 수명을 증가 시킬 수 있다.

또한, 발명에 따른 화소 회로를 이용하는 본 발명에 따른 유기 발광 다이오드 표시 장치에 의하면, 각 화소마다의 유기 발광 다이오드에 원하는 전류가 흐르도록 제어하기 때문에 디스플레이의 고정세화에도 고품질의 화상을 제공할 수 있다.

본 발명은 상기 실시 예에만 한정되지 않으며, 본 발명의 기술적 사상 내의 당 분야에서 통상의 지식을 가진 자에 의해 많은 변형이 가능함은 명백하다.

도면의 간단한 설명

도 1은 종래의 액티브 매트릭스 방식에 따라 화소 회로를 구비하고 있는 표시장치를 나타내기 위한 개략도;

도 2는 액티브 매트릭스 방식에 따른 종래의 화소 회로에 관하여 나타낸 회로도;

도 3-a 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 1 실시 예

도 3-b 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 2 실시 예

도 4-a는 도 3-a에 따른 화소 회로의 구동을 설명하기 위한 파형도

도 4-b는 도 3-b에 따른 화소 회로의 구동을 설명하기 위한 파형도

도 5-a 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 3 실시 예

도 5-b 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 4 실시 예

도 6-a는 도 5-a에 따른 화소 회로의 구동을 설명하기 위한 파형도

도 6-b는 도 5-b에 따른 화소 회로의 구동을 설명하기 위한 파형도

도 7-a 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 5 실시 예

도 7-b 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 6 실시 예

도 8-a는 도 7-a에 따른 화소 회로의 구동을 설명하기 위한 파형도

도 8-b는 도 7-b에 따른 화소 회로의 구동을 설명하기 위한 파형도

도 9-a 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 7 실시 예

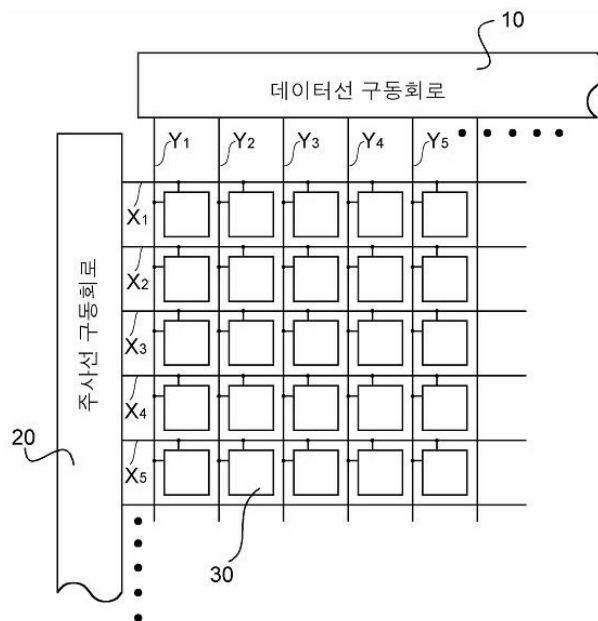
도 9-b 본 발명에 따른 유기 발광 다이오드 표시기를 위한 화소 회로의 제 8 실시 예

도 10-a는 도 9-a에 따른 화소 회로의 구동을 설명하기 위한 파형도

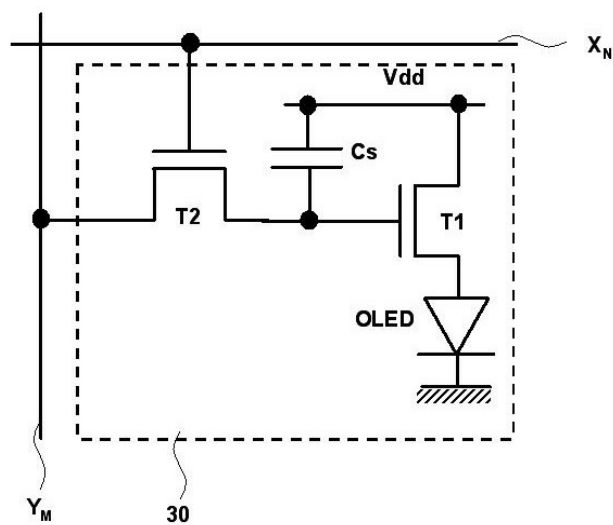
도 10-b는 도 9-b에 따른 화소 회로의 구동을 설명하기 위한 파형도

도면

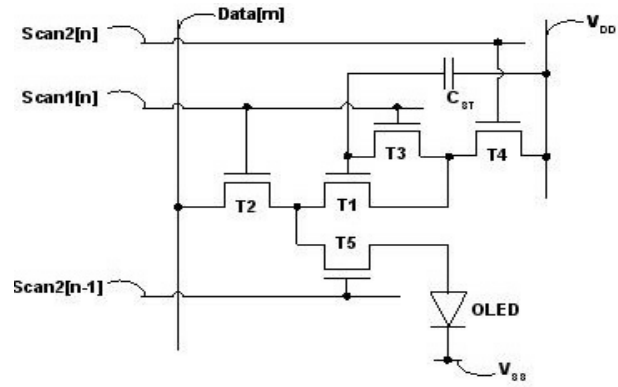
도면1



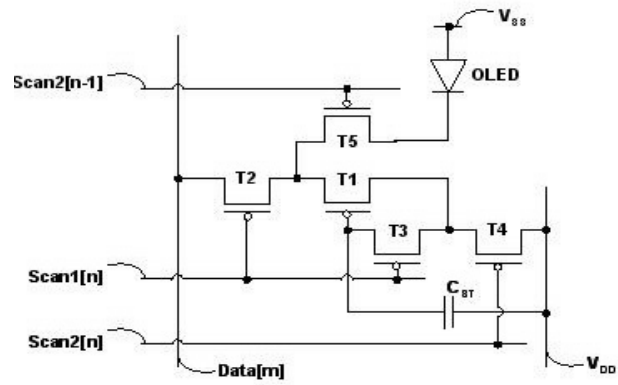
도면2



도면3

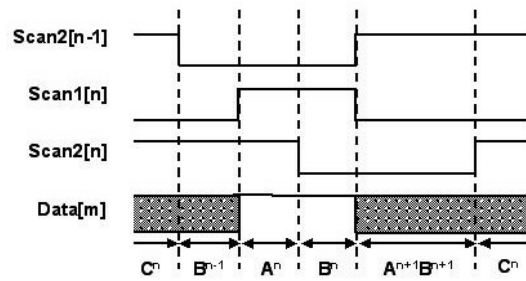


(a)

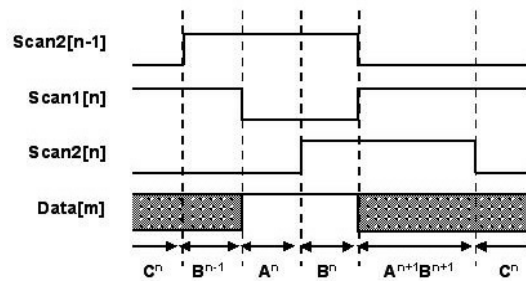


(b)

도면4

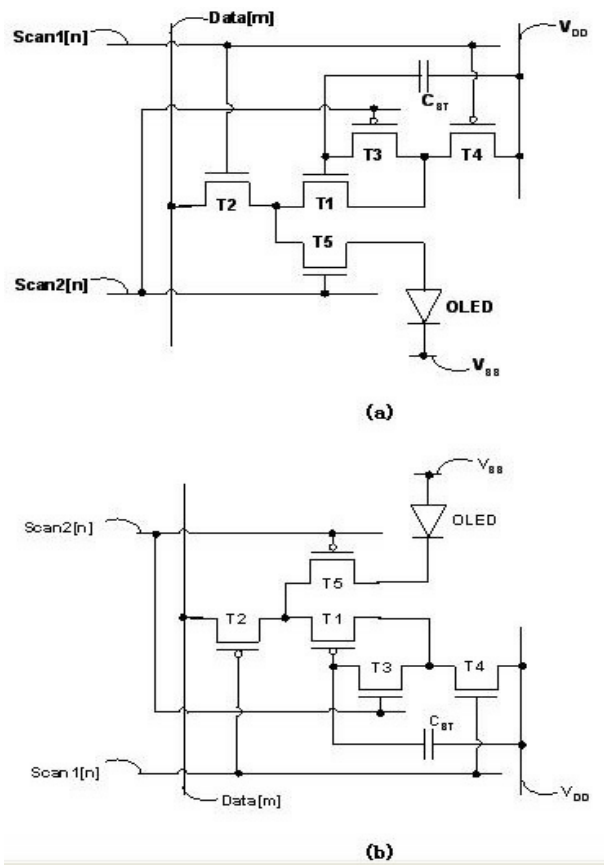


(a)

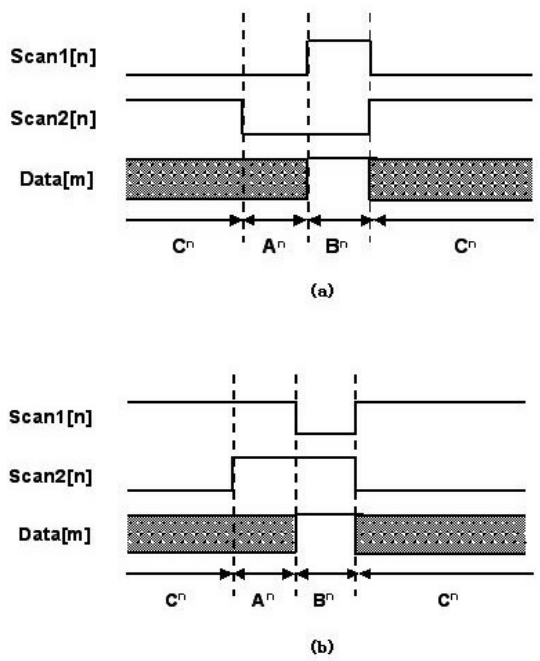


(b)

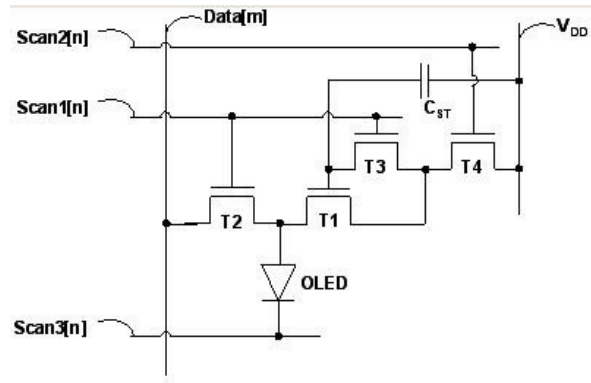
도면5



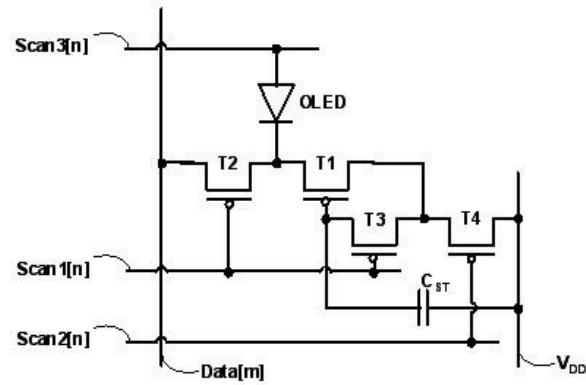
도면6



도면7

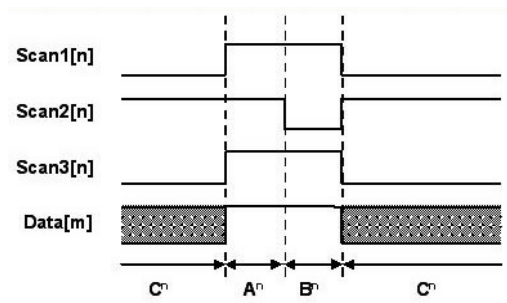


(a)

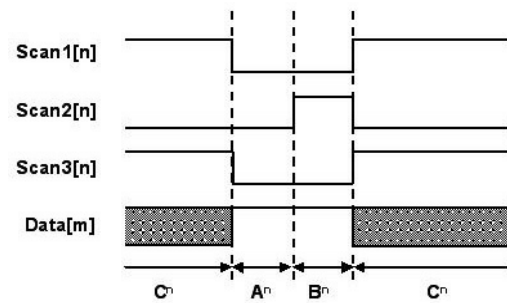


(b)

도면8

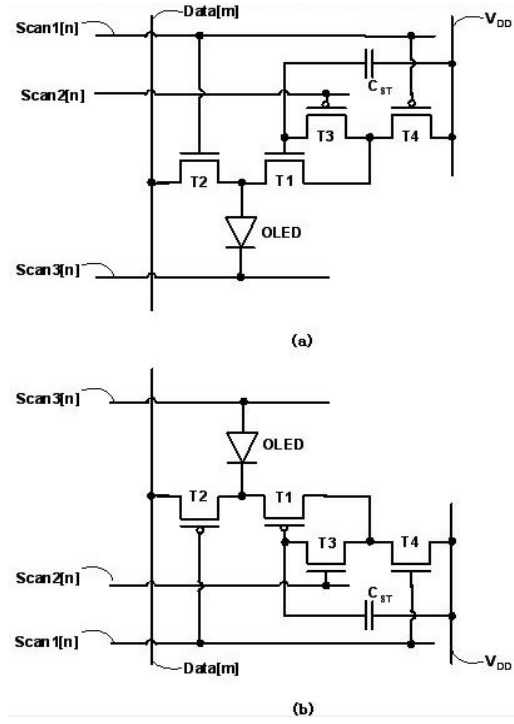


(a)

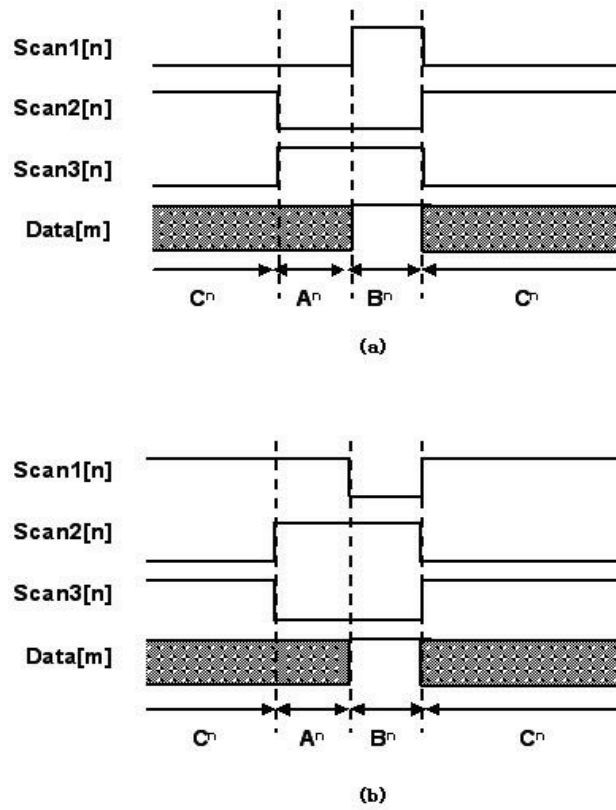


(b)

도면9



도면10



公开了使用像素电路的显示装置和使用有机发光二极管的显示装置。根据本发明的有机发光二极管显示装置的像素电路应用于数据电压，并且它包括用于连接第三晶体管的第五晶体管，连接在漏极和电容器之间，用于存储栅极端子的电压。第一晶体管，第四晶体管：连接第一晶体管的漏极，第一晶体管和有机发光二极管中的有机发光二极管或有机发光二极管连接第一晶体管的源极端子晶体管没有第五个晶体管。因此，本发明涉及批量，晶体管和5的一个电容器。它分为像素电路和由晶体管和4个电容器组成的像素电路。根据本发明的像素电路。补偿晶体管的不均匀阈值电压。由于产生驱动电流，可以完成发光器件的亮度。有机发光二极管，像素电路，薄膜晶体管，阈值电压。

