

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월14일 10-0645696 2006년11월06일
(21) 출원번호 (22) 출원일자	10-2005-0035758 2005년04월28일	(65) 공개번호 (43) 공개일자	10-2006-0112983 2006년11월02일

(73) 특허권자 한양대학교 산학협력단
 서울 성동구 행당동 17번지

 삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575

(72) 발명자 최상무
 경기도 수원시 영통구 영통동 1027-5번지 303호

 권오경
 서울특별시 송파구 신천동 7번지 장미아파트 14동 1102호

(74) 대리인 신영무

심사관 : 천대식

(54) 화소 및 이를 이용한 발광 표시장치

요약

본 발명은 원하는 휘도의 영상을 표시할 수 있도록 한 화소에 관한 것이다.

본 발명의 화소는 제 1전원과, 상기 제 1전원으로부터 소정의 전류를 공급받는 발광소자와, 복수의 트랜지스터들과, 이 전 주사선으로 주사신호가 공급될 때 상기 복수의 트랜지스터들 중 상기 제 1전원으로부터 상기 발광소자로 흐르는 전류량을 제어하는 트랜지스터의 문턱전압에 대응되는 전압 및 상기 제 1전원의 전압강하에 대응되는 전압을 1차 충전하기 위한 제 2커패시터와, 현재 주사선으로 주사신호가 공급되는 기간 중 제 1기간 동안 데이터선으로 공급되는 소정 전압인 제 1데이터신호에 대응되는 전압을 1차 충전하기 위한 제 1커패시터를 구비하며, 상기 제 1커패시터 및 제 2커패시터는 상기 제 1기간을 제외한 제 2기간 동안 상기 데이터선으로 흐르는 소정 전류인 제 2데이터신호에 대응하여 2차 충전된다.

대표도

도 7

명세서

도면의 간단한 설명

도 1은 종래의 발광 표시장치를 나타내는 도면이다.

도 2는 본 발명의 실시예에 의한 발광 표시장치를 나타내는 도면이다.

도 3은 도 2에 도시된 화소의 일례를 나타내는 회로도이다.

도 4는 도 3에 도시된 화소의 구동방법을 나타내는 파형도이다.

도 5는 도 2에 도시된 데이터 구동회로의 일례를 나타내는 블록도이다.

도 6은 도 2에 도시된 데이터 구동회로의 다른례를 나타내는 블록도이다.

도 7은 도 5 및 도 6에 도시된 전압 생성부, 전류 생성부, 선택부 및 화소의 연결구조를 나타내는 도면이다.

도 8은 도 7에 도시된 스위칭소자들로 공급되는 선택신호를 나타내는 파형도이다.

도 9는 도 7에 도시된 선택부의 다른례를 나타내는 도면이다.

도 10은 도 9에 도시된 스위칭소자들로 공급되는 선택신호를 나타내는 파형도이다.

<도면의 주요 부분에 대한 부호의 설명>

10,110 : 주사 구동부 20,120 : 데이터 구동부

30,130 : 화소부 40,140 : 화소

50,150 : 타이밍 제어부 142 : 화소회로

200 : 데이터 구동회로 210 : 쉬프트 레지스터부

220 : 샘플링 래치부 230 : 홀딩 래치부

240 : 전압 디지털-아날로그 변환부 250 : 전류 디지털-아날로그 변환부

260 : 버퍼부 270 : 선택블록

280 : 레벨 쉬프터부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화소 및 이를 이용한 발광 표시장치에 관한 것으로, 특히 원하는 휘도의 영상을 표시할 수 있도록 한 화소 및 이를 이용한 발광 표시장치에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 발광 표시장치(Light Emitting Display) 등이 있다.

평판 표시장치 중 발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 발광소자를 이용하여 영상을 표시한다. 이러한, 발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

도 1은 종래의 발광 표시장치를 나타내는 도면이다.

도 1을 참조하면, 종래의 발광 표시장치는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)과 접속된 복수의 화소들(40)을 포함하는 화소부(30)와, 주사선들(S1 내지 Sn)을 구동하기 위한 주사 구동부(10)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(20)와, 주사 구동부(10) 및 데이터 구동부(20)를 제어하기 위한 타이밍 제어부(50)를 구비한다.

타이밍 제어부(50)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어신호(SCS)를 생성한다. 타이밍 제어부(50)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(20)로 공급되고, 주사 구동제어신호(SCS)는 주사 구동부(10)로 공급된다. 그리고, 타이밍 제어부(50)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(20)로 공급한다.

주사 구동부(10)는 타이밍 제어부(50)로부터 주사 구동제어신호(SCS)를 공급받는다. 주사 구동제어신호(SCS)를 공급받은 주사 구동부(10)는 주사신호를 생성하고, 생성된 주사신호를 주사선들(S1 내지 Sn)로 순차적으로 공급한다.

데이터 구동부(20)는 타이밍 제어부(50)로부터 데이터 구동제어신호(DCS)를 공급받는다. 데이터 구동제어신호(DCS)를 공급받은 데이터 구동부(20)는 데이터신호(소정의 전압)를 생성하고, 생성된 데이터신호를 주사신호와 동기되도록 데이터선들(D1 내지 Dm)로 공급한다.

화소부(30)는 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받아 각각의 화소들(40)로 공급한다. 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받은 화소들(40) 각각은 데이터신호에 대응하여 제 1전원(ELVDD)으로부터 발광소자를 경유하여 제 2전원(ELVSS)으로 흐르는 전류를 제어함으로써 데이터신호에 대응되는 빛을 생성한다.

즉, 종래의 발광 표시장치에서 화소들(40) 각각은 데이터신호에 대응되어 소정 휘도의 빛을 생성한다. 하지만, 종래에는 화소들(40) 각각에 포함되는 트랜지스터들의 문턱전압 불균일 및 전자 이동도(electron mobility)의 편차에 의하여 원하는 휘도를 영상을 생성하지 못하는 문제점이 있다. 이와 같은 문제점을 극복하기 위하여 데이터신호로써 전류를 공급할 수 있다. 실제로, 데이터신호로써 전류가 공급되면 트랜지스터들이 불균일한 전압-전류 특성을 갖는다 하더라도 균일한 영상을 표시할 수 있다.

하지만, 데이터신호로써 공급되는 전류는 미세 전류이기 때문에 데이터선을 충전하는데 많은 시간이 소모되는 문제점이 있다. 예를 들어, 데이터선의 부하 커패시턴스가 30pF이라 가정할 경우에 수십 nA에서 수백 nA 정도의 데이터신호로써 데이터선의 부하를 충전하려면 수 ms의 시간이 필요하다. 이는 수십 μ s의 1수평기간(1H)를 고려하여 볼 때 충전시간이 충분하지 못하다는 문제점이 있다.

또한, 종래의 화소에서 균일한 영상을 표시하기 위해서는 화소들(40)의 위치와 무관하게 제 1전원(ELVDD)의 전압이 일정해야 한다. 다시 말하여, 종래의 화소(40)는 데이터신호와 제 1전원(ELVDD)의 차에 대응되는 전압을 커패시터에 충전하고, 이 충전된 전압에 대응하여 발광소자로 소정의 전류를 공급한다. 따라서, 화소들(40) 각각에서 원하는 휘도의 화상을 표시하기 위해서는 제 1전원(ELVDD)의 전압값이 일정하게 유지되어야 한다. 하지만, 종래의 제 1전원(ELVDD)은 복수의 화소들로 소정의 전류를 공급하기 때문에 전압강하가 발생되고, 이에 따라 원하는 휘도의 영상을 표시하지 못한다. 특히, 제 1전원(ELVDD)의 전압강하 전압은 화소들(40)의 위치에 따라서 다르게 설정되기 때문에 균일한 휘도의 영상을 표시할 수 없다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 원하는 휘도의 영상을 표시할 수 있도록 한 화소 및 이를 이용한 발광 표시장치를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 제 1측면은 제 1전원과, 상기 제 1전원으로부터 소정의 전류를 공급받는 발광소자와, 복수의 트랜지스터들과, 이전 주사선으로 주사신호가 공급될 때 상기 복수의 트랜지스터들 중 상기 제 1전원으로부터 상기 발광소자로 흐르는 전류량을 제어하는 트랜지스터의 문턱전압에 대응되는 전압 및 상기 제 1전원의 전압강하에 대응되는 전압을 1차 충전하기 위한 제 2커패시터와, 현재 주사선으로 주사신호가 공급되는 기간 중 제 1기간 동안 데이터

선으로 공급되는 소정 전압인 제 1 데이터 신호에 대응되는 전압을 1차 충전하기 위한 제 1 커패시터를 구비하며, 상기 제 1 커패시터 및 제 2 커패시터는 상기 제 1 기간을 제외한 제 2 기간 동안 상기 데이터선으로 흐르는 소정 전류인 제 2 데이터 신호에 대응하여 2차 충전되는 화소를 제공한다.

바람직하게, 상기 데이터선과 접속되며 상기 현재 주사선으로 주사 신호가 공급될 때 턴-온되는 제 1 트랜지스터 및 제 2 트랜지스터와, 기준전원과 상기 제 1 트랜지스터의 제 2 전극 사이에 접속되며 상기 이전 주사선으로 주사 신호가 공급될 때 턴-온되는 제 3 트랜지스터와, 상기 제 1 커패시터 및 제 2 커패시터에 충전된 전압에 대응하여 상기 제 1 전원으로부터 상기 발광소자로 흐르는 전류량을 제어하기 위한 제 4 트랜지스터와, 상기 제 4 트랜지스터의 게이트전극과 제 2 전극 사이에 접속되며 상기 이전 주사선으로 주사 신호가 공급될 때 턴-온되어 상기 제 4 트랜지스터를 다이오드 형태로 접속시키기 위한 제 5 트랜지스터를 구비한다.

본 발명의 제 2 측면은 주사선들로 주사 신호를 순차적으로 공급하기 위한 주사 구동부와; 각 수평기간의 제 1 기간 동안 데이터선들로 소정 전압인 제 1 데이터 신호를 공급하고, 상기 제 1 기간을 제외한 제 2 기간 동안 상기 데이터선들로 소정 전류인 제 2 데이터 신호가 흐르도록 제어하는 적어도 하나의 데이터 구동회로를 구비하는 데이터 구동부와; 청구항 제 1 항 내지 제 6 항 중 어느 한 항에 기재된 복수의 화소를 포함하는 화소부를 구비하는 발광 표시장치를 제공한다.

바람직하게, 상기 데이터 구동회로는 외부로부터 공급되는 데이터의 계조값에 대응하여 상기 제 1 데이터 신호를 생성하기 위한 전압 디지털-아날로그 변환부와, 상기 데이터의 계조값에 대응하여 상기 제 2 데이터 신호를 생성하기 위한 전류 디지털-아날로그 변환부와, 상기 제 1 기간 동안 상기 전압 디지털-아날로그 변환부와 상기 데이터선들을 접속시키고, 상기 제 2 기간 동안 상기 전류 디지털-아날로그 변환부와 상기 데이터선들을 접속시키기 위한 선택블록을 구비한다.

이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예를 첨부된 도 2 내지 도 10을 참조하여 상세히 설명하면 다음과 같다.

도 2는 본 발명의 실시예에 의한 발광 표시장치를 나타내는 도면이다.

도 2를 참조하면, 본 발명의 실시예에 의한 발광 표시장치는 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)과 접속되는 복수의 화소들(140)을 포함하는 화소부(130)와, 주사선들(S1 내지 Sn) 및 발광 제어선들(E1 내지 En)을 구동하기 위한 주사 구동부(110)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(120)와, 주사 구동부(110) 및 데이터 구동부(120)를 제어하기 위한 타이밍 제어부(150)를 구비한다.

화소부(130)는 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)에 의하여 구획된 영역에 형성되는 화소들(140)을 구비한다. 화소들(140)은 외부로부터 제 1 전원(ELVDD), 제 2 전원(ELVSS) 및 기준전원(Vref)을 공급받는다. 기준전원(Vref)을 공급받은 화소들(140) 각각은 기준전원(Vref)과 제 1 전원(ELVDD)의 차값을 이용하여 제 1 전원(ELVDD)의 전압강하를 보상한다. 그리고, 화소들(140) 각각은 데이터 신호에 대응하여 제 1 전원(ELVDD)으로부터 발광소자(미도시)를 경유하여 제 2 전원(ELVSS)으로 소정의 전류를 공급한다. 이를 위하여, 화소들(140) 각각은 도 3과 같이 구성된다. 도 3에 도시된 화소(140)의 상세한 구조는 후술하기로 한다.

타이밍 제어부(150)는 외부로부터 공급되는 동기 신호들에 대응하여 데이터 구동 제어 신호(DCS) 및 주사 구동 제어 신호(SCS)를 생성한다. 타이밍 제어부(150)에서 생성된 데이터 구동 제어 신호(DCS)는 데이터 구동부(120)로 공급되고, 주사 구동 제어 신호(SCS)는 주사 구동부(110)로 공급된다. 그리고, 타이밍 제어부(150)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(120)로 공급한다.

주사 구동부(110)는 주사 구동 제어 신호(SCS)를 공급받는다. 주사 구동 제어 신호(SCS)를 공급받은 주사 구동부(110)는 주사선들(S1 내지 Sn)로 주사 신호를 순차적으로 공급한다. 그리고, 주사 구동 제어 신호(SCS)를 공급받은 주사 구동부(110)는 발광 제어선들(E1 내지 En)로 발광 제어 신호를 순차적으로 공급한다. 여기서, 발광 제어 신호는 2개의 주사 신호와 중첩되도록 공급된다. 이를 위하여, 발광 제어 신호의 폭은 주사 신호의 폭과 같거나 넓게 설정된다.

데이터 구동부(120)는 타이밍 제어부(150)로부터 데이터 구동 제어 신호(DCS)를 공급받는다. 데이터 구동 제어 신호(DCS)를 공급받은 데이터 구동부(120)는 데이터 신호를 생성하고, 생성된 데이터 신호를 데이터선들(D1 내지 Dm)로 공급한다. 여기서, 데이터 구동부(120)는 1 수평기간(1H) 중 소정 기간 동안 데이터 신호(제 1 데이터 신호)로써 전압(이후 "전압 데이터 신호"라 하기로 함)을 공급하고, 나머지 기간 동안 데이터 신호(제 2 데이터 신호)로써 화소(140)로부터 전류(이후 "전류 데이터 신호"라 하기로 함)를 공급받는다. (전류 싱크 : Current Sink) 이를 위해, 데이터 구동부(120)는 적어도 하나의 데이터 구동회로(200)를 구비한다. 데이터 구동회로(200)의 상세한 구성은 후술하기로 한다.

도 3은 도 2에 도시된 화소의 일례를 나타내는 회로도이다. 도 3에서는 설명의 편의성을 위하여 제 m데이터선(Dm), 제 n-1 및 제 n주사선(Sn-1, Sn) 및 제 n발광 제어선(En)과 접속된 화소를 도시하기로 한다.

도 3을 참조하면, 본 발명의 화소(140)는 발광소자(OLED), 발광소자(OLED)로 전류를 공급하기 위한 화소회로(142)를 구비한다.

발광소자(OLED)는 화소회로(142)로부터 공급되는 전류에 대응하여 소정 색의 빛을 생성한다. 이를 위하여, 발광소자(OLED)는 유기물질, 인광물질 및/또는 무기물질 등으로 형성된다.

화소회로(142)는 n-1주사선(Sn-1)(이전 주사선)으로 주사신호가 공급될 때 제 1전원(ELVDD)의 전압강하와 제 4트랜지스터(M4)의 문턱전압을 보상하고, 제 n주사선(Sn)(현재 주사선)으로 주사신호가 공급될 때 데이터신호에 대응되는 전압을 충전한다. 이를 위해, 화소회로(142)는 제 1 내지 제 6트랜지스터(M6)와, 제 1커패시터(C1) 및 제 2커패시터(C2)를 구비한다.

제 1트랜지스터(M1)의 제 1전극은 데이터선(Dm)에 접속되고, 제 2전극은 제 1노드(N1)에 접속된다. 그리고, 제 1트랜지스터(M1)의 게이트전극은 제 n주사선(Sn)에 접속된다. 이와 같은 제 1트랜지스터(M1)는 제 n주사선(Sn)으로 주사신호가 공급될 때 턴-온되어 데이터선(Dm)과 제 1노드(N1)를 전기적으로 접속시킨다.

제 2트랜지스터(M2)의 제 1전극은 데이터선(Dm)에 접속되고, 제 2전극은 제 4트랜지스터(M4)의 제 2전극에 접속된다. 그리고, 제 2트랜지스터(M2)의 게이트전극은 제 n주사선(Sn)에 접속된다. 이와 같은 제 2트랜지스터(M2)는 제 n주사선(Sn)으로 주사신호가 공급될 때 턴-온되어 데이터선(Dm)과 제 4트랜지스터(M4)의 제 2전극을 전기적으로 접속시킨다.

제 3트랜지스터(M3)의 제 1전극은 기준전원(Vref)에 접속되고, 제 2전극은 제 1노드(N1)에 접속된다. 그리고, 제 3트랜지스터(M3)의 게이트전극은 제 n-1주사선(Sn-1)에 접속된다. 이와 같은 제 3트랜지스터(M3)는 제 n-1주사선(Sn-1)으로 주사신호가 공급될 때 턴-온되어 기준전원(Vref)과 제 1노드(N1)를 전기적으로 접속시킨다.

제 4트랜지스터(M4)의 제 1전극은 제 3노드(N3)(즉, 제 1전원(ELVDD))에 접속되고, 제 2전극은 제 6트랜지스터(M6)의 제 1전극에 접속된다. 그리고, 제 4트랜지스터(M4)의 게이트전극은 제 2노드(N2)에 접속된다. 이와 같은 제 4트랜지스터(M4)는 제 2노드(N2)에 인가되는 전압, 즉 제 1커패시터(C1) 및 제 2커패시터(C2)에 충전된 전압에 대응되는 전류를 제 6트랜지스터(M6)의 제 1전극으로 공급한다.

제 5트랜지스터(M5)의 제 2전극은 제 2노드(N2)에 접속되고, 제 1전극은 제 4트랜지스터(M4)의 제 2전극에 접속된다. 그리고, 제 5트랜지스터(M5)의 게이트전극은 제 n-1주사선(Sn-1)에 접속된다. 이와 같은 제 5트랜지스터(M5)는 제 n-1주사선(Sn-1)으로 주사신호가 공급될 때 턴-온되어 제 4트랜지스터(M4)를 다이오드 형태로 접속시킨다.

제 6트랜지스터(M6)의 제 1전극은 제 4트랜지스터(M4)의 제 2전극에 접속되고, 제 2전극은 발광소자(OLED)의 애노드 전극에 접속된다. 그리고, 제 6트랜지스터(M6)의 게이트전극은 제 n발광 제어선(En)에 접속된다. 이와 같은 제 6트랜지스터(M6)는 제 n발광 제어선(En)으로 발광 제어신호가 공급될 때 턴-오프되고, 발광 제어신호가 공급되지 않을 때 턴-온된다. 여기서, 제 n발광 제어선(En)으로 공급되는 발광 제어신호는 제 n-1주사선(Sn-1) 및 제 n주사선(Sn)으로 공급되는 주사신호와 중첩되게 공급된다. 따라서, 제 6트랜지스터(M6)는 제 n-1주사선(Sn-1) 및 제 n주사선(Sn)으로 주사신호가 공급되어 제 1커패시터(C1) 및 제 2커패시터(C2)에 소정의 전압이 충전될 때 턴-오프되고, 그 외의 경우에 턴-온되어 제 4트랜지스터(M4)와 발광소자(OLED)를 전기적으로 접속시킨다. 한편, 도 3에서는 설명의 편의성을 위하여 트랜지스터들(M1 내지 M6)을 피모스(PMOS) 타입으로 도시하였지만, 본 발명이 이에 한정되는 것은 아니다.

그리고, 도 3에 도시된 화소에서 기준전원(Vref)은 발광소자(OLED)로 전류를 공급하지 않는다. 즉, 기준전원(Vref)은 화소들(140)로 전류를 공급하지 않기 때문에 전압강하가 발생되지 않고, 이에 따라 화소들(140)의 위치와 무관하게 동일한 전압값을 유지할 수 있다. 여기서, 기준전원(Vref)의 전압값은 제 1전원(ELVDD)과 동일하게 설정되거나, 상이하게 설정될 수 있다.

도 4는 도 3에 도시된 화소의 구동방법을 나타내는 파형도이다. 도 4에서 1수평기간(1H)은 제 1기간 및 제 2기간으로 나누어 구동된다. 제 1기간 동안 데이터선들(D1 내지 Dm)로는 전압 데이터신호(VD)가 공급되고, 제 2기간 동안 데이터선들(D1 내지 Dm)로는 전류 데이터신호(ID)가 공급(싱크)된다. 이후, 설명의 편의성을 위하여 기준전원(Vref)과 제 1전원(ELVDD)의 초기 전압값이 동일하게 설정된다고 가정하기로 한다.

도 3 및 도 4를 결부하여 동작과정을 상세히 설명하면, 먼저 제 $n-1$ 주사선(S_{n-1})으로 주사신호가 공급된다. 제 $n-1$ 주사선(S_{n-1})으로 주사신호가 공급되면 제 3트랜지스터(M3) 및 제 5트랜지스터(M5)가 턴-온된다. 제 5트랜지스터(M5)가 턴-온되면 제 4트랜지스터(M4)가 다이오드 형태로 접속된다. 제 4트랜지스터(M4)가 다이오드 형태로 접속되면 제 2노드(N2)에는 제 1전원(ELVDD)에서 제 4트랜지스터(M4)의 문턱전압을 감한 전압값이 인가된다.

그리고, 제 3트랜지스터(M3)가 턴-온되면 기준전원(V_{ref})의 전압이 제 1노드(N1)로 인가된다. 이때, 제 2커패시터(C2)는 제 1노드(N1)와 제 2노드(N2)의 차에 대응되는 전압을 충전한다. 이 경우, 기준전원(V_{ref})과 제 1전원(ELVDD)의 전압값이 동일하다고 가정하면 제 2커패시터(C2)에는 제 4트랜지스터(M4)의 문턱전압에 대응되는 전압이 충전된다. 그리고, 제 1전원(ELVDD)에서 소정의 전압강하가 발생된다면 제 2커패시터(C2)에는 제 4트랜지스터(M4)의 문턱전압 및 제 1전원(ELVDD)의 전압강하 전압이 충전된다. 즉, 본 발명에서는 제 $n-1$ 주사선(S_{n-1})으로 주사신호가 공급되는 기간 동안 제 1전원(ELVDD)의 전압강하 전압 및 제 4트랜지스터(M4)의 문턱전압이 제 2커패시터(C2)에 충전되고, 이에 따라 제 1전원(ELVDD)의 전압강하를 보상할 수 있다.

제 2커패시터(C2)에 소정의 전압이 충전된 후 제 n 주사선(S_n)으로 주사신호가 공급된다. 제 n 주사선(S_n)으로 주사신호가 공급되면 제 1트랜지스터(M1) 및 제 2트랜지스터(M2)가 턴-온된다. 제 1트랜지스터(M1)가 턴-온되면 제 1기간 동안 데이터선(Dm)으로 공급되는 전압 데이터신호(VD)가 제 1노드(N1)로 공급된다. 그러면, 제 1커패시터(C1)에는 전압 데이터신호(VD)와 제 1전원(ELVDD)의 차값에 대응하는 전압이 충전된다. 이때, 제 2노드(N2)는 플로팅상태로 설정되기 때문에 제 2커패시터(C2)는 이전에 충전된 전압을 유지한다.

제 1커패시터(C1)에 전압 데이터신호(VD)에 대응되는 전압이 충전된 후 제 2기간 동안 전류 데이터신호(ID)에 대응되는 전류가 화소(140)로부터 데이터선(Dm)을 경유하여 데이터 구동부(120)로 공급된다. 실제로, 전류 데이터신호(ID)에 대응되는 전류는 제 1전원(ELVDD), 제 4트랜지스터(M4) 및 제 2트랜지스터(M2)를 경유하여 데이터 구동부(120)로 공급된다. 이때, 제 1커패시터(C1) 및 제 2커패시터(C2)에는 전류 데이터신호(ID)에 대응되는 전압이 충전된다.

즉, 본 발명에서는 이전 주사선으로 주사신호가 공급되는 기간 동안 제 2커패시터(C2)에 제 4트랜지스터(M4)의 문턱전압 및 제 1전원(ELVDD)의 전압강하에 대응하는 전압을 충전한다. 그리고, 현재 주사선으로 주사신호가 공급되는 기간 중 제 1기간 동안 전압 데이터신호(VD)를 공급하여 제 1커패시터(C1)에 소정의 전압을 먼저 충전한다. 이후, 제 2기간 동안 전류 데이터신호(ID)를 공급하여 제 1커패시터(C1) 및 제 2커패시터(C2)에 충전된 전압을 원하는 전압으로 제어한다. 여기서, 제 1기간 동안 데이터선의 부하가 충전되었기 때문에 짧은 시간(즉, 제 2기간) 동안 전류 데이터신호(ID)를 이용하여 제 1커패시터(C1) 및 제 2커패시터(C2)의 충전전압을 제어할 수 있다. 따라서, 본 발명에서는 트랜지스터의 문턱전압 및 전자 이동도(electron mobility)의 편차와 무관하게 균일한 영상을 표시할 수 있다.

이와 같은 본 발명에서 제 1전원(ELVDD)의 전압강하가 보상되는 과정을 상세히 설명하기로 한다. 먼저, 제 1특정 화소에서 제 1전원(ELVDD) 및 기준전원(V_{ref})이 8V이고, 전압 데이터신호(VD)로 4V가 공급되는 경우를 이용하여 전압 충전 과정을 상세히 설명하기로 한다. 그리고, 설명의 편의성을 위하여 제 4트랜지스터(M4)의 문턱전압은 1V라 가정하기로 한다.

먼저, 제 $n-1$ 주사선(S_{n-1})으로 주사신호가 공급될 때 제 1노드(N1)의 전압값은 8V로 설정되고, 제 2노드(N2)의 전압값은 7V로 설정된다. 그러면, 제 2커패시터(C2)에는 1V의 전압이 충전된다. 이후, 제 n 주사선(S_n)으로 주사신호가 공급될 때 4V의 전압 데이터신호(VD)가 제 1노드(N1)로 공급된다. 그러면, 제 1커패시터(C1)에는 4V의 전압이 충전된다. 즉, 제 1전원(ELVDD)의 전압강하가 발생되지 않는 제 1특정 화소로 4V의 전압 데이터신호(VD)가 인가될 때 제 1커패시터(C1) 및 제 2커패시터(C2)에 충전된 전압값의 합은 5V로 설정된다.

제 2특정 화소에서 전압 강하에 의하여 제 1전원(ELVDD)이 6V인 경우에 전압 충전과정을 상세히 설명하기로 한다. 여기서, 설명의 편의성을 위하여 제 4트랜지스터(M4)의 문턱전압은 1V라 가정하기로 한다.

먼저, 제 $n-1$ 주사선(S_{n-1})으로 주사신호가 공급될 때 제 1노드(N1)의 전압값은 8V로 설정되고, 제 2노드(N2)의 전압값은 5V로 설정된다. 그러면, 제 2커패시터(C2)에는 3V의 전압이 충전된다. 즉, 제 2커패시터(C2)에는 제 1전원(ELVDD)의 전압강하 전압(즉, 2V) 및 제 4트랜지스터(M4)의 문턱전압(1V)에 대응되는 전압을 충전한다. 이후, 제 n 주사선(S_n)으로 주사신호가 공급될 때 4V의 전압 데이터신호(VD)가 제 1노드(N1)로 공급된다. 그러면, 제 1커패시터(C1)에는 2V의 전압이 충전된다. 즉, 제 1전원(ELVDD)의 전압강하가 발생된 제 2특정 화소로 4V의 전압 데이터신호(VD)가 인가될 때 제 1커패시터(C1) 및 제 2커패시터(C2)에 충전된 전압값의 합은 5V로 설정된다.

상술한 바와 같이 본 발명의 화소(140)에서는 제 1전원(ELVDD)의 전압강하와 무관하게 제 1커패시터(C1) 및 제 2커패시터(C2)에 원하는 전압을 충전할 수 있다. 따라서, 본 발명에서는 제 1전원(ELVDD)의 전압 강하와 무관하게 균일한 화상을 표시할 수 있다.

도 5는 도 2에 도시된 데이터 구동회로를 상세히 나타내는 도면이다. 도 5는 설명의 편의성의 위하여 데이터 구동회로(200)가 j (j 는 2이상의 자연수)개의 채널을 갖는다고 가정하기로 한다.

도 5를 참조하면, 데이터 구동회로(200)는 샘플링 신호를 순차적으로 생성하기 위한 쉬프트 레지스터부(210)와, 샘플링 신호에 응답하여 데이터(Data)를 순차적으로 저장하기 위한 샘플링 래치부(220)와, 샘플링 래치부(220)의 데이터(Data)들을 일시 저장함과 아울러 저장된 데이터들(Data)을 전압 디지털-아날로그 변환부(이하 "VDAC부"라 함)(240) 및 전류 디지털-아날로그 변환부(이하 "IDAC부"라 함)(250)로 공급하기 위한 홀딩 래치부(230)와, 데이터(Data)의 계조값에 대응하여 전압 데이터신호(VD)(소정의 전압)를 생성하기 위한 VDAC부(240)와, 데이터(Data)의 계조값에 대응하여 전류 데이터신호(ID)(소정의 전류)를 생성하기 위한 IDAC부(250)와, 전압 데이터신호(VD)를 완충하여 공급하기 위한 버퍼부(260)와, 1수평기간 중 제 1기간 동안 데이터선들(D1 내지 Dj)을 버퍼부(260)와 접속시키고, 제 2기간 동안 데이터선들(D1 내지 Dj)을 IDAC부(250)와 접속시키기 위한 선택블록(270)을 구비한다.

쉬프트 레지스터부(210)는 타이밍 제어부(150)로부터 소스 쉬프트 클럭(SSC) 및 소스 스타트 펄스(SSP)를 공급받는다. 소스 쉬프트 클럭(SSC) 및 소스 스타트 펄스(SSP)를 공급받은 쉬프트 레지스터부(210)는 소스 쉬프트 클럭(SSC)의 1주기마다 소스 스타트 펄스(SSP)를 쉬프트 시키면서 순차적으로 j 개의 샘플링 신호를 생성한다. 이를 위해, 쉬프트 레지스터부(210)는 j 개의 쉬프트 레지스터(2101 내지 210j)를 구비한다.

샘플링 래치부(220)는 쉬프트 레지스터부(210)로부터 순차적으로 공급되는 샘플링 신호에 응답하여 데이터(Data)를 순차적으로 저장한다. 여기서, 샘플링 래치부(220)는 j 개의 데이터(Data)를 저장하기 위하여 j 개의 샘플링 래치(2201 내지 220j)를 구비한다. 그리고, 각각의 샘플링 래치들(2201 내지 220j)은 데이터(Data)의 비트수에 대응되는 크기를 갖는다. 예를 들어, 데이터(Data)들이 k 비트로 구성되는 경우 샘플링 래치(2201 내지 220i) 각각은 k 비트의 크기로 설정된다.

홀딩 래치부(230)는 소스 출력 인에이블(SOE) 신호가 입력될 때 샘플링 래치부(220)로부터 데이터(Data)를 입력받아 저장한다. 그리고, 홀딩 래치부(230)는 소스 출력 인에이블(SOE) 신호가 입력될 때 자신에게 저장된 데이터(Data)를 VDAC부(240) 및 IDAC부(250)로 공급한다. 이를 위해, 홀딩 래치부(230)는 k 비트로 설정된 j 개의 홀딩 래치(2301 내지 230j)를 구비한다.

VDAC부(240)는 데이터(Data)의 비트값에 대응하여 전압 데이터신호(VD)를 생성하고, 생성된 전압 데이터신호(VD)를 버퍼부(260)를 경유하여 선택블록(270)으로 공급한다. 이를 위해, VDAC부(240)는 j 개의 전압 생성부(2401 내지 240j)를 구비한다. 한편, VDAC부(240)는 버퍼부(260)를 경유하지 않고 전압 데이터신호(VD)를 선택블록(270)으로 직접 공급할 수도 있다.

IDAC부(250)는 데이터(Data)의 비트값에 대응하여 전류 데이터신호(ID)를 생성하고, 생성된 전류 데이터신호(ID)를 선택블록(270)을 경유하여 화소들(140)로부터 공급받는다. 즉, IDAC부(250)는 데이터(Data)의 비트값에 대응하여 전류 데이터신호(ID) 만큼의 전류를 화소들(140)로부터 싱크한다. 이를 위해, IDAC부(250)는 j 개의 전류 생성부(2501 내지 250j)를 구비한다.

버퍼부(260)는 VDAC부(240)로부터 공급되는 전압 데이터신호(VD)를 선택블록(270)으로 공급한다. 이를 위해, 버퍼부(260)는 j 개의 버퍼(2601 내지 260j)를 구비한다.

선택블록(270)은 수평기간(1H)의 제 1기간 동안 버퍼부(260)를 경유하여 데이터선들(D1 내지 Dj)과 VDAC부(260)를 접속시키고, 그 외의 제 2기간 동안 데이터선들(D1 내지 Dj)과 IDAC부(250)를 접속시킨다. 그러면, 제 1기간 동안 전압 데이터신호(VD)가 데이터선들(D1 내지 Dj)을 경유하여 주사신호에 의하여 선택된 화소들(140)로 공급된다. 그리고, 제 2기간 동안 전류 데이터신호(ID)가 화소들(140)로부터 데이터선들(D1 내지 Dj)을 경유하여 IDAC부(250)로 공급된다. 이를 위해, 선택블록(270)은 j 개의 선택부(2701 내지 270j)를 구비한다.

한편 본 발명의 데이터 구동회로(200)는 도 6과 같이 홀딩 래치부(230)의 다음단에 레벨 쉬프터부(280)를 더 포함할 수 있다. 레벨 쉬프터부(280)는 홀딩 래치부(230)로부터 공급되는 데이터(Data)의 전압레벨을 상승시켜 VDAC부(240)와 IDAC부(250)로 공급한다. 외부 시스템으로부터 데이터 구동회로(200)로 높은 전압레벨을 가지는 데이터(Data)가 공급되

면 전압레벨에 대응되는 회로 부품들이 설치되어야 하기 때문에 제조비용이 증가된다. 따라서, 데이터 구동회로(200)의 외부에서는 낮은 전압레벨을 가지는 데이터(Data)를 공급하고, 이 낮은 전압레벨을 가지는 데이터(Data)를 레벨 쉬프터부(280)에서 높은 전압레벨로 승압시킨다.

도 7은 데이터선과 접속된 화소, 전류 생성부, 전압 생성부 및 선택부를 나타내는 도면이다. 도 7에서는 설명의 편의성을 위하여 j번째 전압 생성부(240j) 및 j번째 전류 생성부(250j)를 도시하기로 한다.

도 7을 참조하면, 본 발명의 선택부(270j)는 전압 생성부(240j)와 데이터선(Dj) 사이에 접속되는 제 1스위칭소자(SW1)와, 전류 생성부(250j)와 데이터선(Dj) 사이에 접속되는 제 2스위칭소자(SW2)를 구비한다.

제 1스위칭소자(SW1)는 도 8과 같이 제 1제어라인(CL1)으로부터 공급되는 제 1선택신호에 의하여 1수평기간(1H) 중 제 1기간 동안 턴-온된다. 즉, 제 1스위칭소자(SW1)는 데이터선(Dj)으로 전압 데이터신호(VD)가 공급되는 기간 동안 턴-온된다.

제 2스위칭소자(SW2)는 제 2제어라인(CL2)으로부터 공급되는 제 2선택신호에 의하여 1수평기간(1H) 중 제 2기간 동안 턴-온된다. 즉, 제 2스위칭소자(SW2)는 데이터선(Dj)으로 전류 데이터신호(ID)가 공급되는 기간 동안 턴-온된다.

전압 생성부(240j)는 자신에게 공급되는 데이터(Data)의 계조값에 대응하여 전압 데이터신호(VD)를 생성한다. 전압 생성부(240j)에서 생성된 전압 데이터신호(VD)는 제 1스위칭소자(SW1)가 턴-온되는 기간 동안 데이터선(Dj)으로 공급된다.

전류 생성부(250j)는 전류 싱크형으로 구성된다. 다시 말하여, 전류 생성부(250j)는 자신에게 공급되는 데이터(Data)의 계조값에 대응하여 전류 데이터신호(ID)를 생성하고, 생성된 전류 데이터신호(ID)에 대응되는 전류를 화소(140)로부터 공급받는다. 실제로, 전류 생성부(250j)는 제 2스위칭소자(SW2)가 턴-온되는 기간 동안 화소(140) 및 데이터선(Dj)을 경유하여 전류 데이터신호(ID)를 공급받는다.

도 4, 도 7 및 도 8을 결부하여 동작과정을 상세히 설명하면, 먼저 제 n-1주사선(Sn-1)으로 주사신호가 공급되는 기간 동안 제 2커패시터(C2)에 제 4트랜지스터(M4)의 문턱전압 및 제 1전원(ELVDD)의 전압강하에 대응하는 전압이 1차 충전된다. 이후, 제 n주사선(Sn)으로 주사신호가 공급되어 제 1트랜지스터(M1) 및 제 2트랜지스터(M2)가 턴-온된다.

그리고, 제 n주사선(Sn)으로 주사신호가 공급되는 특정 수평기간의 제 1기간 동안 제 1스위칭소자(SW1)가 턴-온된다. 제 1스위칭소자(SW1)가 턴-온되면 전압 생성부(240j)에서 생성된 전압 데이터신호(VD)가 버퍼(260j), 제 1스위칭소자(SW1) 및 제 1트랜지스터(M1)를 경유하여 제 1노드(N1)로 공급된다. 이때, 제 1커패시터(C1)에는 제 1전원(ELVDD)과 전압 데이터신호(VD)의 차에 대응되는 전압이 1차 충전된다.

특정 수평기간의 제 2기간 동안에는 제 2스위칭소자(SW2)가 턴-온된다. 제 2스위칭소자(SW2)가 턴-온되면 제 1전원(ELVDD), 제 4트랜지스터(M4), 제 2트랜지스터(M2), 데이터선(Dj)을 경유하여 소정의 전류(전류 데이터신호(ID))가 전류 생성부(250j)로 공급된다. 이때, 제 1커패시터(C1) 및 제 2커패시터(C2)에는 전류 데이터신호(ID)에 대응되어 소정의 전압이 2차 충전된다.

이후, 제 n-1주사선(Sn-1) 및 제 n주사선(Sn)으로 주사신호가 공급되는 기간 동안 턴-오프 상태를 유지하고 있던 제 6트랜지스터(M6)가 턴-온된다. 그러면, 제 1커패시터(C1) 및 제 2커패시터(C2)에 충전된 전압에 대응하여 제 4트랜지스터(M4)로부터 공급되는 전류가 제 6트랜지스터(M6)를 경유하여 발광소자(OLED)로 공급되고, 이에 따라 발광소자(OLED)에서 소정 휘도의 빛이 발생된다.

한편, 본 발명에서 스위칭소자(SW)의 구성은 다양하게 설정될 수 있다. 예를 들어, 본 발명에서는 도 9과 같이 제 1스위칭소자(SW1) 및 제 3스위칭소자(SW3)가 트랜스미션 게이트(Transmission Gate) 형태로 접속될 수 있다. 여기서, NMOS 타입으로 형성된 제 1스위칭소자(SW1)는 제 1제어라인(CL1)과 접속되고, PMOS 타입으로 형성된 제 3스위칭소자(SW3)는 제 3제어라인(CL3)과 접속된다. 이 경우, 도 10에 도시된 바와 같이 제 1제어라인(CL1)으로 공급되는 제 1선택신호와 제 3제어라인(CL3)으로 공급되는 제 3선택신호를 서로 반대의 극성을 갖는다. 따라서, 제 1 및 제 3스위칭소자(SW1, SW3)는 동일한 시간에 턴-온 및 턴-오프된다.

한편, 제 1스위칭소자(SW1) 및 제 3스위칭소자(SW3)가 트랜스미션 게이트 형태로 접속되면 전압-전류 특성 곡선이 대략 직선 형태로 설정되기 때문에 스위칭에러를 최소화할 수 있다.

상기 발명의 상세한 설명과 도면은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 따라서, 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 보호 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여 져야만 할 것이다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 화소 및 이를 이용한 발광 표시장치에 의하면 이전 주사선으로 주사신호가 공급되는 기간 동안 화소들 각각에 포함된 제 2커패시터에 제 1전원의 전압강하 전압 및 발광소자로 전류를 공급하는 트랜지스터의 문턱전압에 대응하는 전압을 충전한다. 이와 같이 제 2커패시터에 제 1전원의 전압강하 전압을 충전하게 되면 제 1전원의 전압강하와 무관하게 균일한 휘도의 영상을 표시할 수 있다.

그리고, 본 발명에서는 현재 주사선으로 주사신호가 공급되는 기간 중 제 1기간 동안 데이터선들로 전압을 공급하고, 제 2기간 동안 데이터선들로 전류를 공급한다. 즉, 본 발명에서는 전류를 이용하여 화소들 각각에 포함된 커패시터들의 최종전압을 제어하기 때문에 균일한 영상을 표시할 수 있다. 그리고, 제 1기간 동안 1차적으로 전압을 이용하여 화소들을 충전하기 때문에 전류에 의한 충전시간을 충분히 확보할 수 있다.

(57) 청구의 범위

청구항 1.

제 1전원과,

상기 제 1전원으로부터 소정의 전류를 공급받는 발광소자와,

복수의 트랜지스터들과,

이전 주사선으로 주사신호가 공급될 때 상기 복수의 트랜지스터들 중 상기 제 1전원으로부터 상기 발광소자로 흐르는 전류량을 제어하는 트랜지스터의 문턱전압에 대응되는 전압 및 상기 제 1전원의 전압강하에 대응되는 전압을 1차 충전하기 위한 제 2커패시터와,

현재 주사선으로 주사신호가 공급되는 기간 중 제 1기간 동안 데이터선으로 공급되는 소정 전압인 제 1데이터신호에 대응되는 전압을 1차 충전하기 위한 제 1커패시터를 구비하며,

상기 제 1커패시터 및 제 2커패시터는 상기 제 1기간을 제외한 제 2기간 동안 상기 데이터선으로 흐르는 소정 전류인 제 2데이터신호에 대응하여 2차 충전되는 화소.

청구항 2.

제 1항에 있어서,

상기 데이터선과 접속되며 상기 현재 주사선으로 주사신호가 공급될 때 턴-온되는 제 1트랜지스터 및 제 2트랜지스터와,

기준전원과 상기 제 1트랜지스터의 제 2전극 사이에 접속되며 상기 이전 주사선으로 주사신호가 공급될 때 턴-온되는 제 3트랜지스터와,

상기 제 1커패시터 및 제 2커패시터에 충전된 전압에 대응하여 상기 제 1전원으로부터 상기 발광소자로 흐르는 전류량을 제어하기 위한 제 4트랜지스터와,

상기 제 4트랜지스터의 게이트전극과 제 2전극 사이에 접속되며 상기 이전 주사선으로 주사신호가 공급될 때 턴-온되어 상기 제 4트랜지스터를 다이오드 형태로 접속시키기 위한 제 5트랜지스터를 구비하는 화소.

청구항 3.

제 2항에 있어서,

상기 제 2커패시터는 상기 제 1트랜지스터의 제 2전극과 상기 제 4트랜지스터의 게이트전극 사이에 접속되고, 상기 제 1 커패시터는 상기 제 1트랜지스터의 제 2전극과 상기 제 1전원 사이에 접속되는 화소.

청구항 4.

제 2항에 있어서,

상기 제 2커패시터는 상기 이전 주사선으로 주사신호가 공급될 때 상기 제 4트랜지스터의 게이트전극에 인가된 전압과 상기 기준전원의 차값에 대응하는 전압을 충전하는 화소.

청구항 5.

제 2항에 있어서,

상기 제 1트랜지스터는 상기 제 1데이터신호가 상기 제 1커패시터 및 제 2커패시터로 공급될 수 있도록 경로를 제공하고, 상기 제 2트랜지스터는 상기 제 1전원으로부터 상기 제 4트랜지스터를 경유하여 상기 데이터선으로 상기 제 2데이터신호에 대응하는 전류가 흐를 수 있도록 경로를 제공하는 화소.

청구항 6.

제 2항에 있어서,

상기 제 4트랜지스터와 상기 발광소자 사이에 접속되며 상기 이전 주사선 및 현재 주사선으로 주사신호가 공급될 때 턴-오프되고, 그 외의 기간동안 턴-온되는 제 6트랜지스터를 더 구비하는 화소.

청구항 7.

주사선들로 주사신호를 순차적으로 공급하기 위한 주사 구동부와;

각 수평기간의 제 1기간 동안 데이터선들로 소정 전압인 제 1데이터신호를 공급하고, 상기 제 1기간을 제외한 제 2기간 동안 상기 데이터선들로 소정 전류인 제 2데이터신호가 흐르도록 제어하는 적어도 하나의 데이터 구동회로를 구비하는 데이터 구동부와;

상기 제 1항 내지 제 6항 중 어느 한 항에 기재된 복수의 화소를 포함하는 화소부를 구비하는 발광 표시장치.

청구항 8.

제 7항에 있어서,

상기 데이터 구동회로는

외부로부터 공급되는 데이터의 계조값에 대응하여 상기 제 1데이터신호를 생성하기 위한 전압 디지털-아날로그 변환부와,

상기 데이터의 계조값에 대응하여 상기 제 2데이터신호를 생성하기 위한 전류 디지털-아날로그 변환부와,

상기 제 1기간 동안 상기 전압 디지털-아날로그 변환부와 상기 데이터선들을 접속시키고, 상기 제 2기간 동안 상기 전류 디지털-아날로그 변환부와 상기 데이터선들을 접속시키기 위한 선택블록을 구비하는 발광 표시장치.

청구항 9.

제 8항에 있어서,

상기 선택블록은 복수의 선택부를 구비하며 상기 선택부 각각은

상기 전압 디지털-아날로그 변환부와 상기 데이터선 사이에 접속되어 상기 제 1기간 동안 턴-온되고, 제 2기간 동안 턴-오프되는 제 1스위칭소자와;

상기 전류 디지털-아날로그 변환부와 상기 데이터선 사이에 접속되어 상기 제 2기간 동안 턴-온되고, 제 1기간 동안 턴-오프되는 제 2스위칭소자를 구비하는 발광 표시장치.

청구항 10.

제 9항에 있어서,

상기 제 1스위칭소자와 트랜스미션 게이트 형태로 접속되는 제 3스위칭소자를 더 구비하는 발광 표시장치.

청구항 11.

제 8항에 있어서,

상기 전압 디지털-아날로그 변환부와 상기 선택블록 사이에 접속되는 버퍼부를 더 구비하는 발광 표시장치.

청구항 12.

제 8항에 있어서,

순차적으로 샘플링신호를 생성하기 위한 쉬프트 레지스터부와,

상기 샘플링신호에 응답하여 상기 데이터를 저장하고, 저장된 데이터를 상기 전압 디지털-아날로그 변환부 및 전류 디지털-아날로그 변환부로 공급하기 위한 래치부를 더 구비하는 발광 표시장치.

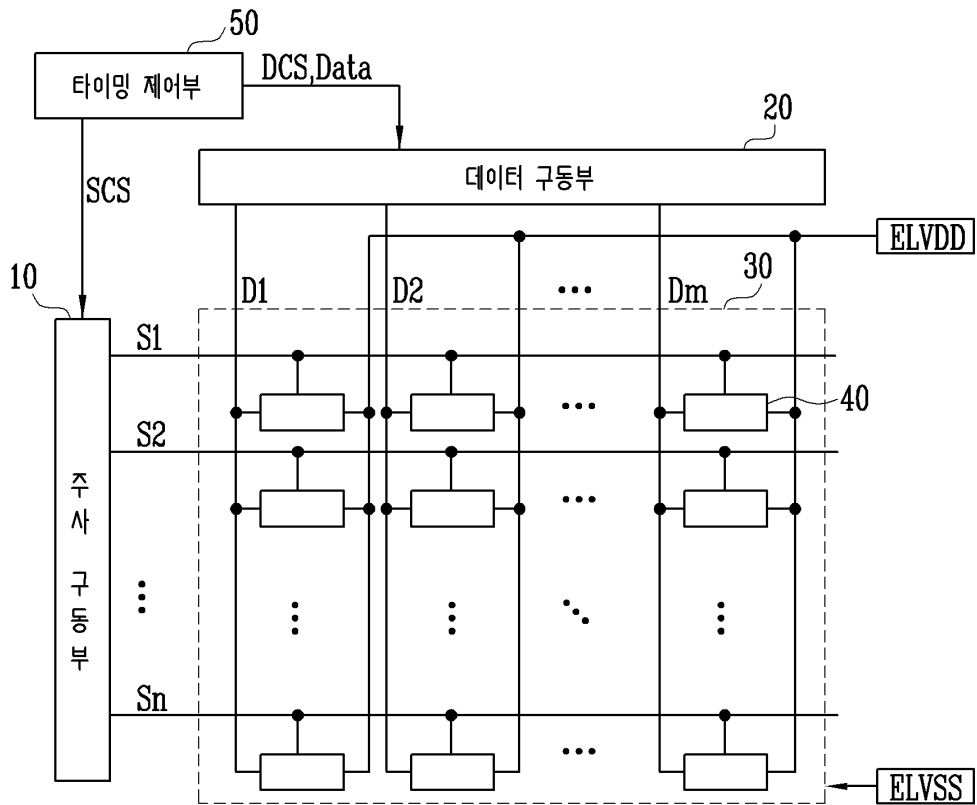
청구항 13.

제 12항에 있어서,

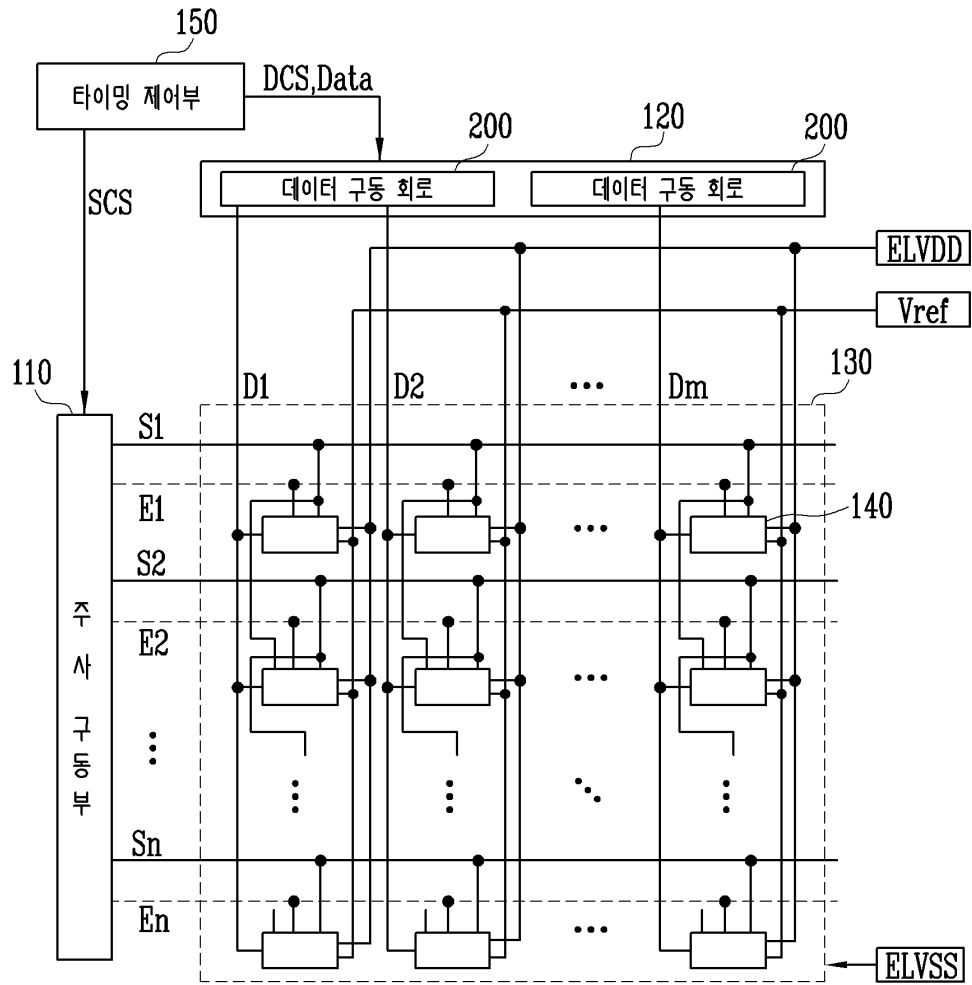
상기 래치부에 저장된 데이터의 전압레벨을 상승시켜 상기 전압 디지털-아날로그 변환부 및 전류 디지털-아날로그 변환부로 공급하기 위한 레벨 쉬프터부를 더 구비하는 발광 표시장치.

도면

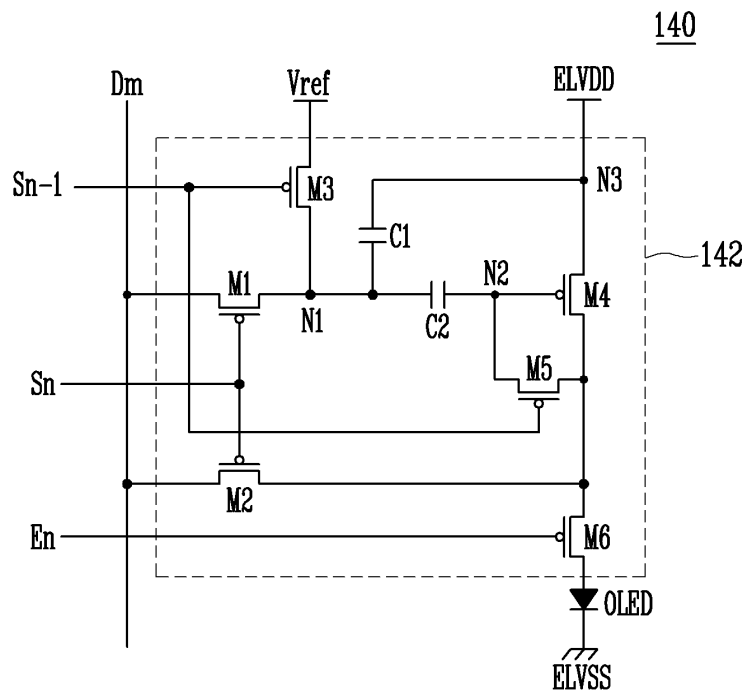
도면1



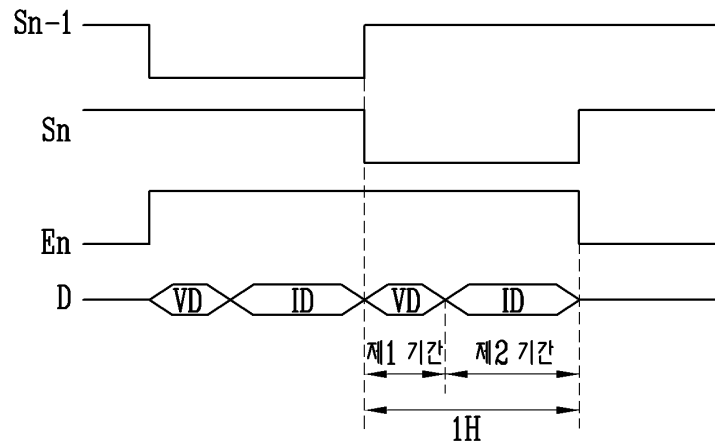
도면2



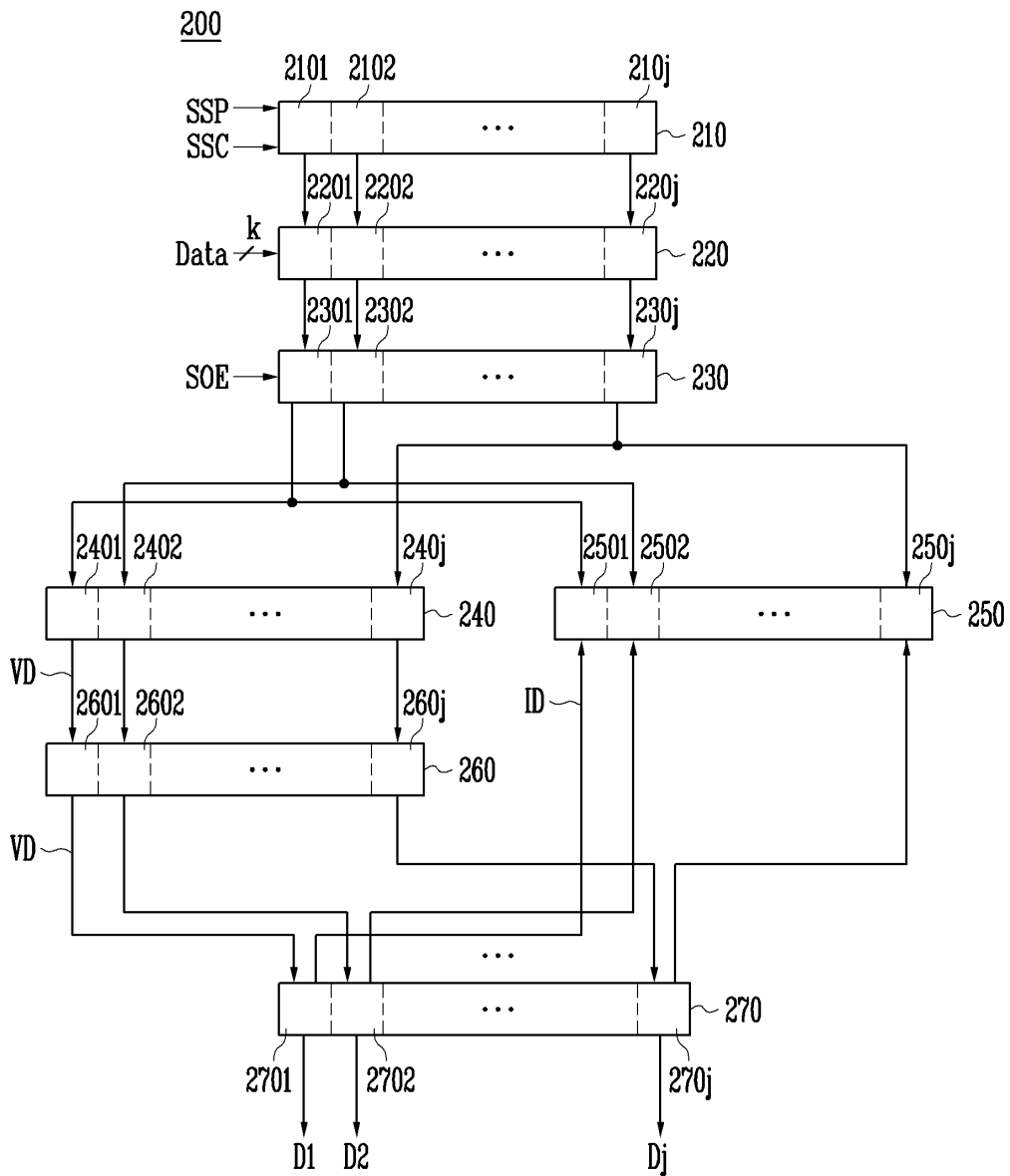
도면3



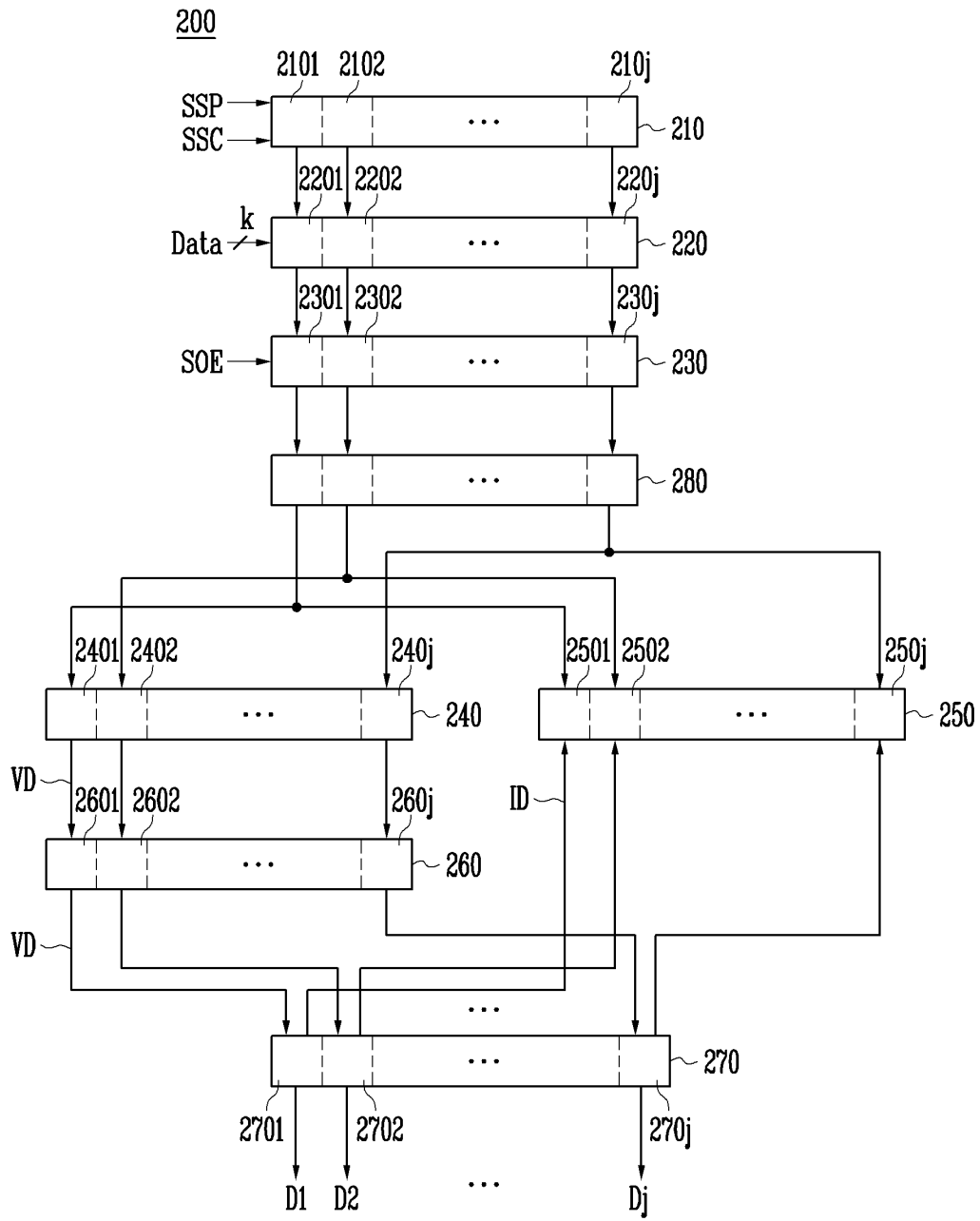
도면4



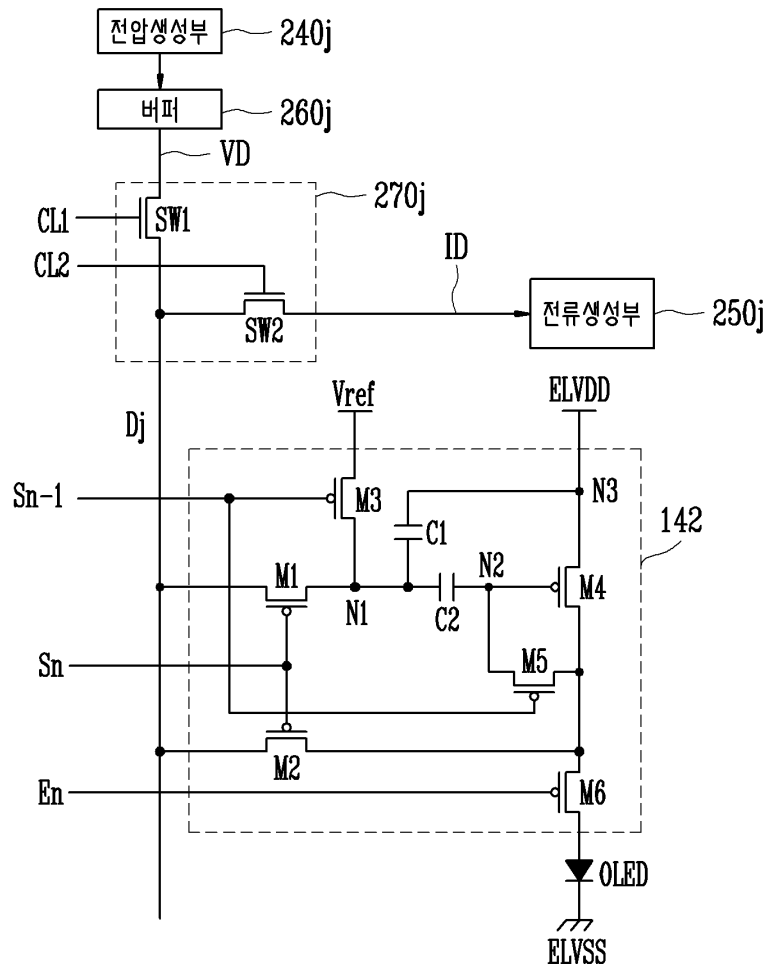
도면5



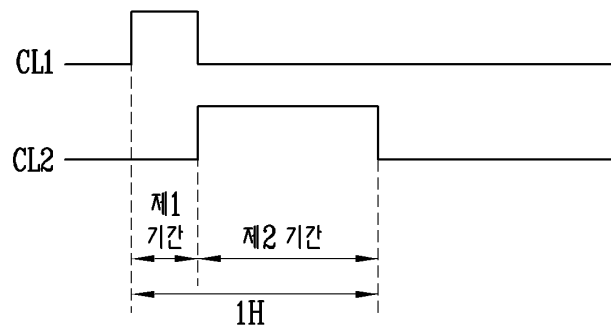
도면6



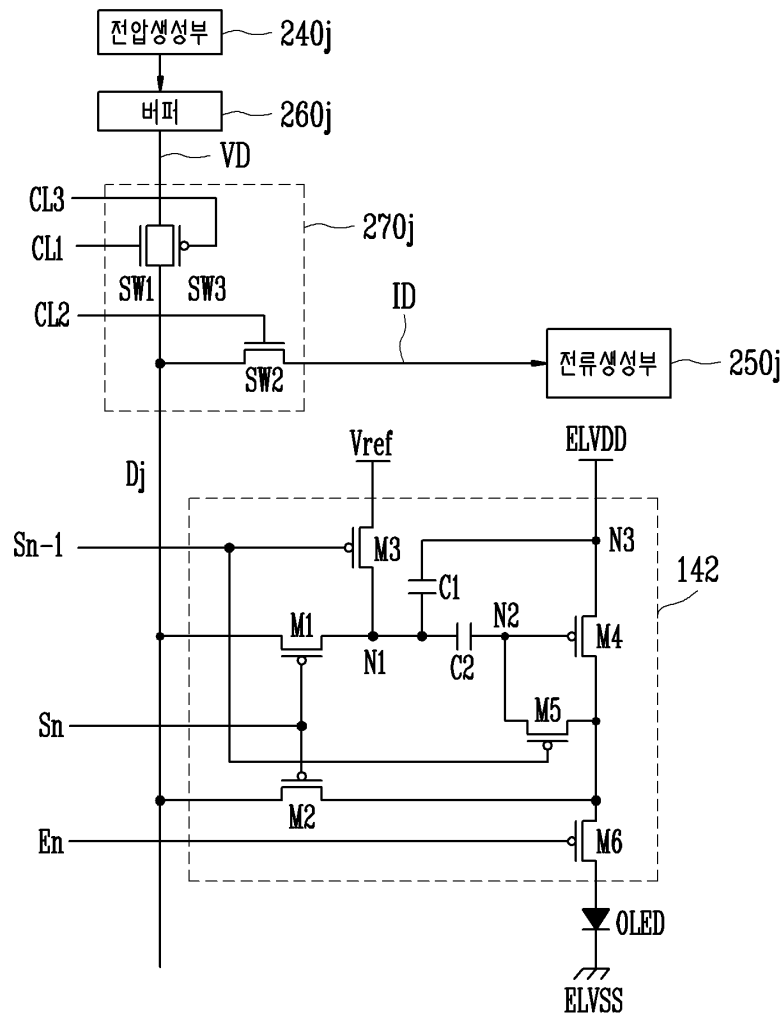
도면7



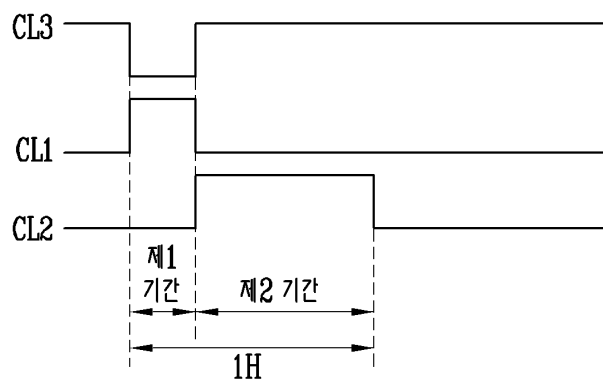
도면8



도면9



도면10



专利名称(译)	使用相同的像素和发光显示器		
公开(公告)号	KR100645696B1	公开(公告)日	2006-11-14
申请号	KR1020050035758	申请日	2005-04-28
[标]申请(专利权)人(译)	汉阳大学校产学协力团		
申请(专利权)人(译)	汉阳大学产学合作基金会 三星SD眼有限公司		
当前申请(专利权)人(译)	汉阳大学产学合作基金会 三星SD眼有限公司		
[标]发明人	CHOI SANG MOO 최상무 KWON OH KYONG 권오경		
发明人	최상무 권오경		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3275 G09G2320/0233		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR1020060112983A		
外部链接	Espacenet		

摘要(译)

提供一种像素和使用该像素的发光显示器，以通过在每个像素中包括与第一电源的电压降和晶体管的阈值电压相对应的电压，通过对每个像素中包括的第二电容器进行充电，来显示期望的亮度的图像。向前一条扫描线提供扫描信号。像素包括第一电源（ELVDD）；发光元件（OLED）从第一电源接收预定电流；第二电容器（C2），当向扫描信号提供给第二电容器（C2）时，该电容器首先充电与第一电源的电压降相对应的电压和控制从第一电源流向发光元件的电流量的晶体管的阈值电压。前一条扫描线（Sn-1）；第一电容器（C1），其在向扫描信号提供给当前装置的第一阶段期间，首先被充电以与第一数据信号（VD）相对应的电压，该第一数据信号（VD）是被提供给数据线（Dj）的预定电压。扫描线。第一电容器和第二电容器第二次被第二数据信号（ID）充电，该第二数据信号是在除了第一阶段之外的第二阶段期间流向数据线的预定电流。

