

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁸ H05B 33/26 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년02월20일 10-0553248 2006년02월10일
--	-------------------------------------	--

(21) 출원번호	10-2003-0091527	(65) 공개번호	10-2005-0059811
(22) 출원일자	2003년12월15일	(43) 공개일자	2005년06월21일

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	김성기 서울특별시강북구수유2동270-78 김해열 경기도안양시동안구평촌동초원성원아파트103-701
(74) 대리인	특허법인네이트

심사관 : 손희수

(54) 유기전계발광소자 및 그 제조방법

요약

본 발명에 따른 유기전계발광소자는 서로 마주보며 이격된 제 1 및 2 기관과; 상기 제 1 기관의 내부면에 형성되는 구동 박막트랜지스터와; 상기 구동 박막트랜지스터에 연결되고 제 1 균기를 갖는 도전성 물질로 이루어지는 연결전극과; 상기 제 2 기관의 내부 전면에 형성되는 제 1 전극과; 상기 제 1 전극 하부에 형성되는 유기전계발광층과; 상기 유기전계발광층 하부에 형성되어 상기 연결전극과 접촉하며 상기 제 1 균기와 상이한 제 2 균기를 갖는 도전성 물질로 이루어지는 제 2 전극을 포함한다.

대표도

도 7

명세서

도면의 간단한 설명

도 1은 일반적인 액티브 매트릭스형 유기전계발광소자의 한 화소 영역의 구성을 나타내는 회로도.

도 2는 종래의 액티브 매트릭스형 유기전계발광소자의 한 화소 영역에 대한 평면도.

도 3은 도 2의 절단선 III-III에 따라 절단된 단면을 도시한 단면도.

도 4a 내지 4i는 상기 도 2의 절단선 III-III에 따라 절단된 단면을 제조 공정 단계별로 각각 나타낸 단면도.

도 5는 종래의 유기전계발광소자의 전체 단면도.

도 6은 본 발명의 실시예에 따른 유기전계발광 소자의 단면도.

도 7은 도 6의 A의 확대도.

도 8a 내지 8f는 본 발명의 실시예에 따른 유기전계발광소자의 제 1 기관의 제조공정을 도시한 단면도.

도 9a 내지 9c는 발명의 실시예에 따른 유기전계발광소자의 제 2 기관의 제조공정을 도시한 단면도

<도면의 주요부분에 대한 부호의 설명>

110 : 제 1 기관 150 : 제 2 기관

112 : 반도체층 114 : 게이트전극

116 : 소스전극 118 : 드레인전극

142 : 연결패턴 144 : 연결전극

152 : 제 1 전극 160 : 유기전계발광층

162 : 제 2 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광소자(Organic Electroluminescent Device; OLED)에 관한 것이며, 특히 박막트랜지스터를 포함하는 어레이층과 유기전계발광층을 서로 다른 기관에 형성하는 듀얼패널타입 유기전계발광소자 및 그 제조방법에 관한 것이다.

새로운 평판디스플레이 중 하나인 유기전계발광소자는 자체발광형이기 때문에 액정표시장치에 비해 시야각, 대조비 등이 우수하며 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고 직류저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다. 이러한 유기전계발광소자를 유기발광다이오드(Organic Light Emitting Diode; OLED)라고 부르기도 한다.

특히, 상기 유기전계발광소자는 액정표시장치나 PDP(Plasma Display Panel)와 달리 공정이 매우 단순하기 때문에 증착 및 봉지(encapsulation) 장비가 전부라고 할 수 있다.

특히, 액티브 매트릭스 방식에서는 화소에 인가되는 전류를 제어하는 전압이 스토리지 캐패시터(C_{ST} ; storage capacitor)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전압을 인가해 주도록 함으로써, 게이트 배선수에 관계없이 한 화면 동안 계속해서 구동한다.

따라서, 액티브 매트릭스 방식에서는, 낮은 전류를 인가해 주더라도 동일한 휘도를 나타내므로 저소비전력, 고정세, 대형화가 가능한 장점을 가진다.

이하, 이러한 액티브 매트릭스형 유기전계발광소자의 기본적인 구조 및 동작특성에 대해서 도면을 참조하여 상세히 설명한다.

도 1은 일반적인 액티브 매트릭스형 유기전계발광소자의 한 화소 영역의 구성을 나타내는 회로도이다.

도시한 바와 같이, 제 1 방향으로 주사선(scan line)이 형성되어 있고, 제 1 방향과 교차되는 제 2 방향으로 형성되며, 서로 일정간격 이격된 신호선(signal line) 및 전력선(power line)이 형성되어 있어, 하나의 화소영역(pixel region)을 정의한다.

상기 주사선 및 신호선의 교차지점에는 어드레싱 엘리먼트(addressing element)인 스위칭 박막트랜지스터(T_S ; Switching TFT)가 형성되어 있고, 이 스위칭 박막트랜지스터(T_S)와 연결되어 스토리지 캐패시터(C_{ST})가 형성되어 있고, 상기 스위칭 박막트랜지스터(T_S) 및 스토리지 캐패시터(C_{ST})의 연결부 및 전력선과 연결되어, 전류원 엘리먼트(current source element)인 구동 박막트랜지스터(T_D)가 형성되어 있고, 이 구동 박막트랜지스터(T_D)에는 제 1 전극이 연결되어 있고, 이 제 1 전극은 정전류 구동방식의 유기전계발광 다이오드(D_{EL} ; Electroluminescent Diode)를 통해 제 2전극과 연결되어 있다.

상기 스위칭 박막트랜지스터(T_S)는 구동 박막트랜지스터(T_D)의 게이트 전압을 제어하고, 스토리지 캐패시터(C_{ST})는 구동 박막트랜지스터(T_D)에 인가되는 전압을 저장하는 역할을 한다.

이하, 상기 액티브 매트릭스형 유기전계발광소자의 구동원리에 대해서 설명한다.

상기 액티브 매트릭스 방식에서는 게이트 신호를 선택된 스위칭 박막트랜지스터의 게이트에 인가하면, 스위칭 박막트랜지스터가 온상태가 되고, 데이터 신호가 이 스위칭 박막트랜지스터를 통과하여, 구동 박막트랜지스터와 스토리지 캐패시터에 인가되며, 구동 박막트랜지스터가 온상태로 되면, 전원 공급선으로부터 전류가 구동 박막트랜지스터의 게이트를 통하여 유기전계발광층에 인가되어 발광하게 된다.

이때, 상기 데이터 신호의 크기에 따라, 구동 박막트랜지스터의 개폐정도가 달라져서, 구동 박막트랜지스터를 통하여 흐르는 전류량을 조절하여 계조표시를 할 수 있게 된다.

그리고, 비선택 구간에는 스토리지 캐패시터에 충전된 데이터 신호가 구동 박막트랜지스터에 계속 인가되어, 다음 화면의 신호가 인가될 때까지 지속적으로 유기전계발광 소자를 발광시킬 수 있다.

도 2는 종래의 액티브 매트릭스형 유기전계발광소자의 한 화소 영역에 대한 평면도로서, 스위칭 박막트랜지스터와 구동 박막트랜지스터를 각각 하나씩 가지는 2 TFT 구조를 일례로 하여 설명한다.

도시한 바와 같이, 제 1 방향으로 게이트 배선(37)이 형성되어 있고, 게이트 배선(37)과 교차되고, 서로 이격되게 데이터 배선(51) 및 전력선(41)이 형성되어 있고, 게이트 배선(37), 데이터 배선(51), 전력선(41)이 서로 교차되는 영역에 의하여 화소 영역(P)이 정의된다.

상기 게이트 배선(37) 및 데이터 배선(51)이 교차되는 영역에는 스위칭 박막트랜지스터(T_S)가 위치하고, 스위칭 박막트랜지스터(T_S) 및 전력선(41)이 교차되는 지점에는 구동 박막트랜지스터(T_D)가 위치하여, 스위칭 박막트랜지스터(T_S)의 반도체층(31)과 일체형 패턴을 이루는 캐패시터 전극(34)이 전력선(41)과 중첩되어 스토리지 캐패시터(C_{ST})가 형성되어 있다.

그리고, 상기 구동 박막트랜지스터(T_D)와 연결되어 제 1 전극(58)이 형성되어 있고, 도면으로 제시하지는 않았지만, 제 1 전극(58)을 덮는 영역에는 유기전계발광층 및 제 2 전극이 차례대로 형성되어 유기전계발광 다이오드(D_{EL})를 이룬다.

구동 박막트랜지스터(T_D)는 구동 반도체층(32)과 구동 게이트 전극(38)을 포함하고, 스위칭 박막트랜지스터(T_S)는 스위칭 반도체층(31)과 스위칭 게이트 전극(35)을 포함한다.

이하, 상기 유기전계발광 다이오드, 구동 박막트랜지스터, 스토리지 캐패시터의 적층 구조를 도면을 참조하여 상세히 설명한다.

도 3은 상기 도 2의 절단선 III-III에 따라 절단된 단면을 도시한 단면도이다.

도시한 바와 같이, 기판(1) 상에 반도체층(32), 게이트 전극(38), 소스 및 드레인 전극(50, 52)으로 구성되는 구동 박막트랜지스터(T_D)가 형성되어 있고, 상기 소스 전극(50)에는 전력선(도 2의 41)의 일부분인 파워 전극(42)이 연결되어 있으며, 상기 드레인 전극(52)에는 투명 도전성물질로 이루어진 제 1 전극(58)이 연결되어 있다.

상기 파워 전극(42)과 대응하는 하부에는 절연된 상태로 상기 반도체층(32)과 동일물질로 이루어진 캐패시터 전극(34)이 형성되어 있어서, 파워 전극(42) 및 캐패시터 전극(34)이 중첩된 영역은 스토리지 캐패시터(C_{ST})를 이룬다.

그리고, 상기 제 1 전극(58)의 상부에는 유기전계발광층(64) 및 불투명 금속물질로 이루어진 제 2 전극(66)이 순서대로 적층되어 유기전계발광 다이오드(D_{EL})를 구성한다.

상기 유기전계발광 다이오드(D_{EL}) 하부를 중심으로 절연층들의 적층구조를 살펴보면, 상기 기판(1)과 반도체층(32) 사이에서 완충작용을 하는 버퍼층(30)과, 상기 스토리지 캐패시터(C_{ST})용 절연체로 이용되는 제 1 절연층(40)과, 상기 드레인 전극(52)과 파워 전극(42) 사이의 제 2 절연층(44)과, 상기 제 1 전극(58)과 드레인 전극(52) 사이의 제 3 절연층(54)과, 상기 제 1 전극(58)과 유기전계발광층(64) 사이의 제 4 절연층(60)이 차례대로 적층된 구조를 가지는데, 상기 제 1 내지 4 절연층(40, 44, 54, 60)에는 각각 각층 간의 전기적 연결을 위한 콘택홀(미도시)을 포함한다.

이하, 도 4a 내지 4i는 상기 도 2의 절단선 III-III에 따라 절단된 단면을 제조 공정 단계별로 각각 나타낸 단면도로서, 감광성 물질인 PR(photo-resist)을 이용한 노광(exposure), 현상(development) 공정을 포함하는 사진식각 공정(photolithography)에 의해 패터닝하는 공정에 의해 진행되어, 이하 이러한 일련의 패터닝 공정을 순서대로 설명한다.

도 4a에서는, 절연기판(1) 상에 제 1 절연물질을 이용하여 버퍼층(30)을 기판 전면에 걸쳐 형성하고, 이 버퍼층(30) 상부에 폴리실리콘을 이용하여, 액티브층(32a; active layer) 및 캐패시터 전극(34)을 형성한다.

다음으로, 도 4b에서는, 상기 도 4a 단계를 거친 기판 상에, 제 2 절연물질 및 제 1 금속을 연속으로 증착하고 패터닝하여, 상기 액티브층(32a)의 상부에 각각 게이트 절연막(36) 및 게이트 전극(38)을 형성한다.

도 4c에서는, 상기 도 4b 단계를 거친 기판 상에, 제 3 절연물질로 이루어진 제 1 절연층(40)을 형성하고, 이 제 1 절연층(40) 상부에 제 2 금속을 증착하고 패터닝하여 상기 캐패시터 전극(34)을 덮는 위치에 파워 전극(42)을 형성한다.

그리고, 도 4d에서는, 상기 도 4c 단계를 거친 기판 상에, 제 3 절연물질을 증착한 후 패터닝하여 각각 상기 액티브층(32a)의 양단부 및 파워 전극(42)의 일부를 노출하는 제 1 및 2 콘택홀(46a, 46b)과 제 3 콘택홀(48)을 가지는 제 2 절연층(44)을 형성한다.

이 단계에서, 상기 액티브층(32a)의 노출된 양단부를 이온도핑 처리하여, 이 이온도핑 처리된 부분을 불순물이 함유된 오믹콘택영역(32b; ohmic contact layer)으로 형성하여, 오믹콘택영역(32b)을 포함하는 액티브층(32a)으로 구성되는 반도체층(32)을 완성한다.

다음, 도 4e 단계에서는, 제 3 금속을 증착한 후 패터닝하여, 상기 제 3 콘택홀(도 4d의 48) 및 제 1 콘택홀(도 4d의 46a)을 통하여 파워 전극(42) 및 오믹콘택영역(32b)과 연결되는 소스 전극(50)과, 이 소스 전극(50)과 일정 간격 이격되며, 제 2 콘택홀(도 4d의 46b)을 통하여 오믹콘택영역(32b)과 연결되는 드레인 전극(52)을 형성한다.

이 단계에서 상기 반도체층(32), 게이트 전극(38), 소스 및 드레인 전극(50, 52)을 포함하는 구동 박막트랜지스터(T_D)를 완성하게 된다.

한편, 상기 파워 전극(42) 및 캐패시터 전극(34)은 각각 소스 전극(52) 및 미도시한 스위칭 박막트랜지스터의 반도체층과 전기적으로 연결되며, 상기 제 1 절연층(40)을 절연체로 하여, 스토리지 캐패시터(C_{ST})를 형성한다.

도 4f에서는, 상기 도 4e 단계를 거친 기판 상에, 제 4 절연물질을 증착한 후 패터닝하여, 제 4 콘택홀(56)을 가지는 제 3 절연층(54)을 형성한다.

그 다음, 도 4g에서는, 상기 도 4f 단계를 거친 기판 상에, 제 4 금속을 증착한 후 패터닝하여 상기 제 4 콘택홀(도 4f의 56)을 통해 드레인 전극(50)과 연결되는 제 1 전극(58)을 형성한다.

도 4h에서는, 상기 4g 단계를 거친 기판 상에, 제 5 절연물질을 증착한 후 패터닝하여 상기 제 1 전극(58)을 노출시키는 개구부(62)을 가지는 제 4 절연층(60)을 형성한다.

이 제 4 절연층(60)은 구동 박막트랜지스터(T_D)를 수분 및 이물질로부터 보호하는 역할을 한다.

도 4i에서는, 상기 개구부(도 4h의 62)을 통하여 제 1 전극(58)과 연결되는 유기전계발광층(64)과, 이 유기전계발광층(64) 상부에 제 5 금속을 이용하여 제 2 전극(66)을 기판 전면에 걸쳐 형성한다.

이하, 종래의 유기전계발광소자 패널의 적층 구조를 도면을 참조하여 상세히 설명한다.

도 5는 종래의 유기전계발광소자의 전체 단면도로서, 유기전계발광 다이오드와 구동 박막트랜지스터 사이의 연결부를 중심으로 인캡슐레이션 구조에 대해서 도시하였다.

도시한 바와 같이, 화면을 구현하는 최소단위인 서브픽셀 단위로 서로 일정간격 이격되게 제 1, 2 기판(70, 90)이 배치되어 있고, 제 1 기판(70)의 내부면에는 서브픽셀 단위로 형성된 다수 개의 구동 박막트랜지스터(T_D)를 포함한 어레이 소자층(80)이 형성되어 있고, 어레이 소자층(80) 상부에는 구동 박막트랜지스터(T_D)와 연결되어 서브픽셀 단위로 제 1 전극(72)이 형성되어 있고, 제 1 전극(72) 상부에는 서브픽셀 단위로 적, 녹, 청 컬러를 발광시키는 유기전계발광층(74)이 형성되어 있고, 유기전계발광층(74) 상부 전면에는 제 2 전극(76)이 형성되어 있다.

상기 제 1, 2 전극(72, 76) 및 제 1, 2 전극(72, 76) 사이에 개재된 유기전계발광층(74)은 유기전계발광 다이오드(D_{EL})를 이루며, 유기전계발광층(74)으로부터 발광된 빛은 제 1 전극(72) 쪽으로 발광되는 하부발광 방식인 것을 특징으로 한다.

그리고, 상기 제 2 기판(90)은 인캡슐레이션 기판으로 이용되며, 이러한 제 2 기판(90)의 내부 중앙부에는 오목부(92)가 형성되어 있고, 오목부(92) 내에는 외부로부터의 수분흡수를 차단하여 유기전계발광 다이오드(D_{EL})를 보호하기 위한 흡습제(94)가 봉입되어 있다.

상기 흡습제(94)가 봉입된 제 2 기판(90) 내부면과 제 2 전극(76)은 서로 일정간격 이격되게 위치한다.

그리고, 상기 제 1, 2 기판(70, 90)의 가장자리부는 셀패턴(85)에 의해 인캡슐레이션되어 있다.

이와 같이, 기존의 하부발광방식 유기전계발광 소자는 어레이 소자 및 유기전계발광 다이오드가 형성된 기판과 별도의 인캡슐레이션용 기판의 합착을 통해 소자를 제작하였다. 이런 경우, 어레이 소자의 수율과 유기전계발광 다이오드의 수율의 곱이 유기전계발광 소자의 수율을 결정하기 때문에, 기존의 유기전계발광 소자 구조에서는 후반 공정에 해당되는 유기전계발광 다이오드 공정에 의해 전체 공정 수율이 크게 제한되는 문제점이 있었다. 예를 들어, 어레이 소자가 양호하게 형성되었다 하더라도, 1,000 Å 정도의 박막을 사용하는 유기전계발광층의 형성시 이물이나 기타 다른 요소에 의해 불량 발생하게 되면, 유기전계발광소자는 불량 등급으로 판정된다.

이로 인하여, 양품의 어레이 소자를 제조하는데 소요되었던 제반 경비 및 재료비 손실이 초래되고, 생산수율이 저하되는 문제점이 있었다.

그리고, 하부발광방식은 인캡슐레이션에 의한 안정성 및 공정이 자유도가 높은 반면 개구율의 제한이 있어 고해상도 제품에 적용하기 어려운 문제점이 있고, 상부발광방식은 박막트랜지스터 설계가 용이하고 개구율 향상이 가능하기 때문에 제품수명 측면에서 유리하지만, 기존의 상부발광방식 구조에서는 유기전계발광층 상부에 통상적으로 음극이 위치함에 따라 재료선택폭이 좁기 때문에 투과도가 제한되어 광효율이 저하되는 점과, 광투과도의 저하를 최소화하기 위해 박막형 보호막을 구성해야 하는 경우 외기를 충분히 차단하지 못하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

상기 문제점을 해결하기 위하여, 본 발명에서는 생산수율이 향상된 고해상도/고개구율 구조 액티브 매트릭스형 유기전계발광소자를 제공하고자 한다.

이를 위하여, 본 발명의 목적은 어레이 소자와 유기전계발광 다이오드를 서로 다른 기판 상에 형성하고, 어레이 소자의 구동 박막트랜지스터와 유기전계발광 다이오드의 제 2 전극을 별도의 전기적 연결패턴을 통해 연결하는 듀얼패널타입 유기전계발광소자 및 그 제조방법을 제공하는 것이다.

본 발명의 또 다른 목적은, 어레이 소자와 유기전계발광 다이오드를 서로 다른 기판 상에 형성하는 듀얼패널타입 유기전계발광소자에 있어서, 유기전계발광다이오드의 제 2 전극과 어레이 소자의 구동 박막트랜지스터에 연결된 별도의 연결전극을 굳기(경도;hardness) 또는 기계적 강도(strength)가 서로 다른 물질로 형성하여 제 2 전극과 전기적 연결패턴 사이의 접촉특성이 향상된 듀얼패널타입 유기전계발광소자 및 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명은 서로 마주보며 이격된 제 1 및 2 기판과; 상기 제 1 기판의 내부면에 형성되는 구동 박막트랜지스터와; 상기 구동 박막트랜지스터에 연결되고 제 1 굳기를 갖는 도전성 물질로 이루어지는 연결전극과; 상기 제 2 기판의 내부 전면에 형성되는 제 1 전극과; 상기 제 1 전극 하부에 형성되는 유기전계발광층과; 상기 유기전계발광층 하부에 형성되어 상기 연결전극과 접촉하며 상기 제 1 굳기와 상이한 제 2 굳기를 갖는 도전성 물질로 이루어지는 제 2 전극을 포함하는 유기전계발광소자를 제공한다.

상기 제 1 굳기는 상기 제 2 굳기보다 큰 값일 수 있으며, 상기 연결전극의 최상면에는 톱니모양의 요철이 형성되어 있을 수 있다.

상기 연결전극의 하부에 상기 제 1 및 2 기판 사이의 이격 거리에 대응하는 높이를 가지고 절연물질로 이루어진 연결패턴을 더욱 포함할 수 있으며, 상기 구동 박막트랜지스터는 게이트전극, 액티브층, 소스전극, 드레인전극을 포함한다.

본 발명의 유기전계발광소자는 상기 제 1 기판 상부에 형성되는 게이트배선과; 상기 게이트배선과 교차하는 데이터배선과; 상기 데이터 배선에 평행하며 일정간격 이격되는 전력선과; 상기 게이트배선, 데이터배선, 구동 박막트랜지스터와 연결되는 스위칭 박막트랜지스터를 더욱 포함할 수 있다.

한편, 본 발명은 제 1 기판 상부에 구동 박막트랜지스터를 형성하는 단계와; 상기 구동 박막트랜지스터에 연결되고 제 1 굳기를 갖는 도전성 물질로 이루어지는 연결전극을 형성하는 단계와; 제 2 기판 상부에 제 1 전극을 형성하는 단계와; 상기 제 1 전극 상부에 유기전계발광층을 형성하는 단계와; 상기 유기전계발광층 상부에 상기 제 1 굳기와 상이한 제 2 굳기를 갖는 도전성 물질로 이루어지는 제 2 전극을 형성하는 단계와; 상기 연결전극과 제 2 전극이 접촉하도록 상기 제 1 및 2 기판을 합착하는 단계를 포함하는 유기전계발광소자의 제조방법을 제공한다.

상기 제 1 굳기는 상기 제 2 굳기보다 큰 값일 수 있으며, 상기 연결전극의 최상면에 톱니모양의 요철을 형성하는 단계를 더욱 포함할 수 있다.

또한, 상기 연결전극의 하부에 절연물질로 이루어진 연결패턴을 형성하는 단계를 더욱 포함할 수 있다.

이하 도면을 참조하여 본 발명의 실시예에 따른 유기전계발광소자 및 그 제조방법을 상세히 설명한다.

도 6은 본 발명의 실시예에 따른 유기전계발광 소자의 단면도로서, 전기적 연결 구조를 중심으로 개략적으로 도시하였다.

도시한 바와 같이, 다수 개의 서브픽셀이 정의된 제 1 및 2 기판(110, 150)이 서로 일정간격을 유지하며, 대향되게 배치되어 있다.

상기 제 1 기관(110)의 내부면에는 서브픽셀 단위로 형성된 다수 개의 구동 박막트랜지스터(T_D)를 포함하는 어레이 소자층(140)이 형성되어 있고, 어레이 소자층(140) 상부에는 구동 박막트랜지스터(T_D)와 접촉하는 연결전극(144)이 형성되어 있다.

상기 구동 박막트랜지스터(T_D)는 게이트 전극(112), 액티브층(114), 소스전극(116) 및 드레인전극(118)으로 이루어지고, 실질적으로 전술한 연결전극(144)은 드레인전극(118)과 접촉한다.

상기 연결전극(144)은 도전성 물질로 이루어지며, 제 2 기관(150)상의 제 2 전극(162)과 전기적으로 연결되어야 하므로 이격된 제 1 및 2 기관(110, 150)간의 공간을 채울만큼의 높이를 가져야 한다. 이를 위하여 상기 연결전극(144)의 하부에 절연물질로 이루어지는 연결패턴(142)이 형성되어 있다. 도시하지는 않았지만, 또 다른 실시예에서는 상기 연결패턴(142)을 다중층으로 형성할 수도 있고, 상기 연결전극(144)은 별도의 도전층을 통해 구동 박막트랜지스터(T_D)와 연결될 수도 있다.

그리고, 상기 제 2 기관(150) 내부 전면에는 제 1 전극(152)이 형성되어 있고, 제 1 전극(152) 하부에는 서브픽셀 단위로 반복 배열되는 적, 녹, 청 서브발광층(156a, 156b, 156c)을 포함하는 유기전계발광층(160)이 형성되어 있고, 유기전계발광층(160) 하부에는 서브픽셀 단위로 제 2 전극(162)이 형성되어 있다.

좀 더 상세히 설명하면, 상기 유기전계발광층(160)은, 제 1 전극(152) 하부면과 형성되는 제 1 캐리어 전달층(154)과, 제 1 캐리어 전달층(154) 하부면에 형성되며 적, 녹, 청 서브발광층(156a, 156b, 156c)을 포함하는 발광층(156)과, 발광층(156)하부에 형성되며 제 2 전극(162) 상부면과 접촉하는 제 2 캐리어 전달층(158)을 포함한다.

한 예로, 상기 제 1 전극(152)이 양극, 제 2 전극(162)이 음극에 해당될 경우, 제 1 캐리어 전달층(154)은 차례대로 정공주입층 및 정공수송층에 해당되고, 제 2 캐리어 전달층(158)은 차례대로 전자수송층 및 전자주입층에 해당된다.

그리고, 상기 제 1 및 2 전극(152, 162)과 제 1 및 2 전극(152, 162) 사이에 개재된 유기전계발광층(160)은 유기전계발광다이오드(D_{EL})에 해당된다.

그리고, 상기 제 1 및 2 기관(110, 150)의 가장자리부에는 셀패턴(170)이 위치하여, 상기 제 1 및 2 기관(110, 150)을 합착시키고 있다.

본 발명의 실시예에 따른 유기전계발광소자는, 유기전계발광 다이오드(D_{EL})와 어레이 소자층(140)을 서로 다른 기관에 형성하고, 상기 연결전극(144)의 최상부면이 제 2 전극(162) 최하부면과 연결하여 구동 박막트랜지스터(T_D)로부터 공급되는 전류가 연결전극(144)을 통해 유기전계발광 다이오드(D_{EL})의 제 2 전극(162)으로 전달되도록 하는 듀얼패널타입인 것을 특징으로 한다.

이때, 연결전극(144)과 제 2 전극(162)은 서로 굳기(경도;hardness) 또는 기계적 강도(strength)가 다른 물질로 이루어진다. 즉, 연결전극의 제 1 굳기와 제 2 전극의 제 2 굳기는 서로 다른 값을 갖는다.

상기 연결전극(144)과 제 2 전극(162)은 각각 제 1 및 2 기관(110, 150) 상부에 형성된 후 합착에 의하여 기계적으로 접촉하게 되는데, 연결전극(144)의 최상부 면적이 좁고 합착시 탈착의 가능성도 있어서 불량이 발생할 가능성이 있다. 이러한 문제를 해결하기 위하여, 연결전극(144)과 제 2 전극(162)을 서로 다른 굳기를 갖는 물질로 형성하면, 합착시 큰 굳기를 갖는 물질로 이루어진 접촉면이 작은 굳기를 갖는 물질로 이루어진 접촉면으로 부분적으로 파고들어서 연결전극(144)과 제 2 전극(162)의 접촉특성이 개선된다.

또한, 본 발명에 따른 유기전계발광 소자는 상부발광방식이기 때문에, 박막트랜지스터 설계가 용이해지고 고개구율/고해상도 구현이 가능한 장점을 가진다.

본 발명의 실시예에 따른 유기전계발광소자에서의 연결전극(144)과 제 2 전극(162)의 접촉을 도면을 참조하여 상세히 설명하기로 한다.

도 7은 도 6의 A의 확대도로서, 본 발명의 실시예에 따른 유기전계발광소자의 연결전극과 제 2 전극의 접촉부분을 보여준다.

도 7에 도시한 바와 같이, 제 1 기관(110) 상부에는 구동 박막트랜지스터(T_D)의 게이트 절연막으로 사용되는 제 1 절연층(113)이 형성되어 있고, 제 1 절연층(113) 상부에는 구동 박막트랜지스터(T_D)를 덮는 보호막으로 사용되는 제 2 절연층(120)이 형성되어 있다.

제 2 절연층(120) 상부에는 절연물질로 이루어진 연결패턴(142)이 형성되어 있고 연결패턴(142) 상부에는 도전물질로 이루어진 연결전극(144)이 형성되어 있다. 예를 들어, 상기 연결패턴(142)은 감광성 유기물질로 형성될 수 있다.

한편, 제 1 기관(110)과 마주보며 이격된 제 2 기관의 내부면에는 제 1 전극(152)이 형성되어 있고, 제 2 전극(152)의 하부에는 제 1 캐리어 전달층(154), 발광층(156), 제 2 캐리어 전달층(158)을 포함하는 유기전계발광층(160)이 형성되어 있다. 유기전계발광층(160) 하부에는 도전성 물질로 이루어진 제 2 전극(162)이 형성되어 있다.

연결전극(144)은 제 1 균기를 가지는 도전성 물질로 이루어지고, 제 2 전극(162)은 제 1 균기와는 다른 제 2 균기를 가지는 도전성 물질로 이루어진다.

예를 들어, 제 1 균기가 제 2 균기보다 큰 값일 수 있다. 이때, 연결전극(144)의 최상면이 자연적으로 미세 요철(micro unevenness)을 갖고 있을 경우, 제 1 및 2 기관(110, 150)의 합착에 의하여 연결전극(144)과 제 2 전극(162)이 접촉되고 압력이 가해지면 연결전극(144) 최상면의 돌출부가 제 2 전극(162) 최하면으로 파고들면서 연결된다. 따라서, 제 1 및 2 기관(110, 150)이 서로 기울어져서 합착될 경우에도 연결전극(144)과 제 2 전극(162)은 보다 안정적으로 접촉하게 된다.

이러한 효과를 극대화하기 위하여 연결전극(144)의 최상면에 자연발생적인 미세요철보다 큰 톱니모양의 요철을 인위적으로 형성할 수도 있다.

본 실시예에서는 연결전극(144)의 균기가 큰 경우에 대하여 도시하였으나, 제 2 전극(162)의 균기가 큰 경우에도 이를 적용할 수 있으며 이때에는 톱니모양의 인위적인 요철을 제 2 전극(162)의 최하면에 형성하여 그 접촉특성 개선효과를 극대화할 수 있다.

본 발명의 실시예에 따른 유기전계발광소자의 제조방법을 도면을 참조하여 상세히 설명한다.

도 8a 내지 8f는 본 발명의 실시예에 따른 유기전계발광소자의 제 1 기관의 제조공정을 도시한 단면도이고, 도 9a 내지 9c는 발명의 실시예에 따른 유기전계발광소자의 제 2 기관의 제조공정을 도시한 단면도이다.

도 8a는 제 1 기관(110) 상부에 게이트전극(112)이 형성하는 단계이다. 도면으로 제시하지는 않았지만, 이 단계에서는 상기 게이트전극(112)에 연결되는 게이트배선과, 게이트배선과 평행하고 일정간격 이격된 전력선이 형성된다.

도 8b는 게이트전극(112) 상부에 제 1 절연층(113), 액티브층(114), 오믹콘택층(114a)을 형성하는 단계이다. 제 1 절연층은 게이트전극(112) 상부의 제 1 기관(110) 전면에 형성되어 게이트 절연막으로 사용된다. 게이트 전극(112)에 대응되는 제 1 절연층(113) 상부에는 순수 반도체 물질로 이루어진 액티브층(114)과 불순물 반도체 물질로 이루어진 오믹콘택층(114a)이 연속적으로 형성된다.

도 8c는 오믹콘택층(114a) 상부에 소스 및 드레인 전극(116, 118)을 형성하는 단계이다. 소스 및 드레인 전극(116, 118)은 오믹콘택층(114a) 상부에 서로 이격되어 형성되고, 소스 및 드레인 전극(116, 118)의 이격 구간의 오믹콘택층(114a)을 제거하여 액티브층(114)이 노출되도록 한다.

상기 게이트전극(112), 액티브층(114), 소스 전극(116), 드레인 전극(118)은 구동 박막트랜지스터(T_D)를 이룬다.

도 8d는 구동 박막트랜지스터(T_D) 상부에 제 2 절연층(120)을 형성하는 단계이다. 제 2 절연층(120)에는 드레인 전극(118)의 일부를 노출하는 드레인 콘택홀(120a)이 형성되어 있다.

도 8e는 제 2 절연층(120) 상부에 연결패턴(142)을 형성하는 단계이다. 연결패턴(142)은 제 1 절연층(113) 또는 제 2 절연층(120)과 동일한 절연물질로 이루어질 수도 있으며, 감광성 유기물질로 이루어질 수도 있다. 또한, 단일층이나 다층층으로 형성될 수도 있으며, 합착시 제 1 기판(110)의 구동 박막트랜지스터(T_D)와 제 2 기판(도 7의 150)의 유기전계발광 다이오드(D_{EL})의 전기적 연결이 가능한 높이를 갖도록 형성하기만 하면 된다.

도 8f는 연결패턴(142) 상부에 연결전극(144)을 형성하는 단계이다. 연결전극(144)은 도전성 물질로 이루어지며, 드레인 콘택홀(도 8d의 120a)을 통하여 구동 박막트랜지스터(T_D)의 드레인 전극(118)에 연결된다.

여기서, 연결전극(144)은 제 1 군기를 가지는데, 제 1 군기는 제 2 기판(도 7의 150) 상에 형성되는 제 2 전극(도 7의 162)의 제 2 군기와 다른 값을 갖는다. 예를 들어, 제 1 군기가 제 2 군기보다 큰 값을 가지도록 연결전극(144)을 형성할 수 있다.

또한, 연결패턴(142) 상부의 연결전극(144)의 최상면에는 톱니모양의 인위적인 요철이 형성될 수도 있고 자연발생적인 미세 요철이 형성될 수도 있다. 이러한 요철은 연결전극(144)과 제 2 전극(도 7의 162) 사이의 접촉을 더욱 개선하기 위하여 형성할 수 있는데, 예를 들어 연결전극(144)용 식각 기체(gas)를 이용하여 연결전극(144)의 기능에 손상을 가하지 않을 정도로 건식 식각하여 형성할 수도 있다.

도 9a는 제 2 기판(150) 상부에 제 1 전극(152)을 형성하는 단계이다. 제 1 전극(152)은 기판 전면에서 형성되어 공통전극으로 사용된다.

도 9b는 제 1 전극(152) 상부에 유기전계발광층(160)을 형성하는 단계이다. 유기전계발광층(160)은 제 1 전극(152) 상부에 형성되는 제 1 캐리어 전달층(154), 제 1 캐리어 전달층(154) 상부에 형성되는 발광층(156), 발광층(156) 상부에 형성되는 제 2 캐리어 전달층(158)을 포함하며, 발광층(156)은 각 서브픽셀별로 번갈아 형성되는 적, 녹, 청 서브발광층(156a, 156b, 156c)으로 이루어진다.

도 9c는 유기전계발광층(160) 상부에 제 2 전극(162)을 형성하는 단계이다. 제 2 전극(162)은 연결전극(144)의 제 1 군기와는 상이한 제 2 군기를 갖는 도전성 물질로 이루어지며, 예를 들어 제 2 군기가 제 1 군기보다 작은 값을 가질 수 있다.

한편, 상기 제 1 및 2 전극(152, 162)과 제 1 및 2 전극(152, 162) 사이에 개재된 유기전계발광층(160)은 유기전계발광 다이오드(D_{EL})를 이룬다.

도면으로 제시하지는 않았지만, 도 8a 내지 8f의 공정을 통하여 제조된 제 1 기판(110)과 도 9a 내지 9c의 공정을 통하여 제조된 제 2 기판(150) 사이의 가장자리부에 셀패턴(170)을 형성한 후 제 1 및 2 기판(110, 150)을 합착하여 유기전계발광소자를 완성한다.

제 1 및 2 기판(110, 150)의 합착에 의하여 연결전극(144)과 제 2 전극(162)이 접촉되고 압력이 가해지면 연결전극(144) 최상면의 요철이 제 2 전극(162)으로 파고들면서 연결전극(144)과 제 2 전극(162)이 연결된다. 따라서, 제 1 및 2 기판(110, 150)이 서로 기울어져서 합착될 경우에도 연결전극(144)과 제 2 전극(162)은 보다 안정적으로 접촉하게 되어 연결전극(144)과 제 2 전극(162)의 접촉 특성이 개선된다.

본 발명에 따른 유기전계발광소자 및 그 제조 방법은 상기 실시예에 한정되지 않고, 본 발명의 취지에 어긋나지 않는 한도 내에서 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의하여 다양한 변화와 변형이 가능하다는 것은 명백하며, 이러한 변화와 변형이 본 발명에 속함은 첨부된 청구 범위를 통해 알 수 있다.

발명의 효과

이상과 같이, 본 발명에 따른 유기전계발광 소자 및 그 제조방법에 의하면, 첫째, 어레이 소자와 유기전계발광 다이오드를 서로 다른 기판 상에 형성하기 때문에 생산수율 및 생산관리 효율을 향상시킬 수 있고, 제품수명을 늘릴 수 있으며, 둘째, 상부발광방식이기 때문에 박막트랜지스터 설계가 용이해지고 고개구율/고해상도 구현이 가능하고, 셋째, 구동 박막트랜지스터에 접촉하는 연결전극과 유기전계발광 다이오드의 제 2 전극을 서로 다른 군기를 갖는 도전성 물질로 형성함으로써 연결전극과 제 2 전극의 접촉 특성을 개선할 수 있다는 장점을 가진다.

(57) 청구의 범위

청구항 1.

서로 마주보며 이격된 제 1 및 2 기관과;

상기 제 1 기관의 내부면에 형성되는 구동 박막트랜지스터와;

상기 구동 박막트랜지스터에 연결되고 제 1 균기를 갖는 도전성 물질로 이루어지는 연결전극과;

상기 제 2 기관의 내부 전면에 형성되는 제 1 전극과;

상기 제 1 전극 하부에 형성되는 유기전계발광층과;

상기 유기전계발광층 하부에 형성되어 상기 연결전극과 접촉하며 상기 제 1 균기와 상이한 제 2 균기를 갖는 도전성 물질로 이루어지는 제 2 전극

을 포함하며, 상기 제 1 균기를 갖는 연결전극과 상기 제 2 균기를 갖는 제 2 전극 중 그 균기가 더 큰 도전성 물질로 이루어진 하나는 그 표면이 톱니형상의 요철구조를 갖는 것이 특징인 유기전계발광소자.

청구항 2.

서로 마주보며 이격된 제 1 및 2 기관과;

상기 제 1 기관의 내부면에 형성되는 구동 박막트랜지스터와;

상기 구동 박막트랜지스터에 연결되고 제 1 균기를 갖는 도전성 물질로 이루어지는 연결전극과;

상기 제 2 기관의 내부 전면에 형성되는 제 1 전극과;

상기 제 1 전극 하부에 형성되는 유기전계발광층과;

상기 유기전계발광층 하부에 형성되어 상기 연결전극과 접촉하며 상기 제 1 균기와 상이한 제 2 균기를 갖는 도전성 물질로 이루어지는 제 2 전극

을 포함하며, 상기 제 1 균기가 상기 제 2 균기보다 큰 것을 특징으로 하는 유기전계발광소자.

청구항 3.

삭제

청구항 4.

제 1 항에 있어서,

상기 연결전극의 하부에 상기 제 1 및 2 기관 사이의 이격 거리에 대응하는 높이를 가지고 절연물질로 이루어진 연결패턴을 더욱 포함하는 것을 특징으로 하는 유기전계발광소자.

청구항 5.

제 1 항에 있어서,

상기 구동 박막트랜지스터는 게이트전극, 액티브층, 소스전극, 드레인전극을 포함하는 것을 특징으로 하는 유기전계발광소자.

청구항 6.

제 1 항에 있어서,

상기 제 1 기관 상부에 형성되는 게이트배선과;

상기 게이트배선과 교차하는 데이터배선과;

상기 데이터 배선에 평행하며 일정간격 이격되는 전력선과;

상기 게이트배선, 데이터배선, 구동 박막트랜지스터와 연결되는 스위칭 박막트랜지스터

를 더욱 포함하는 것을 특징으로 하는 유기전계발광소자.

청구항 7.

제 1 기관 상부에 구동 박막트랜지스터를 형성하는 단계와;

상기 구동 박막트랜지스터에 연결되고 제 1 군기를 갖는 도전성 물질로 이루어지는 연결전극을 형성하는 단계와;

제 2 기관 상부에 제 1 전극을 형성하는 단계와;

상기 제 1 전극 상부에 유기전계발광층을 형성하는 단계와;

상기 유기전계발광층 상부에 상기 제 1 군기와 상이한 제 2 군기를 갖는 도전성 물질로 이루어지는 제 2 전극을 형성하는 단계와;

상기 연결전극과 제 2 전극이 접촉하도록 상기 제 1 및 2 기관을 합착하는 단계와;

상기 제 1 군기를 갖는 연결전극과 상기 제 2 군기를 갖는 제 2 전극 중 더 큰 군기를 갖는 전극의 표면에 톱니형태의 요철을 형성하는 단계

를 포함하는 유기전계발광소자의 제조방법.

청구항 8.

제 1 기관 상부에 구동 박막트랜지스터를 형성하는 단계와;

상기 구동 박막트랜지스터에 연결되고 제 1 군기를 갖는 도전성 물질로 이루어지는 연결전극을 형성하는 단계와;

제 2 기관 상부에 제 1 전극을 형성하는 단계와;

상기 제 1 전극 상부에 유기전계발광층을 형성하는 단계와;

상기 유기전계발광층 상부에 상기 제 1 균기와 상이한 제 2 균기를 갖는 도전성 물질로 이루어지는 제 2 전극을 형성하는 단계와;

상기 연결전극과 제 2 전극이 접촉하도록 상기 제 1 및 2 기판을 합착하는 단계

를 포함하며, 상기 제 1 균기가 상기 제 2 균기보다 큰 것을 특징으로 하는 유기전계발광소자의 제조방법.

청구항 9.

삭제

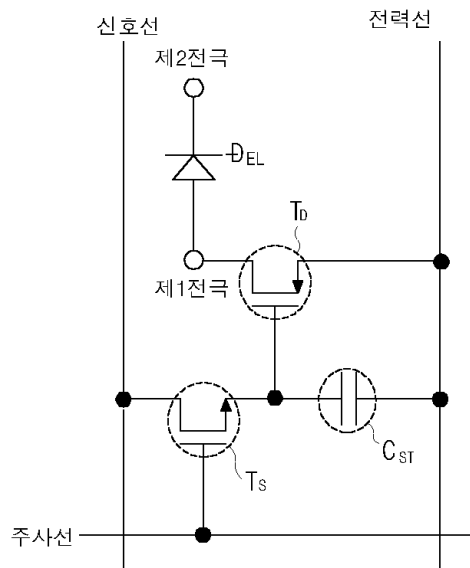
청구항 10.

제 7 항에 있어서,

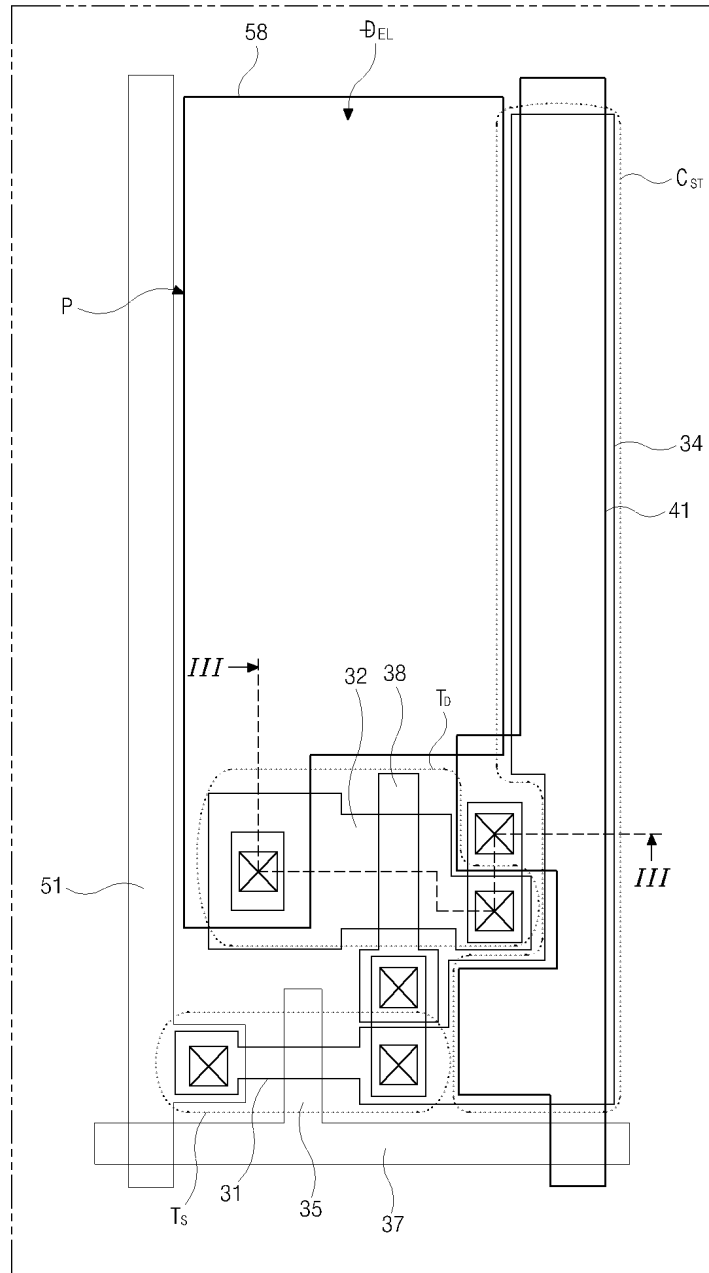
상기 연결전극의 하부에 절연물질로 이루어진 연결패턴을 형성하는 단계를 더욱 포함하는 것을 특징으로 하는 유기전계발광소자의 제조방법.

도면

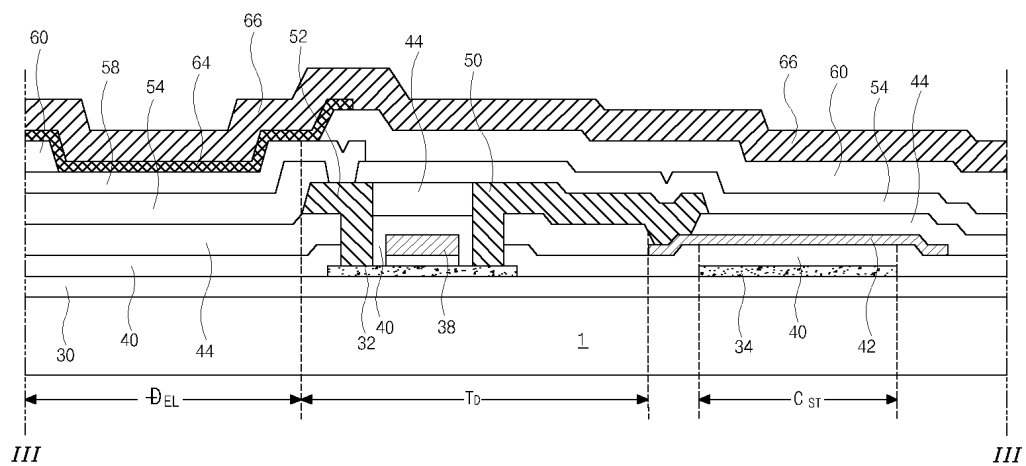
도면1



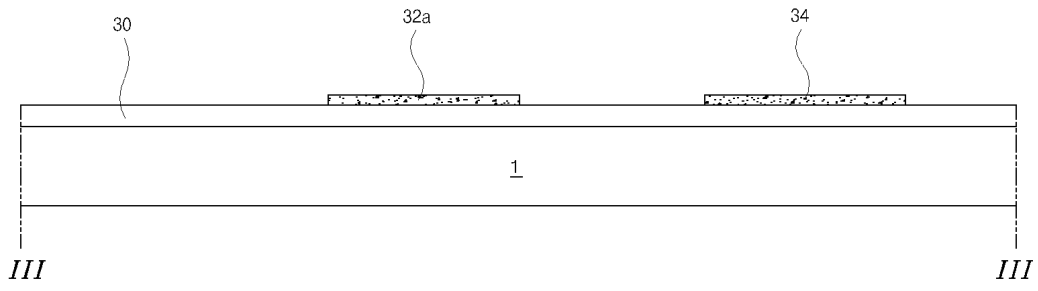
도면2



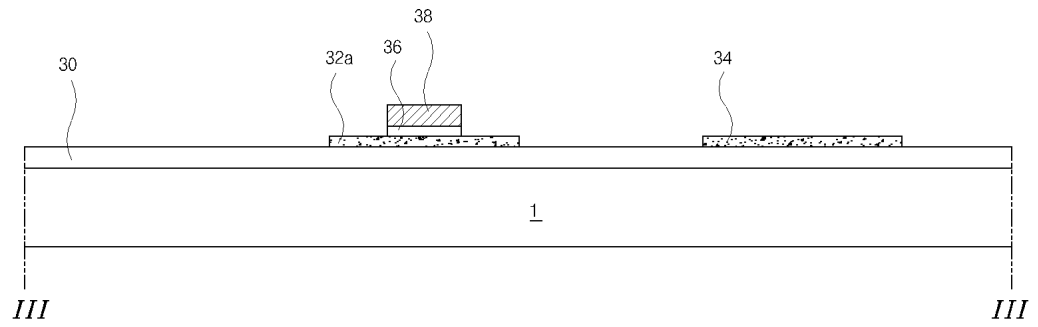
도면3



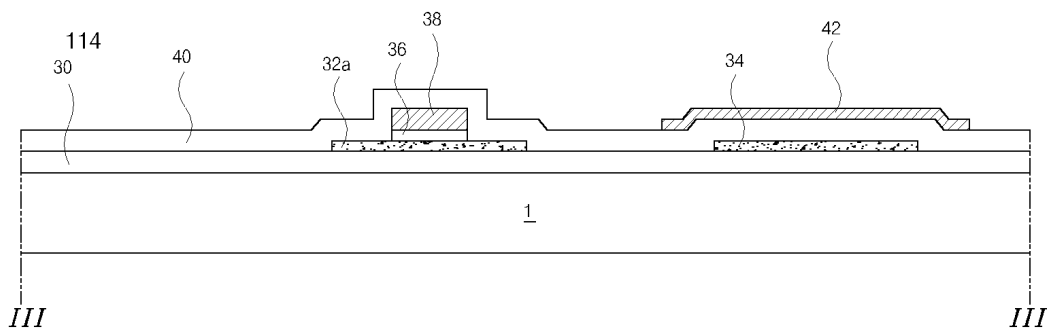
도면4a



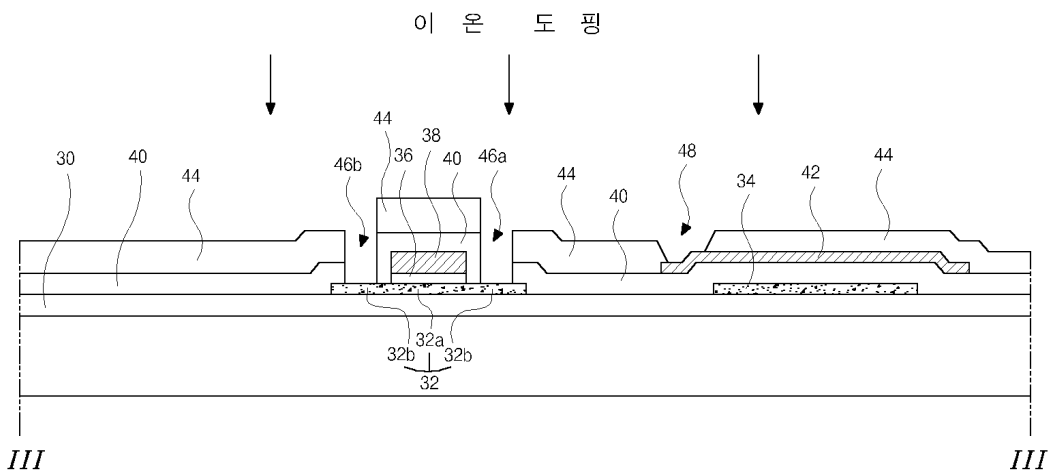
도면4b



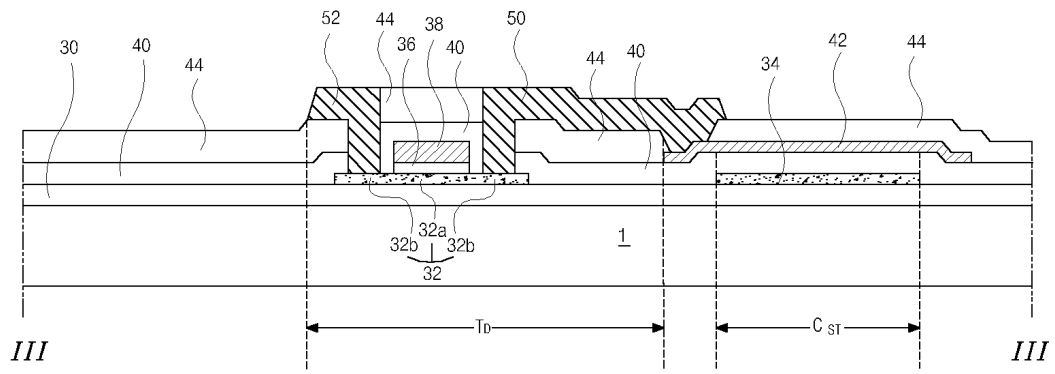
도면4c



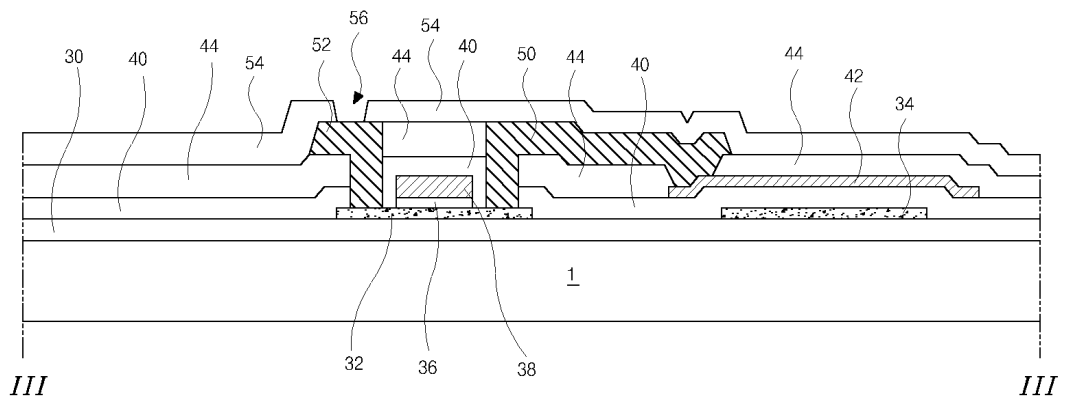
도면4d



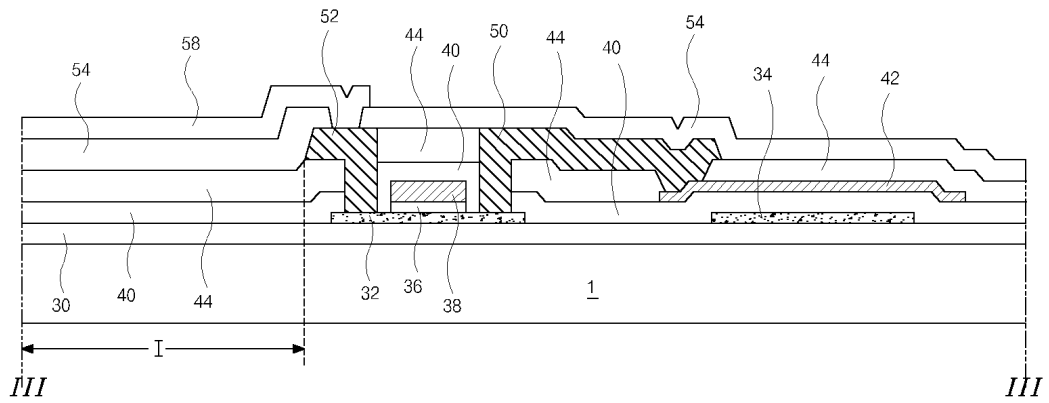
도면4e



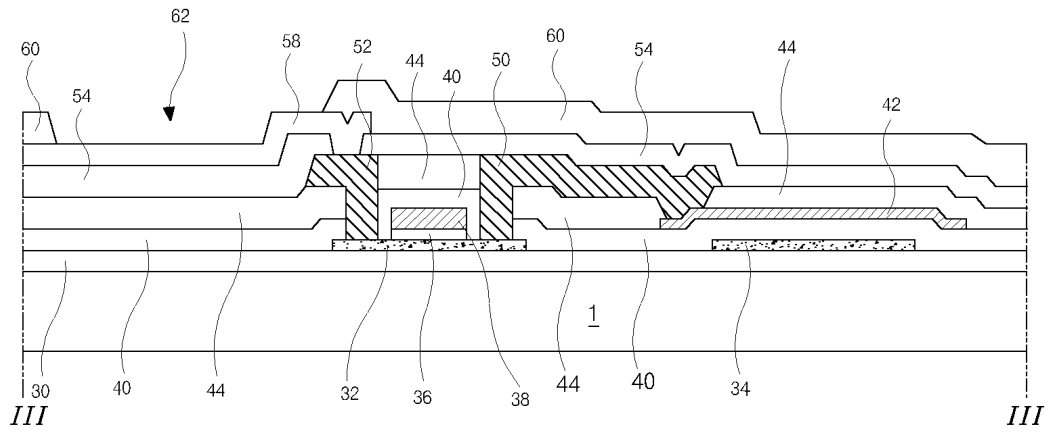
도면4f



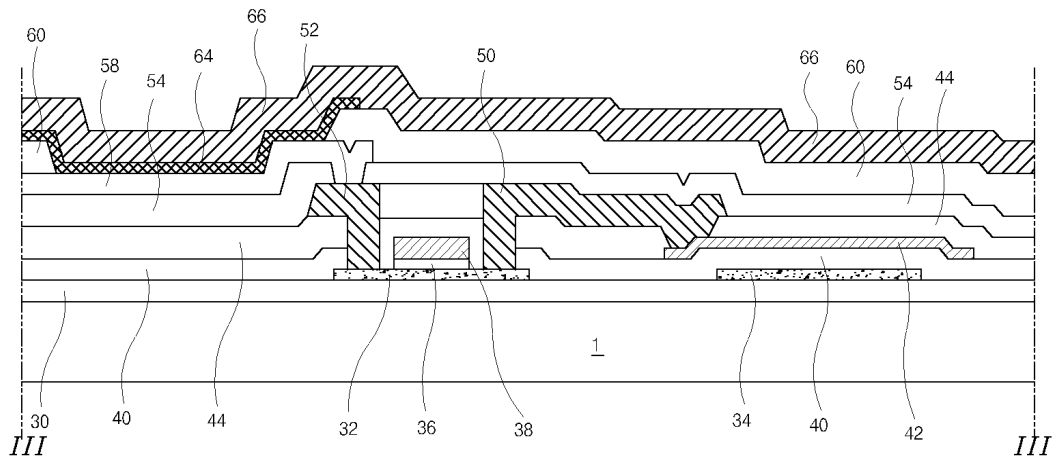
도면4g



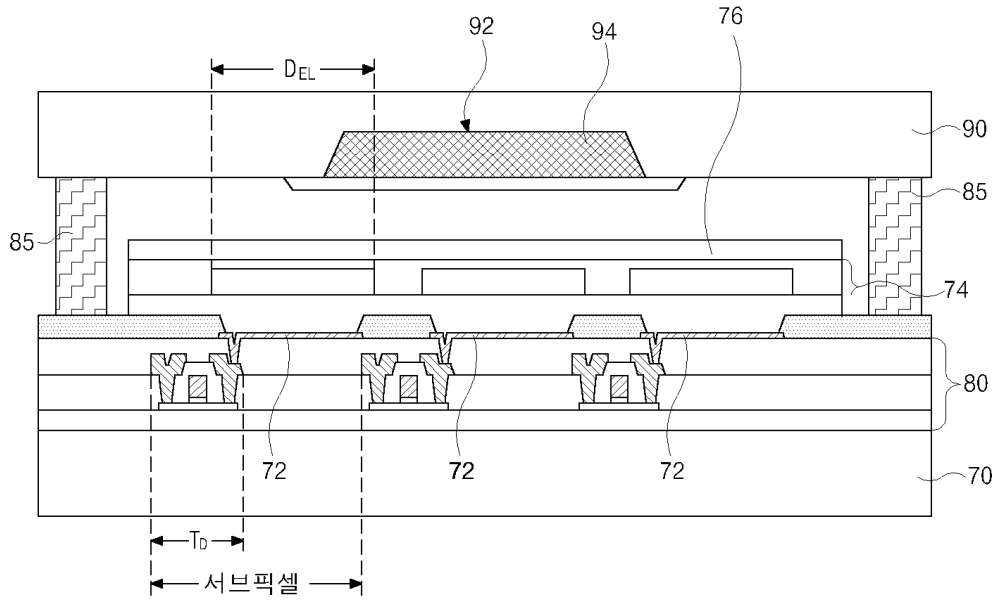
도면4h



도면4i



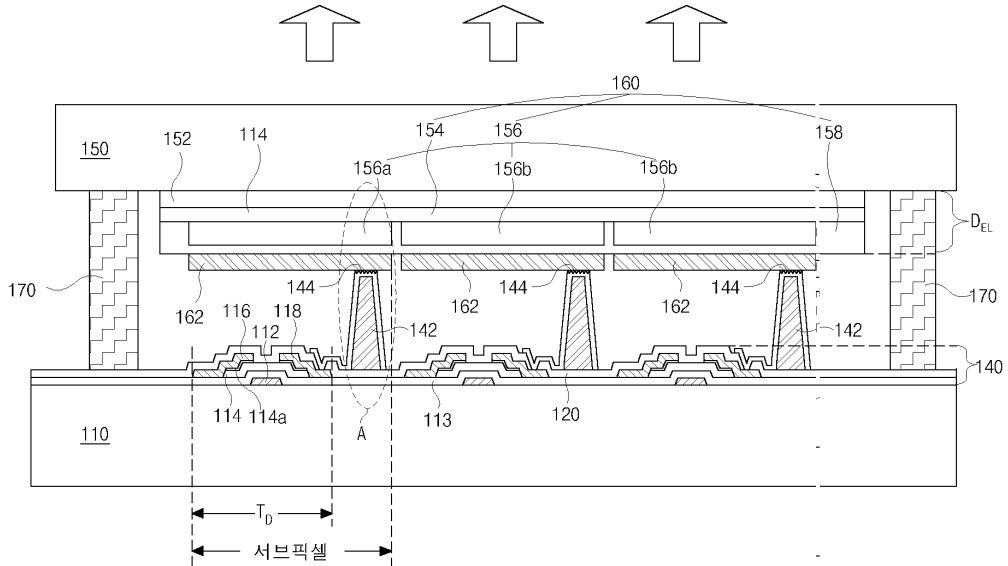
도면5



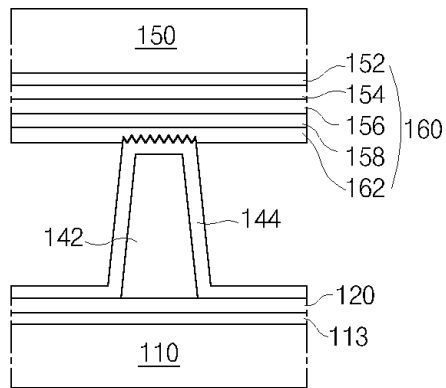
발 광 방 향

도면6

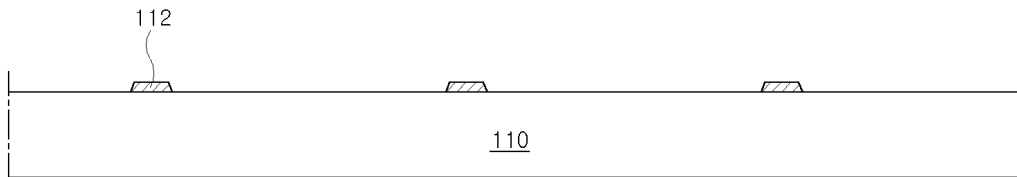
발 광 방 향



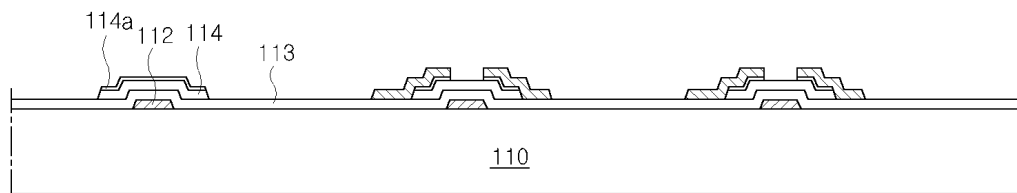
도면7



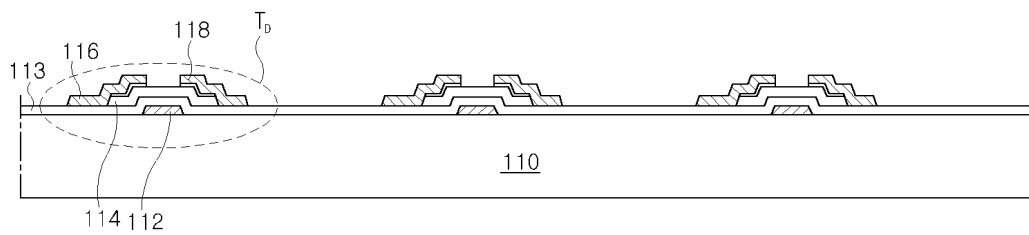
도면8a



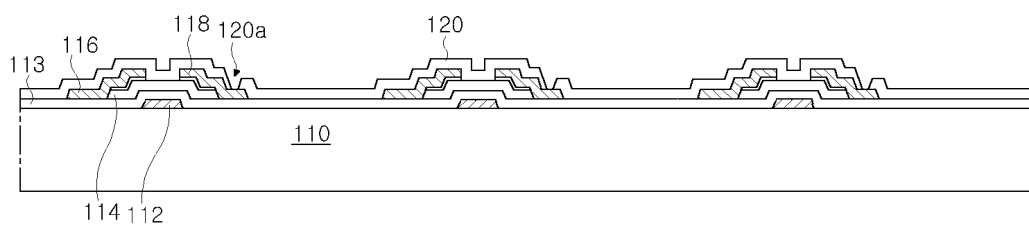
도면8b



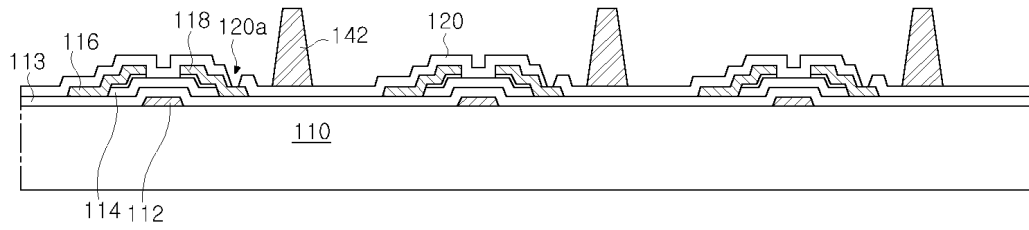
도면8c



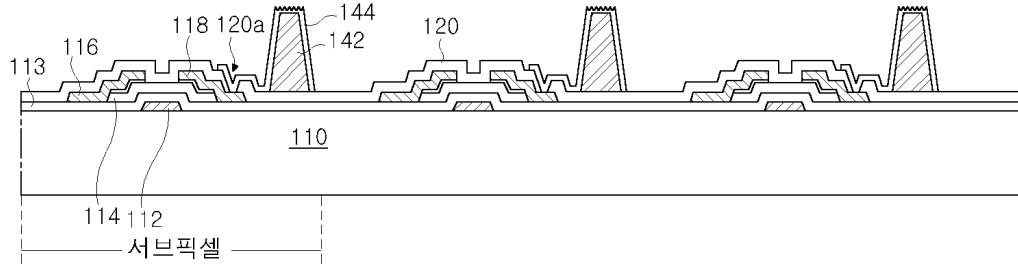
도면8d



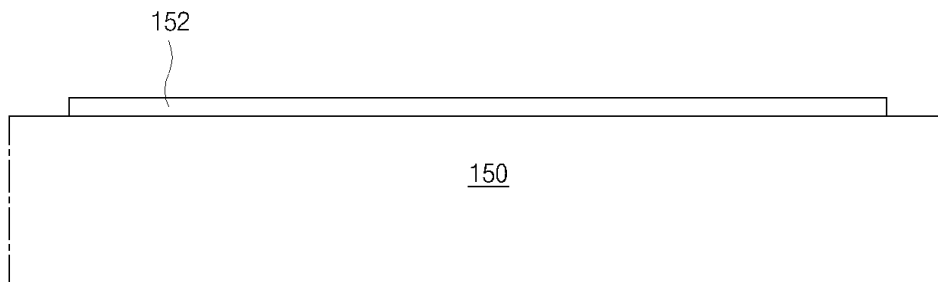
도면8e



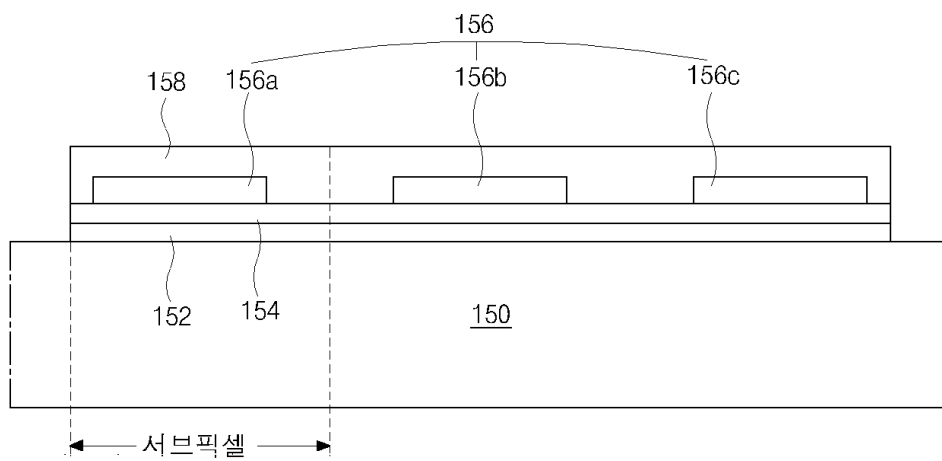
도면8f



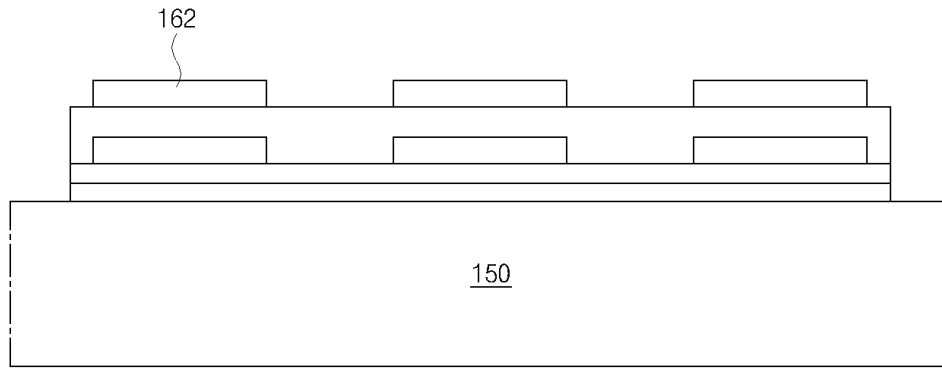
도면9a



도면9b



도면9c



专利名称(译)	有机电致发光器件及其制造方法		
公开(公告)号	KR100553248B1	公开(公告)日	2006-02-20
申请号	KR1020030091527	申请日	2003-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SUNGKI 김성기 KIM HAEYEOL 김해열		
发明人	김성기 김해열		
IPC分类号	H05B33/26		
其他公开文献	KR1020050059811A		
外部链接	Espacenet		

摘要(译)

一种有机电致发光器件，包括彼此面对且彼此间隔开的第一和第二基板；形成在第一基板的内表面上的驱动薄膜晶体管；连接电极，连接到驱动薄膜晶体管，由具有第一硬度的导电材料制成；形成在第二基板的内表面上的第一电极；在第一电极下形成的有机电致发光层；并且第二电极形成在有机电致发光层下方，第二电极与连接电极接触并且具有不同于第一硬度的第二硬度。 7

