

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ G09G 3/30		(45) 공고일자	2005년10월12일
		(11) 등록번호	10-0520827
		(24) 등록일자	2005년10월05일
(21) 출원번호	10-2003-0040489	(65) 공개번호	10-2004-0110931
(22) 출원일자	2003년06월21일	(43) 공개일자	2004년12월31일

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	박준규 경기도 안양시 동안구 비산동 1109-4 셋별아파트 607동 909 호
(74) 대리인	김영호

심사관 : 천대식

(54) 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법

요약

본 발명은 일렉트로 루미네센스 패널의 개구율을 증가시킵과 아울러 외부에서 공급되는 전류를 전압으로 변환하여 일렉트로 루미네센스 패널을 구동시키는 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법에 관한 것이다.

본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동장치는 게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들이 형성된 일렉트로 루미네센스 표시패널과, 외부로부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 전류 발생회로와, 상기 전류 발생회로로부터 공급되는 상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 상기 데이터 라인들에 공급하는 데이터 드라이버와, 상기 데이터 드라이버를 제어함과 아울러 상기 디지털 데이터를 상기 전류 발생회로에 공급하고 상기 데이터 드라이버를 제어하기 위한 샘플링 제어신호를 생성하여 상기 데이터 드라이버에 공급하는 타이밍 컨트롤러를 구비하는 것을 특징으로 한다.

대표도

도 6

명세서

도면의 간단한 설명

도 1은 일반적인 일렉트로 루미네센스 표시패널의 유기 발광셀을 나타내는 단면도.

도 2는 일반적인 일렉트로 루미네센스 표시패널의 구동장치를 나타내는 블록도.

도 3은 도 2에 도시된 화소셀들(PE)을 증가적으로 나타내는 회로도.

도 4는 본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동장치를 나타내는 블록도.

도 5는 도 4에 도시된 일렉트로 루미네센스 표시패널 상에 내장된 데이터 드라이버를 나타내는 블록도.

도 6은 도 5에 도시된 샘플링 드라이버를 나타내는 회로도.

도 7은 도 6에 도시된 박막 트랜지스터를 구동시키기 위한 구동 타이밍도.

도 8은 도 4에 도시된 화소셀들(PE)을 증가적으로 나타내는 회로도.

< 도면의 주요 부분에 대한 부호의 설명 >

2 : 음극 4 : 전자 주입층

6 : 전자 수송층 8 : 발광층

10 : 정공 수송층 12 : 정공 주입층

14 : 양극 16, 116 : EL 표시패널

18, 118 : 게이트 드라이버 20, 120 : 데이터 드라이버

22, 122 : 화소 셀 28, 128 : 타이밍 컨트롤러

30, 130 : 발광셀 구동회로 32, 132 : 외부 전류발생 회로

1501 내지 150n : 샘플링 드라이버 170, 172 : 샘플링 회로

162 : 데이터 신호 공급라인 180 : 아날로그 버퍼

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법에 관한 것으로, 특히 일렉트로 루미네센스 패널의 개구율을 증가시킴과 아울러 외부에서 공급되는 전류를 전압으로 변환하여 일렉트로 루미네센스 패널을 구동시키는 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라스마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시장치 등이 있다. 이러한 평판 표시장치는 전압구동소자와 전류구동소자로 나뉘어질 수 있다.

EL 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 재료 및 구조에 따라 무기 EL과 유기 EL로 대별된다. 이 EL 표시장치는 액정표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 음극선관과 같은 빠른 응답속도를 가지는 장점을 갖고 있다. 이러한 EL 표시장치는 전류구동방식과 전압구동방식이 있다.

도 1은 EL 표시장치의 발광원리를 설명하기 위한 일반적인 유기 EL 구조를 도시한 단면도이다. EL 표시장치 중 유기 EL은 음극(2)과 양극(14) 사이에 적층된 전자 주입층(4), 전자 수송층(6), 발광층(8), 정공 수송층(10), 정공 주입층(12)을 구비한다.

투명전극인 양극(14)과 금속전극인 음극(2) 사이에 전압을 인가하면, 음극(2)으로부터 발생된 전자는 전자 주입층(4) 및 전자 수송층(6)을 통해 발광층(8) 쪽으로 이동한다. 또한, 양극(14)으로부터 발생된 정공은 정공 주입층(12) 및 정공 수송층(10)을 통해 발광층(8) 쪽으로 이동한다. 이에 따라, 발광층(8)에서는 전자 수송층(6)과 정공 수송층(10)으로부터 공급되어진 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 되고, 이 빛은 투명전극인 양극(14)을 통해 외부로 방출되어 화상이 표시되게 한다.

도 2는 종래기술에 따른 액티브 매트릭스형(Active Matrix Type) EL 표시장치를 도시한 도면이다.

도 2 및 도 3을 참조하면, 종래의 액티브 매트릭스형 EL 표시장치는 게이트 전극라인(SL)과 데이터 전극라인(DL)의 교차부마다 배열된 화소(이하, "PE"라 함) 셀들(22)을 포함하는 EL 표시패널(16)과, 게이트 전극라인들(GL)을 구동하기 위한 게이트 드라이버(18)와, 데이터 전극라인들(DL)을 구동하기 위한 데이터 드라이버(20)와, 게이트 드라이버(18)와 데이터 드라이버(20)를 제어하기 위한 타이밍 컨트롤러(28)를 구비한다. 또한, 종래기술에 따른 액티브 매트릭스형 EL 표시장치는 데이터 전극라인들(DL)에 접속된 외부 전류발생 회로(32)를 구비한다.

타이밍 컨트롤러(28)는 게이트 제어신호들(GCS)을 생성하여 게이트 전극라인(GL)을 구동시키는 게이트 드라이버(18)의 구동을 제어함과 아울러 데이터 제어신호들(DCS)을 생성하여 데이터 전극라인(DL)을 구동시키는 데이터 드라이버(20)의 구동을 제어한다. 또한, 타이밍 컨트롤러(28)는 외부로부터 공급되는 데이터 신호를 정렬하여 데이터 드라이버(20)에 공급한다.

게이트 드라이버(18)는 타이밍 컨트롤러(28)로부터의 게이트 제어신호들(GCS), 즉 스타트펄스와 클럭신호에 응답하여 게이트 전극라인들(GL)을 순차적으로 인에이블시키기 위한 게이트 신호를 발생하여 게이트 전극라인들(GL)에 순차적으로 공급한다.

데이터 드라이버(20)는 타이밍 컨트롤러(28)로부터 공급되는 제어신호들에 응답하여 타이밍 컨트롤러(28)로부터의 데이터 신호를 데이터 전극라인들(DL)을 통해 PE 셀(22)에 공급한다. 이 경우, 데이터 드라이버(20)는 게이트 드라이버(18)가 게이트 전극라인들(GL) 각각을 구동하는 1 수평기간마다 1 수평라인 분씩의 데이터 신호를 데이터 전극라인들(DL)에 공급한다.

PE 셀들(22) 각각은 음극인 게이트 전극라인(GL)에 게이트 신호가 인가될 때 선택되어 양극인 데이터 전극라인(DL)에 공급되는 화소신호, 즉 전류신호에 상응하는 빛을 발생하게 된다. PE 셀들(22) 각각은 등가적으로 데이터 전극라인(DL)과 게이트 전극라인(GL) 사이에 접속된 다이오드로 표현된다. 이러한 PE 셀들(22) 각각은 게이트 전극라인(GL)에 게이트 신호들이 인에이블 될 때 구동되어 데이터 전극라인(DL) 상의 데이터 신호의 크기에 상응하는 빛을 발생하게 된다.

이를 위해, PE 셀(22) 각각은 전압 공급라인(VDD)과, 공급전압라인(VDD)과 기저전압원(GND) 사이에 접속된 발광셀(OLED)과, 데이터 전극라인(DL)과 게이트 전극라인(GL) 각각으로부터 공급되는 구동신호에 따라 발광셀(OLED)을 구동시키기 위한 발광셀 구동회로(30)를 구비한다.

발광셀 구동회로(30)는 도 3에 도시된 바와 같이 전압 공급라인(VDD)과 발광셀(OLED) 사이에 접속된 구동 박막 트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)(T1)와, 게이트 전극라인(GL)과 데이터 전극라인(DL)에 접속된 제 1 스위칭 TFT(T3)와, 제 1 스위칭 TFT(T3)와 게이트 전극라인(GL)에 접속된 제 2 스위칭 TFT(T4)와, 제 1 및 제 2 스위칭 TFT(T3, T4) 사이의 노드와 전압 공급라인(VDD) 사이에 접속되고 구동 TFT(T1)와 전류미러(Current Mirror) 회로를 형성하여 전류를 전압으로 변환하는 변환 TFT(T2)와, 구동 TFT(T1)와 변환 TFT(T2) 각각의 게이트 단자와 전압 공급라인(VDD) 사이에 접속된 스토리지 커패시터(Cst)를 구비한다. 여기서, TFT는 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.

구동 TFT(T1)의 게이트 단자는 변환 TFT(T2)의 게이트 단자에 접속되고, 소스 단자는 전압 공급라인(VDD)에 접속됨과 아울러 드레인 단자는 발광 셀(OLED)에 접속된다. 변환 TFT(T2)의 소스 단자는 전압 공급라인(VDD)에 접속되고, 드레인 단자는 제 1 스위칭 TFT(T3)의 드레인 단자와 제 2 스위칭 TFT(T4)의 소스 단자에 접속된다. 제 1 스위칭 TFT(T3)의 소스 단자는 데이터 전극라인(DL)에 접속되고 드레인 단자는 제 2 스위칭 TFT(T4)의 소스 단자에 접속된다.

제 2 스위칭 TFT(T4)의 드레인 단자는 구동 TFT(T1) 및 변환 TFT(T2) 각각의 게이트 단자 및 스토리지 커패시터(Cst)에 접속된다. 제 1 및 제 2 스위칭 TFT(T3, T4) 각각의 게이트 단자는 게이트 전극라인(GL)에 접속된다. 한편, 변환 TFT(T2)와 구동 TFT(T1)는 전류미러 회로를 형성하도록 인접되게 형성되기 때문에 동일한 특성을 가지는 것으로 가정할 경우 변환 TFT(T2)와 구동 TFT(T2)를 동일한 크기로 형성하면 변환 TFT(T2)와 구동 TFT(T2)에 흐르는 전류의 양은 동일하게 된다.

이러한, 발광셀 구동회로(30)의 구동을 설명하면 다음과 같다. 우선, 게이트 전극라인(GL)에 게이트 온(ON) 신호가 공급되면 제 1 및 제 2 스위칭 TFT(T3, T4)가 턴-온된다. 제 1 및 제 2 스위칭 TFT(T3, T4)가 턴-온됨으로써 데이터 전극라인(DL)으로부터 제 1 및 제 2 스위칭 TFT(T3, T4)를 경유하여 공급되는 데이터 신호에 의해 구동 TFT(T1) 및 변환 TFT(T2) 각각은 턴-온된다. 이에 따라, 구동 TFT(T1)는 자신의 게이트 단자에 공급되는 데이터 신호에 따라 전압 공급라인(VDD)으로부터 공급되는 자신의 소스 단자와 드레인 단자간의 전류를 조절하여 발광셀(OLED)에 공급함으로써 발광셀(OLED)을 데이터 신호에 대응되는 밝기로 발광시키게 된다. 이와 동시에 변환 TFT(T2)는 제 1 스위칭 TFT(T3) 및 데이터 전극라인(DL)을 경유하여 외부 전류발생 회로(32)에 접속된다. 이에 따라, 변환 TFT(T2)에는 전압 공급라인(VDD)으로부터 공급되는 전류(id)는 변환 TFT(T2) 및 제 1 스위칭 TFT(T3)를 경유하여 외부 전류발생 회로(32)로 싱크(Sink)된다. 이 때, 전압 공급라인(VDD)으로부터 공급되는 전류(id)가 외부 전류발생 회로(32)에 싱크되는 동안에 구동 TFT(T1)에 흐르는 전류는 변환 TFT(T2)에 흐르는 전류와 동일하게 된다. 이는 상술한 바와 같이 구동 TFT(T1)와 변환 TFT(T2)가 전류미러 회로를 형성하기 때문이다. 또한, 스토리지 커패시터(Cst)는 전압 공급라인(VDD)으로부터 공급되는 전류(id)가 외부 전류발생 회로(32)에 싱크되는 전류(id)의 양에 따라 전압 공급라인(VDD)으로부터의 전압을 저장한다. 즉, 스토리지 커패시터(Cst)는 전압 공급라인(VDD)으로부터 공급되는 전류(id)가 외부 전류발생 회로(32)에 싱크되는 동안 변환 TFT(T2)의 게이트 단자와 소스 단자간의 전압을 저장하게 된다.

반면에, 게이트 전극라인(GL)에 게이트 오프(OFF) 신호가 공급되면 제 1 및 제 2 스위칭 TFT(T3, T4)가 턴-오프된다. 제 1 및 제 2 스위칭 TFT(T3, T4)가 턴-오프됨으로써 스토리지 커패시터(Cst)는 저장된 전압을 이용하여 구동 TFT(T1)를 구동시켜 발광셀(OLED)에 전류를 공급하게 된다.

이와 같은, 종래의 액티브 매트릭스형 EL 표시장치는 전류 구동형 데이터 드라이버를 이용하여 EL 표시패널을 구동함으로써 TFT를 구성하는 폴리 실리콘 막의 특성 차이로 인한 TFT의 불균일로 인하여 인접한 PE 셀들(22) 간에 발생하는 줄무늬 현상을 제거할 수 있는 반면에 하나의 PE 셀(22)이 발광셀(OLED)과 발광셀(OLED)을 구동시키기 위하여 4개의 TFT로 구성되기 때문에 발광셀(OLED)에서 발광된 광을 투명전극인 양극 쪽으로 방출하는 경우 개구율이 낮은 단점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 일렉트로 루미네센스 패널의 개구율을 증가시키고 아울러 외부에서 공급되는 전류를 전압으로 변환하여 일렉트로 루미네센스 패널을 구동시키는 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동장치는 게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들이 형성된 일렉트로 루미네센스 표시패널과, 외부로부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 전류 발생회로와, 상기 전류 발생회로로부터 공급되는 상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 상기 데이터 라인들에 공급하는 데이터 드라이버와, 상기 데이터 드라이버를 제어함과 아울러 상기 디지털 데이터를 상기 전류 발생회로에 공급하고 상기 데이터 드라이버를 제어하기 위한 샘플링 제어신호를 생성하여 상기 데이터 드라이버에 공급하는 타이밍 컨트롤러를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 데이터 드라이버는 상기 데이터 전압을 발생하기 위한 제 1 및 제 2 샘플링 회로와, 상기 제 1 및 제 2 샘플링 회로로부터 1 수평단위로 교번적으로 공급되는 상기 데이터 전압을 완충하여 상기 데이터 라인에 공급하는 아날로그 버퍼를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 제 1 및 제 2 샘플링 회로 각각은 전압 공급라인과 상기 샘플링 제어신호에 의해 구동되어 상기 전압 공급라인으로부터 공급되는 전압을 이용하여 상기 전류에 대응되는 상기 데이터 전압을 저장하는 저장부와, 상기 샘플링 제어신호에 응답하여 상기 저장부에 저장된 데이터 전압을 상기 아날로그 버퍼로 절환하는 절환부를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 저장부는 상기 전류 발생회로의 출력라인과 상기 전압 공급라인 사이에 접속된 제 1 스위치와, 상기 제 1 스위치와 상기 전압 공급라인 사이에 접속된 제 2 스위치와, 상기 제 2 스위치와 상기 전압 공급라인 사이에 접속된 샘플링 스위치와, 상기 제 1 및 제 2 스위치 사이의 노드에 접속된 상기 샘플링 스위치의 제어단자와 상기 전압 공급라인 사이에 접속되어 상기 데이터 전압을 저장하는 커패시터를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 절환부는 상기 노드와 상기 아날로그 버퍼 사이에 접속되어 상기 커패시터에 저장된 전압을 상기 아날로그 버퍼로 절환하는 제 3 스위치를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 제 1 및 제 2 스위치 각각은 상기 샘플링 제어신호에 응답하여 상기 1 수평구간에 동시에 턴-온된 후 순차적으로 턴-오프되는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 제 1 및 제 2 샘플링 회로 각각의 제 3 스위치는 상기 샘플링 제어신호에 응답하여 상기 1 수평구간 단위로 교번적으로 구동되는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 커패시터는 상기 전압 공급라인으로부터의 전압이 상기 샘플링 스위치, 상기 제 2 스위치, 상기 제 1 스위치 및 상기 전류 변환회로의 출력라인을 경유하여 상기 전류 발생회로로 흐르는 동안 상기 샘플링 스위치의 제어단자 및 입력단자 간의 전압을 저장하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 N(단, N은 1 이상의 양의 정수) 수평구간 동안 상기 제 1 샘플링 회로는 상기 커패시터에 상기 데이터 전압을 저장하고, N+1 수평구간 동안 상기 커패시터에 저장된 상기 데이터 전압을 상기 아날로그 버퍼에 공급하고, N+1 수평구간 동안 상기 제 2 샘플링 회로는 상기 커패시터에 상기 데이터 전압을 저장하고, N 수평구간 동안 상기 커패시터에 저장된 상기 데이터 전압을 상기 아날로그 버퍼에 공급하는 것을 특징으로 한다.

본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동방법은 게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들이 형성된 일렉트로 루미네센스 표시패널을 마련하는 단계와, 외부로부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 단계와, 상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 저장하는 단계와, 상기 저장된 상기 데이터 전압을 상기 데이터 라인들에 공급하는 단계와, 상기 데이터 전압을 이용하여 상기 발광셀들을 구동시키는 단계를 포함하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동방법에서 상기 데이터 전압을 발생하여 저장하는 단계는 제 1 및 제 2 샘플링 회로 각각을 이용하여 상기 샘플링 제어신호에 따라 전압 공급라인으로부터 공급되는 전압을 이용하여 상기 전류에 대응되는 상기 데이터 전압을 1 수평구간 단위로 교번적으로 발생하는 단계와, 제 1 및 제 2 커패시터를 이용하여 상기 데이터 전압을 저장하는 단계를 포함하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 N(단, N은 1 이상의 양의 정수) 수평구간 동안 상기 제 1 샘플링 회로를 이용하여 상기 데이터 전압을 발생하여 상기 제 1 커패시터에 저장하고, N+1 수평구간 동안 상기 제 1 커패시터에 저장된 상기 데이터 전압을 버퍼를 통해 상기 데이터 라인들에 공급하는 단계와, N+1 수평구간 동안 상기 제 2 샘플링 회로를 이용하여 상기 데이터 전압을 발생하여 상기 제 2 커패시터에 저장하고, N 수평구간 동안 상기 제 2 커패시터에 저장된 상기 데이터 전압을 상기 버퍼를 통해 상기 데이터 라인들에 공급하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시패널의 구동장치에서 상기 데이터 전압을 상기 데이터 라인에 공급하는 단계는 상기 제 1 및 제 2 샘플링 회로의 제 1 및 제 2 커패시터에 저장된 상기 데이터 전압을 1 수평구간 단위로 교번적으로 상기 버퍼로 절환하는 단계와, 상기 데이터 전압을 완충하여 상기 데이터 라인들에 공급하는 단계를 포함하는 것을 특징으로 한다.

본 발명의 실시 예에 따른 일렉트로 루미네센스 표시장치의 제조방법은 기판 상에 게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들을 포함하는 일렉트로 루미네센스 표시패널을 형성하는 단계와, 외부로

부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 전류 발생회로를 형성하는 단계와, 기관 상의 일측부에 상기 전류 발생회로부터 공급되는 상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 상기 데이터 라인들에 공급하는 데이터 드라이버를 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치의 제조방법에서 상기 데이터 드라이버를 형성하는 단계는, 상기 데이터 전압을 발생하기 위한 제 1 및 제 2 샘플링 회로를 형성하는 단계와, 상기 제 1 및 제 2 샘플링 회로로부터 1 수평단위로 교번적으로 공급되는 상기 데이터 전압을 완충하여 상기 데이터 라인에 공급하는 아날로그 버퍼를 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치의 제조방법에서 제 1 및 제 2 샘플링 회로를 형성하는 단계는 전압 공급라인을 형성하는 단계와, 샘플링 제어신호에 의해 구동되어 상기 전압 공급라인으로부터 공급되는 전압을 이용하여 상기 전류에 대응되는 상기 데이터 전압을 저장하는 저장부를 형성하는 단계와, 상기 샘플링 제어신호에 응답하여 상기 저장부에 저장된 데이터 전압을 상기 아날로그 버퍼로 절환하는 절환부를 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치의 제조방법에서 상기 저장부를 형성하는 단계는 상기 전류 발생회로의 출력라인과 상기 전압 공급라인 사이에 접속되는 제 1 스위치를 형성하는 단계와, 상기 제 1 스위치와 상기 전압 공급라인 사이에 접속되는 제 2 스위치를 형성하는 단계와, 상기 제 2 스위치와 상기 전압 공급라인 사이에 접속되는 샘플링 스위치를 형성하는 단계와, 상기 제 1 및 제 2 스위치 사이의 노드에 접속된 상기 샘플링 스위치의 제어단자와 상기 전압 공급라인 사이에 접속되어 상기 데이터 전압을 저장하는 커패시터를 형성하는 단계를 포함하는 특징으로 한다.

상기 일렉트로 루미네센스 표시장치의 제조방법에서 상기 절환부를 형성하는 단계는 상기 노드와 상기 아날로그 버퍼 사이에 접속되어 상기 커패시터에 저장된 전압을 상기 아날로그 버퍼로 절환하는 제 3 스위치를 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 4 내지 도 8을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 4를 참조하면, 본 발명의 실시 예에 따른 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시패널의 구동장치는 게이트 전극라인(SL)과 데이터 전극라인(DL)의 교차부마다 배열되고 2개의 박막 트랜지스터(Thin Film Transistor ; 이하, "TFT"라 함)를 가지는 화소(이하, "PE"라 함) 셀들(122)을 포함하는 EL 표시패널(116)과, 게이트 전극라인들(GL)을 구동하기 위한 게이트 드라이버(118)와, 외부로부터 디지털 데이터(Data)에 대응되는 전류(idata)를 발생하는 데이터 드라이버(120)에 공급하는 외부 전류발생 회로(132)와, 2개의 샘플링 회로를 이용하여 외부 전류발생 회로(132)로부터 공급되는 전류(idata)에 대응되는 데이터 전압(Vd)을 발생하여 데이터 전극라인들(DL)에 공급하기 위한 데이터 드라이버(120)와, 게이트 드라이버(118) 및 데이터 드라이버(120)를 제어함과 아울러 디지털 데이터(Data)를 외부 전류발생 회로(132)에 공급하는 타이밍 컨트롤러(128)를 구비한다.

타이밍 컨트롤러(128)는 게이트 제어신호들(GCS)을 생성하여 게이트 전극라인(GL)을 구동시키는 게이트 드라이버(118)의 구동을 제어함과 아울러 데이터 제어신호들(DCS) 및 샘플링 제어신호(SCS)를 생성하여 데이터 전극라인(DL)을 구동시키는 데이터 드라이버(120)의 구동을 제어한다. 또한, 타이밍 컨트롤러(128)는 외부로부터 공급되는 디지털 데이터(Data)를 정렬하여 외부 전류발생 회로(132)에 공급한다.

게이트 드라이버(118)는 타이밍 컨트롤러(128)로부터의 게이트 제어신호들(GCS), 즉 스타트펄스와 클럭신호에 응답하여 게이트 전극라인들(GL)을 순차적으로 인에이블시키기 위한 게이트 신호를 발생하여 게이트 전극라인들(GL)에 순차적으로 공급한다.

외부 전류발생 회로(132)는 타이밍 컨트롤러(128)로부터 공급되는 디지털 데이터(Data)에 대응되는 전류(idata)를 발생하여 데이터 신호 공급라인(162)을 통해 데이터 드라이버(120)에 공급한다. 즉, 외부 전류발생 회로(132)는 타이밍 컨트롤러(128)로부터 공급되는 디지털 데이터(Data)에 대응되는 전류(idata)를 데이터 드라이버(120)로부터 싱크(Sink)한다.

데이터 드라이버(120)는 타이밍 컨트롤러(128)로부터 공급되는 제어신호들에 응답하여 데이터 신호 공급라인(162)을 통해 외부 전류발생 회로(132)로부터 공급되는 전류(idata)에 대응되는 데이터 전압(Vd)을 발생하여 데이터 전극라인들(DL)을 통해 PE 셀(22)에 공급한다. 이 경우, 데이터 드라이버(120)는 게이트 드라이버(118)가 게이트 전극라인들(GL) 각각을 구동하는 1 수평기간마다 1 수평라인 분석의 데이터 전압을 데이터 전극라인들(DL)에 공급한다.

구체적으로, 데이터 드라이버(120)는 도 5에 도시된 바와 같이 데이터 신호 공급라인(162)에 접속되어 데이터 신호 공급라인(162)을 통해 공급되는 전류를 1 수평(1H) 단위로 교번적으로 샘플링하여 전류(idata)에 대응되는 데이터 전압(Vd)을 발생하는 제 1 및 제 2 샘플링 회로(170, 172)를 포함하는 다수의 샘플링 드라이버(1501 내지 150n)를 구비한다.

다수의 샘플링 드라이버(1501 내지 150n) 각각은 도 6에 도시된 바와 같이 타이밍 컨트롤러(128)로부터의 샘플링 제어 신호(SCS)에 응답하여 1 수평 단위로 교번적으로 구동되어 외부 전류발생 회로(132)로부터 공급되는 전류(idata)에 대응되는 데이터 전압(Vd)을 발생하는 제 1 및 제 2 샘플링 회로(170, 172)와, 제 1 및 제 2 샘플링 회로(170, 172) 각각으로부터 교번적으로 공급되는 데이터 전압을 완충하여 데이터 라인(DL)에 공급하는 아날로그 버퍼(180)를 구비한다.

제 1 샘플링 회로(170)는 데이터 신호 공급라인(162)과 전압 공급라인(VDD) 사이에 접속된 제 1 스위칭 TFT(SW1)와, 제 1 스위칭 TFT(SW1)와 전압 공급라인(VDD) 사이에 접속된 제 2 스위칭 TFT(SW2)와, 제 2 스위칭 TFT(SW2)와 전압 공급라인(VDD) 사이에 접속된 제 1 샘플링 TFT(STFT1)와, 제 1 스위칭 TFT(SW1)와 제 2 스위칭 TFT(SW2) 사이의 제 1 노드(N1)와 전압 공급라인(VDD) 사이에 접속된 제 1 스토리지 커패시터(Cst1)와, 제 1 노드(N1)와 아날로그 버퍼(180) 사이에 접속되어 제 1 스토리지 커패시터(Cst1)에 저장된 전압을 아날로그 버퍼(180)로 공급하는 제 3 스위칭 TFT(SW3)를 구비한다. 여기서, TFT는 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.

제 1 스위칭 TFT(SW1)의 소스 단자는 데이터 신호 공급라인(162)에 접속되고, 드레인 단자는 제 1 노드(N1)를 경유하여 제 2 스위칭 TFT(SW2)의 소스 단자에 접속된다. 제 2 스위칭 TFT(SW2)의 드레인 단자는 제 1 샘플링 TFT(STFT1)의 드레인 단자에 접속되고, 게이트 단자는 제 1 스토리지 커패시터(Cst1) 및 제 1 노드(N1)에 접속된다. 제 3 스위칭 TFT(SW3)의 소스 단자는 제 1 노드(N1)에 접속되고, 드레인 단자는 아날로그 버퍼(162)에 접속된다. 이러한, 제 1 내지 제 3 스위칭 TFT(SW1, SW2, SW3)는 타이밍 컨트롤러(128)로부터 공급되는 샘플링 제어신호(SCS), 즉 도 7에 도시된 A1, A2, A3, B1, B2, B3과 같은 제어신호에 의해 구동된다.

제 2 샘플링 회로(172)는 상술한 제 1 샘플링 회로(170)와 동일한 회로 구성을 가진다. 구체적으로, 제 2 샘플링 회로(172)는 데이터 신호 공급라인(162)과 전압 공급라인(VDD) 사이에 접속된 제 4 스위칭 TFT(SW4)와, 제 4 스위칭 TFT(SW4)와 전압 공급라인(VDD) 사이에 접속된 제 5 스위칭 TFT(SW5)와, 제 5 스위칭 TFT(SW5)와 전압 공급라인(VDD) 사이에 접속된 제 2 샘플링 TFT(STFT2)와, 제 4 스위칭 TFT(SW4)와 제 5 스위칭 TFT(SW5) 사이의 제 2 노드(N2)와 전압 공급라인(VDD) 사이에 접속된 제 2 스토리지 커패시터(Cst2)와, 제 2 노드(N2)와 아날로그 버퍼(180) 사이에 접속되어 제 2 스토리지 커패시터(Cst2)에 저장된 전압을 아날로그 버퍼(180)로 공급하는 제 6 스위칭 TFT(SW6)를 구비한다. 여기서, TFT는 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)이다.

제 4 스위칭 TFT(SW4)의 소스 단자는 데이터 신호 공급라인(162)에 접속되고, 드레인 단자는 제 2 노드(N2)를 경유하여 제 5 스위칭 TFT(SW5)의 소스 단자에 접속된다. 제 5 스위칭 TFT(SW5)의 드레인 단자는 제 2 샘플링 TFT(STFT2)의 드레인 단자에 접속되고, 게이트 단자는 제 2 스토리지 커패시터(Cst2) 및 제 2 노드(N2)에 접속된다. 제 6 스위칭 TFT(SW6)의 소스 단자는 제 2 노드(N2)에 접속되고, 드레인 단자는 아날로그 버퍼(162)에 접속된다. 이러한, 제 4 내지 제 6 스위칭 TFT(SW4, SW5, SW6)는 타이밍 컨트롤러(128)로부터 공급되는 샘플링 제어신호(SCS), 즉 도 7에 도시된 A1, A2, A3, B1, B2, B3과 같은 제어신호에 의해 구동된다.

아날로그 버퍼(180)는 제 1 및 제 2 샘플링 회로(170, 172) 각각으로부터 교번적으로 공급되는 데이터 전압을 1:1로 데이터 라인(DL)에 공급함과 동시에 버퍼 역할을 하게 된다.

도 7을 결부하여 도 6에 도시된 다수의 샘플링 드라이버(1501 내지 150n) 각각의 동작을 개략적으로 설명하면 다음과 같다. 우선, 제 2 샘플링 회로(172)의 제 2 스토리지 커패시터(Cst2)에 데이터 전압이 저장된 것으로 가정한다. 따라서, N 수평구간 동안 다수의 샘플링 드라이버(1501 내지 150n) 각각의 제 1 샘플링 회로(170)는 타이밍 컨트롤러(128)로부터의 샘플링 제어신호(SCS)를 이용하여 제 1 스토리지 커패시터(Cst1)에 데이터 전압을 저장한다. 이러한 N 수평구간 동안

제 2 샘플링 회로(172)는 제 2 스토리지 커패시터(Cst2)에 저장된 데이터 전압을 아날로그 버퍼(180)에 공급하게 된다. 이에 따라, 아날로그 버퍼(180)는 제 2 샘플링 회로(172)의 제 2 스토리지 커패시터(Cst2)로부터 공급되는 데이터 전압을 완충하여 자신에 접속된 데이터 라인(DL)에 공급한다.

그런 다음, N+1 수평구간 동안 다수의 샘플링 드라이버(1501 내지 150n) 각각의 제 2 샘플링 회로(172)는 타이밍 컨트롤러(128)로부터의 샘플링 제어신호(SCS)를 이용하여 제 2 스토리지 커패시터(Cst2)에 데이터 전압을 저장한다. 이러한 N+1 수평구간 동안 제 1 샘플링 회로(170)는 제 1 스토리지 커패시터(Cst1)에 저장된 데이터 전압을 아날로그 버퍼(180)에 공급하게 된다. 이에 따라, 아날로그 버퍼(180)는 제 1 샘플링 회로(170)의 제 1 스토리지 커패시터(Cst1)로부터 공급되는 데이터 전압을 완충하여 자신에 접속된 데이터 라인(DL)에 공급한다.

구체적으로, N 수평구간 동안 제 1 샘플링 회로(170)의 제 3 스위칭 TFT(SW3)는 턴-오프 상태를 유지하는 반면에 제 1 및 제 2 스위칭 TFT(SW1, SW2)에 소정 주기를 가지는 온 신호(ON)가 공급되고, 제 2 샘플링 회로(172)의 제 6 스위칭 TFT(SW6)는 턴-온 상태를 유지하는 반면에 제 4 및 제 5 스위칭 TFT(SW4, SW5)는 턴-오프 상태를 유지한다. 이 때, 제 2 샘플링 회로(172)의 제 2 스토리지 커패시터(Cst2)에 데이터 전압(Vd)이 저장된 것으로 가정한다.

이에 따라, N 수평구간 동안에서는 제 1 및 제 2 스위칭 TFT(SW1, SW2) 각각에 온 신호(ON)가 동시에 공급되어 제 1 및 제 2 스위칭 TFT(SW1, SW2)가 턴-온된다. 제 1 및 제 2 스위칭 TFT(SW1, SW2)가 턴-온되면, 제 1 샘플링 TFT(STFT1)는 자신의 게이트 단자에 접속된 제 1 노드(N1)를 통하여 흐르는 전류에 의하여 턴-온된다. 이로 인하여, 제 1 샘플링 TFT(STFT1)는 제 2 및 제 1 스위칭 TFT(SW2, SW1)를 경유하여 데이터 신호 공급라인(162)에 접속된다. 따라서, 전압 공급라인(VDD)으로부터 공급되는 전압은 제 1 샘플링 TFT(STFT1), 제 2 스위칭 TFT(SW2), 제 1 스위칭 TFT(SW1) 및 데이터 신호 공급라인(162)을 경유하여 외부 전류발생 회로(132)로 싱크(Sink)된다. 이 때, 제 1 스토리지 커패시터(Cst1)에는 제 1 샘플링 TFT(STFT1)의 게이트 단자 및 소스 단자간의 전압을 저장하게 된다. 이 제 1 스토리지 커패시터(Cst1)에 저장된 전압은 외부 전류발생 회로(132)에서 발생하는 전류에 대응된다. 그런 다음, 제 1 샘플링 TFT(STFT1)의 누설전류로 방지하여 제 1 스토리지 커패시터(Cst1)에 저장된 전압을 안정적으로 유지시키기 위하여 제 1 및 제 2 스위칭 TFT(SW1, SW2) 각각을 소정 간격(t1)을 두고 순차적으로 턴-오프시키게 된다.

한편, N 수평구간 동안 제 2 샘플링 회로(172)는 제 6 스위칭 TFT(SW6)를 경유하여 제 2 스토리지 커패시터(Cst2)에 저장된 데이터 전압(Vd)을 아날로그 버퍼(180)에 공급하게 된다. 이에 따라, N 수평구간 동안 아날로그 버퍼(180)는 제 2 샘플링 회로(172)의 제 2 스토리지 커패시터(Cst2)로부터 공급되는 데이터 전압(Vd)을 완충하여 자신에 접속된 데이터 라인(DL)에 공급한다.

그런 다음, N+1 수평구간 동안 제 2 샘플링 회로(172)의 제 6 스위칭 TFT(SW6)는 턴-오프 상태를 유지하는 반면에 제 4 및 제 5 스위칭 TFT(SW4, SW5)에 소정 주기를 가지는 온 신호(ON)가 공급되고, 제 1 샘플링 회로(170)의 제 3 스위칭 TFT(SW3)는 턴-온 상태를 유지하는 반면에 제 1 및 제 2 스위칭 TFT(SW1, SW2)는 턴-오프 상태를 유지한다.

이에 따라, N+1 수평구간 동안에서는 제 4 및 제 5 스위칭 TFT(SW4, SW5) 각각에 온 신호(ON)가 동시에 공급되어 제 4 및 제 5 스위칭 TFT(SW4, SW5)가 턴-온된다. 제 4 및 제 5 스위칭 TFT(SW4, SW5)가 턴-온되면, 제 2 샘플링 TFT(STFT2)는 자신의 게이트 단자에 접속된 제 2 노드(N2)를 통하여 흐르는 전류에 의하여 턴-온된다. 이로 인하여, 제 2 샘플링 TFT(STFT2)는 제 5 및 제 4 스위칭 TFT(SW5, SW4)를 경유하여 데이터 신호 공급라인(162)에 접속된다. 따라서, 전압 공급라인(VDD)으로부터 공급되는 전압은 제 2 샘플링 TFT(STFT2), 제 5 스위칭 TFT(SW5), 제 4 스위칭 TFT(SW4) 및 데이터 신호 공급라인(162)을 경유하여 외부 전류발생 회로(132)로 싱크(Sink)된다. 이 때, 제 2 스토리지 커패시터(Cst2)에는 제 2 샘플링 TFT(STFT2)의 게이트 단자 및 소스 단자간의 전압을 저장하게 된다. 이 제 2 스토리지 커패시터(Cst2)에 저장된 전압은 외부 전류발생 회로(132)에서 발생하는 전류에 대응된다. 그런 다음, 제 2 샘플링 TFT(STFT2)의 누설전류로 방지하여 제 2 스토리지 커패시터(Cst2)에 저장된 전압을 안정적으로 유지시키기 위하여 제 4 및 제 5 스위칭 TFT(SW4, SW5) 각각을 소정 간격(t1)을 두고 순차적으로 턴-오프시키게 된다.

한편, N+1 수평구간 동안 제 1 샘플링 회로(170)는 제 3 스위칭 TFT(SW3)를 경유하여 N 수평구간 동안 제 1 스토리지 커패시터(Cst1)에 저장된 데이터 전압(Vd)을 아날로그 버퍼(180)에 공급하게 된다. 이에 따라, N+1 수평구간 동안 아날로그 버퍼(180)는 제 1 샘플링 회로(170)의 제 1 스토리지 커패시터(Cst1)로부터 공급되는 데이터 전압(Vd)을 완충하여 자신에 접속된 데이터 라인(DL)에 공급한다.

PE 셀들(122) 각각은 음극인 게이트 전극라인(GL)에 게이트 신호가 인가될 때 선택되어 양극인 데이터 전극라인(DL)에 공급되는 화소신호, 즉 전류신호에 상응하는 빛을 발생하게 된다. PE 셀들(122) 각각은 등가적으로 데이터 전극라인(DL)과 게이트 전극라인(GL) 사이에 접속된 다이오드로 표현된다. 이러한 PE 셀들(122) 각각은 게이트 전극라인(GL)에 게이트 신호들이 인에이블 될 때 구동되어 데이터 전극라인(DL) 상의 데이터 신호의 크기에 상응하는 빛을 발생하게 된다.

이를 위해, PE 셀들(122) 각각은 도 8에 도시된 바와 같이 전압 공급라인(VDD)과, 공급전압라인(VDD)과 기저전압원(GND) 사이에 접속된 발광셀(OLED)과, 데이터 전극라인(DL)과 게이트 전극라인(GL) 각각으로부터 공급되는 구동신호에 따라 발광셀(OLED)을 구동시키기 위한 발광셀 구동회로(130)를 구비한다.

발광셀 구동회로(130)는 전압 공급라인(VDD)과 발광셀(OLED) 사이에 접속된 구동 TFT(T1)와, 게이트 전극라인(GL)과 데이터 전극라인(DL)에 접속되어 데이터 드라이버(120)의 아날로그 버퍼(180)로부터 데이터 전극라인(DL)을 통해 공급되는 데이터 전압(Vd)을 구동 TFT(T1)의 게이트 단자로 전환하기 위한 스위칭 TFT(T2)와, 스위칭 TFT(T2)와 구동 TFT(T1)의 게이트 단자 사이의 노드와 전압 공급라인(VDD) 사이에 접속된 스토리지 커패시터(Cst)를 구비한다. 여기서, TFT는 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)이다.

구동 TFT(T1)의 게이트 단자는 스위칭 TFT(T2)의 드레인 단자에 접속되고, 소스 단자는 전압 공급라인(VDD)에 접속됨과 아울러 드레인 단자는 발광 셀(OLED)에 접속된다. 스위칭 TFT(T2)의 소스 단자는 데이터 전극라인(DL)에 접속되고, 드레인 단자는 구동 TFT(T1)의 게이트 단자 및 스토리지 커패시터(Cst)에 접속된다.

이러한, 발광셀 구동회로(130)의 구동을 설명하면 다음과 같다. 게이트 전극라인(GL)에 게이트 온(ON) 신호가 공급되면 스위칭 TFT(T2)가 턴-온된다. 스위칭 TFT(T2)가 턴-온됨으로써 데이터 드라이버(120)의 아날로그 버퍼(180)로부터 데이터 전극라인(DL)을 통해 공급되는 데이터 전압(Vd)은 스위칭 TFT(T2)를 경유하여 구동 TFT(T1)의 게이트 단자에 공급된다. 이에 따라, 구동 TFT(T1)는 자신의 게이트 단자에 공급되는 데이터 신호에 의해 턴-온되어 전압 공급라인(VDD)으로부터 공급되는 자신의 소스 단자와 드레인 단자간의 전류를 조절하여 발광셀(OLED)에 공급함으로써 발광셀(OLED)을 데이터 신호에 대응되는 밝기로 발광시키게 된다. 이 때, 스토리지 커패시터(Cst)는 구동 TFT(T1)의 게이트 단자와 소스 단자간의 전압을 저장하게 된다.

그런 다음, 게이트 전극라인(GL)에 게이트 오프(ON) 신호가 공급되면 스위칭 TFT(T2)가 턴-오프된다. 스위칭 TFT(T2)가 턴-오프됨으로써 스토리지 커패시터(Cst)는 저장된 전압을 이용하여 구동 TFT(T1)를 구동시켜 발광셀(OLED)에 전류를 공급한다.

한편, 본 발명의 실시 예에 따른 PE 셀들(122) 각각은 상술한 2개의 TFT로 구성될 뿐만 아니라 2개 이상의 TFT로 구성될 수 있다.

다른 한편으로, 본 발명의 실시 예에 따른 EL 표시장치의 제조방법은 기존을 방법을 이용하여 상술한 EL 표시패널, 전류 발생회로, 데이터 드라이버, 데이터 드라이버의 샘플링 드라이버, 게이트 드라이버 및 타이밍 컨트롤러를 형성한다.

이와 같은, 본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법은 데이터 드라이버의 제 1 및 제 2 샘플링 회로를 이용하여 외부 전류발생 회로로부터 공급되는 전류에 대응되는 데이터 전압을 발생하여 발생된 데이터 전압으로 발광셀을 구동시키게 된다. 따라서, 본 발명은 TFT를 구성하는 폴리 실리콘 막의 특성 차이로 인한 TFT의 불균일로 인하여 인접한 PE 셀들 간에 발생하는 줄무늬 현상을 제거할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법은 적어도 2개의 TFT를 이용하여 발광셀을 구동시켜 일렉트로 루미네센스 표시패널의 개구율을 증가시키게 된다.

본 발명의 본 발명의 실시 예에 따른 일렉트로 루미네센스 표시패널의 구동장치 및 구동방법과 일렉트로 루미네센스 표시장치의 제조방법은 일렉트로 루미네센스 표시패널을 전류구동과 전압구동을 복합하여 구동시킴으로써 종래의 전류구동에 의해 인접한 화소셀들 간에 발생하는 줄무늬 현상을 제거할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들이 형성된 일렉트로 루미네센스 표시패널과,

외부로부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 전류 발생회로와,

상기 전류 발생회로로부터 공급되는 상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 상기 데이터 라인들에 공급하는 데이터 드라이버와,

상기 데이터 드라이버를 제어함과 아울러 상기 디지털 데이터를 상기 전류 발생회로에 공급하고 상기 데이터 드라이버를 제어하기 위한 샘플링 제어신호를 생성하여 상기 데이터 드라이버에 공급하는 타이밍 컨트롤러를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 2.

제 1 항에 있어서,

상기 데이터 드라이버는,

상기 데이터 전압을 발생하기 위한 제 1 및 제 2 샘플링 회로와,

상기 제 1 및 제 2 샘플링 회로로부터 1 수평단위로 교번적으로 공급되는 상기 데이터 전압을 완충하여 상기 데이터 라인에 공급하는 아날로그 버퍼를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 3.

제 2 항에 있어서,

상기 제 1 및 제 2 샘플링 회로 각각은,

전압 공급라인과,

상기 샘플링 제어신호에 의해 구동되어 상기 전압 공급라인으로부터 공급되는 전압을 이용하여 상기 전류에 대응되는 상기 데이터 전압을 저장하는 저장부와,

상기 샘플링 제어신호에 응답하여 상기 저장부에 저장된 데이터 전압을 상기 아날로그 버퍼로 절환하는 절환부를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 4.

제 3 항에 있어서,

상기 저장부는,

상기 전류 발생회로의 출력라인과 상기 전압 공급라인 사이에 접속된 제 1 스위치와,

상기 제 1 스위치와 상기 전압 공급라인 사이에 접속된 제 2 스위치와,

상기 제 2 스위치와 상기 전압 공급라인 사이에 접속된 샘플링 스위치와,

상기 제 1 및 제 2 스위치 사이의 노드에 접속된 상기 샘플링 스위치의 제어단자와 상기 전압 공급라인 사이에 접속되어 상기 데이터 전압을 저장하는 커패시터를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 5.

제 4 항에 있어서,

상기 절환부는,

상기 노드와 상기 아날로그 버퍼 사이에 접속되어 상기 커패시터에 저장된 전압을 상기 아날로그 버퍼로 절환하는 제 3 스위치를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 6.

제 4 항에 있어서,

상기 제 1 및 제 2 스위치 각각은 상기 샘플링 제어신호에 응답하여 상기 1 수평구간에 동시에 턴-온된 후 순차적으로 턴-오프되는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 7.

제 5 항에 있어서,

상기 제 1 및 제 2 샘플링 회로 각각의 제 3 스위치는 상기 샘플링 제어신호에 응답하여 상기 1 수평구간 단위로 교번적으로 구동되는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 8.

제 4 항에 있어서,

상기 커패시터는 상기 전압 공급라인으로부터의 전압이 상기 샘플링 스위치, 상기 제 2 스위치, 상기 제 1 스위치 및 상기 전류 변환회로의 출력라인을 경유하여 상기 전류 발생회로로 흐르는 동안 상기 샘플링 스위치의 제어단자 및 입력단자 간의 전압을 저장하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 9.

제 5 항에 있어서,

N(단, N은 1 이상의 양의 정수) 수평구간 동안 상기 제 1 샘플링 회로는 상기 커패시터에 상기 데이터 전압을 저장하고, N+1 수평구간 동안 상기 커패시터에 저장된 상기 데이터 전압을 상기 아날로그 버퍼에 공급하고,

N+1 수평구간 동안 상기 제 2 샘플링 회로는 상기 커패시터에 상기 데이터 전압을 저장하고, N 수평구간 동안 상기 커패시터에 저장된 상기 데이터 전압을 상기 아날로그 버퍼에 공급하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동장치.

청구항 10.

게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들이 형성된 일렉트로 루미네센스 표시패널을 마련하는 단계와,

외부로부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 단계와,

상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 저장하는 단계와,

상기 저장된 상기 데이터 전압을 상기 데이터 라인들에 공급하는 단계와,

상기 데이터 전압을 이용하여 상기 발광셀들을 구동시키는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동방법.

청구항 11.

제 10 항에 있어서,

상기 데이터 전압을 발생하여 저장하는 단계는 제 1 및 제 2 샘플링 회로 각각을 이용하여 상기 샘플링 제어신호에 따라 전압 공급라인으로부터 공급되는 전압을 이용하여 상기 전류에 대응되는 상기 데이터 전압을 1 수평구간 단위로 교번적으로 발생하는 단계와,

제 1 및 제 2 커패시터를 이용하여 상기 데이터 전압을 저장하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동방법.

청구항 12.

제 11 항에 있어서,

N(단, N은 1 이상의 양의 정수) 수평구간 동안 상기 제 1 샘플링 회로를 이용하여 상기 데이터 전압을 발생하여 상기 제 1 커패시터에 저장하고, N+1 수평구간 동안 상기 제 1 커패시터에 저장된 상기 데이터 전압을 버퍼를 통해 상기 데이터 라인들에 공급하는 단계와,

N+1 수평구간 동안 상기 제 2 샘플링 회로를 이용하여 상기 데이터 전압을 발생하여 상기 제 2 커패시터에 저장하고, N 수평구간 동안 상기 제 2 커패시터에 저장된 상기 데이터 전압을 상기 버퍼를 통해 상기 데이터 라인들에 공급하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동방법.

청구항 13.

제 12 항에 있어서,

상기 데이터 전압을 상기 데이터 라인에 공급하는 단계는,

상기 제 1 및 제 2 샘플링 회로의 제 1 및 제 2 커패시터에 저장된 상기 데이터 전압을 1 수평구간 단위로 교번적으로 상기 버퍼로 절환하는 단계와,

상기 데이터 전압을 완충하여 상기 데이터 라인들에 공급하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시패널의 구동방법.

청구항 14.

기관 상에 게이트 라인들과 데이터 라인들의 교차부들에 설치되는 일렉트로 루미네센스 발광셀들을 포함하는 일렉트로 루미네센스 표시패널을 형성하는 단계와,

외부로부터 공급되는 디지털 데이터에 대응되는 전류를 발생하는 전류 발생회로를 형성하는 단계와,

기관 상의 일측부에 상기 전류 발생회로로부터 공급되는 상기 전류를 1 수평단위로 샘플링하여 상기 전류에 대응되는 상기 데이터 전압을 발생하여 상기 데이터 라인들에 공급하는 데이터 드라이버를 형성하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치의 제조방법.

청구항 15.

제 14 항에 있어서,

상기 데이터 드라이버를 형성하는 단계는,

상기 데이터 전압을 발생하기 위한 제 1 및 제 2 샘플링 회로를 형성하는 단계와,

상기 제 1 및 제 2 샘플링 회로로부터 1 수평단위로 교번적으로 공급되는 상기 데이터 전압을 완충하여 상기 데이터 라인에 공급하는 아날로그 버퍼를 형성하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치의 제조방법.

청구항 16.

제 15 항에 있어서,

제 1 및 제 2 샘플링 회로를 형성하는 단계는,

전압 공급라인을 형성하는 단계와,

샘플링 제어신호에 의해 구동되어 상기 전압 공급라인으로부터 공급되는 전압을 이용하여 상기 전류에 대응되는 상기 데이터 전압을 저장하는 저장부를 형성하는 단계와,

상기 샘플링 제어신호에 응답하여 상기 저장부에 저장된 데이터 전압을 상기 아날로그 버퍼로 절환하는 절환부를 형성하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치의 제조방법.

청구항 17.

제 16 항에 있어서,

상기 저장부를 형성하는 단계는,

상기 전류 발생회로의 출력라인과 상기 전압 공급라인 사이에 접속되는 제 1 스위치를 형성하는 단계와,

상기 제 1 스위치와 상기 전압 공급라인 사이에 접속되는 제 2 스위치를 형성하는 단계와,

상기 제 2 스위치와 상기 전압 공급라인 사이에 접속되는 샘플링 스위치를 형성하는 단계와,

상기 제 1 및 제 2 스위치 사이의 노드에 접속된 상기 샘플링 스위치의 제어단자와 상기 전압 공급라인 사이에 접속되어 상기 데이터 전압을 저장하는 커패시터를 형성하는 단계를 포함하는 특징으로 하는 일렉트로 루미네센스 표시장치의 제조 방법.

청구항 18.

제 17 항에 있어서,

상기 절환부를 형성하는 단계는,

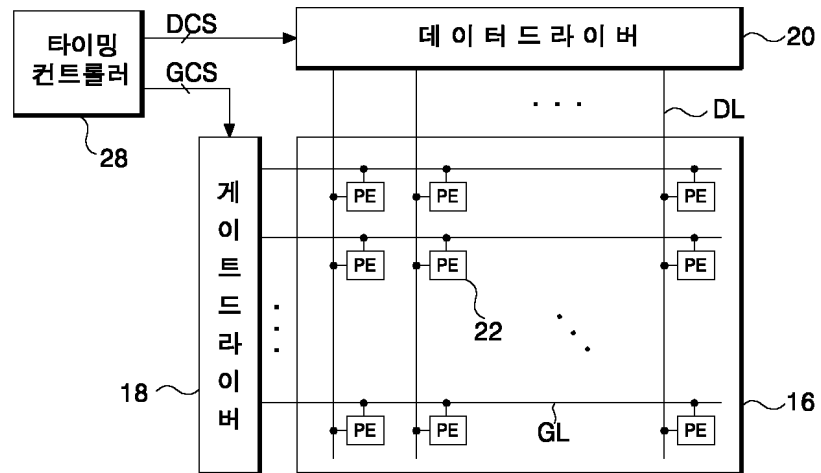
상기 노드와 상기 아날로그 버퍼 사이에 접속되어 상기 커패시터에 저장된 전압을 상기 아날로그 버퍼로 절환하는 제 3 스위치를 형성하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치의 제조방법.

도면

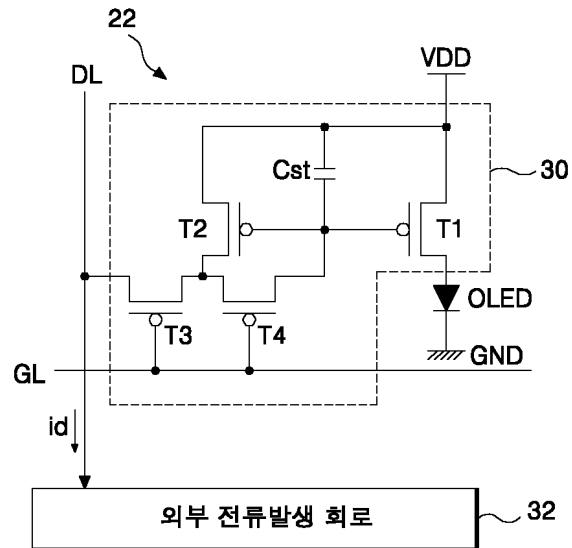
도면1



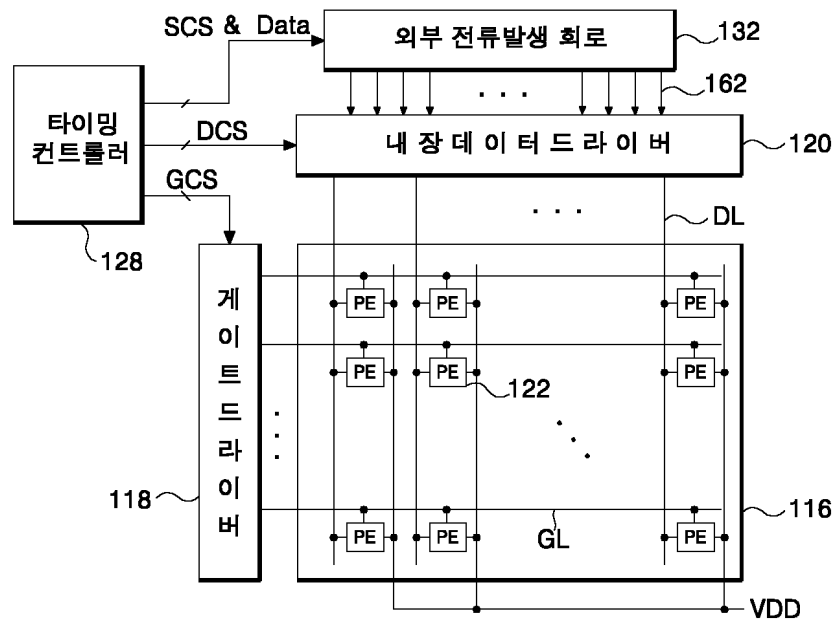
도면2



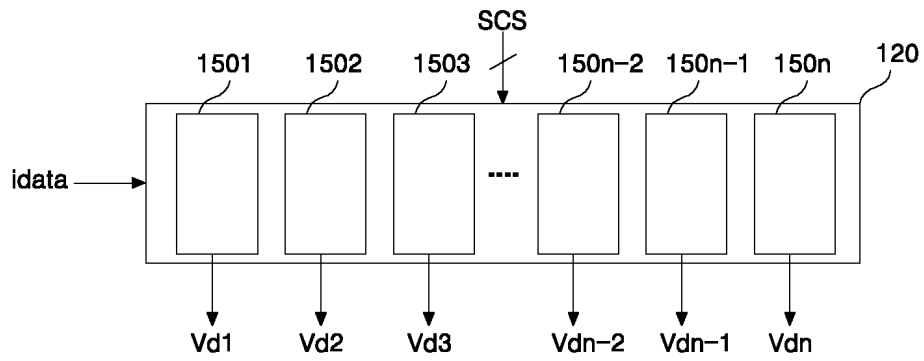
도면3



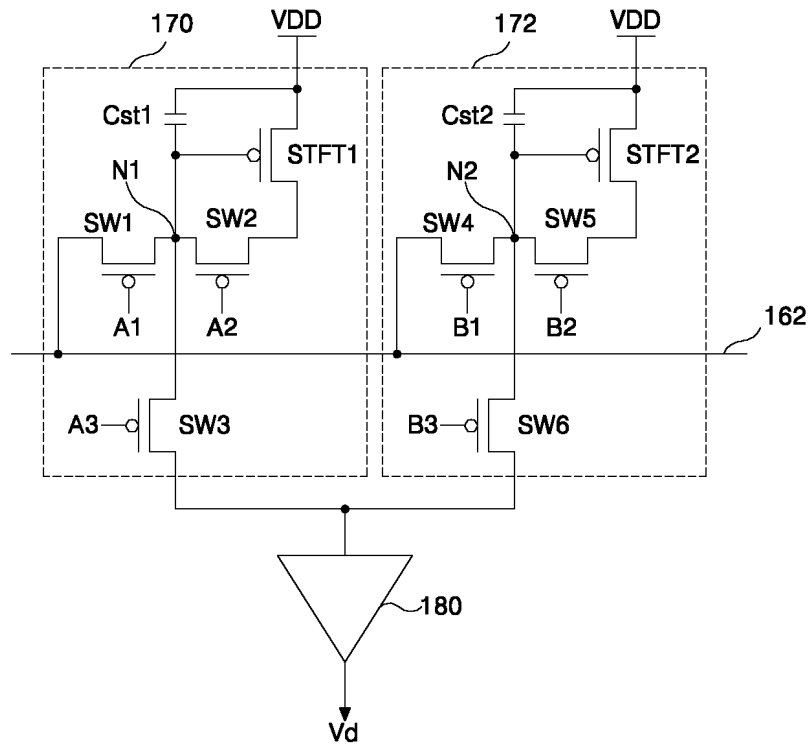
도면4



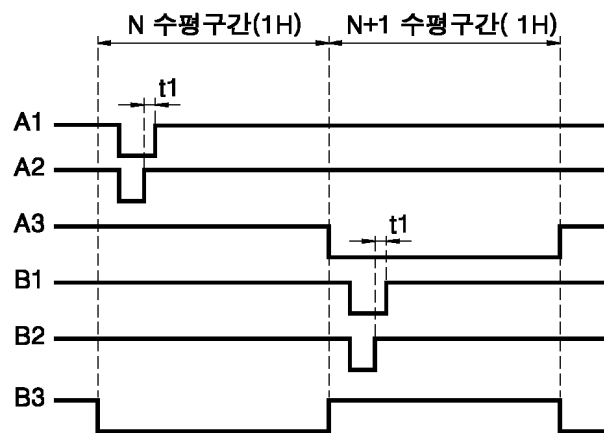
도면5



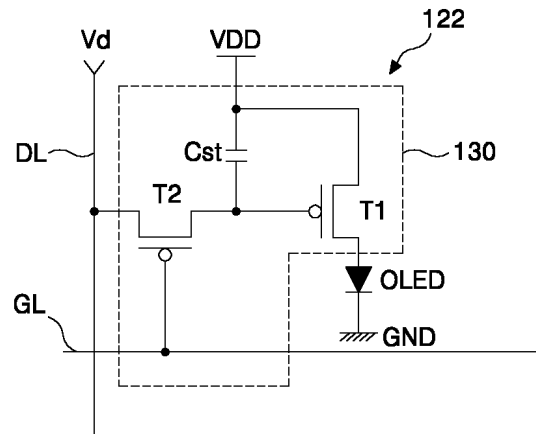
도면6



도면7



도면8



专利名称(译)	电致发光显示面板的驱动装置和驱动方法以及电致发光显示装置的制造		
公开(公告)号	KR100520827B1	公开(公告)日	2005-10-12
申请号	KR1020030040489	申请日	2003-06-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JOON KYU		
发明人	PARK,JOON KYU		
IPC分类号	H01L51/50 H05B33/00 G09G3/30 H05B33/14 H05B33/10 G09G3/20		
CPC分类号	G09G2300/0842 G09G3/3233 G09G3/3291		
代理人(译)	KIM , YOUNG HO		
其他公开文献	KR1020040110931A		
外部链接	Espacenet		

摘要(译)

本发明电致发光驱动装置和所述电致发光显示面板的驱动方法，和增加感测面板的孔径比以及转换从外部供给到电压电流用于驱动电致发光面板和所述电致发光以及显示装置的制造方法。 根据本发明实施方案的电致发光用于显示面板的驱动装置是用于产生对应于该电致发光显示面板的电流的电流被形成为在所述栅极线和数据线的交叉部分设置电致发光单元，从外部发生器提供的数字数据并且控制器用于在一个水平单元中对从电流生成电路提供的电流进行采样，用于产生数据电压并将数据电压提供给数据线的数据驱动器，用于产生用于控制数据驱动器的采样控制信号的采样驱动器，将数字数据提供给电流产生电路，以及用于向数据驱动器提供数据的定时控制器。度

