(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G09G 3/30

(45) 공고일자 2005년05월03일
(11) 등록번호 10-0486908
(24) 등록일자 2005년04월23일

(21) 출원번호 10-2001-0088085
(22) 출원일자 2001년12월29일

(65) 공개번호 10-2003-0057965
(43) 공개일자 2003년07월07일

(73) 특허권자 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 안태준
서울특별시성동구행당1동102-8호4통8반

이한상
서울특별시관악구신림1동1608-9202호

(74) 대리인 김영호

심사관 : 천대식

(54) 일렉트로 루미네센스 패널의 구동 방법 및 장치

요약

본 발명은 게이트 구동신호를 변조하여 게이트라인의 스캔시간 내에 화소의 스토리지 캐패시터 전압의 프리차징 효과를 향상시킬 수 있도록 한 일렉트로 루미네센스 패널의 구동 방법 및 장치에 관한 것이다.

본 발명의 실시 예에 따른 일렉트로 루미네센스 패널의 구동방법은 게이트라인들과, 상기 게이트라인들과 교차되게 마련되어진 데이터 라인들과, 상기 게이트라인들과 데이터 라인들의 교차부 각각에 설치되어진 일렉트로 루미네센스 셀들로 구성되는 일렉트로 루미네센스 패널의 구동방법에 있어서, 상기 게이트라인들에 펄스 형태인 서로 다른 전압의 제1 및 제2 스캐닝 신호를 공급하는 단계와, 상기 제1 스캐닝 신호를 공급하는 동안 상기 데이터라인에 프리차지신호를 공급하는 단계와, 상기 제2 스캐닝 신호를 공급하는 동안 상기 데이터라인에 데이터신호를 공급하는 단계와, 상기 데이터라인을 통해 입력된 데이터 신호를 스토리지 캐패시터에 충전하는 단계와, 상기 스토리지 캐패시터에 충전된 데이터신호를 1프레임 동안 홀딩시키는 단계와, 상기 1 프레임 동안 홀딩된 데이터신호를 셀에 공급하여 영상을 표시하는 단계를 포함하는 것을 특징으로 한다.

이러한 구성에 의하면, 본 발명에 따른 일렉트로 루미네센스 패널은 제한된 스캔 시간 내에 화소부의 스토리지 캐패시터의 프리차징 효과를 개선할 수 있다.

대표도

도 4

명세서

도면의 간단한 설명

도 1은 일반적인 일렉트로 루미네센스 패널을 개략적으로 도시하는 도면.

도 2는 도 1에 도시된 화소 소자를 상세히 나타내는 회로도.

도 3은 종래기술에 따른 게이트라인 및 데이터라인에 인가되는 신호전압 파형을 나타내는 도면.

도 4는 본 발명의 제1 실시예에 따른 게이트라인 및 데이터라인에 인가되는 신호전압 파형을 나타내는 도면이다.

도 5는 본 발명의 제1 실시예에 따른 EL 표시패널 구동장치를 개략적으로 도시한 블록도.

도 6은 도 4에 도시된 게이트라인 입력신호가 인가됨을 설명하기 위한 도 5의 구동장치를 상세히 나타내는 도면.

도 7은 도 6에서의 구동신호 및 게이트라인 입력신호를 나타내는 도면.

도 8은 본 발명의 제2 실시예에 따른 게이트라인 및 데이터라인에 인가되는 신호전압 파형을 나타내는 도면.

도 9는 본 발명의 제2 실시예에 따른 EL 표시패널 구동장치를 개략적으로 도시한 블록도.

도 10은 도 4에 도시된 게이트라인 입력신호가 인가됨을 설명하기 위한 도 5의 구동장치를 상세히 나타내는 도면.

도 11은 도 6에서의 구동신호 및 게이트라인 입력신호를 나타내는 도면.

<도면의 주요 부분에 대한 부호의 간단한 설명>

10,36,56 : EL 패널 12,32,52 : 게이트 드라이버

14,34,54 : 데이터 드라이버 16,20,42 : EL셀 구동회로

30,50 : 타이밍 컨트롤러 38,58 : 게이트 변조 제어부

40 : 아날로그 멀티플렉서 60 : RC 지연부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로 루미네센스 패널에 관한 것으로, 특히 게이트 구동신호를 변조하여 게이트라인의 스캔시간 내에 화소의 스토리지 캐패시터 전압의 프리차징 효과를 향상시킬 수 있도록 한 일렉트로 루미네센스 패널의 구동 방법 및 장치에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display : 이하 "LCD"라 함), 전계 방출 표시장치(Field Emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 함) 및 일렉트로 루미네센스(Electro Luminescence : 이하 "EL"라 함) 표시장치 등이 있다.

이와 같은 평판표시장치의 표시품질을 높이고 대화면화를 시도하는 연구들이 활발히 진행되고 있다. 이들 중 EL소자는 스스로 발광하는 자발광소자이다.

이러한, EL 표시소자는 전자 및 정공 등의 캐리어를 이용하여 형광물질을 여기 시킴으로써 화상 또는 영상을 표시하게 되며, 직류 저전압으로 구동이 가능하고 응답속도가 빠르다.

EL 패널은 도 1과 같이 유리 기판(10) 상에 서로 교차되게 배열되어진 게이트 라인들(GL1 내지 GLm) 및 데이터 라인(DL1 내지 DLn)과, 게이트 라인들(GL1 내지 GLm)과 데이터 라인(DL1 내지 DLn)의 교차부들 각각에 배열되어진 화소 소자들(PE)을 구비한다.

화소 소자들(PE) 각각은 게이트 라인들(GL1 내지 GLn)의 게이트 신호들이 인에이블될 때에 구동되어 데이터 라인(DL)상의 화소 신호의 크기에 상응하는 빛을 발생하게 된다.

이러한 EL 패널을 구동하기 위하여, 게이트 드라이버(12)가 게이트 라인들(GL1 내지 GLm)에 접속됨과 아울러 데이터 드라이버(14)가 데이터 라인들(DL1 내지 DLn)에 접속되게 된다. 게이트 드라이버(12)는 게이트 라인들(GL1 내지 GLm)을 순차적으로 구동시키게 된다. 데이터 드라이버(14)는 데이터 라인들(DL1 내지 DLn)을 통해 화소들(PE)에 데이터신호를 공급하게 된다.

이와 같이, 게이트 드라이버(12) 및 데이터 드라이버(14)에 의해 구동되는 화소 소자들(PE)은 도 2에 도시된 바와 같이 기저전압라인(GND)에 접속되어진 EL 셀(OLED)과, 이 EL 셀(OLED)을 구동하기 위한 셀 구동회로(16)로 구성된다.

도 2는 도 1의 화소 소자(PE)를 도시한 회로도로서, 게이트 라인(GL)과 데이터 라인(DL)의 교차부에 적용된 구동회로로 4개의 TFT(T1, T2, T3, T4)로 구성된다.

도 2를 참조하면, 화소 소자(PE)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로(16)를 구비한다.

EL 셀 구동회로(16)는 EL 셀(OLED), 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어진 제1 및 제2 PMOS TFT(T1,T2)와; 데이터 라인(DL) 및 게이트 라인(GL)에 접속되어 게이트 라인(GL) 상의 신호에 응답되는 제3 PMOS TFT(T3)와; 제1 PMOS TFT(T1) 및 제2 PMOS TFT(T2)의 게이트 전극, 게이트 라인(GL) 및 제3 PMOS TFT(T3)에 접속되는 제4 PMOS TFT(T4)와; 제1 PMOS TFT(T1) 및 제2 PMOS TFT(T2)의 게이트 전극과 공급전압라인(VDD) 사이에 접속되어진 스토리지 캐패시터(Cst)를 구비한다.

이의 동작을 살펴보면, 게이트 라인(GL)에 로우(LOW) 입력신호가 입력되면 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)이 턴-온 된다. 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)가 턴-온 되면 데이터 라인(DL)으로부터 스캔신호와 동기되게 입력되는 일정한 크기를 가진 데이터 신호가 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)를 통하여 스토리지 캐패시터(Cst)에 충전된다.

스토리지 캐패시터(Cst)는 제1 PMOS TFT(T1) 및 제2 PMOS TFT(T2)의 게이트 전극과 공급전압(VDD)에 접속되어 게이트 라인(GL)의 로우입력시간동안 데이터 라인(DL)으로부터 공급되는 데이터 신호를 충전한다.

스토리지 캐패시터(Cst)는 데이터라인(DL)으로부터 공급되어 충전된 데이터 신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 데이터 신호가 EL 셀(OLED)에 공급되는 것을 캐패시터(Cst)에 의해 유지하게 된다. 또한 이러한 구조에서도 RGB 등의 각 데이터 신호가 입력되는 만큼 각 화상신호를 입력하는 데이터 라인(DL)의 수가 구비되어야 한다.

1 프레임 동안 홀드된 후 캐패시터(Cst)에 충전된 데이터 신호는 EL셀(OLED)에 공급되어 표시패널 상에 영상을 표시하게 된다.

그러나, 종래 기술의 경우 구동 전류(Id)로 매우 작은 전류를 사용하기 때문에 제한되는 게이트라인 스캔시간 즉, 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)가 턴온되어 있는 시간 내에 구동 전류(Id)로 캐패시터(Cst)를 충/방전시켜 해당 전압으로 바꾸어 주는 것이 어렵다.

따라서, 도 3에서와 같이 n번째 게이트라인(GLn)과 n+ 1번째 게이트라인(GLn+ 1)의 데이터 충방전 시간 사이에 게이트라인(GL) 단위로 데이터라인(DL)에 프리차지(Precharge)를 해주게 되면 매우 작은 구동전류(Id)에 의해 충/방전이 안되는 문제를 해결할 수 있게 된다. 즉, n번째 게이트 라인(GLn)에 로우 신호를 인가하여 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)가 턴온 되는 동안 데이터라인(DL)을 통하여 n번째 데이터신호가 공급되기 전에 프리차지신호(P)로 충전시켜 데이터라인(DL)을 초기화시키게 한다. 이후 데이터라인(DL)을 통하여 데이터신호를 스토리지 캐패시터(Cst)에 충전시키고, 충전된 비디오 신호는 EL셀(OLED)에 공급되어 표시패널 상에 영상을 표시하게 된다.

그러나, 이 경우에도 데이터라인(DL) 프리차징시 온 전류(On Current)에 대한 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)의 전류 구동능력이 미치지 못하여 캐패시터(Cst)에 충전되는 전압을 만족할 만큼의 충분한 패스(Path)가 형성되지 못하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 데이터라인을 통하여 프리차지신호가 공급되는 동안 게이트라인을 통하여 더 높은 전압을 인가하여 스토리지 캐패시터의 충/방전을 향상시킬 수 있도록 한 일렉트로 루미네센스 패널의 구동장치 및 방법을 제공하는 데 있다.

발명의 구성 및 작용

상기 목적들을 달성하기 위하여, 본 발명에 따른 일렉트로 루미네센스 패널의 구동 방법은 게이트라인들과, 상기 게이트라인들과 교차되게 마련되어진 데이터 라인들과, 상기 게이트라인들과 데이터 라인들의 교차부 각각에 설치되어진 일렉트로 루미네센스 셀들로 구성되는 일렉트로 루미네센스 패널의 구동방법에 있어서, 상기 게이트라인들에 펄스 형태인 서로 다른 전압의 제1 및 제2 스캐닝 신호를 공급하는 단계와, 상기 제1 스캐닝 신호를 공급하는 동안 상기 데이터라인에 프리차지신호를 공급하는 단계와, 상기 제2 스캐닝 신호를 공급하는 동안 상기 데이터라인에 데이터신호를 공급하는 단계와, 상기 데이터라인을 통해 입력된 데이터 신호를 스토리지 캐패시터에 충전하는 단계와, 상기 스토리지 캐패시터에 충전된 데이터신호를 1프레임 동안 홀딩시키는 단계와, 상기 1 프레임 동안 홀딩된 데이터신호를 셀에 공급하여 영상을 표시하는 단계를 포함한다.

본 발명에서의 제1 스캐닝 신호는 제2 스캐닝 신호보다 높은 전압을 가지는 것을 특징으로 한다.

본 발명에서의 제1 스캐닝 신호에서 제2 스캐닝 신호로 변환시 게이트라인 입력신호는 계단형 또는 슬로프형 중 어느 하나의 펄스 형태인 것을 특징으로 한다.

본 발명의 경우 데이터라인을 통해 입력된 데이터 신호를 스토리지 캐패시터에 충전하는 단계와, 상기 스토리지 캐패시터에 충전된 데이터신호를 1프레임 동안 홀딩시키는 단계와, 상기 1 프레임 동안 홀딩된 데이터신호를 셀에 공급하여 영상을 표시하는 단계를 추가로 포함하는 것을 특징으로 한다.

본 발명에 따른 일렉트로 루미네센스 패널의 구동장치는 m개의 게이트라인들과 n개의 데이터라인들의 교차부마다 형성된 m×n개의 일렉트로 루미네센스 화소소자들을 구비하는 일렉트로-루미네센스 표시패널과; 상기 데이터라인들을 구동하기 위한 데이터 드라이버와; 상기 게이트라인들을 각각 구동하기 위한 게이트 드라이버와; 상기 데이터 드라이버에 상기 게이트라인들의 구동순서에 따라 재배열된 데이터신호와 함께 데이터제어신호들을 공급함과 아울러, 상기 게이트 드라이버에 스타트펄스와 클럭신호를 포함하는 게이트제어신호들을 공급하는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러와 게이트 드라이버 사이에 상기 게이트라인의 구동에 적합한 게이트로우전압을 선택하여 인가되게 하는 아날로그 멀티플렉서와, 상기 타이밍 컨트롤러와 아날로그 멀티플렉서 사이에 연결되어 상기 아날로그 멀티플렉서의 스위치 동작을 제어하는 선택신호를 공급함과 아울러 데이터라인에 프리차지신호를 인가되도록 데이터 드라이버에 제어신호를 공급하는 게이트 변조 제어부를 구비한다.

본 발명에서의 아날로그 멀티플렉서는 상기 게이트 변조 제어부로부터의 제어신호에 의해 제1 및 제2 게이트로우전압을 선택적으로 상기 게이트 드라이버에 인가되는 것을 특징으로 한다.

본 발명에 따른 다른 일렉트로 루미네센스 패널의 구동장치는 m개의 게이트라인들과 n개의 데이터라인들의 교차부마다 형성된 m×n개의 일렉트로-루미네센스 화소소자들을 구비하는 일렉트로-루미네센스 표시패널과; 상기 데이터라인들을 구동하기 위한 데이터 드라이버와; 상기 게이트라인들을 각각 구동하기 위한 게이트 드라이버와; 상기 데이터 드라이버에 상기 게이트라인들의 구동순서에 따라 재배열된 데이터신호와 함께 데이터제어신호들을 공급함과 아울러, 상기 게이트 드라이버에 스타트펄스와 클럭신호를 포함하는 게이트제어신호들을 공급하는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러와 게이트 드라이버 사이에 접속되어 상기 게이트라인의 구동에 적합한 게이트로우전압으로 변환되도록 하는 지연회로부와, 상기 타이밍 컨트롤러와 지연회로부 사이에 연결되어 상기 지연회로부를 제어하는 선택신호를 공급함과 아울러 데이터라인에 프리차지신호를 인가되도록 데이터 드라이버에 제어신호를 공급하는 게이트 변조 제어부를 구비한다.

본 발명에서의 지연회로부는 저항(R)과 캐패시터(C)의 RC지연회로로 구성되는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 설명 예들에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 4 내지 도 11을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

본 발명의 경우에도 도 2에서와 같이 화소 소자(PE)를 구비하고, 화소 소자(PE)는 게이트 라인(GL)과 데이터 라인(DL)의 교차부에 적용된 구동회로로 4개의 TFT(T1, T2, T3, T4)로 구성된다.

화소 소자(PE)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로(16)를 구비한다.

EL 셀 구동회로(16)는 EL 셀(OLED), 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어진 제1 및 제2 PMOS TFT(T1,T2)와; 데이터 라인(DL) 및 게이트 라인(GL)에 접속되어 게이트 라인(GL) 상의 신호에 응답되는 제3 PMOS TFT(T3)와; 제1 PMOS TFT(T1) 및 제2 PMOS TFT(T2)의 게이트 전극, 게이트 라인(GL) 및 제3 PMOS TFT(T3)에 접속되는 제4 PMOS TFT(T4)와; 제1 PMOS TFT(T1) 및 제2 PMOS TFT(T2)의 게이트 전극과 공급전압라인(VDD) 사이에 접속되어진 스토리지 캐패시터(Cst)를 구비한다.

도 4는 본 발명의 제1 실시예에 따른 게이트라인 및 데이터라인에 인가되는 신호전압 파형을 나타내는 도면이다.

도 2와 결부하여 동작을 설명하면, 데이터라인(DL)을 통하여 프리차지신호(P)가 공급되는 동안에는 데이터라인(DL)에 의해 데이터신호가 공급되는 동안보다 n번째 게이트라인(GLn)에 더 높은 제1 게이트로우전압신호(Vgl1)를 인가되도록 한다. 이 때 프리차지신호(P)가 인가되는 동안 n번째 게이트라인(GLn)을 통하여 높은 전압을 가지는 제1 게이트로우전압신호(Vgl1)를 인가하게 되면 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)의 전류 패스가 확대되어 스토리지 캐패시터(Cst)에는 프리차지신호(P)에 의해 n번째 데이터신호보다 약간 떨어진 전압이 인가되는 킥백(Kick Back) 전압이 상승하는 현상이 일어나게 된다.

프리차지신호(P) 인가후 데이터라인(DL)을 통하여 데이터신호를 스토리지 캐패시터(Cst)에 충전시키고, 충전된 비디오신호는 EL셀(OLED)에 공급되어 표시패널 상에 영상을 표시하게 된다.

이 때 데이터신호가 인가되는 동안의 게이트라인(GL)에 입력되는 제2 게이트로우전압은 보통 -12V ~ 12V 내에서 구동되며, 프리차지신호가 인가되는 동안 게이트라인(GL)에 입력되는 제1 게이트로우전압은 -12V 이하의 전압이 인가되게 된다.

도 5는 도 4에서와 같이 게이트라인 및 데이터라인에 인가되는 신호전압파형을 공급하기 위한 본 발명의 제1 실시예에 따른 EL 표시패널 구동장치를 개략적으로 도시한 블록도이다.

도 5를 참조하면, EL 표시패널 구동장치는 게이트 라인(GL) 및 데이터 라인(DL)의 교차부들 각각에 배열되어진 화소들(PE)을 구비하는 EL 표시패널(36)과, EL 표시패널(36)의 게이트 라인들(GL)을 구동하는 게이트 드라이버(32)와, EL 표시패널(36)의 데이터라인들(DL)을 구동하는 데이터 드라이버(34)와, 게이트 드라이버(32)와 데이터 드라이버(34)를 제어하기 위한 타이밍 컨트롤러(30)를 구비한다.

화소들(PE) 각각은 게이트 라인(GL)의 게이트 신호들이 인에이블될 때에 구동되어 데이터라인(DL) 상의 데이터신호의 크기에 상응하는 빛을 발생하게 된다.

타이밍 컨트롤러(30)는 게이트 드라이버(32)에 게이트제어신호들(GCS)를 공급함과 아울러 데이터 드라이버(34)에 데이터들과 함께 제어신호들을 공급한다.

또한 타이밍 컨트롤러(30)와 게이트 드라이버(32) 사이에 제2 게이트라인(GL)을 순차적으로 턴-온 상태에서 턴-오프시 게이트 드라이버(32)로부터 출력되는 게이터 출력펄스가 변조되도록 외부로부터의 제1 및 제2 게이트로우 출력전압(Vgl1, Vgl2)을 선택적으로 출력시키는 아날로그 멀티플렉서(MULTIPLEXER ; 이하 "MUX"라 함, 40)와, 아날로그 MUX(40)의 스위칭 동작을 하도록 제어신호를 인가하는 게이트 변조 제어부(38)를 추가로 구비한다. 이 경우 게이트 변조 제어부(38)는 타이밍 컨트롤러(30)에 포함되어 구동되어질 수 있다.

게이트 드라이버(32)는 타이밍 컨트롤러(30)로부터의 게이트제어신호들(GCS), 즉 스타트펄스와 클럭신호에 응답하여 게이트라인(GL)을 순차적으로 인에블시키는 스캔펄스(SP)를 공급한다. 이를 위하여, 게이트 드라이버(32)는 타이밍 컨트롤러(30)로부터의 스타트펄스를 쉬프팅시키기 위한 다수개의 쉬프터 레지스터들(도시하지 않음)과, 쉬프터 레지스터들 각각에서 출력되는 스캔신호를 EL 표시패널(36)의 게이트라인(GL)을 구동하기에 적합한 전압으로 레벨쉬프팅시키기 위한 다수개의 레벨쉬프터들을 구비한다. 쉬프터 레지스터들과 레벨쉬프터들은 일대일로 대응되어 접속되고, 레벨쉬프터들 각각의 출력단은 EL 표시패널(36)의 게이트라인들(GL) 각각에 접속된다. 쉬프터 레지스터들은 타이밍 컨트롤러(30)에서 공통적으로 입력되는 클럭신호들을 이용하여 첫째단의 쉬프터 레지스터에 스타트펄스를 순차적으로 쉬프트시키면서 레벨쉬프터들을 경유하여 게이트라인(GL)에 공급한다.

데이터 드라이버(34)는 타이밍 컨트롤러(30)에서 공급되는 제어신호들에 응답하여 타이밍 컨트롤러(30)의 데이터신호를 데이터라인들(DL)을 통해 화소들(PE)에 공급하게 된다. 또한 데이터 드라이버(34)는 타이밍 컨트롤러(30)의 외부 또는 내부에 형성되는 게이트 제어 변조부(38)로부터 공급되는 프리차지신호(P)에 응답하여 데이터라인들(DL)을 통해 스토리지 캐패시터(Cst)를 프리차지 시키도록 한다. 이 경우, 데이터 드라이버(34)는 게이트 드라이버(32)에서 게이트라인들(GL) 각각을 구동하는 스캔기간마다 1수평라인분씩의 데이터를 데이터라인들(DL)에 공급하게 된다.

도 6은 도 4에 도시된 게이트라인 입력신호가 인가됨을 설명하기 위한 도 5의 구동장치를 상세히 나타내는 도면이다. 도 7은 도 6에서의 구동신호 및 게이트라인 입력신호를 나타내는 도면이다.

도 6 및 도 7을 참조하면, 게이트 입력신호 구동장치는 게이트 드라이버(32) 내의 쉬프터 레지스터들 각각에서 출력되는 게이트 입력신호를 EL 표시패널(36)의 게이트라인들(GL)을 구동하기에 적합한 전압으로 레벨쉬프팅시키기 위한 다수개의 레벨쉬프터(도시하지 않음)와, 변조된 게이트 입력신호와 같이 게이트 출력신호의 로우입력신호를 레벨 쉬프팅시키기 위해 외부의 DC/DC 컨버터(도시하지 않음)로부터의 전압을 선택하기 위한 아날로그 MUX(40)와, 아날로그 MUX(40)의 스위칭 동작을 제어하기 위한 게이트 변조 제어부(38)를 구비한다.

이의 동작을 설명하면, 게이트 변조 제어부(38)로부터 데이터 드라이버(34)에 로직신호 "0"이 인가되어 프리차지신호(P)가 인가되는 동안 아날로그 MUX(40)에는 로직신호 "1"이 인가된다. 로직신호 "1"이 인가되면 아날로그 MUX(40)는 DC/DC 컨버터로부터의 제1 게이트로우전압(Vgl1)이 게이트 드라이버(32) 내의 레벨 쉬프터에 입력되도록 스위칭된다. 또한 로직신호 "0"이 아날로그 MUX(40)에 입력되면, 아날로그 MUX(40)는 제2 게이트로우전압(Vgl2)이 레벨 쉬프터에 입력되도록 스위칭된다. 이 때 제1 게이트로우전압(Vgl1)은 -12V 이하의 전압이고, 제2 게이트로우전압(Vgl2)은 -12V로 설정된다. 또한 본 발명에서의 아날로그 MUX(40) 대신 게이트 드라이버(32) 내의 레벨 쉬프터를 이용하여 게이트라인(GL)에 출력되는 게이트 로우전압 레벨을 설정할 수 있다.

도 8은 본 발명의 제2 실시예에 따른 게이트라인 및 데이터라인에 인가되는 신호전압 파형을 나타내는 도면이다.

도 2와 결부하여 동작을 설명하면, 데이터라인(DL)을 통하여 프리차지신호(P)가 공급되는 동안에는 데이터라인(DL)에 의해 데이터신호가 공급되는 동안보다 n번째 게이트라인(GLn)에 더 높은 제1 게이트로우전압신호(Vgl1)를 인가되도록 한다. 이 때 프리차지신호(P)가 인가되는 동안 n번째 게이트라인(GLn)을 통하여 높은 전압을 가지는 제1 게이트로우전압신호(Vgl1)를 인가하게 되면 제3 PMOS TFT(T3)와 제4 PMOS TFT(T4)의 전류 패스가 확대되어 스토리지 캐패시터(Cst)에는 프리차지신호(P)에 의해 n번째 데이터신호보다 약간 떨어진 전압이 인가되는 킥백(Kick Back) 전압이 상승하는 현상이 일어나게 된다. 프리차지신호(P) 인가 후 데이터라인(DL)를 통하여 데이터신호를 공급할 경우 게이트라인(GL)에 인가되는 제1 게이트로우전압에서 제1 게이트로우전압으로 스위칭시 슬로프 형태로 변환되도록 한다. 스위칭시부터 데이터라인(DL)을 통하여 데이터신호를 스토리지 캐패시터(Cst)에 충전시키고, 충전된 비디오 신호는 EL셀(OLED)에 공급되어 표시패널 상에 영상을 표시하게 된다.

이 때 데이터신호가 인가되는 동안의 게이트라인(GL)에 입력되는 제2 게이트로우전압(Vgl2)은 보통 -12V ~ 12V 내에서 구동되며, 프리차지신호가 인가되는 동안 게이트라인(GL)에 입력되는 제1 게이트로우전압(Vgl1)은 -12V 이하의 전압이 인가되게 된다. 이로써 게이트라인(GL)에는 프리차징이 인가되는 동안에는 -12V 이하의 제1 게이트로우전압(Vgl1)이 인가되도록 하고, 데이터라인(DL)을 통하여 데이터신호가 인가되는 동안 게이트라인(GL)에는 제1 게이트로우전압(Vgl1)에서 -12V의 제2 게이트로우전압(Vgl2)까지 서서히 상승하도록 로우전압이 인가된다.

도 9는 본 발명의 제2 실시예에 따른 EL 표시패널 구동장치를 개략적으로 도시한 블록도이다.

도 9를 참조하면, EL 표시패널 구동장치는 게이트 라인들(GL) 및 데이터 라인들(DL)의 교차부들 각각에 배열되어진 화소들(PE)을 구비하는 EL 표시패널(56)과, EL 표시패널(56)의 게이트 라인들(GL)을 구동하는 게이트 드라이버(52)와, EL 표시패널(56)의 데이터 라인들(DL)을 구동하는 데이터 드라이버(54)와, 게이트 드라이버(52)와 데이터 드라이버(54)를 제어하기 위한 타이밍 컨트롤러(50)를 구비한다.

화소들(PE) 각각은 게이트 라인들(GL)의 게이트 신호들이 인에이블될 때에 구동되어 데이터라인(DL)상의 데이터신호의 크기에 상응하는 빛을 발생하게 된다.

타이밍 컨트롤러(50)는 게이트 드라이버(52)에 게이트제어신호들(GCS)를 공급함과 아울러 데이터 드라이버(54)에 데이터들과 함께 제어신호들을 공급한다.

또한 타이밍 컨트롤러(50)와 게이트 드라이버(52) 사이에 게이트라인들(GL)을 순차적으로 턴-온 상태에서 턴-오프 상태로 스위칭시 게이트 드라이버(52)로부터 출력되는 게이트 라인 입력펄스가 서서히 상승되도록 인가하는 RC 지연회로부(60)와, RC 지연회로부(60)의 동작을 제어하는 제어신호를 인가하는 게이트 변조 제어부(58)를 추가로 구비한다. 이 경우 게이트 변조 제어부(58)는 타이밍 컨트롤러(50)에 포함되어 구동되어질 수 있다.

게이트 드라이버(52)는 타이밍 컨트롤러(50)로부터의 게이트제어신호들(GCS), 즉 스타트펄스와 클럭신호에 응답하여 게이트라인들(GL)을 순차적으로 인에이블시키는 게이트 출력신호 펄스를 공급한다. 이를 위하여, 게이트 드라이버(52)는 타이밍 컨트롤러(50)로부터의 스타트펄스를 쉬프팅시키기 위한 다수개의 쉬프터 레지스터들(도시하지 않음)과, 쉬프터 레지스터들 각각에서 출력되는 스캔신호를 EL 표시패널(56)의 게이트라인들(GL)을 구동하기에 적합한 전압으로 레벨쉬프팅시키기 위한 다수개의 레벨쉬프터들을 구비한다. 쉬프터 레지스터들과 레벨쉬프터들은 일대일로 대응되어 접속되고, 레벨쉬프터들 각각의 출력단은 EL 표시패널(56)의 게이트라인들(GL) 각각에 접속된다. 쉬프터 레지스터들은 타이밍 컨트롤러(50)에서 공통적으로 입력되는 클럭신호들을 이용하여 첫째단의 쉬프터 레지스터에 스타트펄스를 순차적으로 쉬프트시키면서 레벨쉬프터들을 경유하여 게이트라인들(GL)에 공급한다.

데이터 드라이버(54)는 타이밍 컨트롤러(50)에서 공급되는 제어신호들에 응답하여 타이밍 컨트롤러(50)의 데이터신호를 데이터라인들(DL)을 통해 화소들(PE)에 공급하게 된다. 또한 데이터 드라이버(54)는 타이밍 컨트롤러(50)의 외부 또는 내부에 형성되는 게이트 변조 제어부(58)로부터 공급되는 프리차지신호(P)에 응답하여 데이터라인들(DL)을 통해 스토리지 캐패시터(Cst)를 프리차지 시키도록 한다. 이 경우, 데이터 드라이버(54)는 게이트 드라이버(52)에서 게이트라인들(GL) 각각을 구동하는 주사기간마다 1수평라인분씩의 데이터를 데이터라인들(DL)에 공급하게 된다.

도 10은 도 4에 도시된 게이트라인 입력신호가 인가됨을 설명하기 위한 도 5의 구동장치를 상세히 나타내는 도면이다. 도 11은 도 6에서의 구동신호 및 게이트라인 입력신호를 나타내는 도면이다.

도 10 및 도 11을 참조하면, 게이트 입력신호 구동장치는 게이트 드라이버(52) 내의 쉬프터 레지스터들(도시하지 않음) 각각에서 출력되는 스캔신호를 EL 표시패널(56)의 게이트라인들(GL)을 구동하기에 적합한 전압으로 레벨쉬프팅시키기 위한 다수개의 레벨쉬프터와, DC/DC 컨버터(도시하지 않음)로부터의 제1 및 제2 게이트로우전압(Vgl1, Vgl2)을 레벨 쉬프터의 로우입력포트를 통하여 게이트라인(GL)에 변조되게 인가하도록 제어하는 RC 지연회로부(60)와, RC 지연회로부(60)의 스위칭 동작을 제어하기 위한 게이트 변조 제어부(58)를 구비한다.

이의 동작을 설명하면, 게이트 변조 제어부(58)로부터 데이터 드라이버(34)에 로직신호 "0"이 인가되면 프리차지신호(P)가 인가되는 동안 RC 지연부(60)에는 로직신호 "1"이 인가된다. 로직신호 "1"이 인가되면 RC 지연회로부(60)는 제1 게이트로우전압(Vgl1)이 출력되도록 스위칭 되어 게이트 드라이버(52)에 입력된 후 게이트라인(GL)을 통하여 출력되어진다. 데이터 드라이버(34)에 로직신호 "1"이 인가되면 데이터라인(DL)에 데이터신호가 공급되면 RC 지연부(60)에는 로직신호 "0"이 인가되고 RC 지연부(60)는 구동되어진다. 즉, 게이트 변조 제어부(58)로부터 "0" 신호가 인가될 경우 게이트 드라이버(5) 내 레벨 쉬프터에 인가되는 로우입력전압은 RC 지연부(60)에 의해 제1 게이트로우전압(Vgl1)에서 제2 게이트로우전압(Vgl2)으로 서서히 바뀌는 톱니형태를 나타나게 된다. 이 때 제1 게이트로우전압(Vgl1)에서 제2 게이트로우전압(Vgl2)으로 바뀌는 시간은 RC 지연회로부(60) 내의 RC 파라미터에 의해 조절된다. 또한 게이트 변조 제어부(58)로부터 출력되는 로직신호는 바뀌어 구동될 수도 있다.

이 때 제1 게이트로우전압(Vgl1)은 -12V 이하의 전압이고, 제2 게이트로우전압(Vgl2)은 -12V로 설정된다.

또한 본 발명의 실시예에 따른 일렉트로 루미네센스 패널의 구동방법은 EL 셀 구동회로(16) 내의 PMOS TFT에 한정되는 것이 아니라 NMOS TFT에도 동일하게 적용되어질 수 있다. 이로써 NMOS TFT에는 프리차지신호가 인가되는 동안에 데이터신호가 인가되는 동안 보다 더 높은 정극성 전압을 인가함으로써 프리차징 효과를 거둘 수 있게 된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 일렉트로 루미네센스 패널의 구동방법은 제한된 스캔 시간내에 셀 구동회로의 스토리지 캐패시터 전압의 프리차징 효과를 개선하기 위하여 데이터라인을 통하여 프리차지신호가 인가되는 동안 게이트라인에 데이터신호가 인가되는 동안보다 더 높은 전압을 공급함으로써 프리차징 효과를 개선할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

게이트라인들과, 상기 게이트라인들과 교차되게 마련되어진 데이터 라인들과, 상기 게이트라인들과 데이터 라인들의 교차부 각각에 설치되어진 일렉트로 루미네센스 셀들로 구성되는 일렉트로 루미네센스 패널의 구동방법에 있어서,

상기 게이트라인들에 펄스 형태인 서로 다른 전압의 제1 및 제2 스캐닝 신호를 공급하는 단계와,

상기 제1 스캐닝 신호를 공급하는 동안 상기 데이터라인에 프리차지신호를 공급하는 단계와,

상기 제2 스캐닝 신호를 공급하는 동안 상기 데이터라인에 데이터신호를 공급하는 단계와,

상기 데이터라인을 통해 입력된 데이터 신호를 스토리지 캐패시터에 충전하는 단계와,

상기 스토리지 캐패시터에 충전된 데이터신호를 1프레임 동안 홀딩시키는 단계와,

상기 1 프레임 동안 홀딩된 데이터신호를 셀에 공급하여 영상을 표시하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

청구항 2.

제 1 항에 있어서,

상기 제1 스캐닝 신호는 제2 스캐닝 신호보다 높은 전압을 가지는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

청구항 3.

제 2 항에 있어서,

상기 높은 전압은 정극성 또는 부극성 전압 중 어느 하나인 것을 특징으로 하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

청구항 4.

제 1 항에 있어서,

상기 제1 스캐닝 신호는 제2 스캐닝 신호보다 짧은 시간 동안 제공되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

청구항 5.

제 1 항에 있어서,

상기 제1 스캐닝 신호에서 제2 스캐닝 신호로 변환시 게이트라인 입력신호는 계단형 또는 슬로프형 중 어느 하나의 펄스 형태인 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

청구항 6.

삭제

청구항 7.

m개의 게이트라인들과 n개의 데이터라인들의 교차부마다 형성된 m×n개의 일렉트로 루미네센스 화소소자들을 구비하는 일렉트로-루미네센스 표시패널과;

상기 데이터라인들을 구동하기 위한 데이터 드라이버와;

상기 게이트라인들을 각각 구동하기 위한 게이트 드라이버와;

상기 데이터 드라이버에 상기 게이트라인들의 구동순서에 따라 재배열된 데이터신호와 함께 데이터제어신호들을 공급함과 아울러, 상기 게이트 드라이버에 스타트펄스와 클럭신호를 포함하는 게이트제어신호들을 공급하는 타이밍 컨트롤러와;

상기 타이밍 컨트롤러와 게이트 드라이버 사이에 상기 게이트라인의 구동에 적합한 게이트로우전압을 선택하여 인가되게 하는 아날로그 멀티플렉서와,

상기 타이밍 컨트롤러와 아날로그 멀티플렉서 사이에 연결되어 상기 아날로그 멀티플렉서의 스위치 동작을 제어하는 선택신호를 공급함과 아울러 데이터라인에 프리차지신호를 인가되도록 데이터 드라이버에 제어신호를 공급하는 게이트 변조 제어부를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 8.

제 7 항에 있어서,

상기 아날로그 멀티플렉서 및 게이트 드라이버 사이에 접속되어 상기 게이트 드라이버 내에서 구동에 적합한 레벨 쉬프팅하기 위한 게이트하이전압, 게이트로우전압을 생성하는 직류/직류 컨버터를 추가로 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 9.

제 7 항에 있어서,

상기 게이트 변조 제어부는 상기 타이밍 컨트롤러 내에 포함되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 10.

제 8 항에 있어서,

상기 아날로그 멀티플렉서는 상기 게이트 변조 제어부로부터의 제어신호에 의해 제1 및 제2 게이트로우전압을 선택적으로 상기 게이트 드라이버에 인가되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 11.

제 8 항에 있어서,

상기 일렉트로 루미네센스 화소 소자들은 기저전압라인에 접속되어 빛을 방사하는 일렉트로 루미네센스 셀과,

상기 일렉트로 루미네센스 셀들 각각에 설치되어 상기 데이터 라인 상의 신호에 응답하여 상기 일렉트로 루미네센스 셀에서 방사되는 광량을 제어하는 셀 구동수단들을 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 12.

제 11 항에 있어서,

상기 셀 구동수단은

상기 일렉트로 루미네센스 셀, 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어 상기 화소전압 신호를 일렉트로 루미네센스 셀에 인가하게 하는 제1 및 제2 스위치 소자와;

상기 데이터 라인으로부터의 데이터신호를 충전하여 그 충전되어진 데이터신호를 상기 전류미러에 인가하는 전압 충전 소자와;

상기 데이터 라인 및 게이트 라인에 접속되어 게이트 라인 상의 신호에 응답되는 제3 스위칭 소자와;

상기 제1 및 제2 스위치 소자의 게이트 전극, 게이트 라인 및 제3 스위치 소장에 접속되어 상기 게이트 라인 상의 신호에 응답되도록 하는 제4 스위치 소자를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 13.

m개의 게이트라인들과 n개의 데이터라인들의 교차부마다 형성된 m×n개의 일렉트로-루미네센스 화소소자들을 구비하는 일렉트로-루미네센스 표시패널과;

상기 데이터라인들을 구동하기 위한 데이터 드라이버와;

상기 게이트라인들을 각각 구동하기 위한 게이트 드라이버와;

상기 데이터 드라이버에 상기 게이트라인들의 구동순서에 따라 재배열된 데이터신호와 함께 데이터제어신호들을 공급함과 아울러, 상기 게이트 드라이버에 스타트펄스와 클럭신호를 포함하는 게이트제어신호들을 공급하는 타이밍 컨트롤러와;

상기 타이밍 컨트롤러와 게이트 드라이버 사이에 접속되어 상기 게이트라인의 구동에 적합한 게이트로우전압으로 변환되도록 하는 지연회로부와,

상기 타이밍 컨트롤러와 지연회로부 사이에 연결되어 상기 지연회로부를 제어하는 선택신호를 공급함과 아울러 데이터라인에 프리차지신호를 인가되도록 데이터 드라이버에 제어신호를 공급하는 게이트 변조 제어부를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 14.

제 13 항에 있어서,

상기 지연회로부 및 게이트 드라이버 사이에 접속되어 상기 게이트 드라이버 내에서 구동에 적합한 레벨 쉬프팅하기 위한 게이트하이전압, 게이트로우전압을 생성하는 직류/직류 컨버터를 추가로 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

청구항 15.

제 13 항에 있어서,

상기 게이트 변조 제어부는 상기 타이밍 컨트롤러 내에 포함되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

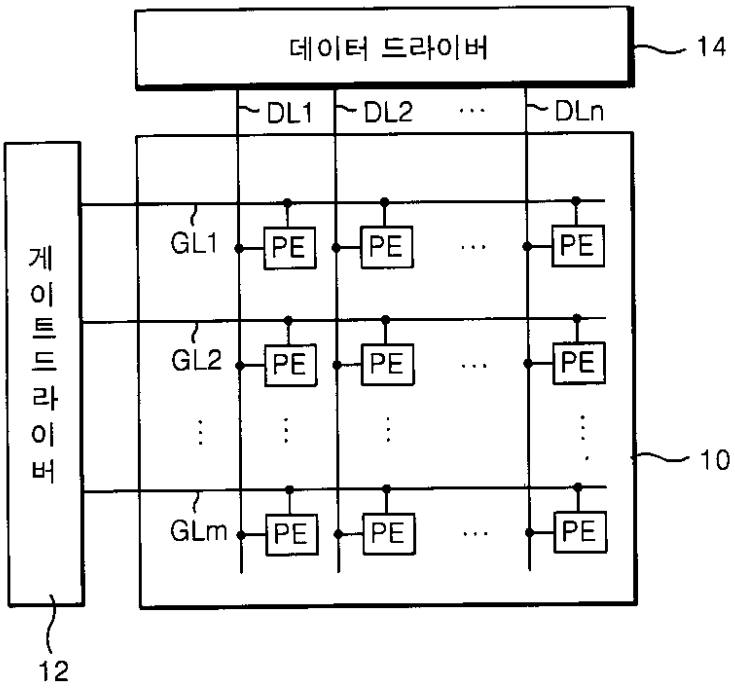
청구항 16.

제 13 항에 있어서,

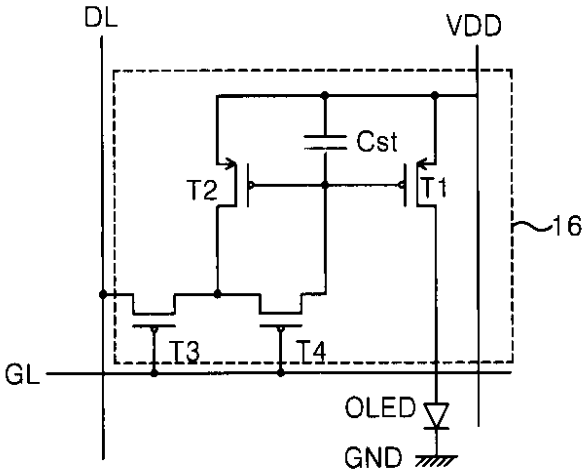
상기 지연회로부는 저항(R)과 캐패시터(C)의 RC지연회로로 구성되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동장치.

도면

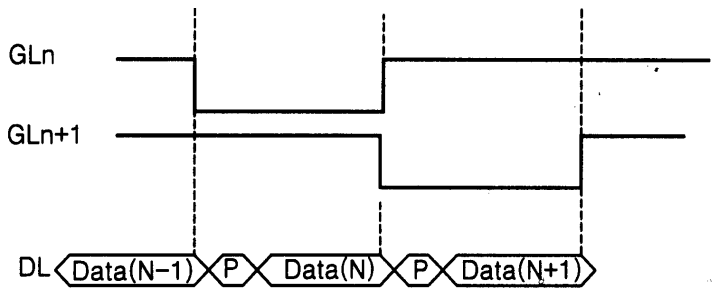
도면1


데이터 드라이버
14
DL1
DL2
DLn
게이트드라이버
GL1
GL2
GLm
PE
10
12

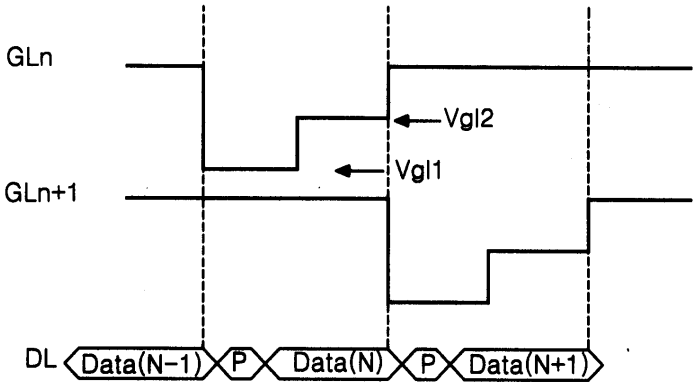
도면2


DL
VDD
Cst
T2
T1
16
T3
T4
GL
OLED
GND

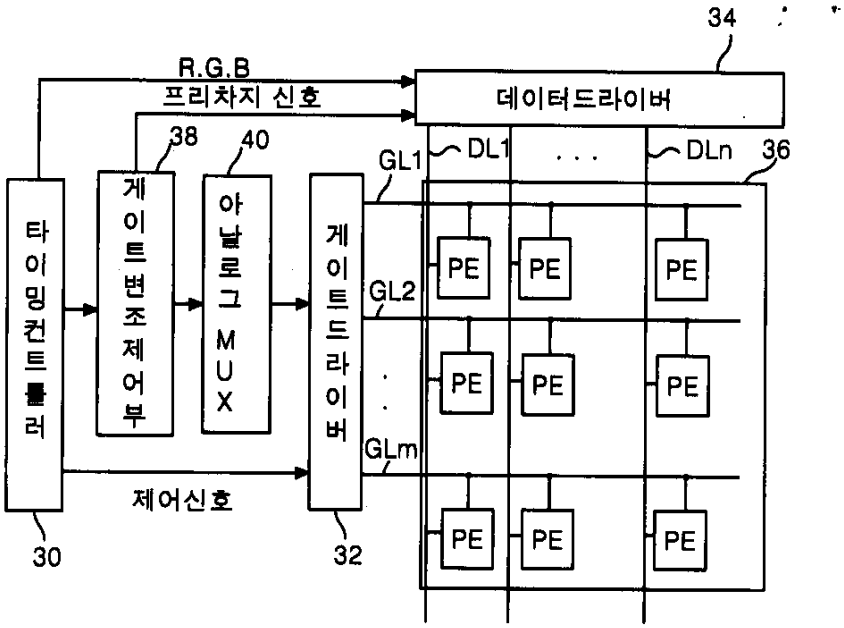
도면3


GLn
GLn+1
DL
Data(N-1)
P
Data(N)
P
Data(N+1)

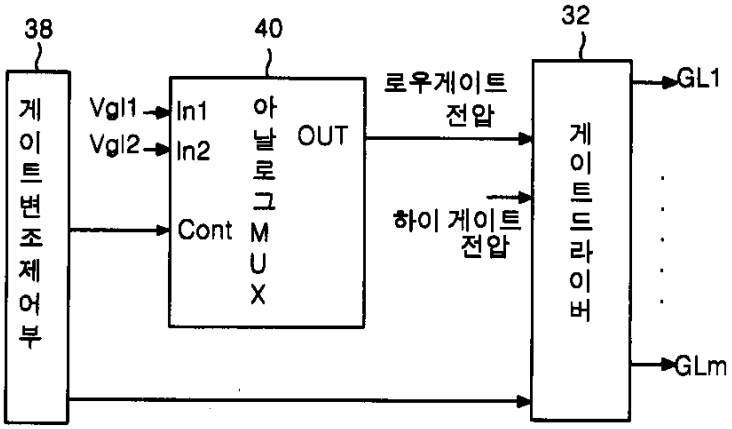
도면4


GLn
GLn+1
Vgl2
Vgl1
DL
Data(N-1)
P
Data(N)
P
Data(N+1)

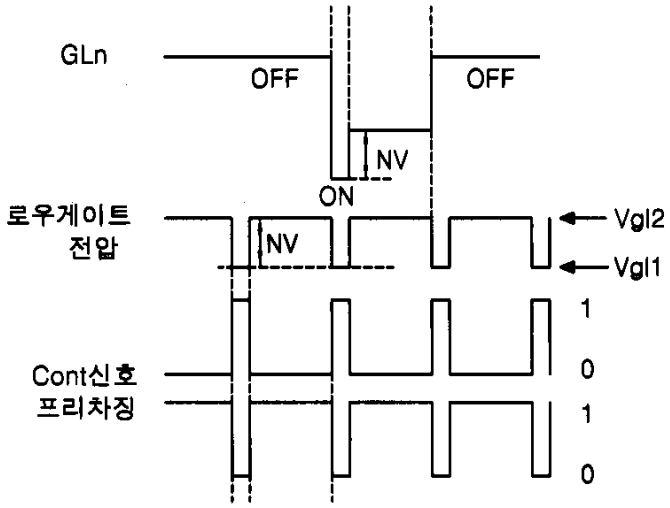
도면5


34
R.G.B
프리차지 신호
데이터드라이버
38
40
GL1
DL1
DLn
36
타이밍컨트롤러
게이트변조제어부
아날로그 MUX
게이트드라이버
GL2
GLm
PE
제어신호
30
32

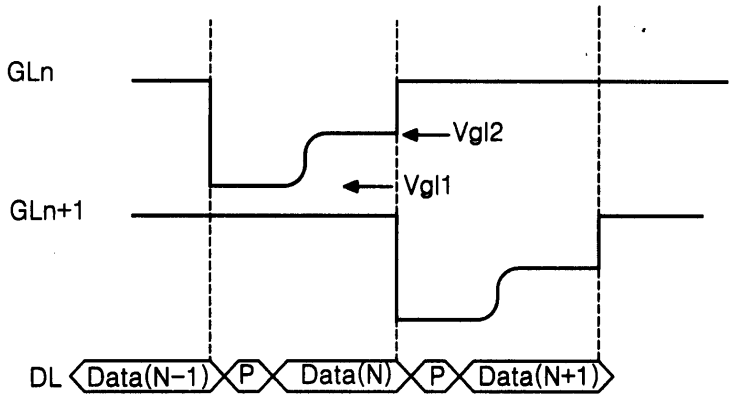
도면6


38
40
32
게이트변조제어부
Vgl1
Vgl2
In1
In2
Cont
아날로그 MUX
OUT
로우게이트 전압
하이 게이트 전압
게이트드라이버
GL1
GLm

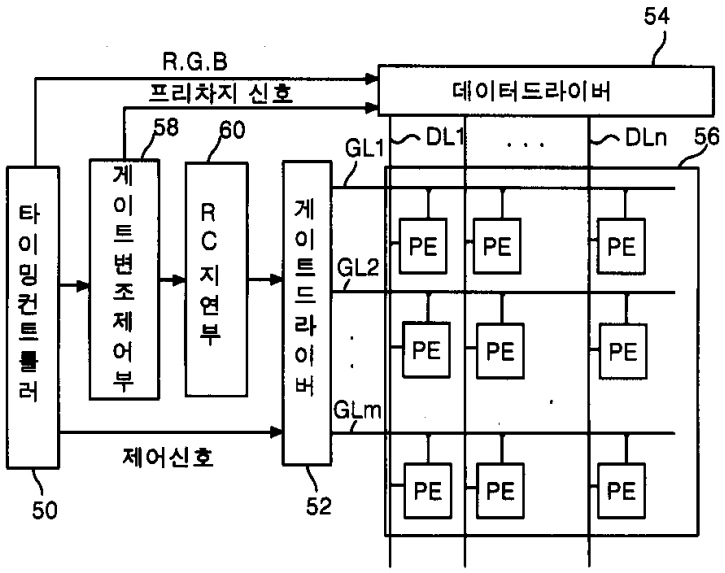
도면7


GLn
OFF
OFF
NV
ON
로우게이트
전압
NV
Vgl2
Vgl1
1
Cont신호
0
프리차징
1
0

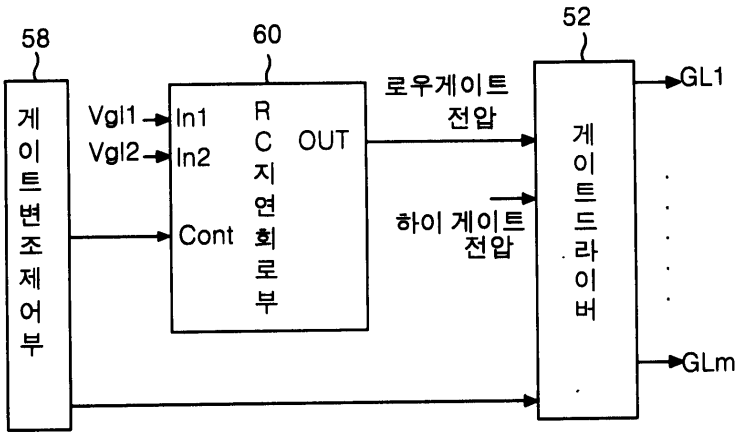
도면8


GLn
Vgl2
Vgl1
GLn+1
DL
Data(N-1)
P
Data(N)
P
Data(N+1)

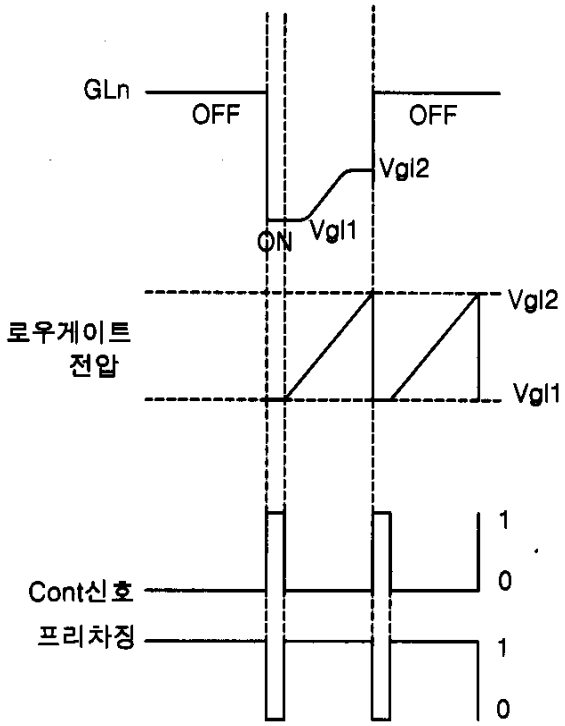
도면9


54
R.G.B
프리차지 신호
데이터드라이버
58
60
GL1
DL1
DLn
56
타이밍컨트롤러
게이트변조제어부
RC지연부
게이트드라이버
GL2
GLm
PE
제어신호
50
52

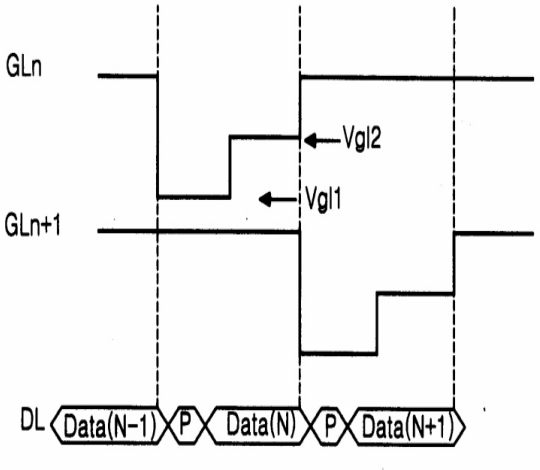
도면10


58
60
52
게이트변조제어부
Vgl1
Vgl2
In1
In2
Cont
RC지연회로부
OUT
로우게이트 전압
하이 게이트 전압
게이트드라이버
GL1
GLm

도면11



专利名称(译)	用于驱动电致发光面板的方法和设备		
公开(公告)号	KR100486908B1	公开(公告)日	2005-05-03
申请号	KR1020010088085	申请日	2001-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	AHN TAE JOON 안태준 LEE HANSANG 이한상		
发明人	안태준 이한상		
IPC分类号	G09G3/30		
代理人(译)	KIM，YOUNG HO		
其他公开文献	KR1020030057965A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于驱动电致发光面板的方法和装置，其中栅极驱动信号被调制以改善像素的存储电容器电压在栅极线的扫描时间内的预充电效果。 根据本发明的实施例，提供了一种驱动电致发光面板的方法，该电致发光面板包括栅极线，设置为与栅极线交叉的数据线，以及设置在栅极线和数据线的交叉点处的电光元件。一种驱动包括多个发光单元的电致发光面板的方法，该方法包括：将以脉冲形式的不同电压的第一和第二扫描信号提供给栅极线;在提供第二扫描信号期间将数据信号提供给数据线的同时向数据线提供预充电信号，同时将数据信号提供给数据线;将数据信号保持在存储电容器中一帧，并通过将第一帧期间保持的数据信号提供给单元来显示图像。 根据这样的配置，根据本发明的电致发光面板可以在有限的扫描时间内改善像素部分的存储电容器的预充电效果。 4