



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0041463
(43) 공개일자 2012년05월02일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2010-0102926

(22) 출원일자 2010년10월21일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

심재호

대구광역시 달성군 가창면 가창로 1008, 대한중석
사원아파트 102동 302호

(74) 대리인

특허법인로알

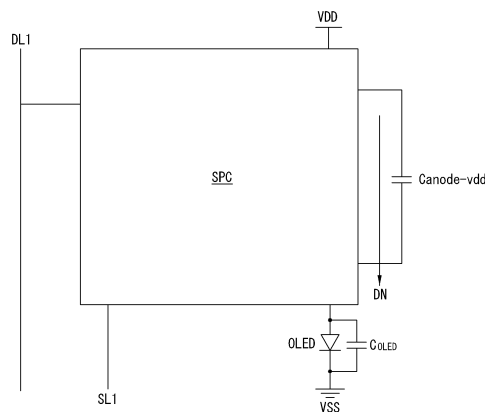
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기전계발광표시장치

(57) 요약

본 발명의 실시예는, 스캔라인을 통해 공급된 스캔신호에 응답하여 데이터라인을 통해 공급된 데이터신호를 데이터전압으로 저장하고 데이터전압에 따라 제1전원라인과 제2전원라인 사이로 흐르는 구동전류를 발생시키는 픽셀 구동부; 픽셀 구동부로부터 발생된 구동전류에 의하여 발광하는 유기 발광다이오드; 및 유기 발광다이오드의 양단에 걸린 기생커패시턴스에 대응하여 구동전류가 흐르는 노드에 형성된 블랙 전류의 레벨을 조절하는 블랙전류 레벨 조절부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

스캔라인을 통해 공급된 스캔신호에 응답하여 데이터라인을 통해 공급된 데이터신호를 데이터전압으로 저장하고 상기 데이터전압에 따라 제1전원라인과 제2전원라인 사이로 흐르는 구동전류를 발생시키는 픽셀 구동부;

상기 픽셀 구동부로부터 발생된 상기 구동전류에 의하여 발광하는 유기 발광다이오드; 및

상기 유기 발광다이오드의 양단에 걸린 기생커패시턴스에 대응하여 상기 구동전류가 흐르는 노드에 형성된 블랙 전류의 레벨을 조절하는 블랙전류레벨 조절부를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 블랙전류레벨 조절부는,

상기 제1전원라인과 상기 유기 발광다이오드의 애노드전극 사이에 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 블랙전류레벨 조절부는,

상기 제2전원라인과 상기 유기 발광다이오드의 애노드전극 사이에 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 블랙전류레벨 조절부는,

상기 기생커패시턴스에 의한 블랙 전류의 적분값을 저감하는 소자로 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 블랙전류레벨 조절부는,

상기 구동전류가 흐르는 노드의 충전 시간 조절과 상기 유기 발광다이오드의 애노드전극이 받는 킥백(kick-back) 전압을 저감하여 상기 유기 발광다이오드의 애노드전극으로 공급되는 초기 전류의 상승을 방지하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제1항에 있어서,

상기 블랙전류레벨 조절부는,

상기 픽셀 구동부, 상기 유기 발광다이오드 및 상기 블랙전류레벨 조절부를 포함하는 서브 픽셀로 이루어진 패널의 크기, 해상도 및 소자구조를 포함하는 패널의 특성에 따라 최적화된 용량을 갖는 커패시터로 이루어진 것을 특징으로 하는 유기전계발광표시장치.

청구항 7

제6항에 있어서,

상기 커패시터의 용량은,

상기 패널의 특성별 실험에 따른 실측치를 기반으로 마련된 데이터를 기준으로 결정되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

제1항에 있어서,

상기 픽셀 구동부는,

상기 스캔신호에 응답하여 상기 데이터신호를 전달하는 적어도 하나의 스위칭 트랜지스터와,

상기 데이터신호를 상기 데이터전압으로 저장하는 적어도 하나의 스토리지 커패시터와,

상기 데이터전압에 따라 상기 구동전류를 발생시키는 구동 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 9

제1항에 있어서,

상기 픽셀 구동부는,

상기 스캔신호 중 제1스캔신호에 응답하여 상기 데이터라인을 통해 공급된 상기 데이터신호를 전달하는 제1스위칭 트랜지스터와,

상기 데이터신호를 상기 데이터전압으로 저장하는 스토리지 커패시터와,

상기 데이터전압에 따라 상기 구동전류를 발생시키는 구동 트랜지스터와,

상기 제1스캔신호에 응답하여 상기 구동 트랜지스터의 게이트전극과 소스전극을 다이오드 연결하는 제2스위칭 트랜지스터와,

상기 스캔신호 중 제2스캔신호에 응답하여 상기 유기 발광다이오드의 애노드전극으로 레퍼런스전압을 공급하는 제3스위칭 트랜지스터와,

상기 스캔신호 중 제3스캔신호에 응답하여 상기 레퍼런스전압을 상기 제1스위칭 트랜지스터와 상기 스토리지 커패시터가 접속되는 제1노드로 공급하는 제4스위칭 트랜지스터와,

상기 제3스캔신호에 응답하여 상기 유기 발광다이오드의 애노드로 흐르는 상기 구동전류를 제어하는 제5스위칭 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 10

제1항에 있어서,

상기 픽셀 구동부는,

상기 스캔라인 중 제1스캔라인에 게이트전극이 연결되고 상기 데이터라인에 제1전극이 연결되고 스토리지 커패시터의 일단에 제2전극이 연결된 제1스위칭 트랜지스터와,

상기 스토리지 커패시터의 타단에 게이트전극이 연결되고 상기 제1전원라인에 제1전극이 연결된 구동 트랜지스터와,

상기 제1스위칭 트랜지스터의 제2전극에 일단이 연결되고 상기 구동 트랜지스터의 게이트전극에 타단이 연결된 스토리지 커패시터와,

상기 제1스캔라인에 게이트전극이 연결되고 상기 구동 트랜지스터의 게이트전극에 제1전극이 연결되고 상기 구동 트랜지스터의 제2전극에 제2전극이 연결된 제2스위칭 트랜지스터와,

상기 스캔라인 중 제2스캔라인에 게이트전극이 연결되고 레퍼런스전압이 공급되는 레퍼런스라인에 제1전극이 연결되고 상기 유기 발광다이오드의 애노드전극에 제2전극이 연결된 제3스위칭 트랜지스터와,

상기 스캔라인 중 제3스캔라인에 게이트전극이 연결되고 상기 레퍼런스라인에 제1전극이 연결되고 상기 제1스위칭 트랜지스터와 상기 스토리지 커패시터가 접속되는 제1노드에 제2전극이 연결된 제4스위칭 트랜지스터와,

상기 제3스캔라인에 게이트전극이 연결되고 상기 구동 트랜지스터의 제2전극에 제1전극이 연결되고 상기 유기 발광다이오드의 애노드전극에 제2전극이 연결된 제5스위칭 트랜지스터를 포함하는 유기전계발광표시장치.

명세서

기술분야

[0001] 본 발명은 유기전계발광표시장치에 관한 것이다.

배경기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.

[0003] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어진다.

[0004] 종래 유기전계발광표시장치는 인치당 픽셀수(pixel per inch; PPI)와 유기전계발광소자의 효율이 높아질수록 유기전계발광표시장치의 장점인 명암비(contrast ratio)를 높게 유지하기 어렵다. 그 이유는 현 제조 공정상의 한계로 구동 트랜지스터의 블랙 전류 레벨은 물론 유기전계발광소자를 항상 일정하게 형성할 수 없기 때문이다. 이에 따라, 고해상도로 갈수록 단위 화소의 화이트 전류 감소와 동일한 블랙 전류가 인가된 상태에서도 블랙 휘도의 상승을 초래하고 있어 이의 개선책이 마련되어야 한다.

발명의 내용

해결하려는 과제

[0005] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 패널 특성에 따라서 유기 발광다이오드의 기생 커패시턴스의 크기가 달라지는 것을 블랙전류레벨 조절부로 최적화하고 블랙전류 레벨의 조절을 통해 명암비를 향상시킬 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제의 해결 수단

[0006] 상술한 과제 해결 수단으로 본 발명의 실시예는, 스캔라인을 통해 공급된 스캔신호에 응답하여 데이터라인을 통해 공급된 데이터신호를 데이터전압으로 저장하고 데이터전압에 따라 제1전원라인과 제2전원라인 사이로 흐르는 구동전류를 발생시키는 픽셀 구동부; 픽셀 구동부로부터 발생한 구동전류에 의하여 발광하는 유기 발광다이오드; 및 유기 발광다이오드의 양단에 걸린 기생커패시턴스에 대응하여 구동전류가 흐르는 노드에 형성된 블랙 전류의 레벨을 조절하는 블랙전류레벨 조절부를 포함하는 유기전계발광표시장치를 제공한다.

[0007] 블랙전류레벨 조절부는, 제1전원라인과 유기 발광다이오드의 애노드전극 사이에 형성될 수 있다.

[0008] 블랙전류레벨 조절부는, 제2전원라인과 유기 발광다이오드의 애노드전극 사이에 형성될 수 있다.

[0009] 블랙전류레벨 조절부는, 기생커패시턴스에 의한 블랙 전류의 적분값을 저장하는 소자로 형성될 수 있다.

[0010] 블랙전류레벨 조절부는, 구동전류가 흐르는 노드의 충전 시간 조절과 유기 발광다이오드의 애노드전극이 받는 킥백(kick-back) 전압을 저감하여 유기 발광다이오드의 애노드전극으로 공급되는 초기 전류의 상승을 방지할 수 있다.

[0011] 블랙전류레벨 조절부는, 픽셀 구동부, 유기 발광다이오드 및 블랙전류레벨 조절부를 포함하는 서브 픽셀로 이루어진 패널의 크기, 해상도 및 소자구조를 포함하는 패널의 특성에 따라 최적화된 용량을 갖는 커패시터로 이루어질 수 있다.

- [0012] 커패시터의 용량은, 패널의 특성별 실험에 따른 실측치를 기반으로 마련된 데이터를 기준으로 결정될 수 있다.
- [0013] 픽셀 구동부는, 스캔신호에 응답하여 데이터신호를 전달하는 적어도 하나의 스위칭 트랜지스터와, 데이터신호를 데이터전압으로 저장하는 적어도 하나의 스토리지 커패시터와, 데이터전압에 따라 구동전류를 발생시키는 구동 트랜지스터를 포함할 수 있다.
- [0014] 픽셀 구동부는, 스캔신호 중 제1스캔신호에 응답하여 데이터라인을 통해 공급된 데이터신호를 전달하는 제1스위칭 트랜지스터와, 데이터신호를 데이터전압으로 저장하는 스토리지 커패시터와, 데이터전압에 따라 구동전류를 발생시키는 구동 트랜지스터와, 제1스캔신호에 응답하여 구동 트랜지스터의 게이트전극과 소스전극을 다이오드 연결하는 제2스위칭 트랜지스터와, 스캔신호 중 제2스캔신호에 응답하여 유기 발광다이오드의 애노드전극으로 레퍼런스전압을 공급하는 제3스위칭 트랜지스터와, 스캔신호 중 제3스캔신호에 응답하여 레퍼런스전압을 제1스위칭 트랜지스터와 스토리지 커패시터가 접속되는 제1노드로 공급하는 제4스위칭 트랜지스터와, 제3스캔신호에 응답하여 유기 발광다이오드의 애노드로 흐르는 구동전류를 제어하는 제5스위칭 트랜지스터를 포함할 수 있다.
- [0015] 픽셀 구동부는, 스캔라인 중 제1스캔라인에 게이트전극이 연결되고 데이터라인에 제1전극이 연결되고 스토리지 커패시터의 일단에 제2전극이 연결된 제1스위칭 트랜지스터와, 스토리지 커패시터의 타단에 게이트전극이 연결되고 제1전원라인에 제1전극이 연결된 구동 트랜지스터와, 제1스위칭 트랜지스터의 제2전극에 일단이 연결되고 구동 트랜지스터의 게이트전극에 타단이 연결된 스토리지 커패시터와, 제1스캔라인에 게이트전극이 연결되고 구동 트랜지스터의 게이트전극에 제1전극이 연결되고 구동 트랜지스터의 제2전극에 제2전극이 연결된 제2스위칭 트랜지스터와, 스캔라인 중 제2스캔라인에 게이트전극이 연결되고 레퍼런스전압이 공급되는 레퍼런스라인에 제1전극이 연결되고 유기 발광다이오드의 애노드전극에 제2전극이 연결된 제3스위칭 트랜지스터와, 스캔라인 중 제3스캔라인에 게이트전극이 연결되고 레퍼런스라인에 제1전극이 연결되고 제1스위칭 트랜지스터와 스토리지 커패시터가 접속되는 제1노드에 제2전극이 연결된 제4스위칭 트랜지스터와, 제3스캔라인에 게이트전극이 연결되고 구동 트랜지스터의 제2전극에 제1전극이 연결되고 유기 발광다이오드의 애노드전극에 제2전극이 연결된 제5스위칭 트랜지스터를 포함할 수 있다.

발명의 효과

- [0016] 본 발명의 실시예는, 패널 특성에 따라서 유기 발광다이오드의 기생커패시턴스의 크기가 달라지는 것을 블랙전류레벨 조절부로 최적화하고 블랙전류 레벨의 조절을 통해 명암비를 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명의 실시예는 2T1C 구조에서부터 보상회로가 포함된 회로 구조까지 폭 넓게 적용할 수 있는 블랙전류레벨 조절부의 사용으로 그 적용 범위가 넓고 유기 발광다이오드의 기생커패시턴스가 작아지는 고해상도 모델에 대한 명암비 개선 효과를 나타낼 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

도면의 간단한 설명

- [0017] 도 1은 유기전계발광표시장치의 개략적인 블록도.
 도 2는 본 발명의 제1실시예에 따른 서브 픽셀의 개략적인 구성도.
 도 3은 본 발명의 제1실시예에 따른 서브 픽셀의 회로 구성도.
 도 4는 본 발명의 제2실시예에 따른 서브 픽셀의 회로 구성도.
 도 5는 도 3에 도시된 서브 픽셀의 시뮬레이션을 통해 나타난 IV 커브를 나타낸 그래프.
 도 6은 도 3에 도시된 서브 픽셀의 시뮬레이션 결과를 나타낸 파형도.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

- [0019] <제1실시예>

- [0020] 도 1은 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 본 발명의 제1실시예에 따른 서브 픽셀의 개략적인 구성도이다.
- [0021] 도 1에 도시된 바와 같이, 유기전계발광표시장치에는 타이밍구동부(TCN), 패널(PNL), 스캔구동부(SDRV) 및 데이터구동부(DDRV)가 포함된다.
- [0022] 타이밍구동부(TCN)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK), 데이터신호(RGB)를 공급받는다. 타이밍구동부(TCN)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 데이터구동부(DDRV)와 스캔구동부(SDRV)의 동작 타이밍을 제어한다. 타이밍구동부(TCN)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍구동부(TCN)에서 생성되는 제어신호들에는 스캔구동부(SDRV)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(DDRV)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함될 수 있다. 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등이 포함된다. 게이트 스타트 펄스(GSP)는 첫 번째 스캔신호가 발생하는 스캔구동부(SDRV)에 공급된다. 게이트 시프트 클럭(GSC)은 스캔구동부(SDRV)에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 시프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 스캔구동부(SDRV)의 출력을 제어한다. 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터구동부(DDRV)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터구동부(DDRV) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터구동부(DDRV)의 출력을 제어한다. 한편, 데이터구동부(DDRV)에 공급되는 소스 스타트 펄스(SSP)는 데이터전송 방식에 따라 생략될 수도 있다.
- [0023] 스캔구동부(SDRV)는 타이밍구동부(TCN)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 패널(PNL)에 포함된 서브 픽셀들(SP)의 트랜지스터들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔구동부(SDRV)는 스캔라인들(SL1~SLm)을 통해 생성된 스캔신호를 패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다.
- [0024] 데이터구동부(DDRV)는 타이밍구동부(TCN)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍구동부(TCN)로부터 공급되는 디지털 형태의 데이터신호(RGB)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(DDRV)는 병렬 데이터 체계의 데이터로 변환할 때, 디지털 형태의 데이터신호(RGB)를 감마 기준전압으로 변환하여 아날로그 형태의 데이터신호로 변환한다. 데이터구동부(DDRV)는 데이터라인들(DL1~DLn)을 통해 변환된 데이터신호를 패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다.
- [0025] 패널(PNL)은 매트릭스형태로 배치된 서브 픽셀들(SP)을 포함한다. 패널(PNL)에 포함된 각각의 서브 픽셀들(SP)에는 도 2에 도시된 바와 같이, 픽셀 구동부(SPC), 유기 발광다이오드(OLED) 및 블랙전류레벨 조절부(Canode-vdd)가 포함된다.
- [0026] 픽셀 구동부(SPC)는 스캔라인(SL1)을 통해 공급된 스캔신호에 응답하여 데이터라인(DL1)을 통해 공급된 데이터신호를 데이터전압으로 저장하고 데이터전압에 따라 제1전원라인(VDD)과 제2전원라인(VSS) 사이로 흐르는 구동전류를 발생시키는 역할을 한다. 유기 발광다이오드(OLED)는 픽셀 구동부(SPC)로부터 발생된 구동전류에 의하여 빛을 발광하는 역할을 한다. 블랙전류레벨 조절부(Canode-vdd)는 유기 발광다이오드(OLED)의 양단에 걸린 기생 커패시턴스(C_{OLED})에 대응하여 구동전류가 흐르는 노드(DN)에 형성된 블랙 전류의 레벨을 조절하는 역할을 한다.
- [0027] 픽셀 구동부(SPC)는 스캔신호에 응답하여 데이터신호를 전달하는 적어도 하나의 스위칭 트랜지스터와, 데이터신호를 데이터전압으로 저장하는 적어도 하나의 스토리지 커패시터와, 데이터전압에 따라 구동전류를 발생시키는 구동 트랜지스터를 포함할 수 있으나 이에 한정되지 않는다.
- [0028] 이하, 픽셀 구동부(SPC)가 6개의 트랜지스터와 1개의 스토리지 커패시터(이하, 6T1C로 표기함)로 구성된 것을 일례로 본 발명의 제1실시예에 대해 더욱 자세히 설명한다.
- [0029] 도 3은 본 발명의 제1실시예에 따른 서브 픽셀의 회로 구성도이다.

- [0030] 도 3에 도시된 바와 같이, 본 발명의 제1실시예에 따른 서브 픽셀에는 픽셀 구동부(SPC), 블랙전류레벨 조절부(Canode-vdd) 및 유기 발광다이오드(OLED)가 포함된다. 유기 발광다이오드(OLED)는 픽셀 구동부(SPC)의 일단에 애노드전극이 연결되고 제2전원라인(VSS)에 캐소드전극이 연결된다. 블랙전류레벨 조절부(Canode-vdd)는 제1전원라인(VDD)과 유기 발광다이오드(OLED)의 애노드전극 사이에 형성된다.
- [0031] 픽셀 구동부(SPC)에는 제1스위칭 트랜지스터(T1), 제2스위칭 트랜지스터(T2), 제3스위칭 트랜지스터(T3), 제4스위칭 트랜지스터(T4), 제5스위칭 트랜지스터(T5), 구동 트랜지스터(DR) 및 스토리지 커패시터(Cstg)가 포함된다.
- [0032] 제1스위칭 트랜지스터(T1)는 스캔신호 중 제1스캔신호에 응답하여 데이터라인(DL)을 통해 공급된 데이터신호를 전달하는 역할을 한다. 제2스위칭 트랜지스터(T2)는 제1스캔신호에 응답하여 구동 트랜지스터(DR)의 게이트전극의 제2노드(B)와 소스전극을 다이오드 연결하여 구동 트랜지스터(DR)의 문턱전압 센싱 역할을 한다. 제3스위칭 트랜지스터(T3)는 스캔신호 중 제2스캔신호에 응답하여 유기 발광다이오드(OLED)의 애노드전극으로 레퍼런스전압을 공급하는 역할을 한다. 제4스위칭 트랜지스터(T4)는 스캔신호 중 제3스캔신호에 응답하여 레퍼런스전압을 제1스위칭 트랜지스터(T1)와 스토리지 커패시터(Cstg)가 접속되는 제1노드(A)로 공급하는 역할을 한다. 제5스위칭 트랜지스터(T5)는 제3스캔신호에 응답하여 유기 발광다이오드(OLED)의 애노드로 흐르는 구동전류를 제어하는 역할을 한다. 스토리지 커패시터(Cstg)는 데이터신호를 데이터전압으로 저장하는 역할을 한다. 구동 트랜지스터(DR)는 스토리지 커패시터(Cstg)에 저장된 데이터전압에 따라 구동전류를 발생시키는 역할을 한다.
- [0033] 픽셀 구동부(SPC)에 포함된 제1스위칭 트랜지스터(T1), 제2스위칭 트랜지스터(T2), 제3스위칭 트랜지스터(T3), 제4스위칭 트랜지스터(T4), 제5스위칭 트랜지스터(T5), 구동 트랜지스터(DR) 및 스토리지 커패시터(Cstg)는 다음과 같이 연결된다.
- [0034] 제1스위칭 트랜지스터(T1)는 스캔라인 중 제1스캔라인(SCAN1)에 게이트전극이 연결되고 데이터라인(DL1)에 제1전극이 연결되고 스토리지 커패시터(Cstg)의 일단에 제2전극이 연결된다. 구동 트랜지스터(DR)는 스토리지 커패시터(Cstg)의 타단에 게이트전극이 연결되고 제1전원라인(VDD)에 제1전극이 연결된다. 스토리지 커패시터(Cstg)는 제1스위칭 트랜지스터(T1)의 제2전극에 일단이 연결되고 구동 트랜지스터(DR)의 게이트전극에 타단이 연결된다. 제2스위칭 트랜지스터(T2)는 제1스캔라인(SCAN1)에 게이트전극이 연결되고 구동 트랜지스터(DR)의 게이트전극에 제1전극이 연결되고 구동 트랜지스터(DR)의 제2전극에 제2전극이 연결된다. 제3스위칭 트랜지스터(T3)는 스캔라인 중 제2스캔라인(SCAN2)에 게이트전극이 연결되고 레퍼런스전압이 공급되는 레퍼런스라인(Vref)에 제1전극이 연결되고 유기 발광다이오드(OLED)의 애노드전극에 제2전극이 연결된다. 제4스위칭 트랜지스터(T4)는 스캔라인 중 제3스캔라인(EM)에 게이트전극이 연결되고 레퍼런스라인(Vref)에 제1전극이 연결되고 제1스위칭 트랜지스터(T1)와 스토리지 커패시터(Cstg)가 접속되는 제1노드(A)에 제2전극이 연결된다. 제5스위칭 트랜지스터(T5)는 제3스캔라인(EM)에 게이트전극이 연결되고 구동 트랜지스터(DR)의 제2전극에 제1전극이 연결되고 유기 발광다이오드(OLED)의 애노드전극에 제2전극이 연결된다.
- [0035] 블랙전류레벨 조절부(Canode-vdd)로 선택된 커패시터는 제2전원라인(VSS)에 일단이 연결되고 유기 발광다이오드(OLED)의 애노드전극에 타단이 연결된다.
- [0036] 위와 같이 구성된 서브 픽셀은 제1전원라인(VDD)과 유기 발광다이오드(OLED)의 애노드전극 사이에 블랙전류레벨 조절부(Canode-vdd)를 형성하여 블랙전류(일반적으로 수십pA의 전류)가 흐를 때 유기 발광다이오드(OLED)의 기생커패시턴스(C_{OLED} , 기생캡)에 충전되는 시간을 조절한다.
- [0037] <제2실시예>
- [0038] 도 4는 본 발명의 제2실시예에 따른 서브 픽셀의 회로 구성도이다.
- [0039] 도 4에 도시된 바와 같이, 본 발명의 제2실시예에 따른 서브 픽셀에는 픽셀 구동부(SPC), 블랙전류레벨 조절부(Canode-vss) 및 유기 발광다이오드(OLED)가 포함된다. 유기 발광다이오드(OLED)는 픽셀 구동부(SPC)의 일단에 애노드전극이 연결되고 제2전원라인(VSS)에 캐소드전극이 연결된다. 블랙전류레벨 조절부(Canode-vss)는 유기 발광다이오드(OLED)의 애노드전극과 제2전원라인(VSS) 사이에 형성된다.
- [0040] 픽셀 구동부(SPC)에 포함된 제1스위칭 트랜지스터(T1), 제2스위칭 트랜지스터(T2), 제3스위칭 트랜지스터(T3), 제4스위칭 트랜지스터(T4), 제5스위칭 트랜지스터(T5), 구동 트랜지스터(DR) 및 스토리지 커패시터(Cstg)의 연

결 관계는 제1실시예와 동일하므로 이의 설명은 생략한다.

- [0041] 블랙전류레벨 조절부(Canode-vss)로 선택된 커패시터는 유기 발광다이오드(OLED)의 애노드전극에 일단이 연결되고 제2전원라인(VSS)에 타단이 연결된다.
- [0042] 위와 같이 구성된 서브 픽셀은 유기 발광다이오드(OLED)의 애노드전극과 제2전원라인(VSS) 사이에 블랙전류레벨 조절부(Canode-vss)를 형성하여 블랙전류(일반적으로 수십pA의 전류)가 흐를 때 유기 발광다이오드(OLED)의 기생커패시턴스(C_{OLED} , 기생캐)에 충전되는 시간을 조절한다.
- [0043] 통상, 패널(PNL)의 특성(크기, 해상도, 소자구조, etc.)에 따라서 유기 발광다오드에 걸리는 기생커패시턴스(C_{OLED})의 크기가 달라지므로 블랙전류레벨 조절부(Canode-vdd 또는 Canode-vss)를 최적화하면 블랙전류레벨을 조정할 수 있다.
- [0044] 따라서, 제1 및 제2실시예의 서브 픽셀에 포함된 블랙전류레벨 조절부(Canode-vdd 또는 Canode-vss)는 패널(PNL)의 크기, 해상도 및 소자구조를 포함하는 패널(PNL)의 특성에 따라 최적화된 용량을 갖는 커패시터로 이루어진다. 그러므로, 블랙전류레벨 조절부(Canode-vdd 또는 Canode-vss)인 커패시터의 용량은 패널(PNL)의 특성별 실험에 따른 실측치를 기반으로 마련된 데이터를 기준으로 결정된다.
- [0045] 도 5는 도 3에 도시된 서브 픽셀의 시뮬레이션을 통해 나타난 IV 커브를 나타낸 그래프이고, 도 6은 도 3에 도시된 서브 픽셀의 시뮬레이션 결과를 나타낸 파형도 이다.
- [0046] 도 5의 시뮬레이션에 나타난 IV 커브와 도 6의 시뮬레이션 결과와 같이 제1실시예는 블랙전류레벨 조절부(Canode-vdd)의 크기에 따라서 1 프레임(frame) 동안의 블랙전류 적분값 저감이 가능함을 알 수 있다. 따라서, 블랙전류레벨 조절부(Canode-vdd)는 기생커패시턴스에 의한 블랙 전류의 적분값을 저감하는 소자인 커패시터로 형성하면 본 발명을 달성할 수 있음을 알 수 있다.
- [0047] 도 6의 시뮬레이션 그래프는 블랙전류레벨 조절부(Canode-vdd)가 100f ~ 300f의 크기를 갖는 커패시터에 의해 나타난 결과이다. 도 6의 그래프에서 블랙전류레벨 조절부(Canode-vdd)가 300f의 크기로 형성되면, 블랙전류의 적분값은 25% 이하로 저감되므로 블랙 휘도가 25% 줄어들고 결과적으로 명암비(contrast ratio; C/R)이 4배 이상 상승함을 알 수 있다.
- [0048] 앞서 설명된 제1 및 제2실시예의 6T1C의 서브 픽셀 구조에 적용된 블랙전류레벨 조절부(Canode-vdd 또는 Canode-vss)는 구동전류가 흐르는 노드의 충전 시간 조절과 유기 발광다이오드(OLED)의 애노드전극이 받는 킥백(kick-back) 전압을 저감하여 유기 발광다이오드(OLED)의 애노드전극으로 공급되는 초기 전류의 상승을 방지하는 역할을 할 수 있다. 또한, 블랙전류레벨 조절부(Canode-vdd 또는 Canode-vss)는 유기 발광다이오드(OLED)가 발광하는 발광 구간 초반에 전류가 상승하는 것을 방지하는 역할을 할 수 있다. 이에 따라, 제1 및 제2실시예에 따른 서브 픽셀은 블랙전류레벨 조절부(Canode-vdd 또는 Canode-vss)에 의한 블랙 전류의 적분값 저감으로 명암비 개선 효과를 나타낼 수 있게 된다.
- [0049] 한편, 제1실시예와 같이 제1전원라인(VDD)과 유기 발광다이오드(OLED)의 애노드전극 사이에 블랙전류레벨 조절부(Canode-vdd)를 형성하는 이유는 제1전원라인(VDD)이 구동간에 안정된 직류(DC)전원으로 사용되기 때문에 유기 발광다이오드(OLED)의 애노드전극의 커플링(Coupling)에 영향이 없기 때문이다. 이는 제2실시예의 구조 또한 같은 이유이다. 또한, 서브 픽셀을 형성하기 위한 레이 아웃 작업시 제1전원라인(VDD)과 유기 발광다이오드(OLED)의 애노드전극 간의 커패시터 형성이 용이하기 때문이다. 이는 제2실시예의 구조 또한 같은 이유이다.
- [0050] 이상 본 발명의 실시예는 패널 특성에 따라서 유기 발광다이오드의 기생커패시턴스의 크기가 달라지는 것을 블랙전류레벨 조절부로 최적화하고 블랙전류 레벨의 조절을 통해 명암비를 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명의 실시예는 2T1C 구조에서부터 보상회로가 포함된 회로 구조까지 폭넓게 적용할 수 있는 블랙전류레벨 조절부의 사용으로 그 적용 범위가 넓고 유기 발광다이오드의 기생커패시턴스가 작아지는 고해상도 모델에 대한 명암비 개선 효과를 나타낼 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.
- [0051] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태

로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0052]

TCN: 타이밍구동부

PNL: 패널

SDRV: 스캔구동부

DDRIV: 데이터구동부

SPC: 픽셀 구동부

Cstg: 스토리지 커패시터

OLED: 유기 발광다이오드

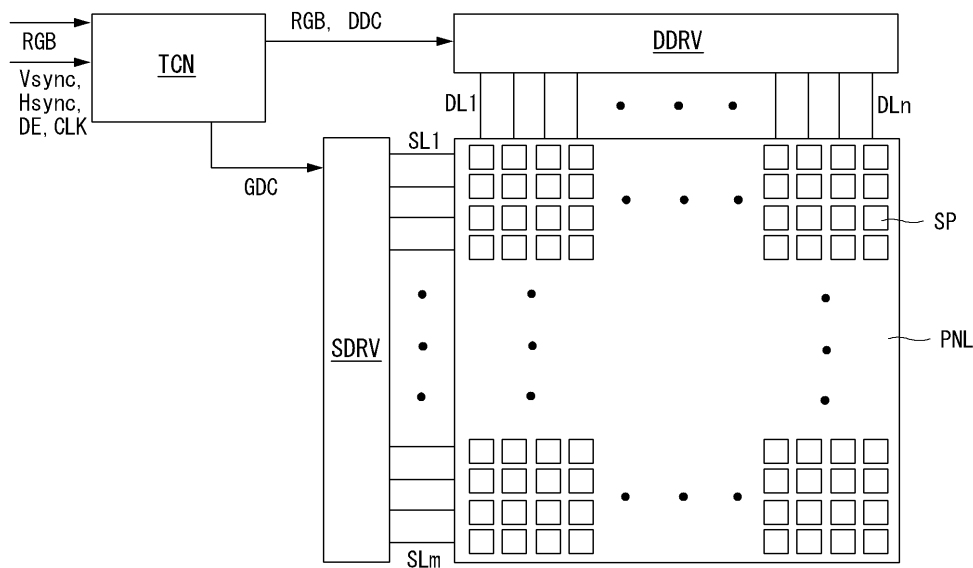
VDD: 제1전원라인

VSS: 제2전원라인

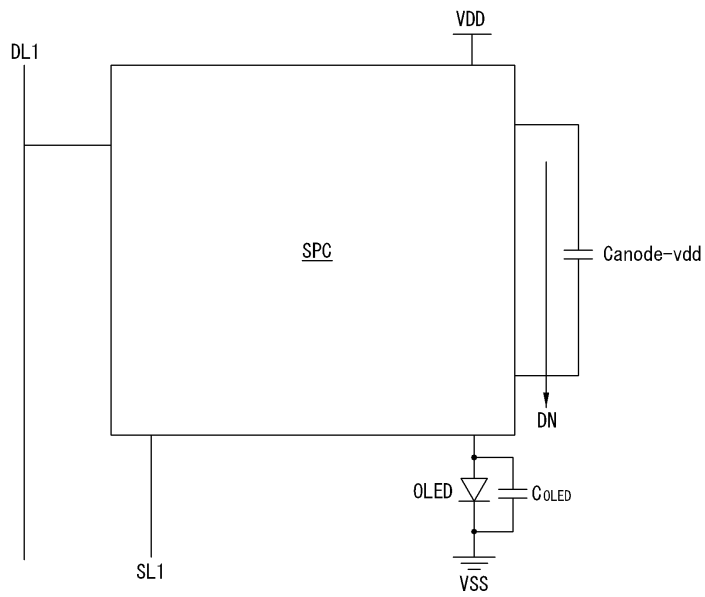
Canode-vdd, Canode-vss: 블랙전류레벨 조절부

도면

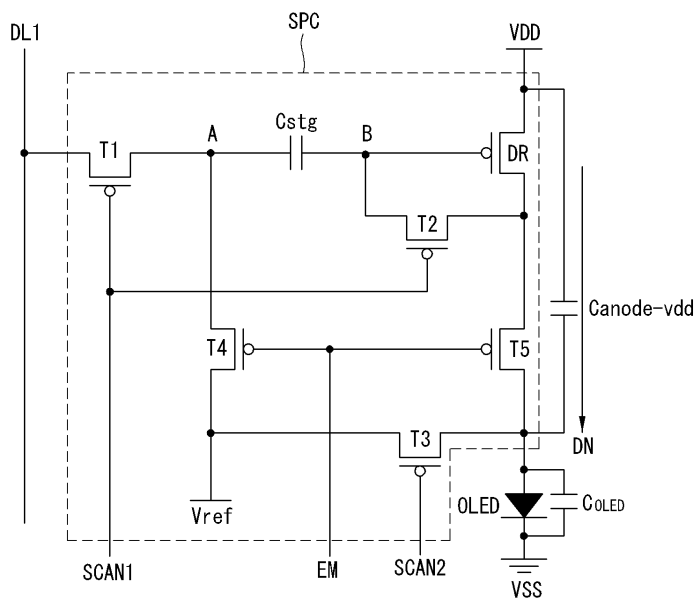
도면1



도면2



도면3



专利名称(译)	标题：有机电致发光显示装置		
公开(公告)号	KR1020120041463A	公开(公告)日	2012-05-02
申请号	KR1020100102926	申请日	2010-10-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SIM JAE HO 심재호		
发明人	심재호		
IPC分类号	G09G3/30 G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/066 G09G3/3208 G09G3/3258 G09G2320/02 G09G2320/0238 G09G2300/08		
其他公开文献	KR101749752B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机电致发光显示器件，通过控制黑电流水平来优化寄生电容量。结构：像素驱动部件存储具有数据电压的数据信号。像素驱动部分根据数据电压产生驱动电流。驱动电流在第一电源线和第二电源线之间流动。有机发光二极管（OLED）使用驱动电流发光。黑色电流水平控制器控制黑色电流水平。黑电流形成在驱动电流流动的节点中。
COPYRIGHT KIPO 2012

