



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0078396
(43) 공개일자 2011년07월07일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0135196

(22) 출원일자 2009년12월31일

심사청구일자 2009년12월31일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

최상무

경기도 용인시 기흥구 농서동 산24번지

강철규

경기도 용인시 기흥구 농서동 산24번지

김금남

경기도 용인시 기흥구 농서동 산24번지

(74) 대리인

신영무

전체 청구항 수 : 총 22 항

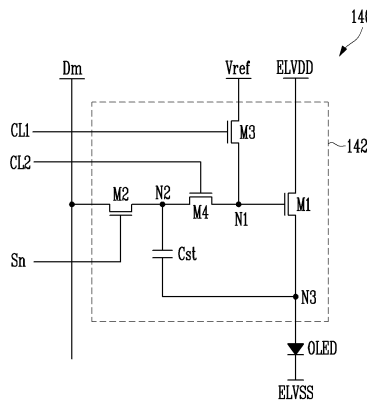
(54) 화소 및 이를 이용한 유기전계발광 표시장치

(57) 요약

본 발명은 균일한 휘도의 영상을 표시할 수 있도록 한 유기전계발광 표시장치에 관한 것이다.

본 발명에 의한 한 프레임이 리셋기간, 보상기간 및 발광기간으로 나뉘어 구동되는 유기전계발광 표시장치는 주사선들 및 데이터선들의 교차부에 위치되는 화소들과; 상기 화소들과 공통적으로 접속되는 제 1제어선 및 제 2제어선과; 상기 제 1제어선으로 제 1제어신호를 공급하고, 상기 제 2제어선으로 제 2제어신호를 공급하기 위한 제어선 구동부와; 상기 리셋기간 및 보상기간 중 일부기간 동안 상기 주사선들로 주사신호를 동시에 공급하는 주사 구동부와; 상기 리셋기간 및 보상기간 중 상기 일부기간 동안 데이터선들로 리셋전압을 공급하는 데이터 구동부를 구비한다.

대표도 - 도4



특허청구의 범위

청구항 1

한 프레임이 리셋기간, 보상기간 및 발광기간으로 나뉘어 구동되는 유기전계발광 표시장치에 있어서;

주사선들 및 데이터선들의 교차부에 위치되는 화소들과;

상기 화소들과 공통적으로 접속되는 제 1제어선 및 제 2제어선과;

상기 제 1제어선으로 제 1제어신호를 공급하고, 상기 제 2제어선으로 제 2제어신호를 공급하기 위한 제어선 구동부와;

상기 리셋기간 및 보상기간 중 일부기간 동안 상기 주사선들로 주사신호를 동시에 공급하는 주사 구동부와;

상기 리셋기간 및 보상기간 중 상기 일부기간 동안 데이터선들로 리셋전압을 공급하는 데이터 구동부를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1항에 있어서,

상기 주사 구동부는 상기 보상기간 중 상기 일부기간을 제외한 나머지 기간 동안 주사선들로 주사신호를 순차적으로 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 2항에 있어서,

상기 데이터 구동부는 상기 나머지 기간 동안 상기 주사신호와 동기되도록 상기 데이터선들로 데이터신호를 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 1항에 있어서,

상기 제어선 구동부는 상기 리셋기간 및 발광기간 동안 제 2제어선으로 상기 제 2제어신호를 공급하고, 상기 보상기간 동안 상기 제 1제어선으로 상기 제 1제어신호를 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 4항에 있어서,

상기 한 프레임 기간 동안 한번 이상 전압레벨이 변화되는 제 1전원(ELVDD)을 상기 화소들로 공급하기 위한 제 1전원 공급부를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 5항에 있어서,

상기 제 1전원 공급부는 상기 리셋기간 동안 로우레벨의 제 1전원을 공급하고, 상기 보상기간 및 발광기간 동안 하이레벨의 제 1전원을 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 7

제 6항에 있어서,

상기 로우레벨의 제 1전원은 상기 유기 발광 다이오드가 오프될 수 있는 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 8

제 6항에 있어서,

상기 화소들 각각은

캐소드전극이 제 2전원에 접속되는 유기 발광 다이오드와,

상기 제 1전원과 상기 유기 발광 다이오드 사이에 접속되는 제 1트랜지스터와,

상기 데이터선과 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 상기 주사선에 접속되는 제 2트랜지스터와,

상기 제 2트랜지스터와 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 상기 제 2제어선과 접속되는 제 4트랜지스터와,

상기 제 1트랜지스터의 게이트전극과 기준전원 사이에 접속되며, 게이트전극이 상기 제 1제어선과 접속되는 제 3트랜지스터와,

상기 제 4트랜지스터 및 제 2트랜지스터의 공통전극과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 스토리지 커패시터를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 9

제 8항에 있어서,

상기 기준전원은 상기 유기 발광 다이오드로 상기 기준전원의 전압에서 상기 제 1트랜지스터의 문턱전압을 감한 전압이 인가되었을 때 상기 유기 발광 다이오드가 오프될 수 있는 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 10

제 8항에 있어서,

상기 기준전원은 상기 로우레벨의 제 1전원보다 높은 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 11

제 8항에 있어서,

상기 리셋전압은 상기 제 1트랜지스터가 턴-온될 수 있는 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 12

제 4항에 있어서,

상기 화소들과 공통적으로 접속되는 제 3제어선을 추가로 구비하며, 상기 제어선 구동부는 상기 리셋기간 중 상기 주사선들로 주사신호가 동시에 공급되는 기간 동안 상기 제 3제어선으로 제 3제어신호를 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 13

제 12항에 있어서,

상기 화소들 각각은

캐소드전극이 제 2전원에 접속되는 유기 발광 다이오드와,

상기 제 1전원과 상기 유기 발광 다이오드 사이에 접속되는 제 1트랜지스터와,

상기 데이터선과 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 상기 주사선에 접속되는 제 2트랜지스터와,

상기 제 2트랜지스터와 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 상기 제 2제어선과 접속되는 제 4트랜지스터와,

상기 제 1트랜지스터의 게이트전극과 기준전원 사이에 접속되며, 게이트전극이 상기 제 1제어선과 접속되는 제 3트랜지스터와,

상기 제 4트랜지스터 및 제 2트랜지스터의 공통전극과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 스토리지 커패시터와,

상기 유기 발광 다이오드의 애노드전극과 초기전원 사이에 접속되며, 상기 제 3제어선으로 상기 제 3제어신호가 공급될 때 턴-온되는 제 5트랜지스터를 더 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 14

제 13항에 있어서,

상기 초기전원은 상기 기준전원보다 낮은 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 15

제 13항에 있어서,

상기 초기전원은 상기 제 1제어신호가 공급되지 않을 때 상기 제 1제어선으로 공급되는 전압인 것을 특징으로 하는 유기전계발광 표시장치.

청구항 16

제 13항에 있어서,

상기 리셋전압은 상기 제 1트랜지스터가 턴-오프될 수 있는 전압으로 설정되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 17

캐소드전극이 제 2전원에 접속되는 유기 발광 다이오드와,

제 1전원으로부터 상기 유기 발광 다이오드로 공급되는 전류량을 제어하는 제 1트랜지스터와,

데이터선과 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 주사선에 접속되는 제 2트랜지스터와,

상기 제 2트랜지스터와 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 제 2제어선과 접속되는 제 4트랜지스터와,

상기 제 1트랜지스터의 게이트전극과 기준전원 사이에 접속되며, 게이트전극이 제 1제어선과 접속되는 제 3트랜지스터와,

상기 제 4트랜지스터 및 제 2트랜지스터의 공통전극과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 스토리지 커패시터를 구비하는 것을 특징으로 하는 화소.

청구항 18

제 17항에 있어서,

상기 제 3트랜지스터 및 제 4트랜지스터는 교번적으로 턴-온 및 턴-오프되는 것을 특징으로 하는 화소.

청구항 19

제 17항에 있어서,

상기 유기 발광 다이오드의 애노드전극과 초기전원 사이에 접속되며, 게이트전극이 제 3제어선과 접속되는 제 5트랜지스터는 더 구비하는 것을 특징으로 하는 화소.

청구항 20

제 19항에 있어서,

상기 제 5트랜지스터는 상기 제 1트랜지스터의 게이트전극으로 상기 기준전원이 공급되기 이전에 턴-온되는 것을 특징으로 하는 화소.

청구항 21

제 19항에 있어서,

상기 기준전원은 상기 초기전원보다 높은 전압인 것을 특징으로 하는 화소.

청구항 22

제 19항에 있어서,

상기 초기전원은 상기 제 1제어신호가 공급되지 않을 때 상기 제 1제어선으로 공급되는 전압인 것을 특징으로 하는 화소.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것으로, 특히 균일한 휘도의 영상을 표시할 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기전계발광 표시장치(Organic Light Emitting Display Device) 등이 있다.

[0003] 평판 표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 이러한, 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 도 1은 일반적인 유기전계발광 표시장치의 화소를 나타내는 회로도이다. 도 1에서 화소들에 포함되는 트랜지스터들은 엔모스(NMOS)로 설정된다.

[0005] 도 1을 참조하면, 종래의 유기전계발광 표시장치의 화소(4)는 유기 발광 다이오드(OLED)와, 데이터선(Dm) 및 주사선(Sn)에 접속되어 유기 발광 다이오드(OLED)를 제어하기 위한 화소회로(2)를 구비한다.

[0006] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(2)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 화소회로(2)로부터 공급되는 전류에 대응되어 소정 휘도의 빛을 생성한다.

[0007] 화소회로(2)는 주사선(Sn)에 주사신호가 공급될 때 데이터선(Dm)으로 공급되는 데이터신호에 대응되어 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어한다. 이를 위해, 화소회로(2)는 제 1전원(ELVDD)과 유기 발광 다이오드(OLED) 사이에 접속된 제 2트랜지스터(M2)(즉, 구동 트랜지스터)와, 제 2트랜지스터(M2), 데이터선(Dm) 및 주사선(Sn)의 사이에 접속된 제 1트랜지스터(M1)와, 제 2트랜지스터(M2)의 게이트전극과 제 2전극 사이에 접속된 스토리지 커패시터(Cst)를 구비한다.

[0008] 제 1트랜지스터(M1)의 게이트전극은 주사선(Sn)에 접속되고, 제 1전극은 데이터선(Dm)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 스토리지 커패시터(Cst)의 일측단자에 접속된다. 여기서, 제 1전극은 소오스전극 및 드레인전극 중 어느 하나로 설정되고, 제 2전극은 제 1전극과 다른 전극으로 설정된다. 예를 들어, 제 1전극이 드레인전극으로 설정되면 제 2전극은 소오스전극으로 설정된다. 주사선(Sn) 및 데이터선(Dm)에 접속된

제 1트랜지스터(M1)는 주사선(Sn)으로부터 주사신호가 공급될 때 턴-온되어 데이터선(Dm)으로부터 공급되는 데이터신호를 스토리지 커패시터(Cst)로 공급한다. 이때, 스토리지 커패시터(Cst)는 데이터신호에 대응되는 전압을 충전한다.

[0009] 제 2트랜지스터(M2)의 게이트전극은 스토리지 커패시터(Cst)의 일측단자에 접속되고, 제 1전극은 제 1전원(ELVDD)에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 스토리지 커패시터(Cst)의 다른측단자 및 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 이와 같은 제 2트랜지스터(M2)는 스토리지 커패시터(Cst)에 저장된 전압값에 대응하여 제 1전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2전원(ELVSS)으로 흐르는 전류량을 제어한다.

[0010] 스토리지 커패시터(Cst)의 일측단자는 제 2트랜지스터(M2)의 게이트전극에 접속되고, 다른측단자는 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 이와 같은 스토리지 커패시터(Cst)는 데이터신호에 대응되는 전압을 충전한다.

[0011] 이와 같은 종래의 화소(4)는 스토리지 커패시터(Cst)에 충전된 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급함으로써 소정 휘도의 화상을 표시한다. 하지만, 이와 같은 종래의 유기전계발광 표시장치는 제 2트랜지스터(M2)의 문턱전압 편차에 의하여 균일한 휘도의 영상을 표시할 수 없는 문제점이 있다.

[0012] 실제로, 화소들(4) 각각마다 제 2트랜지스터(M2)의 문턱전압이 상이하게 설정되는 경우, 화소들(4) 각각은 동일한 데이터신호에 대응하여 서로 다른 휘도의 빛을 생성하기 때문에 균일한 휘도의 영상을 표시할 수 없다.

발명의 내용

해결 하고자하는 과제

[0013] 따라서, 본 발명의 목적은 균일한 휘도의 영상을 표시할 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치를 제공하는 것이다.

과제 해결수단

[0014] 본 발명의 실시예에 의한 한 프레임이 리셋기간, 보상기간 및 발광기간으로 나뉘어 구동되는 유기전계발광 표시장치는 주사선들 및 데이터선들의 교차부에 위치되는 화소들과; 상기 화소들과 공통적으로 접속되는 제 1제어선 및 제 2제어선과; 상기 제 1제어선으로 제 1제어신호를 공급하고, 상기 제 2제어선으로 제 2제어신호를 공급하기 위한 제어선 구동부와; 상기 리셋기간 및 보상기간 중 일부기간 동안 상기 주사선들로 주사신호를 동시에 공급하는 주사 구동부와; 상기 리셋기간 및 보상기간 중 상기 일부기간 동안 데이터선들로 리셋전압을 공급하는 데이터 구동부를 구비한다.

[0015] 바람직하게, 상기 주사 구동부는 상기 보상기간 중 상기 일부기간을 제외한 나머지 기간 동안 주사선들로 주사신호를 순차적으로 공급한다. 상기 데이터 구동부는 상기 나머지 기간 동안 상기 주사신호와 동기되도록 상기 데이터선들로 데이터신호를 공급한다. 상기 제어선 구동부는 상기 리셋기간 및 발광기간 동안 제 2제어선으로 상기 제 2제어신호를 공급하고, 상기 보상기간 동안 상기 제 1제어선으로 상기 제 1제어신호를 공급한다. 상기 한 프레임 기간 동안 한번 이상 전압레벨이 변화되는 제 1전원(ELVDD)을 상기 화소들로 공급하기 위한 제 1전원 공급부를 구비한다.

[0016] 본 발명의 실시예에 의한 화소는 캐소드전극이 제 2전원에 접속되는 유기 발광 다이오드와, 제 1전원으로부터 상기 유기 발광 다이오드로 공급되는 전류량을 제어하는 제 1트랜지스터와, 데이터선과 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 주사선에 접속되는 제 2트랜지스터와, 상기 제 2트랜지스터와 상기 제 1트랜지스터의 게이트전극 사이에 접속되며, 게이트전극이 제 2제어선과 접속되는 제 4트랜지스터와, 상기 제 1트랜지스터의 게이트전극과 기준전원 사이에 접속되며, 게이트전극이 제 1제어선과 접속되는 제 3트랜지스터와, 상기 제 4트랜지스터 및 제 2트랜지스터의 공통전극과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 스토리지 커패시터를 구비한다.

[0017] 바람직하게, 상기 제 3트랜지스터 및 제 4트랜지스터는 교번적으로 턴-온 및 턴-오프된다. 상기 유기 발광 다이오드의 애노드전극과 초기전원 사이에 접속되며, 게이트전극이 제 3제어선과 접속되는 제 5트랜지스터는 더 구비한다.

효 과

[0018] 본 발명의 화소 및 이를 이용한 유기전계발광 표시장치에 의하면 구동 트랜지스터의 문턱전압 편차와 무관하게 균일한 휘도의 영상을 표시할 수 있다. 또한, 본원 발명에서는 구동 트랜지스터의 문턱전압 보상기간을 자유롭게 조절할 수 있고, 이에 따라 프레임 주파수(예를 들면, 120HZ 이상)무관하게 균일한 휘도의 영상을 표시할 수 있다. 또한, 본원 발명에서는 모든 화소들이 발광 또는 비발광 상태로 동시에 전환되기 때문에 발광 또는 비발광을 제어하는 제어선들이 모든 화소들에 공통적으로 접속될 수 있고, 이에 따라 회로를 단순화할 수 있는 장점이 있다.

발명의 실시를 위한 구체적인 내용

[0019] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시 예가 첨부된 도 2 내지 도 8을 참조하여 자세히 설명하면 다음과 같다.

[0020] 도 2는 본 발명의 실시예에 의한 한 프레임 기간을 나타내는 도면이다.

[0021] 도 2를 참조하면, 본 발명의 실시예에 의한 한 프레임(1F)은 리셋기간(RP), 보상기간(CP) 및 발광기간(EP)으로 나누어진다.

[0022] 리셋기간(RP)에는 모든 화소들에 포함된 유기 발광 다이오드의 애노드전극으로 초기전원이 공급된다. 이와 같은 리셋기간(RP) 동안 화소들은 비발광 상태로 설정된다. 한편, 리셋기간(RP)은 공급되는 파형에 대응하여 제 1기간(T1) 및 제 2기간(T2)으로 분할되어 구동된다. 이에 대하여 상세한 설명은 후술하기로 한다.

[0023] 보상기간(CP)은 화소들 각각에서 구동 트랜지스터의 문턱전압이 보상되는 제 3기간(T3) 및 화소들 각각으로 데이터신호가 공급되는 제 4기간(T4)으로 나뉘어 구동된다. 이와 같은 보상기간(CP)동안 화소들은 비발광 상태로 설정된다.

[0024] 발광기간(EP) 동안 화소들은 소정 휘도의 빛을 생성한다. 여기서, 보상기간(CP) 동안 구동 트랜지스터의 문턱전압이 보상되기 때문에 발광기간 동안 구동 트랜지스터의 문턱전압 편차와 무관하게 균일한 휘도의 영상을 표시할 수 있다.

[0025] 한편, 본원 발명에서는 보상기간(CP)의 제 3기간(T3)은 구동 트랜지스터의 문턱전압이 충분히 보상될 수 있도록 설정된다. 이 경우, 본원 발명이 120HZ 이상의 프레임 주파수로 구동되더라도 구동 트랜지스터의 문턱전압을 안정적으로 보상할 수 있고, 이에 따라 균일한 휘도의 영상을 표시할 수 있는 장점이 있다. 또한, 본원 발명에서는 모든 화소들이 발광 또는 비발광 상태로 동시에 전환되기 때문에 발광 또는 비발광을 제어하는 제어선들이 모든 화소들에 공통적으로 접속될 수 있고, 이에 따라 회로를 단순화할 수 있는 장점이 있다.

[0026] 도 3는 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.

[0027] 도 3을 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)과 접속되도록 위치되는 화소들(140)과, 주사선들(S1 내지 Sn)을 구동하기 위한 주사 구동부(110)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(120)와, 제 1전원(ELVDD)을 생성하기 위한 제 1전원 공급부(160)와, 제 1제어선(CL1) 및 제 2제어선(CL2)을 구동하기 위한 제어선 구동부(170)와, 주사 구동부(110), 데이터 구동부(120), 제어선 구동부(170) 및 제 1전원 공급부(160)를 제어하기 위한 타이밍 제어부(150)를 구비한다.

[0028] 주사 구동부(110)는 제 2기간(T2) 및 제 3기간(T3) 동안 주사선들(S1 내지 Sn)로 주사신호를 동시에 공급한다. 또한, 주사 구동부(110)는 제 4기간(T4) 동안 주사선들(S1 내지 Sn)로 주사신호를 순차적으로 공급한다.

[0029] 데이터 구동부(120)는 리셋기간(RP) 및 보상기간(CP) 중 제 3기간(T3) 동안 데이터선들(D1 내지 Dm)로 리셋전압을 공급한다. 또한, 데이터 구동부(120)는 제 4기간(T4) 동안 주사신호와 동기되도록 데이터선들(D1 내지 Dm)

로 데이터신호를 공급한다.

- [0030] 제 1전원 공급부(160)는 리셋기간(RP) 동안 로우레벨의 제 1전원(ELVDD_L)(또는 초기전원)을 공급하고, 보상기간(CP) 및 발광기간(EP) 동안 하이레벨의 제 1전원(ELVDD_H)을 공급한다. 여기서, 로우레벨의 제 1전원(ELVDD_L)은 기준전원(Vref) 보다 낮은 전압으로 설정된다. 그리고, 하이레벨의 제 1전원(ELVDD_H)은 기준전원(Vref)의 전압보다 높은 전압으로 설정된다.
- [0031] 제어선 구동부(170)는 리셋기간(RP) 및 발광기간(EP) 동안 제 2제어선(CL2)으로 제 2제어신호를 공급한다. 그리고, 제어선 구동부(170)는 보상기간(CP) 동안 제 1제어선(CL1)으로 제 1제어신호를 공급한다. 여기서, 제 1제어신호 및 제 2제어신호가 공급된다는 것은 제 1제어선(CL1) 및 제 2제어선(CL2)과 접속된 트랜지스터가 턴-온될 수 있는 전압이 공급됨을 의미한다.
- [0032] 타이밍 제어부(150)는 외부로부터 공급되는 동기신호들에 대응하여 주사 구동부(110), 데이터 구동부(120), 제 1전원 공급부(160) 및 제어선 구동부(170)를 제어한다.
- [0033] 화소부(130)는 외부로부터 제 1전원(ELVDD), 제 2전원(ELVSS) 및 기준전원(Vref)을 공급받아 각각의 화소들(140)로 공급한다. 이와 같은 화소들(140)은 리셋기간(RP) 동안 유기 발광 다이오드(OLED)의 애노드전극을 로우레벨의 제 1전원(ELVDD_L)의 전압으로 설정한다. 그리고, 화소들(140)은 보상기간(CP) 동안 구동 트랜지스터의 문턱전압 및 데이터신호에 대응하는 전압을 충전하고, 발광기간(EP) 동안 충전된 전압에 대응하는 빛을 생성한다.
- [0034] 도 4는 본 발명의 제 1실시예에 의한 화소를 나타내는 도면이다. 도 4에서는 설명의 편의성을 위하여 제 n주사선(Sn) 및 제 m데이터선(Dm)과 접속된 화소(140)를 도시하기로 한다.
- [0035] 도 4를 참조하면, 본 발명의 제 1실시예에 의한 화소(140)는 유기 발광 다이오드(OLED)와, 데이터선(Dm), 주사선(Sn), 제 1제어선(CL1) 및 제 2제어선(CL2)에 접속되어 유기 발광 다이오드(OLED)를 제어하기 위한 화소회로(142)를 구비한다.
- [0036] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(142)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 화소회로(142)로부터 공급되는 전류에 대응하여 소정 휘도의 빛을 생성한다.
- [0037] 화소회로(142)는 리셋기간(RP) 동안 유기 발광 다이오드(OLED)의 애노드전극을 로우레벨의 제 1전원(ELVDD_L)으로 초기화하고, 보상기간(CP) 동안 데이터신호 및 구동 트랜지스터의 문턱전압에 대응하는 전압을 충전한다. 그리고, 발광기간(EP) 동안 충전된 전압에 대응하는 전류를 유기 발광 다이오드(OLED)로 공급한다. 이를 위해, 화소회로(142)는 엔모스(NMOS)로 형성된 제 1 내지 제 4트랜지스터(M1 내지 M4)와 스토리지 커패시터(Cst)를 구비한다.
- [0038] 제 1트랜지스터(M1)(구동 트랜지스터)의 게이트전극은 제 1노드(N1)에 접속되고, 제 1전극은 제 1전원(ELVDD)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극(즉, 제 3노드(N3))에 접속된다. 이와 같은 제 1트랜지스터(M1)는 제 1노드(N1)에 인가된 전압에 대응하여 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어한다.
- [0039] 제 2트랜지스터(M2)의 게이트전극은 주사선(Sn)에 접속되고, 제 1전극은 데이터선(Dm)에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 제 2노드(N2)에 접속된다. 이와 같은 제 2트랜지스터(M2)는 주사신호가 공급될 때 턴-온되어 데이터선(Dm)과 제 2노드(N2)를 전기적으로 접속시킨다.
- [0040] 제 3트랜지스터(M3)의 게이트전극은 제 1제어선(CL1)에 접속되고, 제 1전극은 기준전원(Vref)에 접속된다. 그리고, 제 3트랜지스터(M3)의 제 2전극은 제 1노드(N1)(즉, 제 1트랜지스터(M1)의 게이트전극)에 접속된다. 이와 같은 제 3트랜지스터(M3)는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온되고, 그 외의 경우에 턴-오프된다. 즉, 제 3트랜지스터(M3)는 보상기간(CP) 동안 턴-온되고, 리셋기간(RP) 및 발광기간(EP) 동안 턴-오프된다.
- [0041] 제 4트랜지스터(M4)의 게이트전극은 제 2제어선(CL2)에 접속되고, 제 2전극은 제 1노드(N1)에 접속된다. 그리고, 제 4트랜지스터(M4)의 제 1전극은 제 2노드(N2)에 접속된다. 이와 같은 제 4트랜지스터(M4)는 제 2제어선(CL2)으로 제 2제어신호가 공급될 때 턴-온되고, 그 외의 경우에 턴-오프된다. 즉, 제 4트랜지스터(M4)는 리셋

기간(RP) 및 발광기간(EP) 동안 턴-온되고, 보상기간(CP) 동안 턴-오프된다. 이 경우, 제 3트랜지스터(M3) 및 제 4트랜지스터(M4)는 교번적으로 턴-온 및 턴-오프된다.

- [0042] 스토리지 커패시터(Cst)는 제 2노드(N2)와 제 3노드(N3) 사이에 형성된다. 이와 같은 스토리지 커패시터(Cst)는 제 1트랜지스터(M1)의 문턱전압 및 데이터신호에 대응하는 전압을 충전한다.
- [0043] 도 5a 내지 도 5e는 도 4에 도시된 화소의 구동방법을 나타내는 파형도이다.
- [0044] 동작과정을 상세히 설명하면, 먼저 도 5a와 같이 리셋기간(RP) 동안 로우레벨의 제 1전원(ELVDD_L)이 공급된다. 그리고, 리셋기간(RP) 중 제 1기간(T1) 동안 제 2제어선(CL2)으로 제 2제어신호가 공급된다. 제 2제어선(CL2)으로 제 2제어신호가 공급되면 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 제 1노드(N1) 및 제 2노드(N2)가 전기적으로 접속된다.
- [0045] 이후, 도 5b와 같이 리셋기간(RP) 중 제 2기간(T2) 동안 모든 주사선들(S1 내지 Sn)로 주사신호가 동시에 공급된다. 이때, 데이터선들(Dm)로는 리셋전압(Vr)이 공급된다. 리셋전압(Vr)은 화소(140)에 포함된 제 1트랜지스터(M1)가 턴-온될 수 있는 전압으로 설정된다.
- [0046] 주사선들(S1 내지 Sn)로 주사신호가 공급되면 제 2트랜지스터(M2)가 턴-온된다. 제 2트랜지스터(M2)가 턴-온되면 데이터선(Dm)으로부터 리셋전압(Vr)이 제 2노드(N2)를 경유하여 제 1노드(N1)로 공급된다. 이때, 제 1트랜지스터(M1)가 턴-온되고, 이에 따라 제 3노드(N3)로 로우레벨의 제 1전원(ELVDD_L)이 공급된다. 여기서, 로우레벨의 제 1전원(ELVDD_L)은 유기 발광 다이오드(OLED)가 오프될 수 있는 전압으로 설정되고, 이에 따라 유기 발광 다이오드(OLED)에서 불필요한 빛이 생성되지 않는다.
- [0047] 한편, 본원 발명에서는 설명의 편리성을 위하여 리셋기간(Rp)을 제 1기간(T1) 및 제 2기간(T2)으로 나누어 설명하였지만 본원 발명이 이에 한정되지는 않는다. 실제로, 제 1전원(ELVDD)의 전압이 리셋기간(RP)의 제 2기간(T2)에 로우레벨로 하락될 수 있고, 이 경우 리셋기간(RP)은 제 2기간(T2)을 의미한다.(제 1기간은 생략된다.)
- [0048] 보상기간(CP) 동안 도 5c와 같이 제 1제어선(CL1)으로 제 1제어신호가 공급되고, 제 2제어선(CL2)으로 제 2제어신호의 공급이 중단된다. 그리고, 보상기간(CP) 중 제 3기간(T3) 동안 주사선들(S1 내지 Sn)로 주사신호가 공급된다. 또한, 보상기간(CP) 동안에는 하이레벨의 제 1전원(ELVDD_H)이 공급된다.
- [0049] 제 2제어선(CL2)으로 제 2제어신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-오프되고, 이에 따라 제 1노드(N1) 및 제 2노드(N2)가 전기적으로 격리된다. 주사선들(S1 내지 Sn)로 주사신호가 공급되면 제 2트랜지스터(M2)는 턴-온 상태를 유지하고, 이에 따라 제 2노드(N2)는 리셋전압(Vr)을 유지한다.
- [0050] 제 1제어선(CL1)으로 제 1제어신호가 공급되면 제 3트랜지스터(M3)가 턴-온된다. 제 3트랜지스터(M3)가 턴-온되면 기준전원(Vref)의 전압이 제 1노드(N1)로 공급된다. 제 1노드(N1)로 기준전원(Vref)이 인가되면 제 3노드(N3)의 전압은 기준전원(Vref)의 전압에서 제 1트랜지스터(M1)의 문턱전압을 감한 전압까지 서서히 상승한다.
- [0051] 상세히 설명하면, 리셋기간(RP)에 제 3노드(N3)로 인가된 로우레벨의 제 1전원(ELVDD_L)은 기준전원(Vref)의 전압에서 제 1트랜지스터(M1)의 문턱전압을 감한 전압보다 낮은 전압으로 설정된다. 따라서, 제 1노드(N1)로 기준전원(Vref)의 전압이 인가되면 제 3노드(N3)의 전압은 기준전원(Vref)의 전압에서 제 1트랜지스터(M1)의 문턱전압을 감한 전압으로 상승한다. 이때, 스토리지 커패시터(Cst)는 제 2노드(N2)와 제 3노드(N3)의 차전압에 대응하는 전압을 충전한다. 즉, 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압이 충전된다.
- [0052] 한편, 본원 발명에서는 화소들(140)에 포함된 제 3노드(3)의 전압이 기준전원(Vref)의 전압에서 제 1트랜지스터(M1)의 문턱전압을 감한 전압으로 안정적으로 상승할 수 있도록 제 3기간(T3)에 충분한 시간을 할당한다. 그리고, 기준전원(Vref)의 전압은 제 3노드(N3)로 기준전원(Vref)에서 제 1트랜지스터(M1)의 문턱전압을 감한 전압 값이 인가되었을 때 유기 발광 다이오드(OLED)가 오프(즉 비발광)될 수 있도록 설정된다.
- [0053] 보상기간(CP)의 제 4기간(T4) 동안에는 도 5d와 같이 주사선들(S1 내지 Sn)로 주사신호가 순차적으로 공급된다. 이 경우, 화소들(140) 각각에 포함된 제 2트랜지스터(M2)가 수평라인 단위로 순차적으로 턴-온된다. 그리고, 제 2트랜지스터(M2)가 턴-온되면 데이터선(Dm)으로부터의 데이터신호가 제 2노드(N2)로 공급된다. 이때, 제 2노드(N2)에는 데이터신호의 전압(Vdata)이 인가된다.

[0054] 발광기간(EP)에는 도 5e와 같이 제 2제어선(CL2)으로 제 2제어신호가 공급된다. 제 2제어선(CL2)으로 제 2제어신호가 공급되면 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 제 2노드(N2)와 제 1노드(N1)가 전기적으로 접속된다. 이 경우, 제 1노드(N1)의 전압은 데이터신호의 전압(Vdata)으로 설정된다.

[0055] 상세히 설명하면, 발광기간(EP) 이전에 제 2노드(N2)는 데이터신호의 전압(Vdata)으로 설정되고, 제 1노드(N1)는 기준전원(Vref)으로 설정된다. 여기서, 제 2노드(N2)에 인가된 데이터신호의 전압은 스토리지 커패시터(Cst)에 저장된 전압이고, 제 1노드(N1)에 인가된 기준전원(Vref)은 전압원으로부터 공급된 전압이다. 따라서, 발광기간(EP) 동안 제 1노드(N1) 및 제 2노드(N2)가 전기적으로 접속됨과 아울러 제 3트랜지스터(M3)가 턴-오프되면 제 1노드(N1)의 전압은 데이터호의 전압(Vdata)으로 설정된다.

[0056] 실제로, 발광기간(EP) 이전에 제 1트랜지스터(M1)의 기생 커패시터에 충전된 전압(즉, 기준전원(Vref)의 전압)에 의하여 제 1노드(N1)의 전압이 정확히 데이터신호의 전압(Vdata)으로 설정되지 않을 수 있다. 하지만, 스토리지 커패시터(Cst)는 제 1트랜지스터(M1)의 기생 커패시터를 무시할 정도로 높은 용량으로 설정되고, 이에 따라 제 1노드(N1)의 전압은 이상적으로 데이터신호의 전압(Vdata)으로 표기하기로 한다.

[0057] 제 1노드(N1)의 전압이 데이터신호의 전압(Vdata)으로 설정되는 경우 제 1트랜지스터(M1)의 게이트전극 및 소오스전극 사이의 전압은 수학적 식 1과 같이 설정된다.

수학적 식 1

[0058] $V_{gs}(M1) = V_{data} - (V_{ref} - V_{th})$

[0059] 제 1트랜지스터(M1)의 게이트전극 및 소오스전극 사이의 전압(Vgs)에 의하여 유기 발광 다이오드(OLED)로 흐르는 전류는 수학적 식 2와 같이 설정된다.

수학적 식 2

[0060] $I_{oled} = \beta (V_{gs}(M1) - V_{th}(M1))^2 = \beta \{(V_{data} - V_{ref} + V_{th}) - V_{th}(M1)\}^2$
 [0061] $= \beta (V_{data} - V_{ref})^2$

[0062] 수학적 식 2를 참조하면, 유기 발광 다이오드(OLED)로 흐르는 전류는 데이터신호의 전압(Vdata)과 기준전원(Vref)의 차 전압에 의하여 결정된다. 여기서, 기준전원(Vref)은 고정된 전압이므로 유기 발광 다이오드(OLED)로 흐르는 전류는 데이터신호의 전압(Vdata)에 의하여 결정된다. 그리고, 본원 발명은 수학적 식 2에 나타난 바와 같이 제 1트랜지스터(M1)의 문턱전압 편차와 무관하게 균일한 휘도의 영상을 표시할 수 있다.

[0063] 도 6은 본원 발명의 제 2실시예에 의한 화소를 나타내는 도면이다. 도 6에서 도 4와 동일한 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다. 그리고, 설명의 편리성을 위하여 제 n주사선(Sn) 및 제 m데이터선(Dm)과 접속된 화소를 도시하기로 한다.

[0064] 도 6을 참조하면, 본 발명의 제 2실시예에 의한 화소(140')는 유기 발광 다이오드(OLED) 및 화소회로(142')를 구비한다.

[0065] 화소회로(142')는 제 3노드(N3)와 초기전원(Vint) 사이에 접속되며, 제 3제어선(CL3)으로 제 3제어신호가 공급될 때 턴-온되는 제 5트랜지스터(M5)를 더 구비한다. 여기서, 제 3제어선(CL3)은 모든 화소들에 공통적으로 접속되며, 제어선 구동부(170)로부터 리셋기간(RP)의 제 2기간(T2) 동안 제 3제어신호를 공급받는다.

[0066] 제 5트랜지스터(M5)는 제 3제어신호가 공급될 때 턴-온되어 초기전원(Vint)의 전압을 제 3노드(N3)로 공급한다. 이 경우, 제 1전원(ELVDD)의 전압은 한 프레임 기간 동안 하이레벨의 전압을 유지한다. 초기전원(Vint)은 기준전원(Vref)으로부터 제 1트랜지스터(M1)의 문턱전압을 감한전압보다 낮은 전압으로 설정된다. 그리고, 초기전원(Vint)은 유기 발광 다이오드(OLED)가 턴-오프될 수 있는 전압으로 설정된다.

[0067] 도 7은 도6에 도시된 화소의 구동방법을 나타내는 파형도이다.

[0068] 도 7을 참조하면, 먼저 리셋기간(RP)(즉, 제 2기간) 동안 주사선들(S1 내지 Sn)로 주사신호가 동시에 공급된다. 그리고, 리셋기간 동안 데이터선들(Dm)로는 제 2리셋전압(Vr2)이 공급된다. 제 2리셋전압(Vr2)은 화소(140)에

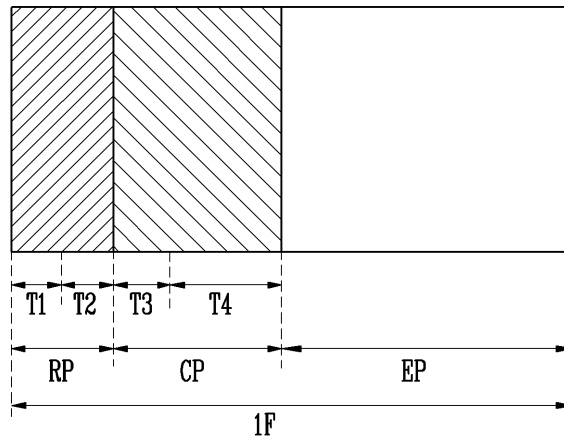
포함된 제 1트랜지스터(M1)가 턴-오프될 수 있는 전압으로 설정된다. 또한, 리셋기간(RP) 동안 제 3제어선(CL3)으로 제 3제어신호가 공급된다.

- [0069] 제 3제어선(CL3)으로 제 3제어신호가 공급되면 제 5트랜지스터(M5)가 턴-온되고, 이에 따라 초기전원(Vint)이 제 3노드(N3)로 공급된다. 주사선들(S1 내지 Sn)로 주사신호가 공급되면 제 2트랜지스터(M2)가 턴-온된다. 제 2트랜지스터(M2)가 턴-온되면 데이터선(Dm)으로부터 리셋전압(Vr)이 제 2노드(N2)를 경유하여 제 1노드(N1)로 공급된다. 이때, 제 1트랜지스터(M1)가 턴-오프되고, 이에 따라 제 3노드(N3)의 전압은 초기전원(Vint)의 전압으로 설정된다.
- [0070] 보상기간(CP) 동안 제 1제어선(CL1)으로 제 1제어신호가 공급된다. 그리고, 보상기간(CP) 중 제 3기간(T3) 동안 주사선들(S1 내지 Sn)로 주사신호가 공급된다. 주사선들(S1 내지 Sn)로 주사신호가 공급되면 제 2트랜지스터(M2)는 턴-온 상태를 유지하고, 이에 따라 제 2노드(N2)는 제 2리셋전압(Vr2)을 유지한다.
- [0071] 제 1제어선(CL1)으로 제 1제어신호가 공급되면 제 3트랜지스터(M3)가 턴-온된다. 제 3트랜지스터(M3)가 턴-온되면 기준전원(Vref)의 전압이 제 1노드(N1)로 공급된다. 제 1노드(N1)로 기준전원(Vref)이 인가되면 제 3노드(N3)의 전압은 기준전원(Vref)의 전압에서 제 1트랜지스터(M1)의 문턱전압을 감한 전압까지 서서히 상승한다.
- [0072] 보상기간(CP)의 제 4기간(T4) 동안에는 주사선들(S1 내지 Sn)로 주사신호가 순차적으로 공급된다. 이 경우, 화소들(140) 각각에 포함된 제 2트랜지스터(M2)가 수평라인 단위로 순차적으로 턴-온된다. 그리고, 제 2트랜지스터(M2)가 턴-온되면 데이터선(Dm)으로부터의 데이터신호가 제 2노드(N2)로 공급된다. 이때, 제 2노드(N2)에는 데이터신호의 전압(Vdata)이 인가된다.
- [0073] 발광기간(EP)에는 제 2제어선(CL2)으로 제 2제어신호가 공급된다. 제 2제어선(CL2)으로 제 2제어신호가 공급되면 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 제 2노드(N2)와 제 1노드(N1)가 전기적으로 접속된다. 이 경우, 제 1노드(N1)의 전압은 데이터신호의 전압(Vdata)으로 설정된다.
- [0074] 제 1노드(N1)의 전압이 데이터신호의 전압(Vdata)으로 설정되는 경우 제 1트랜지스터(M1)의 게이트전극 및 소오스전극 사이의 전압은 수학식 1과 같이 설정된다. 따라서, 유기 발광 다이오드(OLED)에는 수학식 2와 같은 전류가 공급된다.
- [0075] 도 8은 본 발명의 제 3실시예에 의한 화소를 나타내는 도면이다. 도 8을 설명할 때 도 6과 동일한 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.
- [0076] 도 8을 참조하면, 본 발명의 제 3실시예에 의한 화소(140')는 화소회로(142') 및 유기 발광 다이오드(OLED)를 구비한다.
- [0077] 화소회로(142')는 제 3노드(N3)와 제 1제어선(CL1) 사이에 접속되는 제 5트랜지스터(M5')를 구비한다. 제 5트랜지스터(M5')의 게이트전극은 제 3제어선(CL3)에 접속된다. 이와 같은 제 5트랜지스터(M5')는 제 3제어선(CL3)으로 제 3제어신호가 공급될 때 턴-온되어 제 1제어선(CL1)으로 공급되는 전압을 제 3노드(N3)로 공급한다.
- [0078] 여기서, 제 1제어신호가 공급되지 않을 때 제 1제어선(CL1)으로는 초기전원(Vint)과 동일한 전압이 인가된다. 다시 말하여, 제 1제어신호가 공급되지 않을 때 제 1제어선(CL1)으로는 기준전원(Vref)의 전압에서 제 1트랜지스터(M1)의 문턱전압을 감한전압보다 낮은 전압이 인가된다. 그 외의 동작과정은 상술한 도 6과 동일하므로 상세한 설명은 생략하기로 한다.
- [0079] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

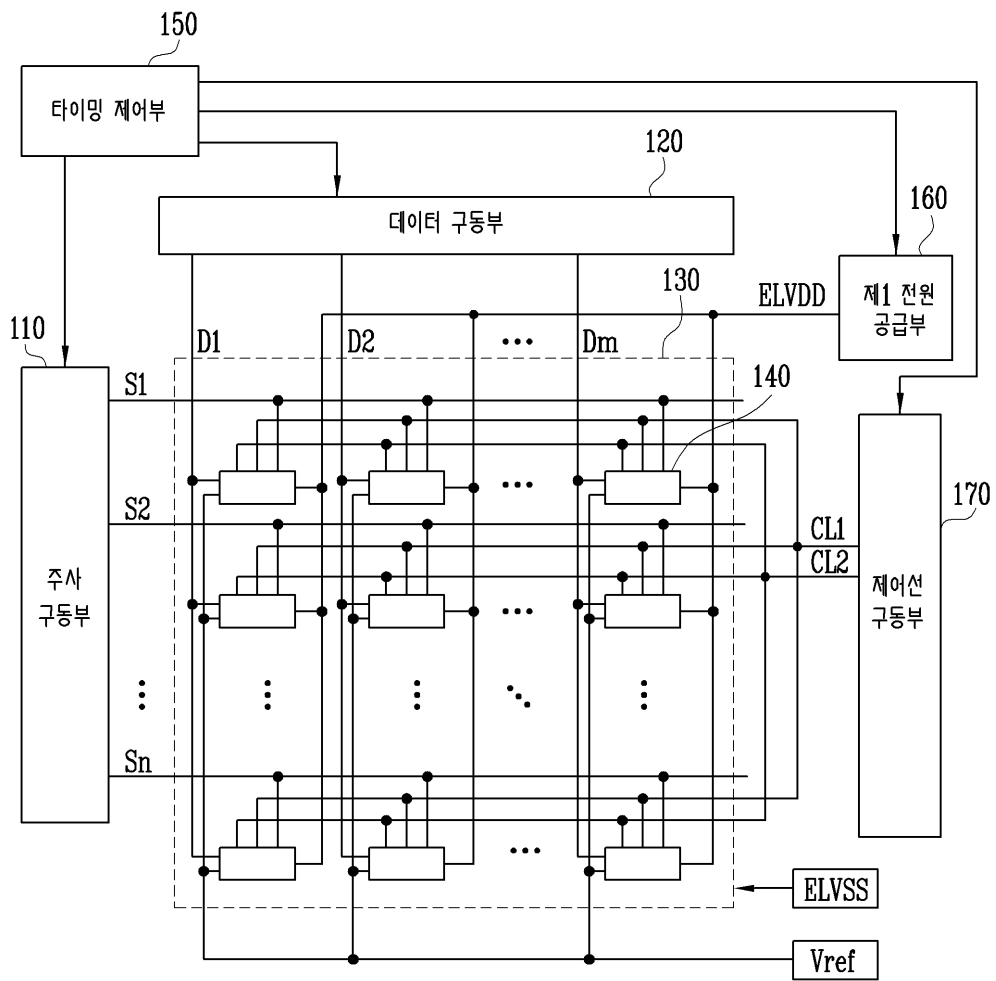
도면의 간단한 설명

- [0080] 도 1은 종래의 화소를 나타내는 회로도이다.
- [0081] 도 2는 본 발명의 실시예에 의한 한 프레임을 나타내는 도면이다.

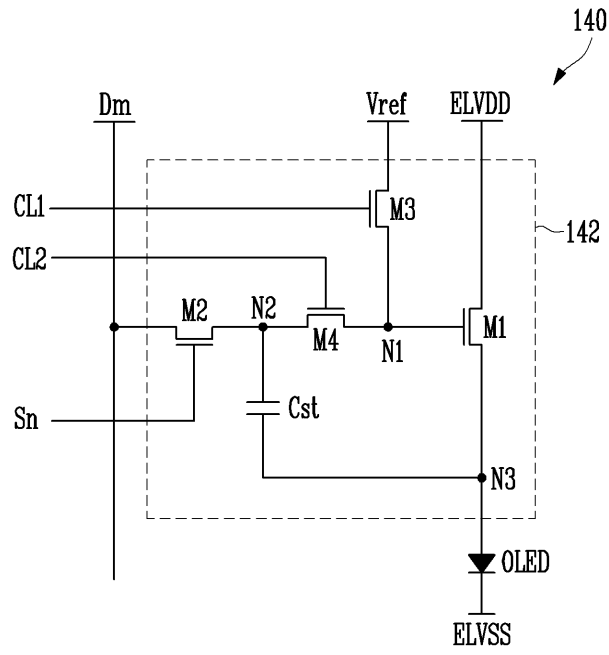
도면2



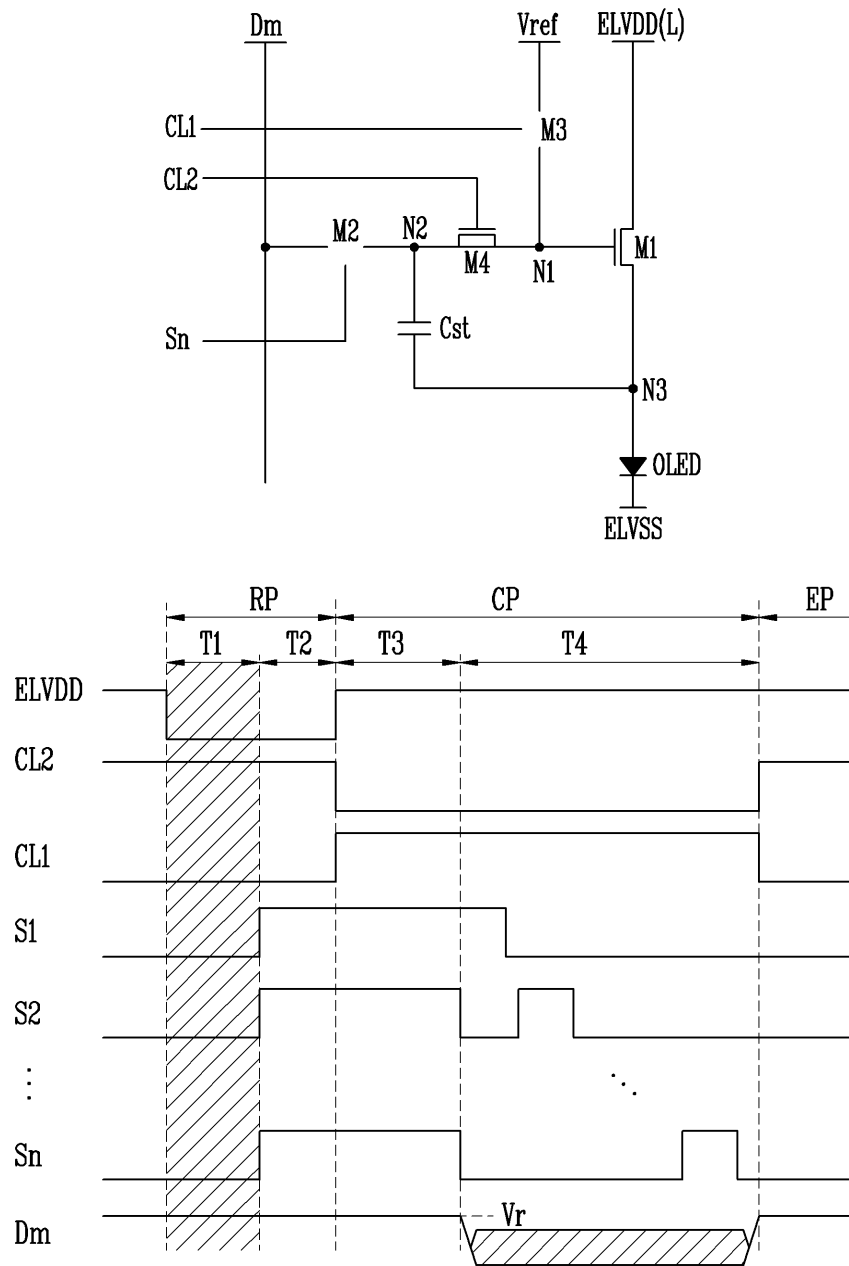
도면3



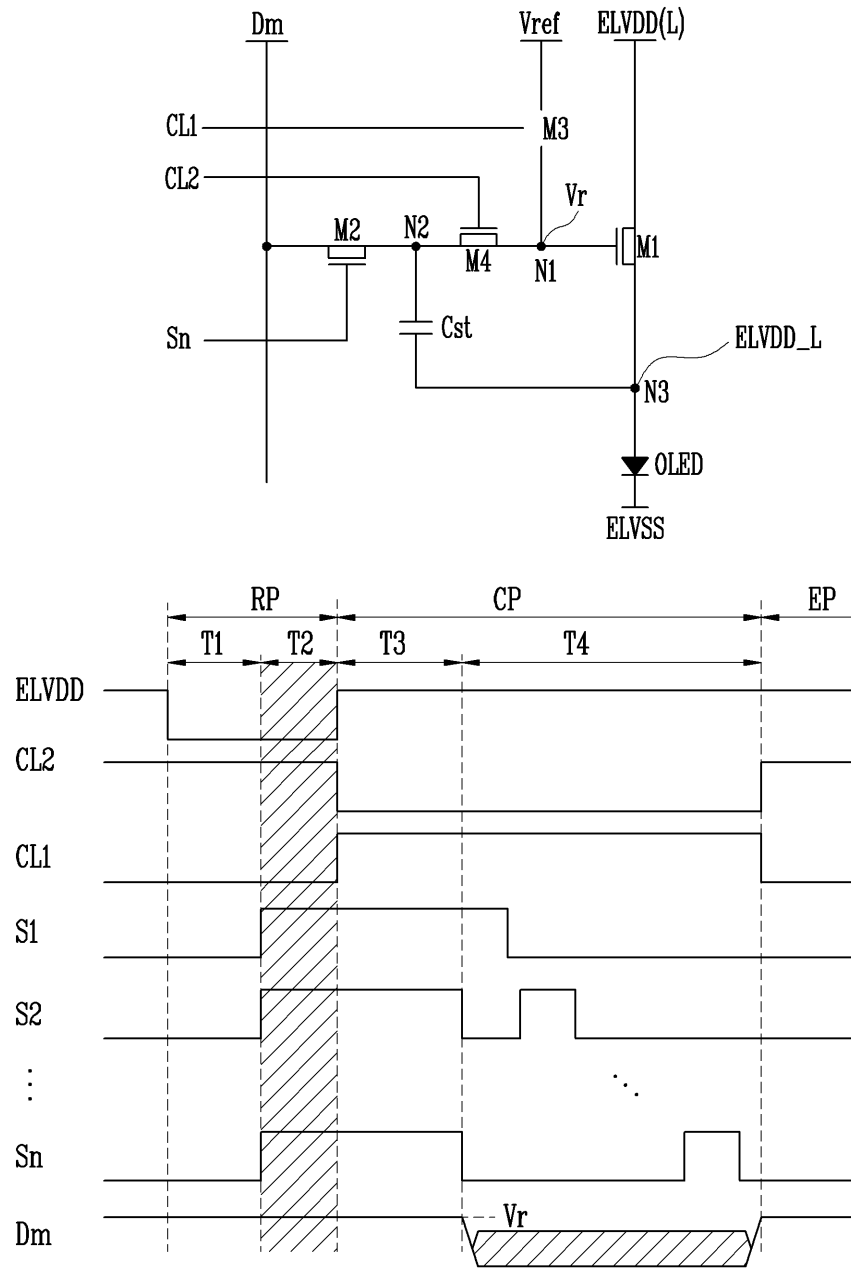
도면4



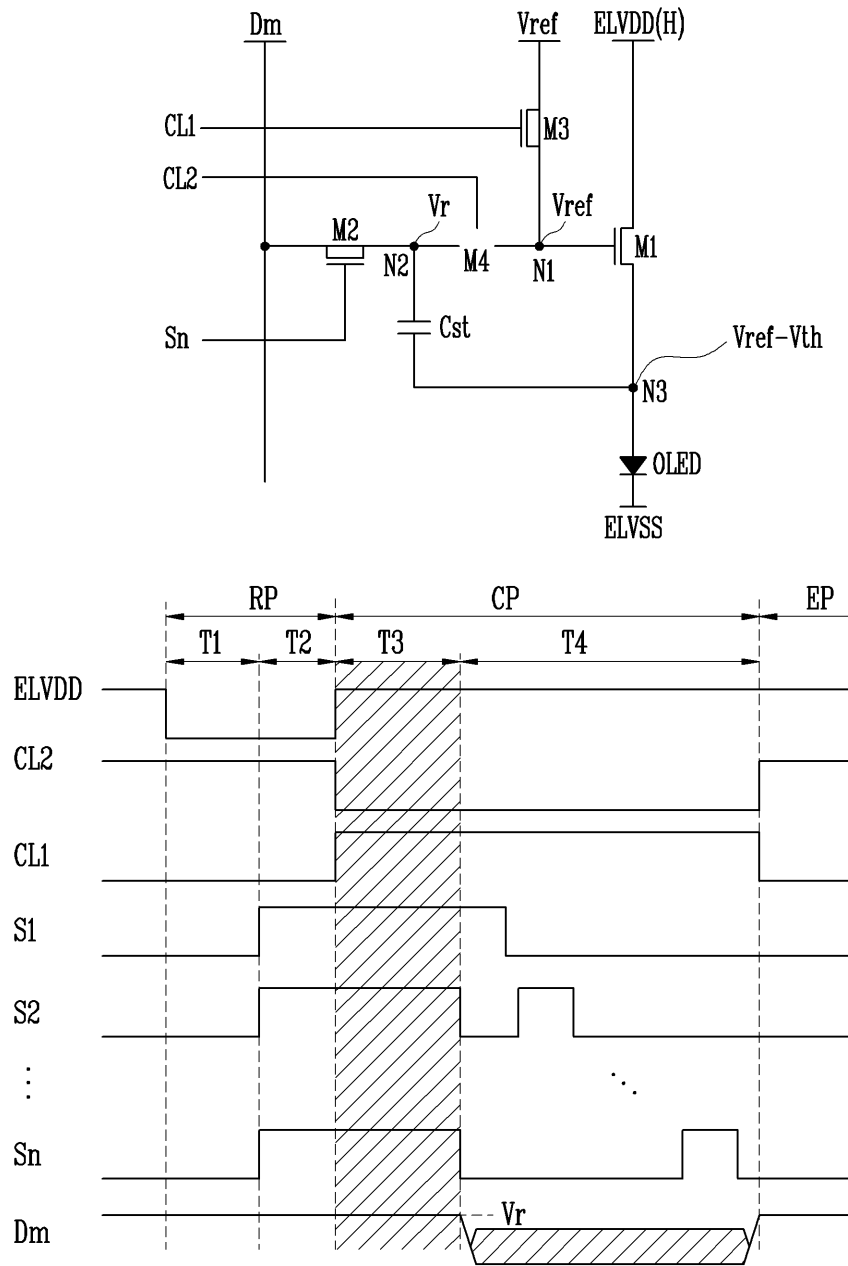
도면5a



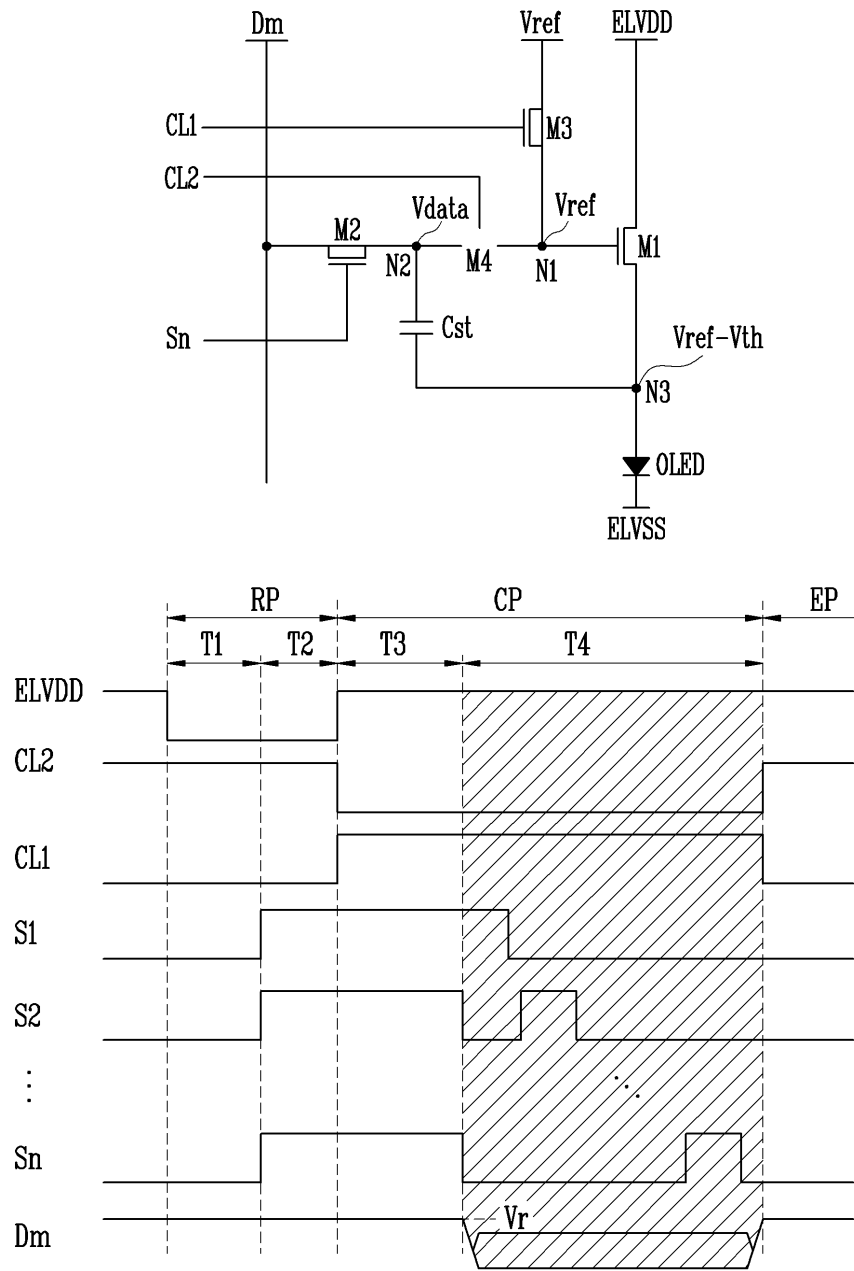
도면5b



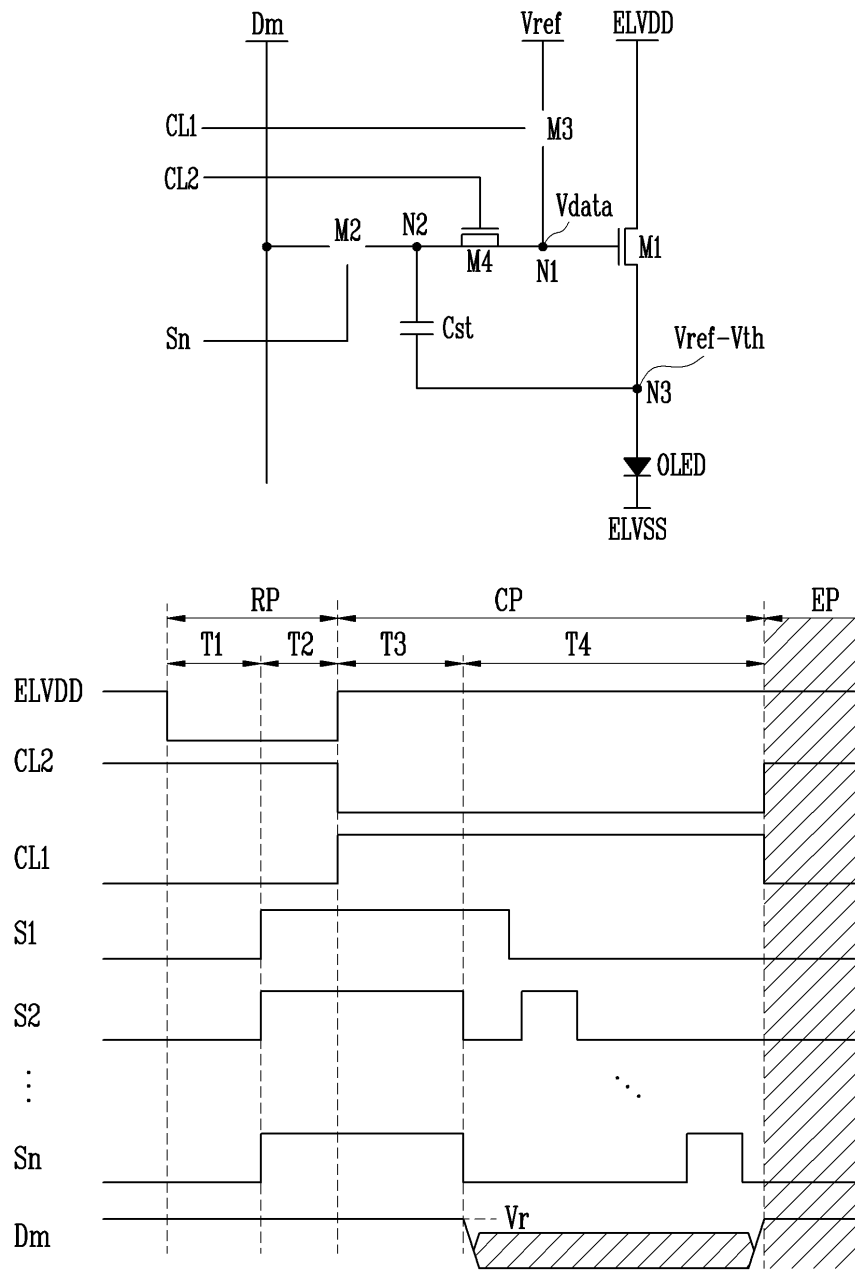
도면5c



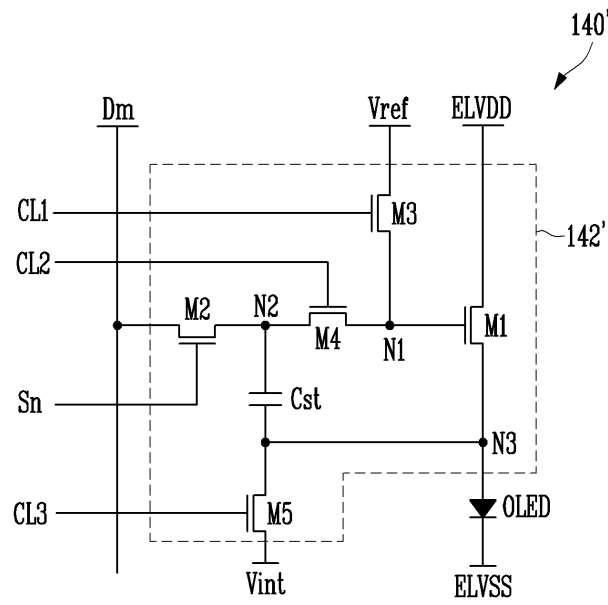
도면5d



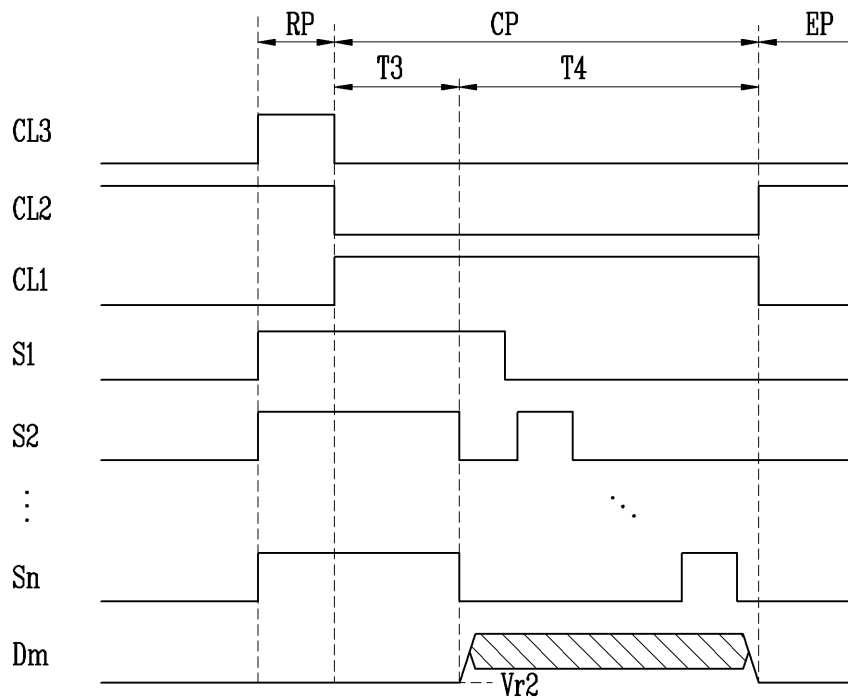
도면5e



도면6



도면7



도면8

