



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0057709
(43) 공개일자 2009년06월08일

(51) Int. Cl.

H05B 33/02 (2006.01) G09G 3/30 (2006.01)

(21) 출원번호 10-2007-0124409

(22) 출원일자 2007년12월03일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

배한진

서울 서초구 우면동 16번지 LG전자 전자기술원

김승태

서울 서초구 우면동 16번지 LG전자 전자기술원

임호민

서울 서초구 우면동 16번지 LG전자 전자기술원

(74) 대리인

특허법인로얄

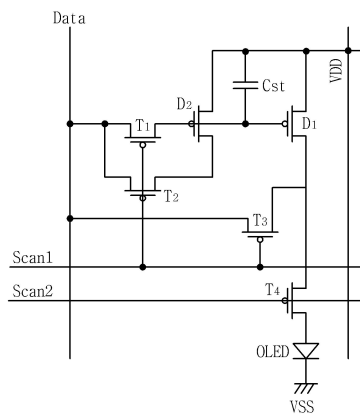
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치

(57) 요약

본 발명은, 제1스캔 배선으로부터 공급된 제1스캔 신호에 의해 동일하게 턴온하는 제1, 제2 및 제3스위칭 트랜지스터와, 제2스캔 배선으로부터 공급된 제2스캔 신호에 의해 턴온하는 제4스위칭 트랜지스터와, 제1, 제2 및 제3스위칭 트랜지스터가 턴온되고 데이터 배선으로부터 데이터 신호가 공급되면 데이터 신호에 의해 문턱전압이 동시에 프로그래밍되는 제1 및 제2구동 트랜지스터와, 제1 및 제2구동 트랜지스터에 동일한 데이터 전압을 공급하는 커패시터와, 제1구동 트랜지스터가 턴온되고 제4스위칭 트랜지스터가 턴온되면 발광하는 유기 발광다이오드를 포함하는 서브 픽셀; 제1 및 제2스캔 배선에 제1 및 제2스캔 신호를 공급하는 스캔 구동부; 및 데이터 배선에 데이터 신호를 공급하는 데이터 구동부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도5



특허청구의 범위

청구항 1

제1스캔 배선으로부터 공급된 제1스캔 신호에 의해 동일하게 턴온하는 제1, 제2 및 제3스위칭 트랜지스터와, 제2스캔 배선으로부터 공급된 제2스캔 신호에 의해 턴온하는 제4스위칭 트랜지스터와, 상기 제1, 제2 및 제3스위칭 트랜지스터가 턴온되고 데이터 배선으로부터 데이터 신호가 공급되면 상기 데이터 신호에 의해 문턱전압이 동시에 프로그래밍되는 제1 및 제2구동 트랜지스터와, 상기 제1 및 제2구동 트랜지스터에 동일한 데이터 전압을 공급하는 커패시터와, 상기 제1구동 트랜지스터가 턴온되고 상기 제4스위칭 트랜지스터가 턴온되면 발광하는 유기 발광다이오드를 포함하는 서브 픽셀;

상기 제1 및 제2스캔 배선에 상기 제1 및 제2스캔 신호를 공급하는 스캔 구동부; 및

상기 데이터 배선에 상기 데이터 신호를 공급하는 데이터 구동부를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 제1 및 제2구동 트랜지스터는,

동일한 크기를 갖는 미러 트랜지스터인 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 스캔 구동부는,

상기 제1 및 제2구동 트랜지스터가 동시에 프로그래밍 되도록 상기 제1스캔 배선에 상기 제1스캔 신호를 공급하고, 상기 제1, 제2 및 제3스위칭 트랜지스터가 턴온되는 구간에 상기 제4스위칭 트랜지스터가 턴오프되도록 상기 제2스캔 배선에 상기 제2스캔 신호를 공급하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 서브 픽셀은,

상기 데이터 배선에 일단이 연결되고 상기 제1스캔 배선에 게이트가 연결된 상기 제1스위칭 트랜지스터와, 상기 제1스캔 배선에 게이트가 연결되고 상기 데이터 배선에 일단이 연결된 상기 제2스위칭 트랜지스터와, 상기 제1스캔 배선에 게이트가 연결되고 상기 데이터 배선에 일단이 연결된 상기 제3스위칭 트랜지스터와, 상기 제2스캔 배선에 게이트가 연결되고 상기 제3스위칭 트랜지스터의 타단에 일단이 연결된 상기 제4스위칭 트랜지스터와, 상기 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 상기 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 상기 제1구동 트랜지스터와, 상기 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 상기 제2스위칭 트랜지스터의 타단에 일단이 연결되며 상기 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 상기 제1전원 배선에 일단이 연결되고 상기 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 상기 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 상기 유기 발광다이오드를 포함하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 서브 픽셀은,

상기 데이터 배선에 일단이 연결되고 상기 제1스캔 배선에 게이트가 연결된 상기 제1스위칭 트랜지스터와, 상기 제1스캔 배선에 게이트가 연결되고 상기 데이터 배선에 일단이 연결된 상기 제2스위칭 트랜지스터와, 상기 제1스캔 배선에 게이트가 연결되고 상기 제2스위칭 트랜지스터의 타단에 일단이 연결된 상기 제3스위칭 트랜지스터와, 상기 제2스캔 배선에 게이트가 연결되고 상기 제3스위칭 트랜지스터의 타단에 일단이 연결된 상기 제4스위

청구항 9

제1항에 있어서,

상기 서브 픽셀은,

상기 데이터 배선에 일단이 연결되고 상기 제1스캔 배선에 게이트가 연결된 상기 제1스위칭 트랜지스터와, 상기 제1스캔 배선에 게이트가 연결되고 상기 데이터 배선에 일단이 연결된 상기 제2스위칭 트랜지스터와, 상기 제1스캔 배선에 게이트가 연결되고 상기 제2스위칭 트랜지스터의 타단에 일단이 연결된 상기 제3스위칭 트랜지스터와, 상기 제2스캔 배선에 게이트가 연결되고 상기 제3스위칭 트랜지스터의 타단에 일단이 연결된 상기 제4스위칭 트랜지스터와, 상기 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 상기 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 상기 제1구동 트랜지스터와, 상기 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 상기 제2스위칭 트랜지스터의 타단에 일단이 연결되며 상기 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 상기 제1전원 배선에 일단이 연결되고 상기 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 상기 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 상기 유기 발광다이오드를 포함하는 유기전계발광표시장치.

청구항 10

제1항 내지 제9항 중 어느 한 항에 있어서,

상기 서브 픽셀에 포함된 트랜지스터들은,

p형 트랜지스터인 유기전계발광표시장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계발광표시장치에 관한 것이다.

배경 기술

- <2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.
- <3> 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <4> 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.
- <5> 한편, 유기전계발광표시장치의 구동방법은 크게 전압형 및 전류형으로 나눌 수 있다. 여기서, 전압형의 경우, 패널의 기생 커패시터에 의한 데이터 신호의 공급 지연 시간이 전류형에 비해 짧은 장점이 있다. 그러나, 전압형은 서브 픽셀 내에 보상회로를 내장할 경우 보상 정도가 전류형에 비해 작다는 단점이 있다.
- <6> 이와는 달리 전류형의 경우, 복잡한 보상회로 없이도 보상이 가능하며 보상 정도가 전류형에 비해 크다는 장점이 있다. 그러나, 데이터 신호만큼의 전류를 공급기 때문에 데이터 신호를 공급하는 데 많은 지연 시간이 걸린다는 단점이 있다.
- <7> 따라서, 전류형의 경우 이와 같은 단점을 극복하기 위해 스케일 다운(Scale Down) 기법을 사용한 트랜지스터 미러 회로를 이용하였는데, 이는 미러 형태로 배치된 두 트랜지스터가 정합되지 않으면 그 크기만큼 잘못된 데이터 신호가 공급되는 단점이 있어 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

- <8> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 문턱전압과 전류 이동도에 편차가 발생하지 않도록 문턱전압을 동시에 프로그래밍할 수 있는 전류 구동형 유기전계발광표시장치를 제공하는 것이다.

과제 해결수단

- <9> 상술한 과제 해결 수단으로 본 발명은, 제1스캔 배선으로부터 공급된 제1스캔 신호에 의해 동일하게 턴온하는 제1, 제2 및 제3스위칭 트랜지스터와, 제2스캔 배선으로부터 공급된 제2스캔 신호에 의해 턴온하는 제4스위칭 트랜지스터와, 제1, 제2 및 제3스위칭 트랜지스터가 턴온되고 데이터 배선으로부터 데이터 신호가 공급되면 데이터 신호에 의해 문턱전압이 동시에 프로그래밍되는 제1 및 제2구동 트랜지스터와, 제1 및 제2구동 트랜지스터에 동일한 데이터 전압을 공급하는 커패시터와, 제1구동 트랜지스터가 턴온되고 제4스위칭 트랜지스터가 턴온되면 발광하는 유기 발광다이오드를 포함하는 서브 픽셀; 제1 및 제2스캔 배선에 제1 및 제2스캔 신호를 공급하는 스캔 구동부; 및 데이터 배선에 데이터 신호를 공급하는 데이터 구동부를 포함하는 유기전계발광표시장치를 제공한다.
- <10> 제1 및 제2구동 트랜지스터는, 동일한 크기를 갖는 미러 트랜지스터일 수 있다.
- <11> 스캔 구동부는, 제1 및 제2구동 트랜지스터가 동시에 프로그래밍 되도록 제1스캔 배선에 제1스캔 신호를 공급하고, 제1, 제2 및 제3스위칭 트랜지스터가 턴온되는 구간에 제4스위칭 트랜지스터가 턴오프되도록 제2스캔 배선에 제2스캔 신호를 공급할 수 있다.
- <12> 서브 픽셀은, 데이터 배선에 일단이 연결되고 제1스캔 배선에 게이트가 연결된 제1스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 데이터 배선에 일단이 연결된 제2스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 데이터 배선에 일단이 연결된 제3스위칭 트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결된 제4스위칭 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제1구동 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 제1전원 배선에 일단이 연결되고 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드를 포함할 수 있다.
- <13> 서브 픽셀은, 데이터 배선에 일단이 연결되고 제1스캔 배선에 게이트가 연결된 제1스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 데이터 배선에 일단이 연결된 제2스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결된 제3스위칭 트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결된 제4스위칭 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제1구동 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 제1전원 배선에 일단이 연결되고 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드를 포함할 수 있다.
- <14> 서브 픽셀은, 데이터 배선에 일단이 연결되고 제1스캔 배선에 게이트가 연결된 제1스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제1스위칭 트랜지스터의 타단에 일단이 연결된 제2스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결된 제3스위칭 트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결된 제4스위칭 트랜지스터와, 제2스위칭 트랜지스터의 타단에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제1구동 트랜지스터와, 제2스위칭 트랜지스터의 타단에 게이트가 연결되고 제1스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 제1전원 배선에 일단이 연결되고 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드를 포함할 수 있다.
- <15> 서브 픽셀은, 데이터 배선에 일단이 연결되고 제1스캔 배선에 게이트가 연결된 제1스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제1스위칭 트랜지스터의 타단에 일단이 연결된 제2스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결된 제3스위칭 트랜지스터와, 제2스캔 배

선에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결된 제4스위칭 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제1구동 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 제1전원 배선에 일단이 연결되고 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드를 포함할 수 있다.

<16> 서브 픽셀은, 데이터 배선에 일단이 연결되고 제1스캔 배선에 게이트가 연결된 제1스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제1스위칭 트랜지스터의 타단에 일단이 연결된 제2스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제1스위칭 트랜지스터의 타단에 일단이 연결된 제3스위칭 트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결된 제4스위칭 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제1구동 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 제1전원 배선에 일단이 연결되고 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드를 포함할 수 있다.

<17> 서브 픽셀은, 데이터 배선에 일단이 연결되고 제1스캔 배선에 게이트가 연결된 제1스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 데이터 배선에 일단이 연결된 제2스위칭 트랜지스터와, 제1스캔 배선에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결된 제3스위칭 트랜지스터와, 제2스캔 배선에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결된 제4스위칭 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제3스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제1구동 트랜지스터와, 제1스위칭 트랜지스터의 타단에 게이트가 연결되고 제2스위칭 트랜지스터의 타단에 일단이 연결되며 제1전원 배선에 타단이 연결된 제2구동 트랜지스터와, 제1전원 배선에 일단이 연결되고 제1 및 제2구동 트랜지스터의 게이트에 타단이 공통으로 연결된 커패시터와, 제4스위칭 트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드를 포함할 수 있다.

<18> 서브 픽셀에 포함된 트랜지스터들은, p형 트랜지스터일 수 있다.

효 과

<19> 본 발명은, 문턱전압과 전류 이동도에 편차가 발생하지 않도록 문턱전압을 동시에 프로그래밍할 수 있는 전류 구동형 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 유기전계발광표시장치는 미리 트랜지스터 간의 부정합에 의한 오차를 줄일 수 있고 프로그래밍하는 전류를 스케일 다운하는 효과뿐만 아니라 서브 픽셀에서 트랜지스터가 차지하는 비중을 줄일 수 있는 서브 픽셀 구조를 제공하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

<20> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

<21> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도이다.

<22> 도 1에 도시된 바와 같이, 유기전계발광표시장치는 기판(110) 상에 다수의 서브 픽셀(P)이 위치하는 표시부(120)를 포함할 수 있다. 기판(110) 상에 위치하는 다수의 서브 픽셀(P)은 수분이나 산소에 취약하다.

<23> 그리하여, 밀봉기판(130)을 구비하고, 표시부(120)의 외곽 기판(110)에 접착부재(140)를 형성하여 기판(110)과 밀봉기판(130)을 봉지할 수 있다. 한편, 다수의 서브 픽셀(P)은 기판(110) 상에 위치하는 구동부(150)에 의해 구동되어 영상을 표현할 수 있다.

<24> 구동부(150)는 다수의 서브 픽셀(P)에 제1 및 제2스캔 신호를 공급하는 스캔 구동부와 다수의 서브 픽셀(P)에 데이터 신호를 공급하는 데이터 구동부를 포함할 수 있다. 여기서, 구동부(150)는 스캔 구동부와 데이터 구동부가 하나로 형성된 것을 일례로 개략적으로 도시한 것일 뿐 앞서 설명한 바와 같이 스캔 구동부와 데이터 구동부가 기판(110) 상에 구분되어 위치할 수 있다.

<25> 한편, 앞서 설명한 서브 픽셀은 다음과 같을 수 있다.

<26> 도 2a는 도 1에 도시된 서브 픽셀의 단면 예시도 이다.

- <27> 도 2a에 도시된 바와 같이, 기판(110) 상에 버퍼층(105)이 위치한다. 버퍼층(105)은 기판(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO_2), 실리콘 질화물(SiNx) 등을 사용하여 선택적으로 형성할 수 있다.
- <28> 여기서, 기판(110)은 유리, 플라스틱 또는 금속일 수 있다.
- <29> 버퍼층(105) 상에 반도체층(111)이 위치한다. 상기 반도체층(111)은 비정질 실리콘 또는 결정화된 다결정 실리콘을 포함할 수 있다.
- <30> 또한, 반도체층(111)은 p형 또는 n형의 불순물을 포함하는 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역 이외의 채널 영역을 포함할 수 있다.
- <31> 반도체층(111) 상에 게이트 절연막일 수 있는 제 1 절연막(115)이 위치한다. 제 1 절연막(115)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있다.
- <32> 제 1 절연막(115)의 상에 위치하는 반도체층(111)의 일정 영역, 즉 불순물이 주입되었을 경우의 채널 영역과 대응되는 위치에 게이트 전극(120c)이 위치할 수 있다. 그리고, 상기 게이트 전극(120c)과 동일층 상에 스캔 배선(120a) 및 커패시터 하부 전극(120b)이 위치할 수 있다.
- <33> 게이트 전극(120c)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다.
- <34> 또한, 게이트 전극(120c)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다.
- <35> 또한, 게이트 전극(120c)은 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <36> 스캔 배선(120a)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 스캔 배선(120a)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 스캔 배선(120a)은 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <37> 층간 절연막이 되는 제 2 절연막(125)은 스캔 배선(120a), 커패시터 하부 전극(120b) 및 게이트 전극(120c)을 포함하는 기판(110) 상에 위치한다. 제 2 절연막(125)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있다.
- <38> 제 2 절연막(125) 및 제 1 절연막(115) 내에 반도체층(111)의 일부를 노출시키는 콘택홀들(130b, 130c)이 위치한다.
- <39> 제 2 절연막(125) 및 제 1 절연막(115)을 관통하는 콘택홀들(130b, 130c)을 통하여 반도체층(111)과 전기적으로 연결되는 드레인 전극 및 소오스 전극(140c, 140d)이 화소 영역에 위치한다.
- <40> 드레인 전극 및 소오스 전극(140c, 140d)은 단일층 또는 다중층으로 이루어질 수 있으며, 드레인 전극 및 소오스 전극(140c, 140d)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 드레인 전극 및 소오스 전극(140c, 140d)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- <41> 그리고, 드레인 전극 및 소오스 전극(140c, 140d)과 동일층 상에 데이터 배선(140a), 커패시터 상부 전극(140b) 및 전원 배선(140e)이 위치할 수 있다.
- <42> 비화소 영역에 위치하는 데이터 배선(140a), 전원 배선(140e)은 단일층 또는 다중층으로 이루어질 수 있으며, 데이터 배선(140a) 및 전원 배선(140e)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다.
- <43> 또한, 데이터 배선(140a) 및 전원 배선(140e)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.

- <44> 이 밖에, 데이터 배선(140a) 및 전원 배선(140e)은 폴리브텐/알루미늄-네오디뮴/폴리브텐의 3중층으로 이루어질 수 있다.
- <45> 제 3 절연막(145)은 데이터 배선(140a), 커패시터 상부 전극(140b), 드레인 및 소오스 전극(140c, 140d)과 전원 배선(140e) 상에 위치한다. 제 3 절연막(145)은 하부 구조의 단차를 완화하기 위한 평탄화막일 수 있으며, 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물로 형성될 수 있다.
- <46> 이와는 달리, 제 3 절연막(145)은 패시베이션막일 수 있으며, 실리콘 질화막(SiNx), 실리콘 산화막(SiOx) 또는 이들의 다중층일 수 있다.
- <47> 제 3 절연막(145) 내에 드레인 및 소오스 전극(140c, 140d) 중 어느 하나를 노출시키는 비어홀(165)이 위치하며, 제 3 절연막(145) 상에 비어홀(165)을 통하여 드레인 및 소오스 전극(140c, 140d) 중 어느 하나와 전기적으로 연결되는 제1전극(160)이 위치한다.
- <48> 제1전극(160)은 애노드일 수 있으며, 투명한 전극 또는 반사 전극일 수 있다. 여기서, 유기전계발광표시장치의 구조가 배면 또는 양면발광일 경우에 제1전극(160)은 투명한 전극일 수 있으며, IT0(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ZnO(Zinc Oxide) 중 어느 하나일 수 있다.
- <49> 또한, 유기전계발광표시장치의 구조가 전면발광일 경우에 제1전극(160)은 반사 전극일 수 있으며, IT0, IZO 또는 ZnO 중 어느 하나로 이루어진 층 하부에 알루미늄(Al), 은(Ag) 또는 니켈(Ni) 중 어느 하나로 이루어진 반사층을 더 포함할 수 있고, 이와 더불어, IT0, IZO 또는 ZnO 중 어느 하나로 이루어진 두 개의 층 사이에 반사층을 포함할 수 있다.
- <50> 제1전극(160) 상에 인접하는 제1전극들을 절연시키며, 제1전극(160)의 일부를 노출시키는 개구부(175)를 포함하는 제4절연막(155)이 위치한다. 개구부(175)에 의해 노출된 제1전극(160) 상에 발광층(170)이 위치한다.
- <51> 발광층(170) 상에 제2전극(180)이 위치한다. 제2전극(180)은 캐소드 전극일 수 있으며, 일함수가 낮은 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있다.
- <52> 여기서, 제2전극(180)은 유기전계발광표시장치가 전면 또는 양면발광구조일 경우, 빛을 투과할 수 있을 정도로 얇은 두께로 형성할 수 있으며, 유기전계발광표시장치가 배면발광구조일 경우, 빛을 반사시킬 수 있을 정도로 두껍게 형성할 수 있다.
- <53> 전술한 실시 예는 총 7매의 마스크 즉, 반도체층, 게이트 전극(스캔 배선 및 커패시터 하부전극 포함), 콘택홀들, 소오스 전극 및 드레인 전극(데이터 배선, 전원 배선, 커패시터 상부전극 포함), 비어홀, 제1전극 및 개구부를 형성하는 공정에 마스크가 사용된 유기전계발광표시장치의 구조를 예로 설명하였다.
- <54> 이하에서는, 총 5매의 마스크를 이용하여 유기전계발광표시장치가 형성된 실시 예를 개시한다. 하기에 개시하는 실시 예에서 전술한 내용과 중복되는 부분의 설명은 생략한다.
- <55> 도 2b는 도 1에 도시된 서브 픽셀의 다른 단면 예시도 이다.
- <56> 도 2b에 도시된 바와 같이, 기판(110) 상에 버퍼층(105)이 위치하고, 버퍼층(105) 상에 반도체층(111)이 위치한다. 반도체층(111) 상에 제 1 절연막(115)이 위치하고, 제 1 절연막(115) 상에 게이트 전극(120c), 커패시터 하부전극(120b) 및 스캔 배선(120a)이 위치한다. 게이트 전극(120c) 상에 제 2 절연막(125)이 위치한다.
- <57> 제 2 절연막(125) 상에 제1전극(160)이 위치하고, 반도체층(111)을 노출시키는 콘택홀들(130b, 130c)이 위치한다. 제1전극(160)과 콘택홀들(130b, 130c)은 동시에 형성될 수 있다.
- <58> 제 2 절연막(125) 상에 소오스 전극(140d), 드레인 전극(140c), 데이터 배선(140a), 커패시터 상부전극(140b) 및 전원 배선(140e)이 위치한다. 여기서 드레인 전극(140c)의 일부는 제1전극(160) 상에 위치할 수 있다.
- <59> 전술한 구조물이 형성된 기판(110) 상에 화소정의막 또는 뱅크층일 수 있는 제 3 절연막(145)이 위치하고, 제 3 절연막(145)에는 제1전극(160)을 노출시키는 개구부(175)가 위치한다. 개구부(175)에 의해 노출된 제1전극(160) 상에 발광층(170)이 위치하고, 그 상부에 제2전극(180)이 위치한다.
- <60> 위와 같이, 총 5매의 마스크 즉, 반도체층, 게이트 전극(스캔 배선 및 커패시터 하부전극 포함), 제1전극(콘택홀 포함), 소오스/드레인 전극(데이터 배선, 전원 배선, 커패시터 상부전극 포함) 및 개구부를 형성하는 공정에

마스크가 사용된 유기전계발광표시장치는 마스크의 개수를 줄여 제조 비용을 절감하고 대량 생산의 효율성을 높일 수 있는 이점이 있다.

- <61> 이러한 유기전계발광표시장치는 컬러영상을 구현함에 있어서 여러가지 방법이 있을 수 있는데, 도 3a내지 3b를 참조하여 그 구현방법에 대해 살펴보기로 한다.
- <62> 도 3a내지 3b는 본 발명의 일 실시 예에 따른 유기전계발광표시장치에서 컬러 영상을 구현하는 실시예들을 나타내는 도면이다.
- <63> 먼저, 도 3a에 나타난 컬러 영상 구현 방식은 적색, 녹색, 청색의 빛을 각각 방출하는 적색 발광층(170R), 녹색 발광층(170G), 청색 발광층(170B)을 별도로 구비한 유기전계발광표시장치의 컬러 영상 구현방식을 나타낸 것이다.
- <64> 도 3a에 도시된 바와 같이, 적색광, 녹색광, 청색광이 각각의 발광층(170R, 170G, 170B)으로부터 각각 제공됨으로써, 적색광/녹색광/청색광이 혼합되어 컬러 영상을 표시할 수 있다.
- <65> 여기서 각 발광층(170R, 170G, 170B)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.
- <66> 또한, 도 3b에 나타난 컬러 영상 구현 방식은 백색 발광층(270W)과 적색 컬러필터(290R), 녹색 컬러필터(290G), 청색 컬러필터(290B)를 구비한 유기전계발광표시장치의 컬러 영상 구현방식을 나타낸 것이다.
- <67> 도 3b에 도시된 바와 같이, 백색 발광층(270W)으로부터 제공되는 백색 빛이 적색 컬러필터(290R), 녹색 컬러필터(290G), 청색 컬러필터(290B)를 각각 투과하면서, 적색광/녹색광/청색광이 각각 생성되어 혼합됨으로써, 컬러 영상을 표시할 수 있다.
- <68> 여기서 각 백색 발광층(270W)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.
- <69> 여기서, 도 3a 내지 도 3b에서는 배면발광구조를 도시하고 설명하였으나, 이에 한정되는 것은 아니며, 전면발광 구조에 따라, 그 배열 및 구조에 대해서 다양한 변형이 가능하다.
- <70> 또한, 컬러 영상 구현방식에 대해서, 두 가지 종류의 구동방식을 도시하고 설명하였으나, 이에 한정되는 것은 아니며, 필요에 따라 다양한 변형이 가능하다.
- <71> 도 4는 본 발명의 일 실시예에 따른 유기 발광다이오드의 계층 구조도 이다.
- <72> 도 4를 참조하면, 본 발명의 일 실시 예에 따른 유기 발광다이오드는 기판(110), 기판(110)에 위치하는 제1전극(160)이 위치하고, 상기 제1전극(160) 상에 위치하는 정공주입층(171), 정공수송층(172), 발광층(170), 전자수송층(173), 전자주입층(174) 및 전자주입층(174)상에 위치하는 제2전극(180)을 포함할 수 있다.
- <73> 먼저, 제1전극(160) 상에 정공주입층(171)이 위치한다. 상기 정공주입층(171)은 상기 제1전극(160)으로부터 발광층(170)으로 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <74> 앞서 설명한, 정공주입층(171)은 증발법 또는 스핀코팅법을 이용하여 형성할 수 있다.
- <75> 정공수송층(172)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <76> 정공수송층(172)은 증발법 또는 스핀코팅법을 이용하여 형성할 수 있다. 앞서 설명한 발광층(170)은 적색, 녹색, 청색 및 백색을 발광하는 물질로 이루어질 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.
- <77> 발광층(170)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질

수 있으나 이에 한정되지 않는다.

- <78> 발광층(170)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)₃(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq₃(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <79> 발광층(170)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F₂ppy)₂Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다.
- <80> 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스트릴아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <81> 여기서, 전자수송층(173)은 전자의 수송을 원활하게 하는 역할을 하며, Alq₃(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAq 및 SAq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <82> 전자수송층(173)은 증발법 또는 스퍼드코팅법을 이용하여 형성할 수 있다. 전자수송층(173)은 제1전극으로부터 주입된 정공이 발광층을 통과하여 제2전극으로 이동하는 것을 방지하는 역할도 할 수 있다. 즉, 정공저지층의 역할을 하여 발광층에서 정공과 전자의 결합을 효율적이게 하는 역할을 할 수도 있다.
- <83> 여기서, 전자주입층(174)은 전자의 주입을 원활하게 하는 역할을 하며, Alq₃(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAq 또는 SAq를 사용할 수 있으나 이에 한정되지 않는다.
- <84> 전자주입층(174)은 전자주입층을 이루는 유기물과 무기물을 진공증착법으로 형성할 수 있다.
- <85> 여기서, 정공주입층(171) 또는 전자주입층(174)은 무기물을 더 포함할 수 있으며, 상기 무기물은 금속화합물을 더 포함할 수 있다. 상기 금속화합물은 알칼리 금속 또는 알칼리 토금속을 포함할 수 있다. 알칼리 금속 또는 알칼리 토금속을 포함하는 금속화합물은 LiQ, LiF, NaF, KF, RbF, CsF, FrF, BeF₂, MgF₂, CaF₂, SrF₂, BaF₂ 및 RaF₂로 이루어진 군에서 선택된 어느 하나 이상일 수 있으나 이에 한정되지 않는다.
- <86> 즉, 전자주입층(174)내의 무기물은 제2전극(180)으로부터 발광층(170)으로 주입되는 전자의 호핑(hopping)을 용이하게 하여, 발광층내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.
- <87> 또한, 정공주입층(171) 내의 무기물은 제1전극(160)으로부터 발광층(170)으로 주입되는 정공의 이동성을 줄여줌으로써, 발광층(170)내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.
- <88> 여기서, 본 발명은 도 4에 한정되는 것은 아니며, 전자 주입층(174), 전자 수송층(173), 정공 수송층(172), 정공 주입층(171) 중 적어도 어느 하나가 생략될 수도 있다.
- <89> 한편, 본 발명에 따른 유기전계발광표시장치의 표시 패널에 배치된 서브 픽셀은 제1스캔 배선으로부터 공급된 제1스캔 신호에 의해 동일하게 턴온하는 제1, 제2 및 제3스위칭 트랜지스터를 포함할 수 있다. 또한, 제2스캔 배선으로부터 공급된 제2스캔 신호에 의해 턴온하는 제4스위칭 트랜지스터를 포함할 수 있다. 또한, 제1, 제2 및 제3스위칭 트랜지스터가 턴온되고 데이터 배선으로부터 데이터 신호가 공급되면 데이터 신호에 의해 문턱전압이 동시에 프로그래밍되는 제1 및 제2구동 트랜지스터를 포함할 수 있다. 또한, 제1 및 제2구동 트랜지스터에 동일한 데이터 전압을 공급하는 커패시터를 포함할 수 있다. 또한, 제1구동 트랜지스터가 턴온되고 제4스위칭 트랜지스터가 턴온되면 발광하는 유기 발광다이오드를 포함할 수 있다.
- <90> 한편, 앞서 설명한 제1 및 제2구동 트랜지스터는, 동일한 크기를 갖는 미러 트랜지스터일 수 있다. 그리고, 서브 픽셀에 포함된 트랜지스터들은 p형일 수 있다.
- <91> 여기서, 스캔 구동부는, 제1 및 제2구동 트랜지스터가 동시에 프로그래밍 되도록 제1스캔 배선에 제1스캔 신호를 공급하고, 제1, 제2 및 제3스위칭 트랜지스터가 턴온되는 구간에 제4스위칭 트랜지스터가 턴오프되도록 제2스캔 배선에 제2스캔 신호를 공급할 수 있다.
- <92> 위의 설명에서 서브 픽셀 회로는 다음과 같이 구성될 수 있다.
- <93> 도 5는 본 발명의 제1실시예에 따른 서브 픽셀의 회로 구성도이다.
- <94> 도 5에 도시된 바와 같이, 서브 픽셀은, 데이터 배선(Data)에 일단이 연결되고 제1스캔 배선(Scan1)에 게이트가

연결된 제1스위칭 트랜지스터(T1)를 포함할 수 있다. 또한, 제1스캔 배선(Scan1)에 게이트가 연결되고 데이터 배선(Data)에 일단이 연결된 제2스위칭 트랜지스터(T2)를 포함할 수 있다. 또한, 제1스캔 배선(Scan1)에 게이트가 연결되고 데이터 배선(Data)에 일단이 연결된 제3스위칭 트랜지스터(T3)를 포함할 수 있다. 또한, 제2스캔 배선(Scan2)에 게이트가 연결되고 제3스위칭 트랜지스터(T3)의 타단에 일단이 연결된 제4스위칭 트랜지스터(T4)를 포함할 수 있다. 또한, 제1스위칭 트랜지스터(T1)의 타단에 게이트가 연결되고 제3스위칭 트랜지스터(T3)의 타단에 일단이 연결되며 제1전원 배선(VDD)에 타단이 연결된 제1구동 트랜지스터(D1)를 포함할 수 있다. 또한, 제1스위칭 트랜지스터(T1)의 타단에 게이트가 연결되고 제2스위칭 트랜지스터(T2)의 타단에 일단이 연결되며 제1전원 배선(VDD)에 타단이 연결된 제2구동 트랜지스터(D2)를 포함할 수 있다. 또한, 제1전원 배선(VDD)에 일단이 연결되고 제1 및 제2구동 트랜지스터(D1, D2)의 게이트에 타단이 공통으로 연결된 커패시터(C)를 포함할 수 있다. 또한, 제4스위칭 트랜지스터(T4)의 타단에 제1전극이 연결되고 제2전원 배선(VSS)에 제2전극이 연결된 유기 발광다이오드(OLED)를 포함할 수 있다.

- <95> 이상과 같은 서브 픽셀 회로는 다음의 도 6과 같은 구동 파형에 의해 제1 및 제2 구동 트랜지스터의 문턱전압이 동시에 프로그래밍 되고 커패시터에 저장된 데이터 전압에 의해 제1구동 트랜지스터(D1)가 턴온되고 제4스위칭 트랜지스터(T4)가 턴온되면 유기 발광다이오드(OLED)가 발광할 수 있다.
- <96> 도 6은 도 5에 도시된 서브 픽셀의 구동방법을 개략적으로 설명하기 위한 구동 파형도 이다. 설명의 이해를 돕기 위해 도 5를 함께 참조한다.
- <97> 도 5 및 도 6을 참조하면, 스캔 구동부는 스캔 타임(Scan Time) 구간에 제1 및 제2스캔 신호(Scan1, Scan2)를 서브 픽셀에 공급할 수 있고 데이터 구동부는 데이터 신호를 서브 픽셀에 공급할 수 있다.
- <98> 여기서, 스캔 구동부는 제1스캔 신호(Scan1)로 로직 로우(Low) 신호를 공급하여 p형 트랜지스터인 제1 내지 제3 스위칭 트랜지스터(T1..T3)를 턴온하고, 제2스캔 신호(Scan2)로 로직 하이(High) 신호를 공급하여 p형 트랜지스터인 제4스위칭 트랜지스터(T4)를 턴오프할 수 있다.
- <99> 이 구간에서, 턴온된 제1 내지 제3스위칭 트랜지스터(T1..T3)를 통해 미러 트랜지스터인 제1 및 제2구동 트랜지스터(D1, D2)의 문턱전압은 동일한 조건으로 프로그래밍 되기 때문에 제1구동 트랜지스터(D1)와 제2구동 트랜지스터(D2) 간의 부정합이 나타나는 현상은 없어질 수 있다.
- <100> 이와 같은 상태에서, 유기 발광다이오드(OLED)는 제1구동 트랜지스터(D1)와 제4스위칭 트랜지스터(T4)가 턴오프 상태이므로 전류의 흐름이 없는 상태가 될 수 있다. 그리고, 커패시터(C)는 턴온된 제1 내지 제3스위칭 트랜지스터(T1..T3)를 통해 제1 및 제2구동 트랜지스터(D1, D2)의 프로그래밍이 완료됨과 동시에 데이터 배선(Data)으로 공급된 데이터 신호를 데이터 전압으로 차징할 수 있다.
- <101> 다음, 프레임 타임(Frame Time) 구간에 스캔 구동부는 제1 및 제2스캔 신호(Scan1, Scan2)를 서브 픽셀에 공급할 수 있다.
- <102> 여기서, 스캔 구동부는 제1스캔 신호(Scan1)로 로직 하이(High) 신호를 공급하여 p형 트랜지스터인 제1 내지 제3스위칭 트랜지스터(T1..T3)를 턴오프하고, 제2스캔 신호(Scan2)로 로직 로우(Low) 신호를 공급하여 p형 트랜지스터인 제4스위칭 트랜지스터(T4)를 턴온할 수 있다.
- <103> 이 구간에서, 방전되는 커패시터(C)의 데이터 전압에 의해 제1구동 트랜지스터(D1)가 구동을 하게 되면 턴온된 제4스위칭 트랜지스터(T4)를 통해 전류가 흐를 수 있다.
- <104> 이와 같은 상태에서, 유기 발광다이오드(OLED)는 제1구동 트랜지스터(D1)의 게이트가 열리는 상태만큼 전류를 공급받게 되어 발광할 수 있다.
- <105> 한편, 이와 같은 일련의 구동방법에 각 서브 픽셀에 반복적으로 일어나게 됨으로써 표시패널은 원하는 영상을 구현할 수 있게 된다.
- <106> 이하, 도 7 내지 도 11에 도시된 제2 내지 제6실시에 또한 도 6을 참조하여 설명한 것과 같은 구동방법으로 구동되거나 서브 픽셀의 회로 구성이 다른 형태로 구성될 수 있음을 예시한다.
- <107> 이하, 도시된 도면을 참조하여 제2 내지 제6실시예를 설명하되, 구동방법은 앞서 도 6을 참조하여 설명한 것과 동일한 방식을 사용하므로 이에 대한 설명은 생략한다.
- <108> 도 7은 본 발명의 제2실시예에 따른 서브 픽셀의 회로 구성도이다.

다. 또한, 제1전원 배선(VDD)에 일단이 연결되고 제1 및 제2구동 트랜지스터(D1, D2)의 게이트에 타단이 공통으로 연결된 커패시터(C)를 포함할 수 있다. 또한, 제4스위칭 트랜지스터(T4)의 타단에 제1전극이 연결되고 제2전원 배선(VSS)에 제2전극이 연결된 유기 발광다이오드(OLED)를 포함할 수 있다.

<116> 도 11은 본 발명의 제6실시예에 따른 서브 픽셀의 회로 구성도이다.

<117> 도 11에 도시된 바와 같이, 서브 픽셀은, 데이터 배선(Data)에 일단이 연결되고 제1스캔 배선(Scan1)에 게이트가 연결된 제1스위칭 트랜지스터(T1)를 포함할 수 있다. 또한, 제1스캔 배선(Scan1)에 게이트가 연결되고 데이터 배선(Data)에 일단이 연결된 제2스위칭 트랜지스터(T2)를 포함할 수 있다. 또한, 제1스캔 배선(Scan1)에 게이트가 연결되고 제2스위칭 트랜지스터(T2)의 타단에 일단이 연결된 제3스위칭 트랜지스터(T3)를 포함할 수 있다. 또한, 제2스캔 배선(Scan2)에 게이트가 연결되고 제3스위칭 트랜지스터(T3)의 타단에 일단이 연결된 제4스위칭 트랜지스터(T4)를 포함할 수 있다. 또한, 제1스위칭 트랜지스터(T1)의 타단에 게이트가 연결되고 제3스위칭 트랜지스터(T3)의 타단에 일단이 연결되며 제1전원 배선(VDD)에 타단이 연결된 제1구동 트랜지스터(D1)를 포함할 수 있다. 또한, 제1스위칭 트랜지스터(T1)의 타단에 게이트가 연결되고 제2스위칭 트랜지스터(T2)의 타단에 일단이 연결되며 제1전원 배선(VDD)에 타단이 연결된 제2구동 트랜지스터(D2)를 포함할 수 있다. 또한, 제1전원 배선(VDD)에 일단이 연결되고 제1 및 제2구동 트랜지스터(D1, D2)의 게이트에 타단이 공통으로 연결된 커패시터(C)를 포함할 수 있다. 또한, 제4스위칭 트랜지스터(T4)의 타단에 제1전극이 연결되고 제2전원 배선(VSS)에 제2전극이 연결된 유기 발광다이오드(OLED)를 포함할 수 있다.

<118> 이상 각 실시예에서 설명한 본 발명은 동일한 크기의 미러 트랜지스터를 갖는 서브 픽셀을 제공하여 문턱전압과 전류 이동도에 편차가 발생하지 않도록 문턱전압을 동시에 프로그래밍할 수 있는 전류 구동형 유기전계발광표시장치를 제공하는 효과가 있다. 이에 따라, 유기전계발광표시장치는 미러 트랜지스터 간의 부정합에 의한 오차를 줄일 수 있고 프로그래밍하는 전류를 스케일 다운하는 효과뿐만 아니라 서브 픽셀에서 트랜지스터가 차지하는 비중을 줄일 수 있는 서브 픽셀 구조를 제공하는 효과가 있다.

<119> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

<120> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도.

<121> 도 2a는 도 1에 도시된 서브 픽셀의 단면 예시도.

<122> 도 2b는 도 1에 도시된 서브 픽셀의 다른 단면 예시도.

<123> 도 3a내지 3b는 본 발명의 일 실시 예에 따른 유기전계발광표시장치에서 컬러 영상을 구현하는 실시예들을 나타내는 도면.

<124> 도 4는 본 발명의 일 실시예에 따른 유기 발광다이오드의 계층 구조도.

<125> 도 5는 본 발명의 제1실시예에 따른 서브 픽셀의 회로 구성도.

<126> 도 6은 도 5에 도시된 서브 픽셀의 구동방법을 개략적으로 설명하기 위한 구동 파형도.

<127> 도 7은 본 발명의 제2실시예에 따른 서브 픽셀의 회로 구성도.

<128> 도 8은 본 발명의 제3실시예에 따른 서브 픽셀의 회로 구성도.

<129> 도 9는 본 발명의 제4실시예에 따른 서브 픽셀의 회로 구성도.

<130> 도 10은 본 발명의 제5실시예에 따른 서브 픽셀의 회로 구성도.

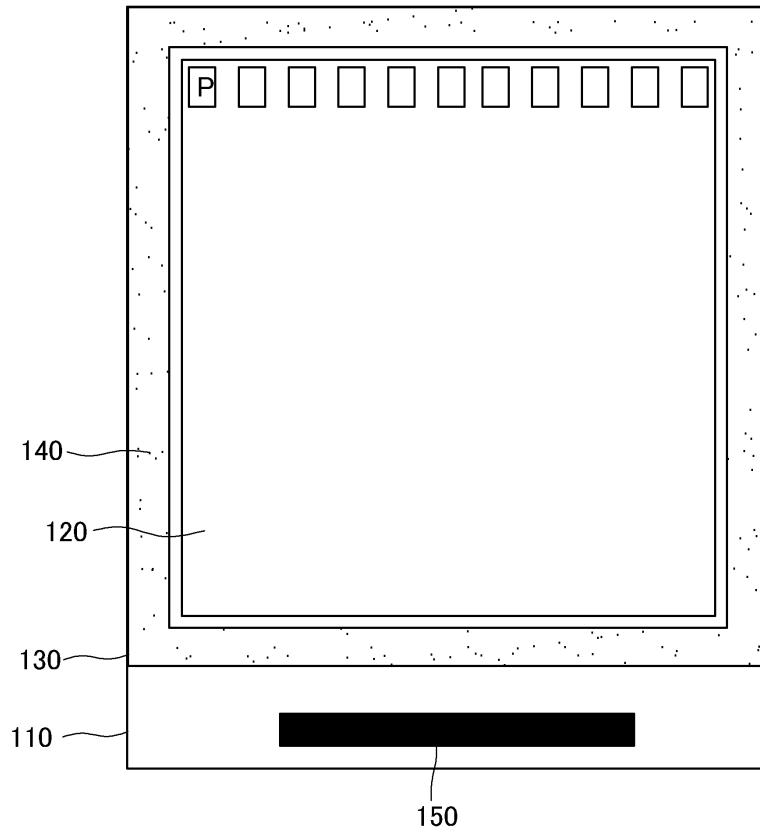
<131> 도 11은 본 발명의 제6실시예에 따른 서브 픽셀의 회로 구성도.

<132> <도면의 주요 부분에 관한 부호의 설명>

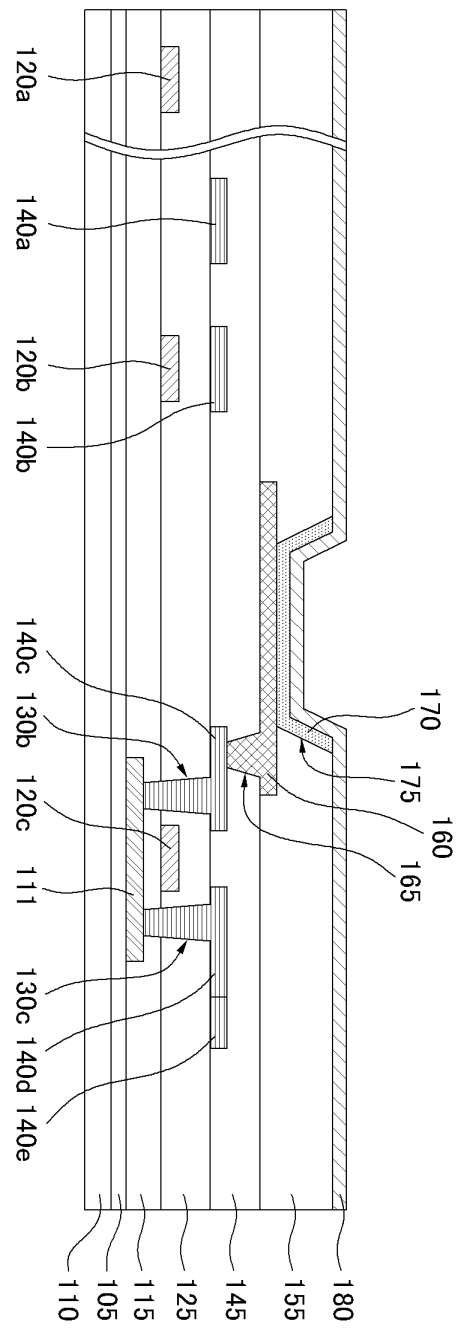
- <133> 110: 기관 120: 표시부
 <134> 130: 밀봉기관 140: 접착부재
 <135> 150: 구동부 P: 서브 픽셀

도면

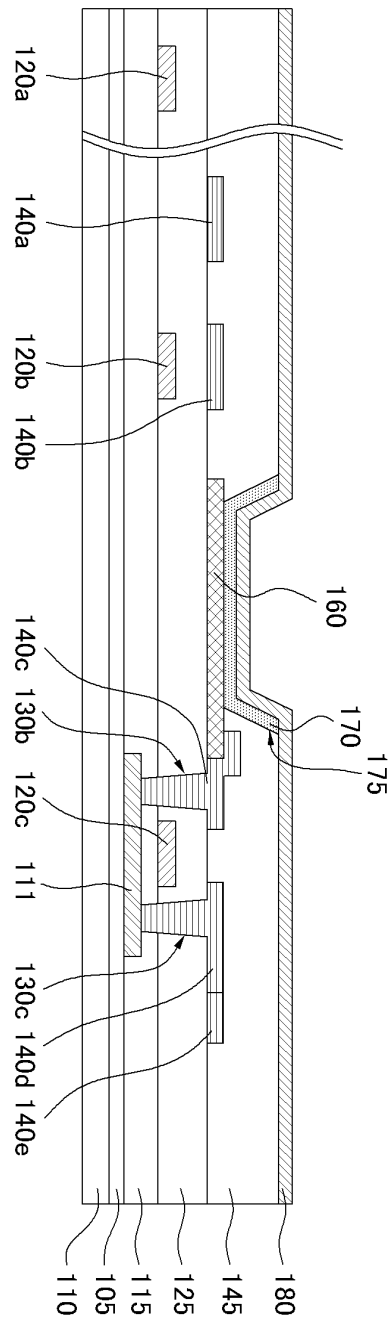
도면1



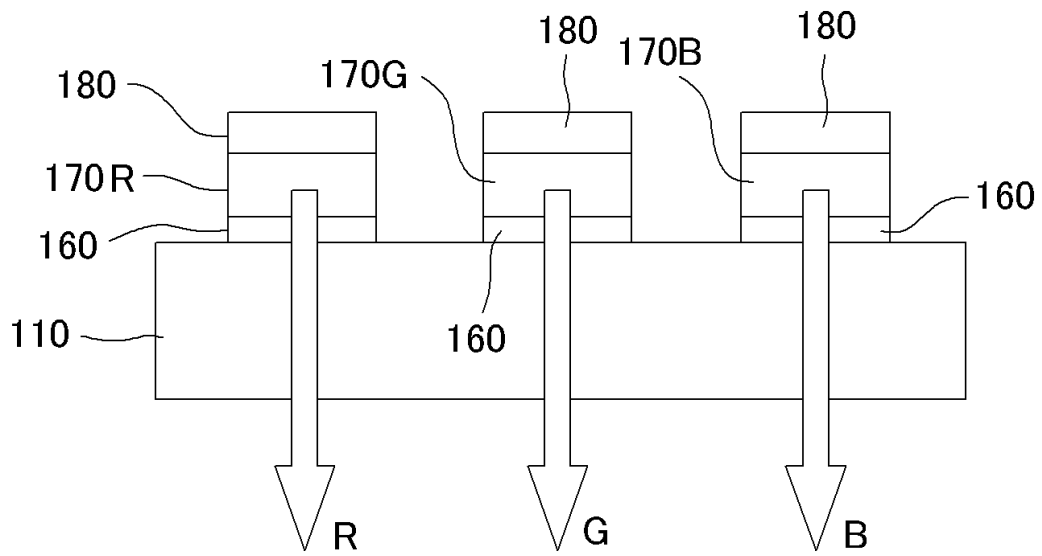
도면2a



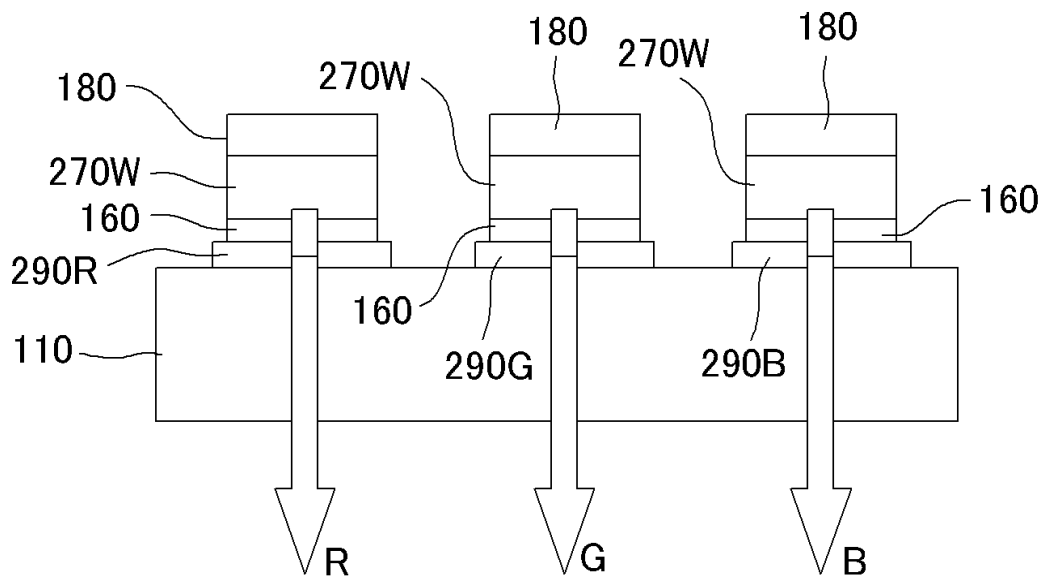
도면2b



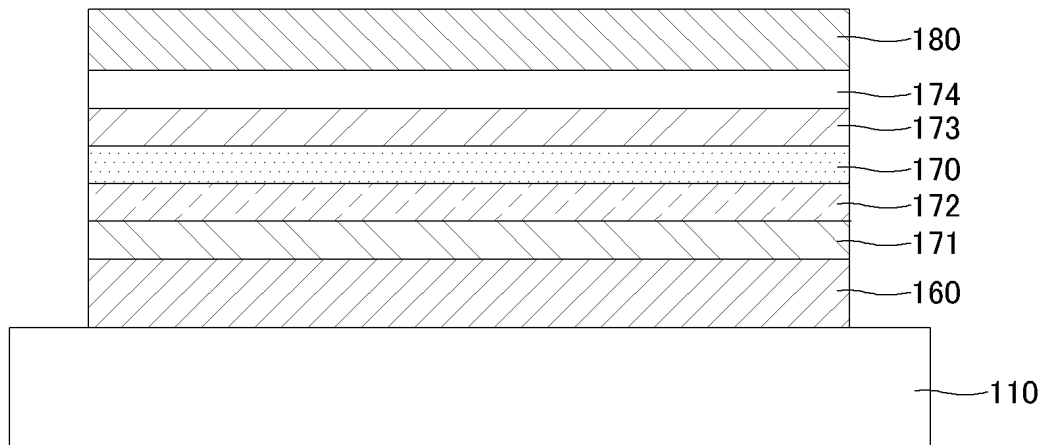
도면3a



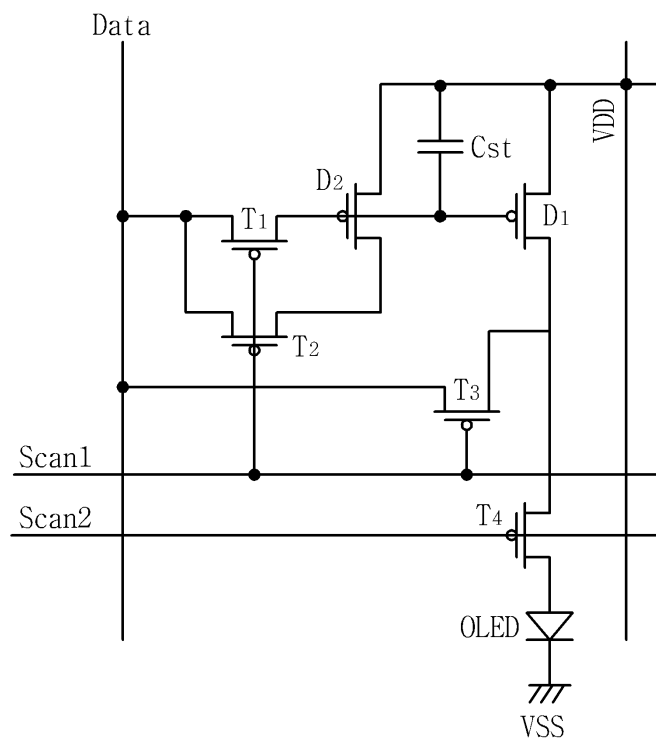
도면3b



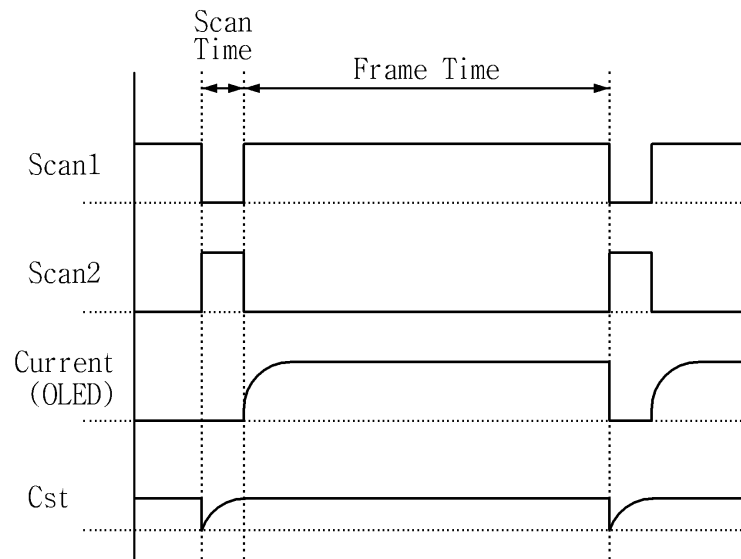
도면4



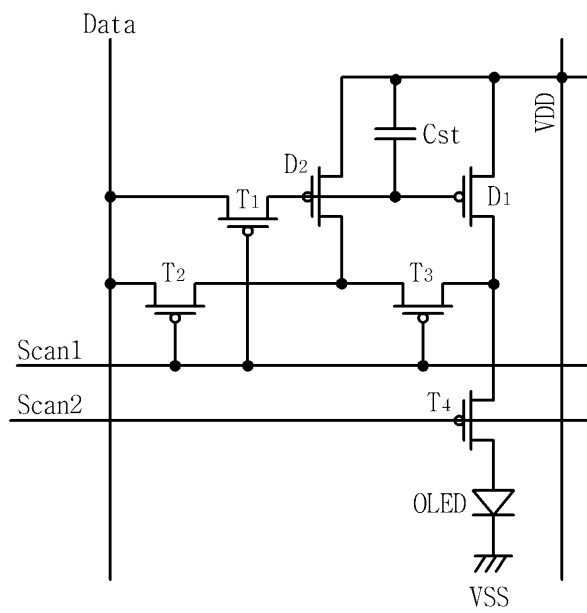
도면5



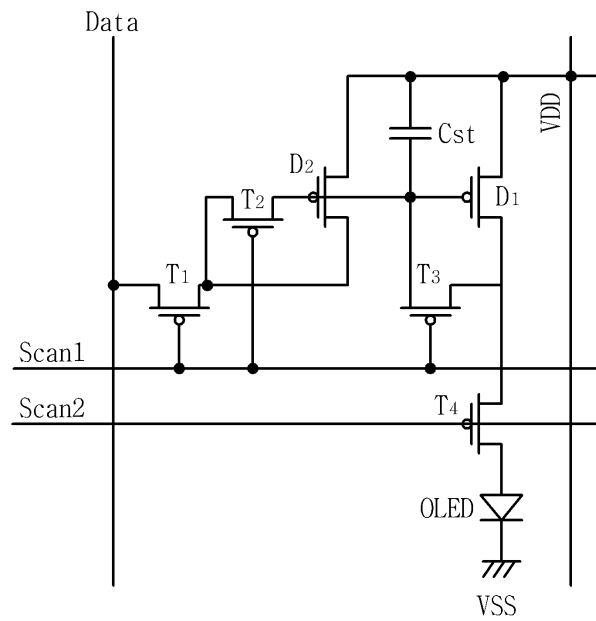
도면6



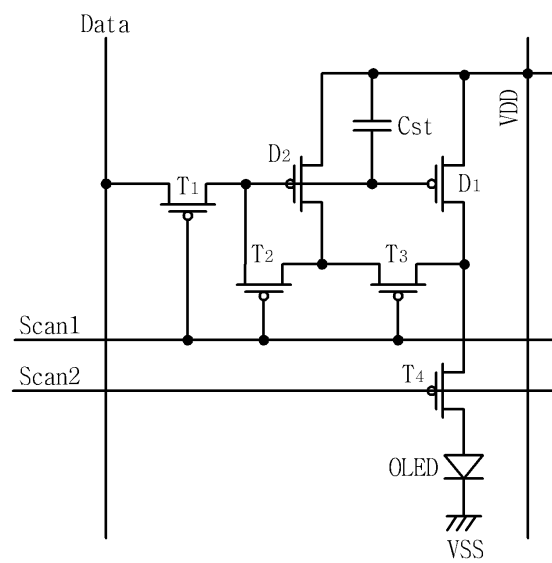
도면7



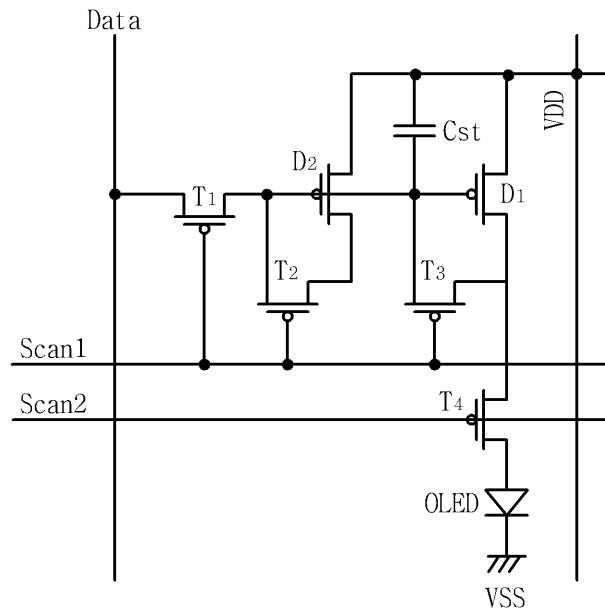
도면8



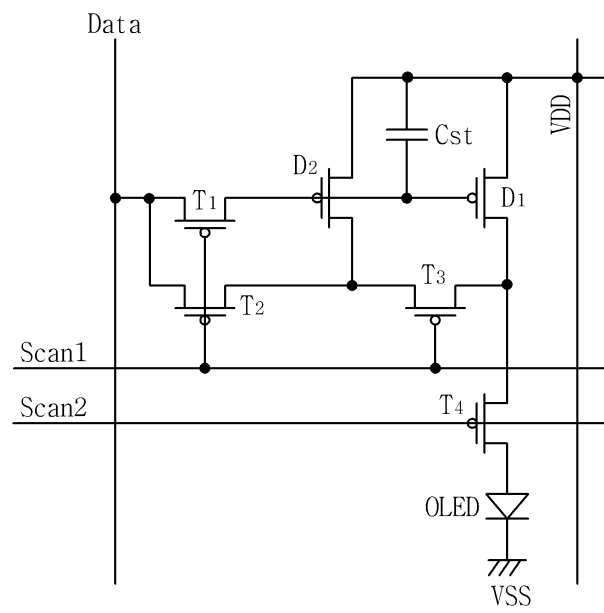
도면9



도면10



도면11



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090057709A	公开(公告)日	2009-06-08
申请号	KR1020070124409	申请日	2007-12-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BAE HAN JIN 배한진 KIM SEUNG TAE 김승태 LIM HO MIN 임호민		
发明人	배한진 김승태 임호민		
IPC分类号	H05B33/02 G09G3/30		
其他公开文献	KR101367000B1		
外部链接	Espacenet		

摘要(译)

第二和第三开关晶体管，通过从第一扫描线提供的第一扫描信号以相同的方式导通；以及第四扫描晶体管，由从第二扫描线提供的第二扫描信号导通，第一和第二驱动晶体管，其中当第一，第二和第三开关晶体管导通并且数据信号从数据线提供时，阈值电压由数据信号同时编程，一种向晶体管提供相同数据电压的电容器，以及当第一驱动晶体管导通并且第四开关晶体管导通时发光的有机发光二极管；扫描驱动器，用于向第一和第二扫描线提供第一和第二扫描信号；以及用于向数据线提供数据信号的数据驱动器。

