

(72) 발명자

최진철

경기 군포시 산본동 1125-2번지 보람타워 1003호

김진형

경기 고양시 일산구 마두1동 880-14 (22/6)

이상근

서울 노원구 중계동 상아아파트 14-802

특허청구의 범위

청구항 1

전계 발광 다이오드의 신호 통로를 각각 개폐하는 제1 및 제2 박막 트랜지스터;

상기 제1 및 제2 박막 트랜지스터가 상기 신호 통로의 개방하는 구동 모드 및 특성 회복을 하는 리프레쉬 모드에 상호 보완적으로 진입하게 하는 제1 및 제2 제어 전압을 상호 보완적으로 공급하는 제어부를 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 2

제 1 항에 있어서, 상기 제어부가

상기 제1 및 제2 박막 트랜지스터의 게이트 전극들에 각각 접속된 제1 및 제2 제어 노드; 및

상기 제1 및 제2 제어 노드에 각각 접속된 제1 및 제2 캐패시터를 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 3

제 2 항에 있어서,

상기 제1 및 제2 제어 노드 상에 상기 제1 전압 및 상기 제2 전압을 상호 보완적으로 충전하기 위한 신호 기입부를 추가로 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 4

제 3 항에 있어서, 상기 신호 기입부가,

상기 제1 및 제2 전압이 상호 보완적으로 전달되는 제1 및 제2 신호 라인;

스캔 신호에 응답하여, 상기 제1 신호 라인 상의 전압을 상기 제1 제어 노드에 충전시키는 제1 제어용 스위치; 및

상기 스캔 신호에 응답하여, 상기 제2 신호 라인 상의 전압을 상기 제2 제어 노드에 충전시키는 제2 제어용 스위치를 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 5

제 3 항에 있어서, 상기 신호 기입부가,

상기 제1 및 제2 전압이 교번적으로 뒤바뀌게 전달되는 신호 라인;

순차 인에이블 되는 제1 및 제2 스캔 신호 중 제1 스캔 신호에 응답하여 상기 신호 라인 상의 전압을 상기 제1 제어 노드에 충전시키는 제1 제어용 스위치;

상기 제2 스캔 신호에 응답하여, 상기 신호 라인 상의 전압을 상기 제2 제어 노드에 충전시키는 제2 제어용 스위치를 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 6

다수 쌍의 데이터 라인;

다수의 게이트 라인;

상기 다수 쌍의 데이터 라인 및 상기 다수의 게이트 라인에 의해 구분된 영역들 각각에 배치되어, 대응하는 게이트 라인이 스캔될 때 대응하는 데이터 라인 쌍 상의 신호들에 응답하여 대응하는 발광 다이오드의 신호 통로를 제어하는 구동 모드 및 특성을 회복하는 리프레쉬 모드에 상호 보완적으로 진입하는 제1 및 제2 박막 트랜지스터를 각각 가지는 화소들을 구비하는 전계 발광 표시 패널.

청구항 7

다수 쌍의 게이트 라인;

다수의 데이터 라인;

상기 다수 쌍의 게이트 라인 및 상기 다수의 데이터 라인에 의해 구분된 영역들 각각에 배치되어, 대응하는 쌍의 게이트 라인들이 순차 스캔될 때 대응하는 데이터 라인 상의 신호들에 순차 응답하여 대응하는 발광 다이오드의 신호 통로를 제어하는 구동 모드 및 특성을 회복하는 리프레쉬 모드에 상호 보완적으로 진입하는 제1 및 제2 박막 트랜지스터를 각각 가지는 화소들을 구비하는 전계 발광 표시 패널.

청구항 8

화소들이 형성된 패널;

화소 데이터를 화소 구동 신호의 형태로 상기 패널의 화소들에 기입하는 구동부;

상기 화소들에 기입될 리프레쉬 신호를 발생하는 리프레쉬 신호 발생부;

상기 패널 상의 데이터 라인 쌍들 각각에 접속되어, 대응하는 쌍의 데이터 라인들에 상기 구동부로부터의 화소 구동 신호 및 상기 리프레쉬 신호 발생부로부터의 리프레쉬 신호를 교대로 상호 보완적으로 공급되게 혼합하는 다수의 혼합기들을 구비하는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 9

화소들이 형성된 패널;

화소 데이터를 화소 구동 신호의 형태로 상기 패널 상의 화소들에 기입하는 구동부;

상기 화소들에 기입될 리프레쉬 신호를 발생하는 리프레쉬 신호 발생부;

상기 패널 상의 데이터 라인들 각각에 접속되어, 대응하는 데이터 라인에 상기 구동부로부터의 화소 구동 신호 및 상기 리프레쉬 신호 발생부로부터의 리프레쉬 신호를 교대로 뒤바꾸는 순서로 공급되게 신호를 스위칭하는 다수의 선택기들을 구비하는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 10

화소 데이터를 화소 구동 신호의 형태로 변환하는 단계;

패널 상의 화소들에 기입될 리프레쉬 신호를 발생하는 단계;

상기 패널 상의 데이터 라인 쌍들 각각에 상기 화소 구동 신호 및 상기 리프레쉬 신호를 교대로 상호 보완적으로 공급되게 신호를 혼합하는 단계를 포함하는 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 11

화소 데이터를 화소 구동 신호의 형태로 변환하는 단계;

패널 상의 화소들에 기입될 리프레쉬 신호를 발생하는 리프레쉬 신호 발생부;

상기 패널 상의 상기 데이터 라인들 각각에 상기 화소 구동 신호 및 상기 리프레쉬 신호가 교대로 뒤바꾸는 순서로 공급되게 신호를 스위칭하는 단계를 포함하는 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<15> 본 발명은 평판 표시 장치에 있어서, 발광 광량을 조절하여 화상을 표시하는 전계 발광 패널에 관한 것으로, 특히 발광 다이오드의 광량을 조절하는 화소에 관한 것이다.

<16> 통상의 평판 표시 장치는 액정 패널(Liquid Crystal Panel), 전계 발광 패널(Electro-Luminescence Panel) 및

플라즈마 표시 패널(Plasma Display Pane) 등과 같은 평판 패널 상에 화상을 표시한다. 이러한 평판 표시 장치는 슬림화 및 경량화를 가능케 함과 아울러 대화면의 구현이 용이하다. 이에 따라, 평판 표시 장치는 기존의 음극선관(Cathode Ray Tube) 표시 장치를 대신하여 컴퓨터 시스템, 텔레비전 수상기 및 이동 통신 기기 등의 표시 장치로서 사용되고 있다.

- <17> 상기 평판 표시 장치들 중에서, 전계 발광 표시 장치는 넓은 시야각을 가지면서도 별도의 광원을 요구하지 않는다는 점에서 각광 받고 있다. 이는 전계 발광 표시 장치가 평판 상에 액티브 매트릭스 형태로 배열된 다수의 전계 발광 화소들을 포함하는 것에 기인한다. 상기 전계 발광 표시 장치에 사용되는 전계 발광 패널은 전계 발광 화소들 각각이 화소 데이터 신호의 전압 또는 전류에 따른 량의 광을 발생하게 하여 화상을 표시한다.
- <18> 상기 화소 데이터 신호에 응답하는 상기 전계 발광 화소는, 도 1에 도시된 바와 같이, 제1 및 제2 공급 전압 라인(VDD, VSS) 사이에 직렬 접속된 전계 발광 다이오드(ELD) 및 제1 박막 트랜지스터(MT1)를 구비한다. 상기 제1 박막 트랜지스터(MT1)는, 제어 노드(CN) 상의 전압에 응답하여, 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급되는 전류의 량을 조절한다. 발광 다이오드(MT1)은 제1 공급 전압 라인(VDD)로부터의 전류 량에 해당하는 량의 광을 방사하여 화상의 화점을 표시한다.
- <19> 또한, 도 1의 전계 발광 화소는, 게이트 라인(GL), 데이터 라인(DL) 및 상기 제어 노드(CN) 사이에 접속된 제2 박막 트랜지스터(MT2); 및 상기 제어 노드(CN) 및 제2 공급 전압 라인(VSS) 사이에 접속된 저장 캐패시터(Cst)를 구비한다. 상기 제2 박막 트랜지스터(MT2)는 상기 게이트 라인(GL) 상의 게이트 신호에 응답하여 상기 데이터 라인(DL)으로부터 상기 제어 노드(CN)에 공급될 상기 화소 데이터 신호를 절환한다. 상기 저장 캐패시터(Cst)는 상기 제어 노드(CN)에 공급된 상기 화소 데이터 신호의 전압을 유지한다. 따라서, 상기 저장 캐패시터(Cst)에 저장된 전압은 상기 제2 박막 트랜지스터(MT2)가 턴-온 될 때마다 갱신된다. 이 저장 캐패시터(Cst)에 의하여, 상기 제1 박막 트랜지스터(MT1)는 화상이 표시되는 기간 동안 지속적으로 구동된다.
- <20> 이와 같이, 종래의 전계 발광 화소에서는, 제1 전계 발광 다이오드(ELD)의 전류 량을 제어하기 위하여 상기 제1 박막 트랜지스터(MT1)가 지속적으로 상기 전계 발광 패널이 화상을 표시하는 기간에 지속적으로 구동된다. 이러한 지속적인 구동은 제2 박막 트랜지스터(MT1)에 대하여 지속적인 스트레스로 작용하여 제2 박막 트랜지스터(MT2)가 열화 되게 한다. 제1 박막 트랜지스터(MT2)의 열화는 화소 데이터 신호에 따라 상기 전계 발광 다이오드(ELD)에 공급된 전류량 및 상기 전계 발광 다이오드(ELD)의 방사 광량이 상기 화소 데이터 신호에 정확하게 응답하지 않게 한다. 이로 인하여, 상기 전계 발광 패널 상에 표시되는 화상에 잔상이 나타나게 할 수 있다.
- <21> 이에 더하여, 상기 지속적인 스트레스는 제1 박막 트랜지스터(MT1)를 손상시켜 제1 박막 트랜지스터(MT1)의 수명은 물론 상기 전계 발광 패널 및 상기 전계 발광 표시 장치의 수명까지도 단축시키는 원인이 되기도 한다.

발명이 이루고자 하는 기술적 과제

- <22> 따라서, 본 발명의 목적은 장시간의 구동에도 화점을 정확하게 표시하기에 적합한 전계 발광 화소를 제공함에 있다.
- <23> 본 발명의 다른 목적은 긴 수명의 전계 발광 화소를 제공함에 있다.
- <24> 본 발명의 또 다른 목적은 장시간의 구동에도 잔상 없는 화상을 표시하기에 적합한 전계 발광 패널을 제공함에 있다.
- <25> 본 발명의 또 다른 목적은 긴 수명의 전계 발광 패널 및 그를 포함하는 전계 발광 표시 장치 및 그 구동 방법을 제공함에 있다.

발명의 구성 및 작용

- <26> 상기 목적을 달성하기 위한 본 발명의 일면에 따른 실시 예의 전계 발광 화소는, 전계 발광 다이오드의 신호 통로를 각각 개폐하는 제1 및 제2 박막 트랜지스터; 및 상기 제1 및 제2 박막 트랜지스터가 상기 신호 통로의 개방하는 구동 모드 및 특성 회복을 하는 리프레쉬 모드에 상호 보완적으로 진입하게 하는 제1 및 제2 제어 전압을 상호 보완적으로 공급하는 제어부를 구비한다.
- <27> 본 발명의 다른 일면의 실시 예에 따른 전계 발광 표시 패널은, 다수 쌍의 데이터 라인; 다수의 게이트 라인; 및 상기 다수 쌍의 데이터 라인 및 상기 다수의 게이트 라인에 의해 구분된 영역들 각각에 배치되어, 대응하는 게이트 라인이 스캔될 때 대응하는 데이터 라인 쌍 상의 신호들에 응답하여 대응하는 발광 다이오드의 신호 통로를 제어하는 구동 모드 및 특성을 회복하는 리프레쉬 모드에 상호 보완적으로 진입하는 제1 및 제2 박막 트랜

지스터를 각각 가지는 화소들을 구비한다.

- <28> 본 발명의 또 다른 일면의 실시 예에 따른 전계 발광 표시 패널은, 다수 쌍의 게이트 라인; 다수의 데이터 라인; 및 상기 다수 쌍의 게이트 라인 및 상기 다수의 데이터 라인에 의해 구분된 영역들 각각에 배치되어, 대응하는 쌍의 게이트 라인들이 순차 스캔될 때 대응하는 데이터 라인 상의 신호들에 순차 응답하여 대응하는 발광 다이오드의 신호 통로를 제어하는 구동 모드 및 특성을 회복하는 리프레쉬 모드에 상호 보완적으로 진입하는 제1 및 제2 박막 트랜지스터를 각각 가지는 화소들을 구비한다.
- <29> 본 발명의 또 다른 일면의 실시 예에 따른 전계 발광 표시 장치는, 대응하는 데이터 라인쌍 및 대응하는 게이트 라인에 접속된 화소들을 가지는 상기 패널; 화소 데이터를 화소 구동 신호의 형태로 상기 패널의 화소들에 기입하는 구동부; 상기 화소들에 기입될 리프레쉬 신호를 발생하는 리프레쉬 신호 발생부; 및
- <30> 상기 패널 상의 상기 데이터 라인 쌍들 각각에 접속되어, 대응하는 쌍의 데이터 라인들에 상기 구동부로부터의 화소 구동 신호 및 상기 리프레쉬 신호 발생부로부터의 리프레쉬 신호를 교대로 상호 보완적으로 공급되게 혼합하는 다수의 혼합기들을 구비한다.
- <31> 본 발명의 또 다른 일면의 실시 예에 따른 전계 발광 표시 패널은, 대응하는 게이트 라인 쌍 및 대응하는 데이터 라인에 접속된 화소들을 가지는 상기 패널; 화소 데이터를 화소 구동 신호의 형태로 상기 패널의 화소들에 기입하는 구동부; 상기 화소들에 기입될 리프레쉬 신호를 발생하는 리프레쉬 신호 발생부; 상기 패널 상의 상기 데이터 라인들 각각에 접속되어, 대응하는 데이터 라인에 상기 구동부로부터의 화소 구동 신호 및 상기 리프레쉬 신호 발생부로부터의 리프레쉬 신호를 교대로 뒤바꾸는 순서로 공급되게 신호를 스위칭하는 다수의 선택기들을 구비한다.
- <32> 본 발명의 또 다른 일면의 실시 예에 따른 전계 발광 표시 패널은, 화소 데이터를 패널 상의 화소들에 기입될 화소 구동 신호의 형태로 변환하는 단계; 상기 화소들에 기입될 리프레쉬 신호를 발생하는 단계; 및 데이터 라인 쌍들 각각에 상기 화소 구동 신호 및 상기 리프레쉬 신호를 교대로 상호 보완적으로 공급되게 혼합하는 단계를 포함한다.
- <33> 본 발명의 또 다른 일면의 실시 예에 따른 전계 발광 표시 패널은, 화소 데이터를 패널 상의 화소들에 기입될 화소 구동 신호의 형태로 변환하는 단계; 상기 화소들에 기입될 리프레쉬 신호를 발생하는 리프레쉬 신호 발생부; 및 상기 패널 상의 상기 데이터 라인들 각각에 상기 화소 구동 신호 및 상기 리프레쉬 신호가 교대로 뒤바꾸는 순서로 공급되게 신호를 스위칭하는 단계를 포함한다.
- <34> 상기 목적들 외에 본 발명의 다른 목적들, 다른 특징들 및 다른 이점들은 첨부한 도면과 결부된 실시 예의 상세한 설명을 통하여 명백하게 드러나게 될 것이다.
- <35> 이하, 본 발명의 실시 예가 첨부된 도면들과 결부되어 상세하게 설명될 것이다.
- <36> 도 2는 본 발명의 실시 예에 따른 전계 발광 화소를 상세하게 설명하는 회로도이다. 도 2를 참조하면, 본 발명의 실시 예에 따른 전계 발광 화소는, 제1 및 제2 공급 전압 라인(VDD, VSS) 사이에 접속된 접속된 전계 발광 다이오드(ELD); 및 이 전계 발광 다이오드(ELD) 및 제2 공급 전압 라인(VSS) 사이에 병렬 접속된 제1 및 제2 박막 트랜지스터(MT1, MT2)를 구비한다. 제1 공급 전압 라인(VDD)에는 고전위의 공급 전압(VDD)이 공급되고, 제2 공급 전압 라인(VSS)에는 저전위의 공급 전압(VSS)가 공급된다.
- <37> 상기 제1 박막 트랜지스터(MT1)는, 제1 제어 노드(CN1) 상의 전압에 응답하여, 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급되는 전류의량을 조절한다. 비슷하게, 상기 제2 박막 트랜지스터(MT2)도, 제2 제어 노드(CN2) 상의 전압에 응답하여, 상기 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급되는 전류량을 조절한다. 상기 전계 발광 다이오드(ELD)는 제1 공급 전압 라인(VDD)로부터의 전류량에 해당하는 양의 광을 방사하여 화상의 화점을 표시한다.
- <38> 도 2의 전계 발광 화소는, 제1 데이터 라인(DL1), 게이트 라인(GL) 및 상기 제2 제어 노드(CN1) 사이에 접속된 제3 박막 트랜지스터(MT12); 및 상기 제1 제어 노드(CN1) 및 상기 제2 공급 전압 라인(VSS) 사이에 접속된 제1 저장 캐패시터(Cst1)를 구비한다.
- <39> 상기 제3 박막 트랜지스터(MT12)는 상기 게이트 라인(GL) 상의 게이트 신호에 응답하여 상기 제1 데이터 라인(DL1)으로부터 상기 제1 제어 노드(CN1)에 공급될 상기 제1 화소 데이터 신호를 절환한다.
- <40> 상기 제1 저장 캐패시터(Cst1)는 상기 제1 제어 노드(CN1)에 공급된 상기 제1 화소 데이터 신호의 전압을 유지

한다.

- <41> 따라서, 상기 제1 저장 캐패시터(Cst1)에 저장된 전압은 상기 제3 박막 트랜지스터(MT12)가 턴-온 될 때마다 갱신된다. 이 제1 저장 캐패시터(Cst1)에 충전된 전압에 따라, 상기 제1 박막 트랜지스터(MT11)는 선택적으로 구동된다. 예를 들어, 상기 제1 제어 노드(CN1) 상의 상기 제1 화소 데이터 신호가 문턱 전압(예를 들면, 0.7V) 이상이면, 상기 제1 박막 트랜지스터(MT11)는 상기 제1 제어 노드(CN1) 상의 상기 제1 화소 데이터 신호의 전압의 레벨에 따라 상기 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD) 및 자신의 소드 및 드레인 단자들 사이의 채널을 경유하여 상기 제2 공급 전압 라인(VSS)으로 흐르는 전류량을 조절한다.
- <42> 다시 말하여, 제1 박막 트랜지스터(MT11)는 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급될 전류량이 제1 제어 노드(CN1) 상의 전압 레벨에 해당하게 또는 비례하게 증감되게 한다.
- <43> 이와는 달리, 상기 제1 제어 노드(CN1) 상의 상기 화소 데이터 신호가 부극성의 전압 레벨을 유지하면, 상기 제1 박막 트랜지스터(MT11)는 턴-오프 됨은 물론 자체 내의 채널이 리플레쉬 되게 한다.
- <44> 다시 말하여, 상기 제1 박막 트랜지스터(MT11)는 상기 제1 제어 노드(CN1) 상의 상기 화소 데이터 신호에 응답하여 활성 모드와 리플레쉬 모드로 구동된다. 상기 제1 박막 트랜지스터(MT11)이 활성 모드로 구동되는 될 때, 상기 전계 발광 다이오드(ELD)에 공급되는 전류량이 상기 화소 데이터 신호의 전압 레벨에 따라 조절된다.
- <45> 결과적으로, 상기 제3 박막 트랜지스터(MT12) 및 상기 제1 저장 캐패시터(Cst1)는 제1 박막 트랜지스터(MT11)가 활성 모드 및 리플레쉬 모드 중 어느 한 모드로 구동되게 하는 제1 구동 모드 제어부를 구성한다.
- <46> 이에 더하여, 도 2의 전계 발광 화소는, 제2 데이터 라인(DL2), 상기 게이트 라인(GL) 및 상기 제2 제어 노드(CN2) 사이에 접속된 제4 박막 트랜지스터(MT22); 및 상기 제2 제어 노드(CN2) 및 상기 제2 공급 전압 라인(VSS) 사이에 접속된 제2 저장 캐패시터(Cst2)를 구비한다.
- <47> 상기 제4 박막 트랜지스터(MT22)는, 상기 게이트 라인(GL) 상의 게이트 신호에 응답하여 상기 제3 박막 트랜지스터(MT12)와 동시에 턴-온 또는 턴-오프되어, 상기 제2 데이터 라인(DL2)으로부터 상기 제2 제어 노드(CN2)에 공급될 제2 화소 데이터 신호를 절환한다.
- <48> 상기 제2 저장 캐패시터(Cst2)는 상기 제2 제어 노드(CN2)에 공급된 상기 제2 화소 데이터 신호의 전압을 유지한다.
- <49> 따라서, 상기 제2 저장 캐패시터(Cst)에 저장된 전압은 상기 제4 박막 트랜지스터(MT22)가 턴-온 될 때마다 갱신된다. 이 제2 저장 캐패시터(Cst2)에 충전된 전압에 따라, 상기 제2 박막 트랜지스터(MT21)는 선택적으로 구동된다. 예를 들어, 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호가 문턱 전압(예를 들면, 0.7V) 이상이면, 상기 제2 박막 트랜지스터(MT21)는 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호의 전압의 레벨에 따라 상기 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD) 및 자신의 소드 및 드레인 단자들 사이의 채널을 경유하여 상기 제2 공급 전압 라인(VSS)으로 흐르는 전류량을 조절한다.
- <50> 다시 말하여, 제2 박막 트랜지스터(MT21)는 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급될 전류량이 제2 제어 노드(CN2) 상의 전압 레벨에 해당하게 또는 비례하게 증감되게 한다.
- <51> 이와는 달리, 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호가 부극성의 전압 레벨을 유지하면, 상기 제2 박막 트랜지스터(MT21)는 턴-오프 됨은 물론 자체 내의 채널이 리플레쉬 되게 한다.
- <52> 다시 말하여, 상기 제2 박막 트랜지스터(MT21)는 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호에 응답하여 활성 모드와 리플레쉬 모드로 구동된다. 상기 제2 박막 트랜지스터(MT21)이 활성 모드로 구동되는 될 때, 상기 전계 발광 다이오드(ELD)에 공급되는 전류량이 상기 화소 데이터 신호의 전압 레벨에 따라 조절된다. 결과적으로, 상기 제4 박막 트랜지스터(MT22) 및 상기 제2 저장 캐패시터(Cst2)는 제2 박막 트랜지스터(MT21)가 활성 모드 및 리플레쉬 모드 중 어느 한 모드로 구동되게 하는 제2 구동 모드 제어부를 구성한다.
- <53> 상기 제1 저장 캐패시터(Cst1)에 충전될 상기 제1 데이터 라인(DL1) 상의 상기 제1 화소 데이터 신호는, 도 3에 도시된 바와 같이, 상기 제2 저장 캐패시터(Cst2)에 충전될 상기 제2 데이터 라인(DL2) 상의 상기 제2 화소 데이터 신호는 서로 상반된 극성의 전압 레벨을 가진다. 또한, 상기 제1 데이터 라인(DL1) 상의 상기 제1 화소 데이터 신호와 상기 제2 데이터 라인(DL2) 상의 상기 제2 화소 데이터 신호는 프레임 기간 중 상기 게이트 라인(GL)이 고전위 전압에 의하여 인에이블 되는 기간에 동시에 발생된다. 또한, 상기 제1 화소 데이터 신호 및 상기 제2 화소 데이터 신호는 프레임 주기마다 서로 반전된 극성의 전압 레벨로 변경된다.

- <54> 이에 따라, 상기 박막 트랜지스터(MT11)과 상기 제2 박막 트랜지스터(MT21)은 활성 모드 및 리프레쉬 모드가 교번되는 형태로 구동된다. 제1 박막 트랜지스터(MT11)이 활성 모드로 구동되면 제2 박막 트랜지스터(MT21)는 리프레쉬 모드로 구동되고, 상기 제1 박막 트랜지스터(MT11)이 리프레쉬 모드로 구동되면 상기 제2 박막 트랜지스터(MT21)은 활성 모드로 구동된다. 이 결과, 상기 전계 발광 다이오드(ELD)의 전류 통로는 지속적으로 형성되는 물론 상기 전계 발광 다이오드(ELD)에 공급되는 전류 량도 지속적으로 상기 화소 데이터 신호의 전압 레벨에 따라 정확하게 조절된다.
- <55> 이와 같이, 서로 교번되게 한 프레임씩 구동되지 않는 상기 제1 및 제2 박막 트랜지스터(MT11, MT21)는 구동에 의한 스트레스를 적게 받는다. 이에 따라, 제1 및 제2 박막 트랜지스터(MT11, MT21)가 열화될 때까지의 기간이 길어지게 된다. 이 결과, 제1 및 제2 박막 트랜지스터(MT11, MT21)은 물론 이들을 포함하는 상기 전계 발광 화소, 전계 발광 패널 및 전계 발광 표시 장치의 수명이 연장된다. 이에 더하여, 상기 제1 및 제2 박막 트랜지스터(MT11, MT21)는 프레임 주기마다 교번되게 리프레쉬 되어 구동에 의한 스트레스를 거의 받지 않게 된다.
- <56> 이에 따라, 제1 및 제2 박막 트랜지스터(MT11, MT21)는 열화되지 않게 된다. 이 결과, 제1 및 제2 박막 트랜지스터(MT11, MT21)은 물론 이들을 포함하는 상기 전계 발광 화소, 전계 발광 패널 및 전계 발광 표시 장치의 수명이 반영구적으로 연장된다.
- <57> 도 4는 본 발명의 다른 실시 예에 따른 전계 발광 화소를 설명하는 회로도이다. 도 4의 전계 발광 화소는, 제3 및 제4 박막 트랜지스터(MT12, MT22)가 동일한 데이터 라인(DL)에 접속됨과 아울러 상기 제3 및 제4 트랜지스터(MT12, MT22)가 제1 및 제2 게이트 라인(GL1, GL2) 상의 게이트 신호들에 각각 응답하게 접속된 것을 제외하고는, 도 2의 상기 전계 발광 화소와 동일한 구성을 가진다. 도 2에 도시된 구성요소들과 동일한 명칭, 기능 및 작용효과를 가지는 도 4의 구성요소들은 동일한 부호로 인용될 것이며 또한 그것들에 대한 동작 및 작용효과는 당업자라면 누구나 도 2의 설명으로부터 쉽게 알 수 있으므로 생략될 것이다.
- <58> 상기 제1 및 제2 게이트 라인(GL1, GL2)는 프레임 기간 동안 일정한 기간씩 순차적으로 인에이بل 된다. 상기 데이터 라인(DL) 상의 상기 화소 데이터 신호는 상기 제1 및 제2 게이트 라인(GL1)이 순차적으로 인에이بل 됨에 따라 화소 데이터의 게조 값에 해당하는 정극성의 전압 레벨(또는 일정한 부극성의 전압 레벨)과 일정한 부극성의 전압 레벨(또는 화소 데이터의 게조 값에 해당하는 정극성의 전압 레벨)을 순차적으로 가진다. 또한, 상기 데이터 라인(DL) 상의 상기 화소 데이터 신호에서의 정극성의 전압 레벨 성분과 부극성의 전압 레벨 성분의 순서는 프레임마다 서로 변경된다. 만약, 기수 번째 프레임에서 정극성의 전압 레벨 성분이 먼저 발생되면, 우수 번째 프레임에서는 부극성의 전압 레벨 성분이 먼저 발생된다.
- <59> 도 5A에 도시된 바와 같이, 상기 제1 및 제2 게이트 라인(GL1, GL2)가 고전위 전압에 의하여 1/2 수평 동기 신호의 기간씩 순차적으로 인에이بل 될 수 있다. 이 경우, 기수 번째 프레임의 상기 데이터 라인(DL) 상의 화소 데이터 신호는 상기 제1 게이트 라인(GL1)이 인에이بل 될 때는 정극성의 전압 레벨 성분을 그리고 제2 게이트 라인(GL2)이 인에이بل 될 때에는 부극성의 전압 레벨 성분을 가진다. 반면, 우수 번째 프레임의 상기 데이터 라인(DL) 상의 화소 데이터 신호는 제1 게이트 라인(GL1)이 인에이بل 될 때 부극성의 전압 레벨 성분을 그리고 제2 게이트 라인(GL2)이 인에이بل 될 때에는 정극성의 전압 레벨 성분을 가진다.
- <60> 다른 형태로, 제1 및 제2 게이트 라인(GL1, GL2)이 프레임마다 서로 다른 기간씩 순차적으로 인에이بل 될 수도 있다. 이 경우, 제1 게이트 라인(GL1)의 인에이블 기간과 제2 게이트 라인(GL2)의 인에이블 기간은 프레임에 따라 서로 변경된다. 이 경우, 상기 데이터 라인(DL) 상의 상기 화소 데이터 신호는 장기간 인에이블 될 때 비디오 데이터의 게조 값에 해당하는 정극성의 전압 레벨을 가지는 반면 단기간 인에이블 될 때에는 일정한 부극성의 전압 레벨을 가진다.
- <61> 도 5B에서와 같이, 기수 번째 프레임에서, 상기 제1 게이트 라인(GL1)이 고전위 전압에 의해 절반 이하의 수평 동기 신호의 기간에 해당하는 짧은 제1 기간 동안 인에이블된 후 이어서 제2 게이트 라인(GL2)이 고전위 전압에 의하여 절반 이상의 수평 동기 신호의 기간에 해당하는 긴 제2 기간 동안 인에이블 된다고 하자. 그러면, 우수 번째 프레임에서는, 상기 제1 게이트 라인(GL1)이 긴 제2 기간 동안 인에이블된 후 이어서 제2 게이트 라인(GL2)이 짧은 제1 기간 동안 인에이블 된다. 이에 따라, 기수 번째 프레임의 상기 데이터 라인(DL) 상의 화소 데이터 신호는 상기 제1 게이트 라인(GL1)이 인에이블되는 제1 기간에 부극성의 전압 레벨 성분을 그리고 제2 게이트 라인(GL2)이 인에이블되는 제2 기간에는 정극성의 전압 레벨 성분을 가진다. 반면에, 우수 번째 프레임의 상기 데이터 라인(DL) 상의 화소 데이터 신호는 상기 제1 게이트 라인(GL1)이 인에이블되는 제2 기간에 정극성의 전압 레벨 성분을 그리고 제2 게이트 라인(GL2)이 인에이블되는 제1 기간에는 부극성의 전압 레벨 성분을 가진다. 상기 부극성의 전압 레벨 성분은 일정한 전압 레벨이 아닌 상기 정극성의 전압 레벨 성분과 비슷하게

비디오 데이터의 계조 값에 따른 전압 레벨을 가질 수도 있다.

- <62> 이렇게 상기 제1 및 제2 게이트 라인(GL1, GL2)이 순차적으로 인에이블 됨에 따라, 상기 제1 저장 캐패시터(Cst1)가 상기 데이터 라인(DL)으로부터 상기 제3 박막 트랜지스터(MT12)를 경유하는 상기 정극성의 전압 성분 또는 상기 부극성의 전압 성분의 상기 화소 데이터 신호를 충전한 뒤, 제2 저장 캐패시터(Cst2)가 상기 데이터 라인(DL)으로부터 상기 제4 박막 트랜지스터(MT22)를 경유하는 상기 부극성의 전압 레벨 성분 또는 상기 정극성의 전압 레벨 성분의 상기 화소 데이터 신호를 충전한다.
- <63> 이에 따라, 제1 및 제2 제어 노드(CN1, CN2)는 상반된 극성의 화소 데이터 신호의 전압이 나타난다. 상기 제1 저장 캐패시터(Cst1)에 충전된 전압에 따라, 상기 제1 박막 트랜지스터(MT11)는 활성 모드 및 리플레쉬 모드에 프레임마다 교번되게 구동된다. 예를 들어, 상기 제1 제어 노드(CN1) 상의 상기 화소 데이터 신호가 문턱 전압(예를 들면, 0.7V) 이상이면, 상기 제1 박막 트랜지스터(MT11)는 상기 제1 제어 노드(CN1) 상의 상기 제1 화소 데이터 신호의 전압의 레벨에 따라 상기 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD) 및 자신의 소스 및 드레인 단자들 사이의 채널을 경유하여 상기 제2 공급 전압 라인(VSS)으로 흐르는 전류량을 조절한다.
- <64> 다시 말하여, 제1 박막 트랜지스터(MT11)는 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급될 전류량이 제1 제어 노드(CN1) 상의 전압 레벨에 해당하게 또는 비례하게 증감되게 한다.
- <65> 이와는 달리, 상기 제1 제어 노드(CN1) 상의 상기 화소 데이터 신호가 부극성의 전압 레벨을 유지하면, 상기 제1 박막 트랜지스터(MT11)는 턴-오프 됨은 물론 자체 내의 채널이 리플레쉬 되게 한다.
- <66> 마찬가지로, 상기 제2 저장 캐패시터(Cst2)에 충전된 전압에 따라, 상기 제2 박막 트랜지스터(MT21)도 상기 제1 박막 트랜지스터(MT11)와는 상반된 모드로 구동된다. 예를 들어, 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호가 문턱 전압(예를 들면, 0.7V) 이상이면, 상기 제2 박막 트랜지스터(MT21)는 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호의 전압의 레벨에 따라 상기 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD) 및 자신의 소스 및 드레인 단자들 사이의 채널을 경유하여 상기 제2 공급 전압 라인(VSS)으로 흐르는 전류량을 조절한다.
- <67> 다시 말하여, 제2 박막 트랜지스터(MT21)는 제1 공급 전압 라인(VDD)로부터 상기 전계 발광 다이오드(ELD)에 공급될 전류량이 제2 제어 노드(CN2) 상의 전압 레벨에 해당하게 또는 비례하게 증감되게 한다.
- <68> 이와는 달리, 상기 제2 제어 노드(CN2) 상의 상기 제2 화소 데이터 신호가 부극성의 전압 레벨을 유지하면, 상기 제2 박막 트랜지스터(MT21)는 턴-오프 됨은 물론 자체 내의 채널이 리플레쉬 되게 한다. 이렇게 상기 박막 트랜지스터(MT11)와 상기 제2 박막 트랜지스터(MT21)은 활성 모드 및 리플레쉬 모드가 교번되는 형태로 구동되기 때문에, 상기 전계 발광 다이오드(ELD)의 전류 통로는 지속적으로 형성됨은 물론 상기 전계 발광 다이오드(ELD)에 공급되는 전류량도 지속적으로 상기 화소 데이터 신호의 전압 레벨에 따라 정확하게 조절된다.
- <69> 이와 같이, 서로 교번되게 한 프레임씩 구동되지 않는 상기 제1 및 제2 박막 트랜지스터(MT11, MT21)는 구동에 의한 스트레스를 적게 받는다.
- <70> 이에 따라, 제1 및 제2 박막 트랜지스터(MT11, MT21)가 열화될 때까지의 기간이 길어지게 된다. 이 결과, 제1 및 제2 박막 트랜지스터(MT11, MT21)은 물론 이들을 포함하는 상기 전계 발광 화소, 전계 발광 패널 및 전계 발광 표시 장치의 수명이 연장된다. 이에 더하여, 상기 제1 및 제2 박막 트랜지스터(MT11, MT21)는 프레임 주기마다 교번되게 리플레쉬 되어 구동에 의한 스트레스를 거의 받지 않게 된다.
- <71> 이에 따라, 제1 및 제2 박막 트랜지스터(MT11, MT21)는 열화되지 않게 된다. 이 결과, 제1 및 제2 박막 트랜지스터(MT11, MT21)은 물론 이들을 포함하는 상기 전계 발광 화소, 전계 발광 패널 및 전계 발광 표시 장치의 수명이 반영구적으로 연장된다.
- <72> 도 6은 본 발명의 실시 예에 따른 전계 발광 표시 장치를 개략적으로 설명하는 블록도이다. 도 6을 참조하면, 본 발명의 실시 예에 따른 전계 발광 표시 장치는, 전계 발광 패널(10) 상의 n개의 게이트 라인(또는 스캔 라인)(GL1~GLn)을 구동하는 게이트 드라이버(12); 및 상기 전계 발광 패널(10) 상의 m개의 데이터 라인(또는 소스 라인)(DL1~DLm)을 구동하는 데이터 드라이버(14)를 구비한다. 전계 발광 패널(10)은 상기 n개의 게이트 라인(GL1~GLn) 및 상기 m개의 데이터 라인(DL1~DLm)에 의하여 m*n개의 단위 영역으로 구분된다. 상기 단위 영역들 각각에는 도 2에 도시된 바와 같은 구성의 전계 발광 화소가 형성된다.
- <73> 상기 게이트 드라이버(12)는 프레임(하나의 수직 동기 신호의 기간)마다 상기 전계 발광 패널(10) 상의 상기 다

수의 게이트 라인(GL1~GLn)이 순차적으로 일정한 기간(예를 들면, 수평 동기 신호의 기간)씩 인에이블 되게 한다.

- <74> 상기 다수의 게이트 라인(GL1~GLn)의 순차적인 인에이블을 위하여, 상기 게이트 드라이버(12)는 게이트 제어 신호(GCS)에 응답한다. 이 게이트 제어 신호(GCS)는, 프레임의 시점에 발생하는 게이트 스타트 펄스 및 상기 수평 동기 신호의 주기로 스윙하는 적어도 1 이상의 클럭 신호를 포함한다.
- <75> 데이터 드라이버(14)는, 상기 다수의 게이트 라인(GL1~GLn) 중 어느 하나가 인에이블 될 때마다(즉, 수평 동기 신호의 주기마다), 상기 전계 발광 패널(10) 상의 상기 m쌍의 데이터 라인(DL1~DLm)에 공급될 1 라인 분의 화소 데이터 신호를 발생한다. 이를 위하여, 상기 데이터 드라이버(14)는, 데이터 제어 신호(DCS)에 응답하여, 1 라인 분의 화소 데이터 스트림(VD1)을 입력한다. 1 라인 분의 화소 데이터(VD1)은 상기 데이터 드라이버(14)에 의하여 아날로그 형태의 아날로그 화소 데이터 신호로 변환된다. 이렇게 변환된 m개의 화소 데이터 신호는 상기 데이터 드라이버(14)의 m개의 출력 채널을 통해 각각 출력된다.
- <76> 도 6의 전계 발광 표시 장치에는, 상기 데이터 드라이버(14)의 m개의 출력 채널과 상기 전계 발광 패널(10)의 m쌍의 데이터 라인(DL1~DL2m) 사이에 각각 접속된 m개의 이중 혼합기(MIX1~MIXm)가 포함된다. 이들 이중 혼합기들(MIX1~MIXm)에는 부극성의 전압 레벨을 일정하게 유지하는 리프레쉬 데이터 신호(RDS)가 공통적으로 입력된다. 상기 이중 혼합기들(MIX1~MIXm)은 프레임 마다 논리 값이 반전되는 혼합 제어 신호(MCS)에 의하여 대응하는 상기 데이터 드라이버(14)의 출력 채널로부터의 화소 데이터 신호와 상기 리프레쉬 데이터 신호가 프레임 마다 교체되는 형태로 대응하는 상기 전계 발광 패널(10)의 데이터 라인 쌍(DL1x, DL2x)에 공급되게 한다. 예를 들어, 상기 혼합 제어 신호(MCS)가 특정 논리(즉, 하이 논리)를 가지면, 상기 이중 혼합기들(MIX1~MIXm) 각각은 대응하는 기수 번째 데이터 라인(DL1x)에 상기 데이터 드라이버(14)의 대응하는 출력 채널로부터의 상기 화소 데이터 신호가 공급되게 함과 아울러 우수 번째 데이터 라인(2x)에는 상기 리프레쉬 데이터 신호가 공급되게 한다.
- <77> 이와는 달리, 상기 혼합 제어 신호(MCS)가 기저 논리(즉, 로우 논리)를 유지하면, 상기 이중 혼합기들(MIX1~MIXm) 각각은 우수 번째 데이터 라인(DL2x)에 상기 데이터 드라이버(14)의 대응하는 출력 채널로부터의 상기 화소 데이터 신호가 공급되게 함과 아울러 기수 번째 데이터 라인(1x)에는 상기 리프레쉬 데이터 신호가 공급되게 한다. 이들 이중 혼합기들(MIX1~MIXm)에 의하여, 상기 전계 발광 패널(10) 상의 전계 발광 화소에 포함된 제1 및 제2 박막 트랜지스터(MT11, MT21)가 프레임마다 활성 모드 및 리프레쉬 모드가 상호 보완적으로 교번하게 구동된다.
- <78> 따라서, 전계 발광 다이오드(ELD)가 비디오 데이터의 게조 값에 해당하는 량의 광을 지속적으로 방사하게 하면서도, 상기 제1 및 제2 박막 트랜지스터(MT11, MT21)이 열화되지 않게 된다. 이 결과, 상기 전계 발광 패널(10) 및 본 발명의 실시 예에 따른 전계 발광 표시 장치의 수명이 반영구적으로 연장될 수 있다. 또한, 상기 전계 발광 패널(10) 상에 표시되는 화상에 잔상이 나타나지 않게 된다.
- <79> 도 6의 전계 발광 표시 장치는, 상기 게이트 드라이버(12), 상기 데이터 드라이버(14) 및 상기 이중 혼합기들(MIX1~MIXm)의 구동 타이밍을 제어하는 타이밍 컨트롤러(16); 및 상기 전계 발광 패널 상의 발광 화소의 구동에 필요한 공급 전압을 발생하는 전압 발생부(18)를 구비한다.
- <80> 타이밍 컨트롤러(16)는 외부의 시스템(예를 들면, 컴퓨터 시스템이 그래픽 모듈 또는 텔레비전 수상기의 영상 복조 모듈)으로부터의 동기 신호들(SYNC)을 이용하는 상기한 게이트 제어 신호들(GCS), 데이터 제어 신호(DCS) 및 상기 혼합 제어 신호(MCS)를 발생한다. 또한, 타이밍 컨트롤러(16)는 외부의 시스템으로부터 프레임 단위의 화소 데이터(Vdf)를 입력할 수 있다.
- <81> 프레임 단위의 화소 데이터는 1 라인 분씩 화소 데이터(VD1)로 재정렬된다. 이렇게 재정렬된 1 라인 분씩의 화소 데이터(VD1)은 상기 데이터 드라이버(14)에 공급된다. 이에 더하여, 상기 타이밍 컨트롤러(16)는 상기 부극성의 전압 레벨을 일정하게 유지하는 상기 리프레쉬 데이터 신호(RDS)를 발생하고, 그 리프레쉬 데이터 신호(RDS)를 상기 이중 혼합기들(MIX1~MIXm)에 공통적으로 공급한다.
- <82> 상기 전압 발생부(18)는 상기 전계 발광 패널(10) 상의 발광 화소들의 구동에 필요한 고전위의 제1 공급 전압(VDD) 및 저전위 제2 공급 전압(VSS)을 발생한다. 상기 제1 공급 전압(VDD)은 상기 전계 발광 패널(10) 상의 상기 제1 공급 전압 라인(VDD)을 통해 상기 전계 발광 화소들에 공통적으로 공급된다. 상기 제2 공급 전압(VSS)은 상기 전계 발광 패널(10) 상의 상기 제2 공급 전압 라인(VSS)을 통해 상기 전계 발광 화소들에 공통적으로 공급된다.

- <83> 도 6은 본 발명의 실시 예에 따른 전계 발광 표시 장치를 개략적으로 설명하는 블록도이다. 도 6을 참조하면, 본 발명의 실시 예에 따른 전계 발광 표시 장치는, 전계 발광 패널(20) 상의 n쌍의 게이트 라인(또는 스캔 라인)(GL11~GL2n)을 구동하는 게이트 드라이버(22); 및 상기 전계 발광 패널(20) 상의 m개의 데이터 라인(또는 소스 라인)(DL1~DLm)을 구동하는 데이터 드라이버(24)를 구비한다.
- <84> 전계 발광 패널(20)은 상기 n쌍의 게이트 라인(GL11~GL2n) 및 상기 m개의 데이터 라인(DL1~DLm)이 교차함에 의하여 m*n개의 단위 영역으로 구분된다. 상기 단위 영역들 각각에는 도 4에 도시된 바와 같은 구성의 전계 발광 화소가 형성된다.
- <85> 상기 게이트 드라이버(22)는 프레임(하나의 수직 동기 신호의 기간)마다 상기 전계 발광 패널(10) 상의 상기 2n의 게이트 라인(GL11~GL2n)이 순차적으로 일정한 기간(예를 들면, 1/2 수평 동기 신호의 기간)씩 인에이블 되게 할 수 있다. 이 경우, 각 쌍의 게이트 라인(GL11~GL1n) 중, 기수 번째 게이트 라인(GL1x)가 수평 주사 기간의 전반부에 인에이블 된 후 우수 번째 게이트 라인(GL2x)이 수평 주사 기간의 후반부에 인에이블 된다. 이러한 2n개의 게이트 라인(GL11~GL2n)의 순차적인 인에이블을 위하여, 상기 게이트 드라이버(22)는 게이트 제어 신호(GCS)에 응답한다. 이 게이트 제어 신호(GCS)는, 프레임의 시점에 발생하는 게이트 스타트 펄스 및 상기 1/2의 수평 동기 신호의 주기로 스윙하는 적어도 1 이상의 클럭 신호를 포함한다.
- <86> 다른 형태로, 상기 게이트 드라이버(22)는 프레임 마다 n쌍의 게이트 라인(즉, 2n개의 게이트 라인(GL11~GL2n))이 순차적으로 인에이블 되게 하되, 기수 번째 게이트 라인(GL11~GL1n)과 우수 번째 게이트 라인(GL21~GL2n)이 프레임에 따라 서로 다른 제1 및 제2 기간씩 서로 교번적으로 인에이블 되게 한다. 제1 기간은 절반 이하의 수평 동기 신호의 기간에 해당하고, 제2 기간은 수평 동기 신호의 기간 중 상기 제1 기간을 제외한 나머지 기간에 해당한다.
- <87> 다시 말하여, 상기 게이트 드라이버(22)는, 기수 번째 프레임에서, 기수 번째 게이트 라인들(GL11~GL1n)은 제1 기간씩 인에이블 되게 하는 반면 우수 번째 게이트 라인들(GL21~GL2n)은 제2 기간씩 인에이블 되게 한다. 우수 번째 프레임에서는, 상기 게이트 드라이버(22)는 기수 번째 게이트 라인들(GL11~GL1n)은 제2 기간씩 인에이블 되게 하는 반면 우수 번째 게이트 라인들(GL21~GL2n)은 제1 기간씩 인에이블 되게 한다. 이러한 2n개의 게이트 라인(GL11~GL2n)의 순차적인 인에이블을 위하여, 상기 게이트 드라이버(22)는 게이트 제어 신호(GCS)에 응답한다.
- <88> 이 게이트 제어 신호(GCS)는, 프레임의 시점에 발생하는 제1 및 제2 게이트 스타트 펄스와 상기 수평 동기 신호의 주기로 스윙하는 적어도 1 이상의 클럭 신호를 포함한다. 상기 제1 게이트 스타트 펄스는 프레임 주기와 일치된 위상을 가지는 반면, 상기 제2 게이트 스타트 펄스는 프레임에 따라 상기 제1 기간 만큼 지연된 위상과 상기 제2 기간만큼 지연된 위상을 교대로 가진다. 또한, 상기 게이트 드라이버(22)는 제1 게이트 스타트 펄스에 응답하는 n개의 쉬프트 스테이지 직렬 회로와 제2 게이트 스타트 펄스에 응답하는 게이트 스테이지 직렬 회로를 포함한다.
- <89> 상기 데이터 드라이버(24)는, 상기 n쌍의 게이트 라인(GL1~GLn) 중 어느 한 쌍이 인에이블 될 때마다(즉, 수평 동기 신호의 주기마다), 상기 전계 발광 패널(20) 상의 상기 m개의 데이터 라인(DL1~DLm)에 공급될 1 라인 분의 화소 데이터 신호를 발생한다. 이를 위하여, 상기 데이터 드라이버(24)는, 데이터 제어 신호(DCS)에 응답하여, 1 라인 분의 화소 데이터 스트림(VD1)을 입력한다.
- <90> 1 라인 분의 화소 데이터(VD1)은 상기 데이터 드라이버(24)에 의하여 아날로그 형태의 아날로그 화소 데이터 신호로 변환된다. 이렇게 변환된 m개의 화소 데이터 신호는 상기 데이터 드라이버(24)의 m개의 출력 채널로부터 상기 전계 발광 패널(20) 상의 m개의 데이터 라인(DL1~DLm) 쪽으로 각각 출력된다.
- <91> 도 7의 전계 발광 표시 장치에는, 상기 데이터 드라이버(24)의 m개의 출력 채널과 상기 전계 발광 패널(10)의 m개의 데이터 라인(DL1~DLm) 사이에 각각 접속된 m개의 선택기(MUL1~MULm)가 포함된다.
- <92> 이들 선택기들(MIX1~MIXm)에는 부극성의 전압 레벨을 일정하게 유지하는 리프레쉬 데이터 신호(RDS)가 공통적으로 입력된다. 상기 선택기들(MUL1~MULm)은 극성 반전 신호(POL)에 의하여 대응하는 상기 데이터 드라이버(14)의 출력 채널로부터의 화소 데이터 신호와 상기 리프레쉬 데이터 신호가 수평 동기 신호마다 연속적으로 상기 전계 발광 패널(20) 상의 대응하는 데이터 라인(DL)에 공급되게 하되, 프레임 마다 상기 화소 데이터 신호와 상기 리프레쉬 데이터 신호의 순서가 교체되게 한다. 예를 들어, 상기 극성 제어 신호(POL)가 특정 논리(즉, 하이 논리)를 가지면 상기 선택기들(MUL1~MULm) 각각은 대응하는 데이터 라인(DL)에 상기 데이터 드라이버(14)의 대응하는 출력 채널로부터의 상기 화소 데이터 신호가 공급되게 하는 반면, 상기 극성 반전 신호(POL)가 기저

논리를 유지하면 상기 선택기들(MUL1~MULm) 각각은 대응하는 데이터 라인(DL)에 상기 리프레쉬 데이터 신호가 공급되게 한다.

- <93> 상기 극성 반전 신호(POL)는 1/2의 수평 동기 신호의 기간마다 반전되되, 프레임에 따라 기저 논리 구간과 하이 논리의 구간의 순서가 반복적으로 뒤바뀌게 발생될 수 있다. 이와는 달리, 이에 더하여, 상기 극성 반전 신호(POL)는 상기 제1 기간의 기저 논리와 상기 제2 기간의 특정 논리를 교번적으로 가지되, 프레임에 따라 제1 기간과 제2 기간의 순서가 구간의 순서가 반복적으로 뒤바뀌게 발생될 수도 있다
- <94> 이들 선택기들(MUL1~MULm) 및 상기 게이트 드라이버(22)에 의하여, 도 4에 도시된 바와 같은 상기 전계 발광 패널(20) 상의 전계 발광 화소는, 제1 및 제2 제어 노드(CN1,CN2) 상의 전압은 순차적으로 갱신되게 하여, 제1 및 제2 박막 트랜지스터(MT11,MT21)를 프레임마다 활성 모드 및 리프레쉬 모드가 상호 보완적으로 교번하는 형태로 구동할 수 있다. 따라서, 전계 발광 다이오드(ELD)가 비디오 데이터의 계조 값에 해당하는 량의 광을 지속적으로 방사하게 하면서도, 상기 제1 및 제2 박막 트랜지스터(MT11,MT21)이 열화되지 않게 된다.
- <95> 이 결과, 상기 전계 발광 패널(20) 및 본 발명의 실시 예에 따른 전계 발광 표시 장치의 수명이 반영구적으로 연장될 수 있다. 또한, 상기 전계 발광 패널(20) 상에 표시되는 화상에 잔상이 나타나지 않게 된다.
- <96> 도 7의 전계 발광 표시 장치는, 상기 게이트 드라이버(22), 상기 데이터 드라이버(24) 및 상기 선택기들(MUL1~MULm)의 구동 타이밍을 제어하는 타이밍 컨트롤러(26); 및 상기 전계 발광 패널 상의 발광 화소의 구동에 필요한 공급 전압을 발생하는 전압 발생부(28)를 구비한다.
- <97> 타이밍 컨트롤러(26)는 외부의 시스템(예를 들면, 컴퓨터 시스템이 그래픽 모듈 또는 텔레비전 수상기의 영상 복조 모듈)으로부터의 동기 신호들(SYNC)를 이용하는 상기한 게이트 제어 신호들(GCS), 데이터 제어 신호(DCS) 및 상기 혼합 제어 신호(MCS)를 발생한다. 또한, 타이밍 컨트롤러(26)는 외부의 시스템으로부터 프레임 단위의 화소 데이터(VDf)를 입력할 수 있다.
- <98> 프레임 단위의 화소 데이터는 1 라인 분석 화소 데이터(VD1)로 재정렬된다. 이렇게 재정렬된 1 라인 분석의 화소 데이터(VD1)은 상기 데이터 드라이버(24)에 공급된다. 이에 더하여, 상기 타이밍 컨트롤러(26)는 상기 부극성의 전압 레벨을 일정하게 유지하는 상기 리프레쉬 데이터 신호(RDS)를 발생하고, 그 리프레쉬 데이터 신호(RDS)를 상기 선택기들(MUL1~MULm)에 공통적으로 공급한다.
- <99> 상기 전압 발생부(28)는 상기 전계 발광 패널(20) 상의 발광 화소들의 구동에 필요한 고전위의 제1 공급 전압(VDD) 및 저전위 제2 공급 전압(VSS)을 발생한다. 상기 제1 공급 전압(VDD)은 상기 전계 발광 패널(20) 상의 상기 제1 공급 전압 라인(VDD)을 통해 상기 전계 발광 화소들에 공통적으로 공급된다. 상기 제2 공급 전압(VSS)은 상기 전계 발광 패널(20) 상의 상기 제2 공급 전압 라인(VSS)을 통해 상기 전계 발광 화소들에 공통적으로 공급된다.

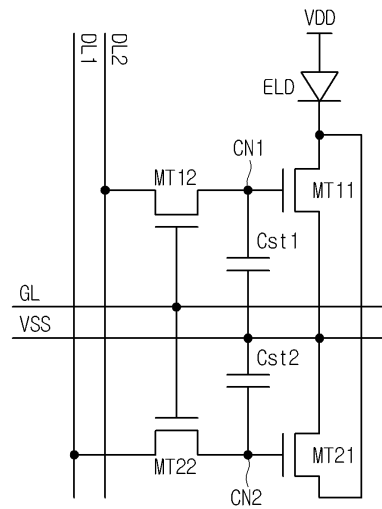
발명의 효과

- <100> 상술한 바와 같이, 본 발명에 따른 전계 발광 화소에서는, 전계 발광 다이오드의 전류 통로를 제어하는 두개의 박막 트랜지스터가 교대로 그리고 상호 보완적으로 구동 모드 및 리프레쉬 모드를 진입한다. 구동 모드의 기간만큼 리프레쉬 모드의 진입함에 의하여, 박막 트랜지스터는 구동에 의한 스트레스를 적게 받음 물론 자신들의 특성을 회복할 수도 있다. 이에 따라, 제1 및 제2 박막 트랜지스터(MT11,MT21)가 열화될 때까지의 기간이 길어지게 된다. 이 결과, 제1 및 제2 박막 트랜지스터(MT11,MT21)은 물론 이들을 포함하는 상기 전계 발광 화소, 전계 발광 패널 및 전계 발광 표시 장치의 수명이 연장된다. 나아가, 제1 및 제2 박막 트랜지스터(MT11,MT21)은 물론 이들을 포함하는 상기 전계 발광 화소, 전계 발광 패널 및 전계 발광 표시 장치의 수명이 반영구적으로 연장된다.
- <101> 이상과 같이, 본 발명이 도 2 내지 도 7에 도시된 실시 예들로 국한하여 설명되었으나, 본 발명이 속하는 기술 분야에 대한 통상의 지식을 가진 자라면 본 발명의 기술적 사상 및 범위를 일탈하지 않으면서 다양한 변형, 변경 및 균등한 타 실시 예들이 가능하다는 것을 명백하게 알 수 있을 것이다. 따라서, 본 발명의 기술적인 범위 및 특징들은 실시 예의 설명에 국한될 수는 없고 첨부된 특허청구의 범위에 기재된 사항에 의하여 설정되어야 할 것이다.

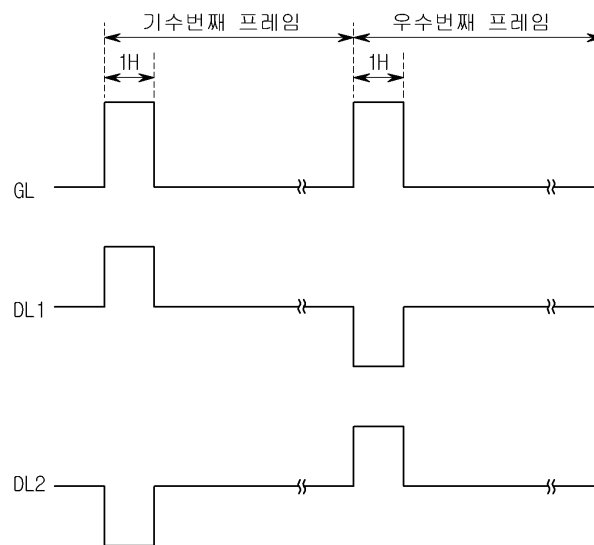
도면의 간단한 설명

- <1> 도 1 은 통상의 전계 발광 화소를 설명하는 회로도이다.

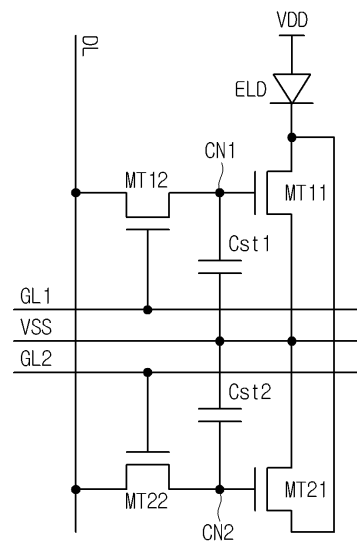
도면2



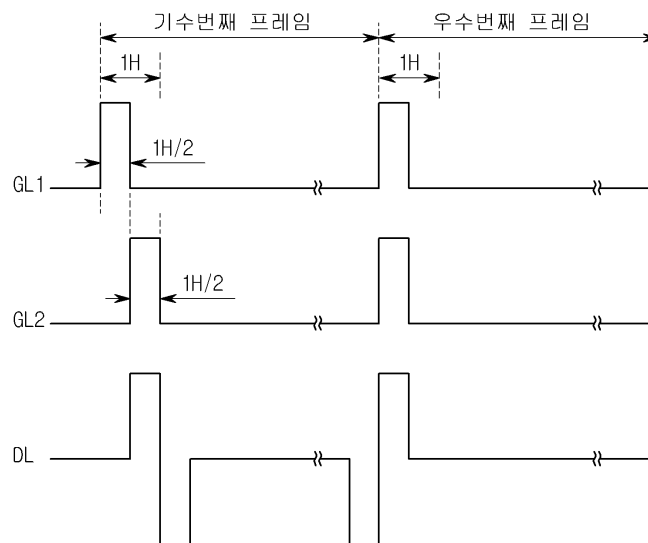
도면3



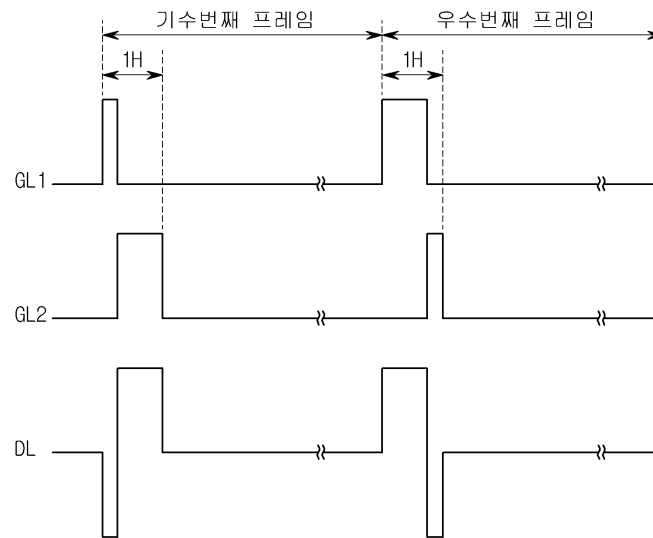
도면4



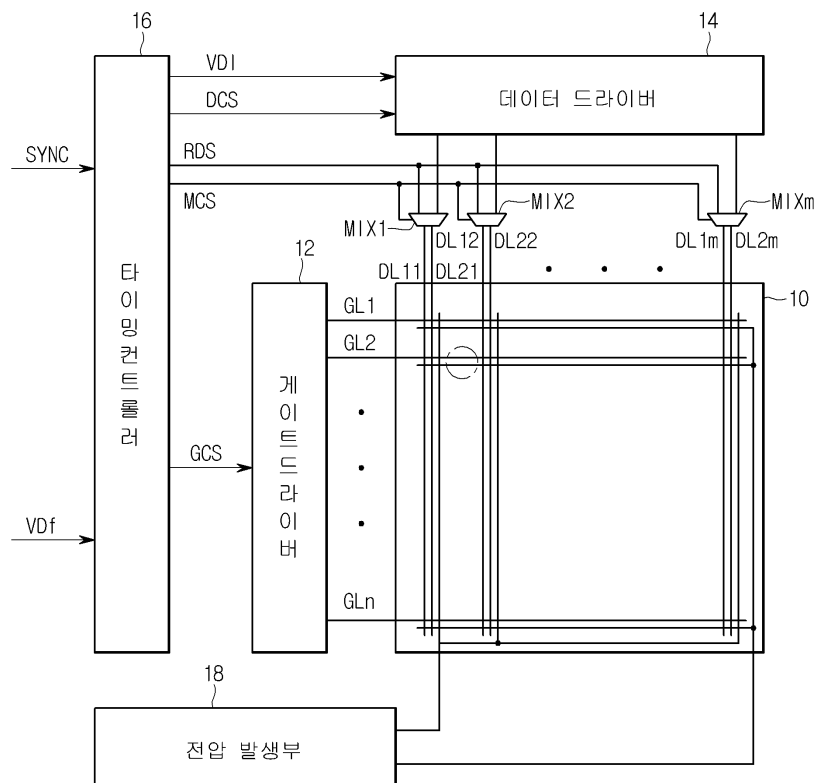
도면5a



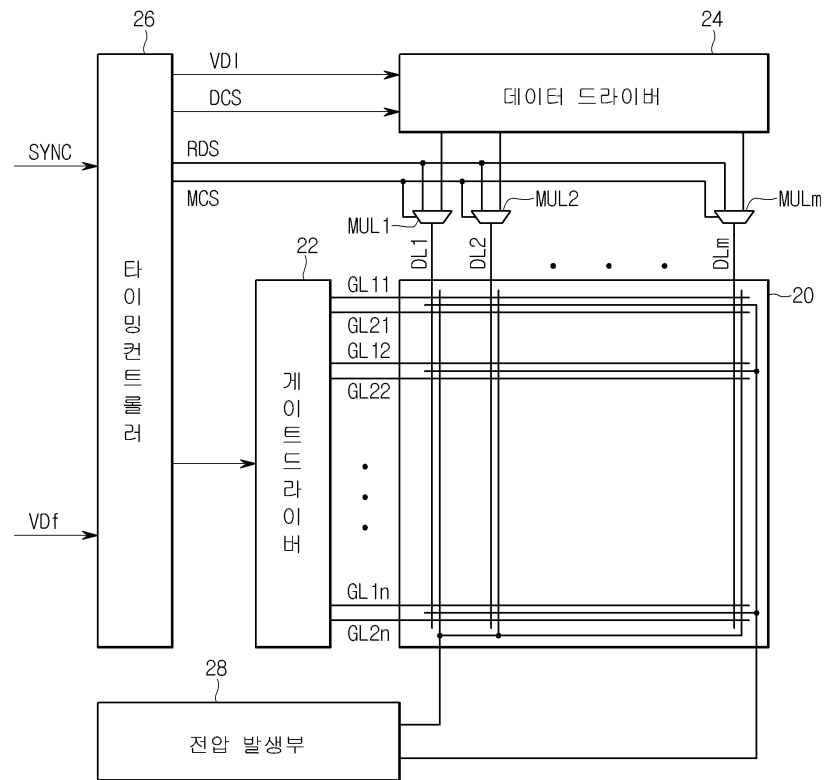
도면5b



도면6



도면7



本发明的目的在于提供一种电致发光像素，其适用于在长时间的驱动中指示图像点。电致发光像素包括相应的第一和第二薄膜晶体管打开和关闭：和第一和第二薄膜晶体管，作为彼此互补的控制单元的发光二极管的信号路径提供与每个互补的第一和第二控制电压。其他进入打开的驱动模式和刷新模式信号路径的属性恢复。 AMOLED，劣化，薄膜晶体管，双重，交替，寿命，余像。

