



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0015344
(43) 공개일자 2008년02월19일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0076908

(22) 출원일자 2006년08월14일

심사청구일자 2006년08월14일

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

김지현

경기 의왕시 오전동 동백아파트 101동 404호

이재엽

경기 성남시 분당구 야탑동 장미마을현대아파트
807동 1002호

배현희

서울 마포구 신수동 93-117 404호

(74) 대리인

특허법인로알

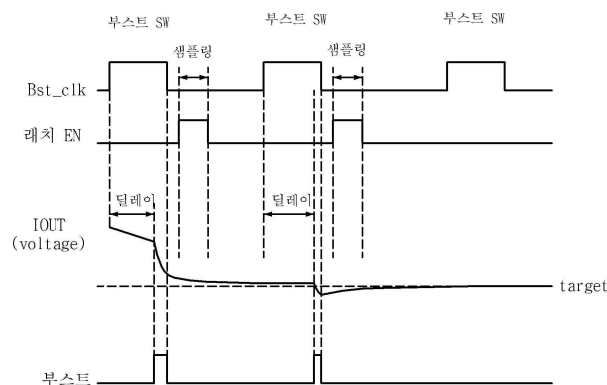
전체 청구항 수 : 총 14 항

(54) 전계발광표시장치 및 그 구동방법

(57) 요약

본 발명에 따른 전계발광표시장치의 구동방법은, 스캔라인과 데이터라인 사이에 연결된 하나 이상의 박막트랜지스터부와 하나 이상의 커패시터의 구동에 의해 발광하는 발광부를 포함하는 픽셀회로부의 스캔라인에 스캔신호를 공급하는 스캔신호 공급단계와; 데이터라인에 데이터신호를 공급하며, 픽셀회로부에 공급하는 부스트 펄스를 제1 구간에는 펄스의 폭을 크게 공급하고, 제2구간에는 펄스의 폭을 작게 공급하는 데이터신호 공급단계를 포함한다.

대표도 - 도4



특허청구의 범위

청구항 1

스캔라인과 데이터라인 사이에 연결된 하나 이상의 박막트랜지스터부와 하나 이상의 커패시터의 구동에 의해 발광하는 발광부를 포함하는 픽셀회로부의 상기 스캔라인에 스캔신호를 공급하는 스캔신호 공급단계와;

상기 데이터라인에 데이터신호를 공급하며, 상기 픽셀회로부에 공급하는 부스트 펄스를 제1구간에서는 펄스의 폭을 크게 공급하고, 제2구간에서는 펄스의 폭을 작게 공급하는 데이터신호 공급단계를 포함하는 전계발광표시장치의 구동방법.

청구항 2

제1항에 있어서,

상기 제1구간은 상기 부스트 펄스가 공급되는 시작구간이고, 상기 제2구간은 상기 부스트 펄스의 시작구간 이후 상기 픽셀회로부에 표현하고자 하는 계조 레벨에 도달하는 구간인 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 3

제1항에 있어서, 상기 데이터신호 공급단계에서는 상기 부스트 펄스를 제어하기 위한 소스 비교단계를 포함하며,

상기 소스 비교단계에서는 상기 데이터라인 및 상기 픽셀회로부 내의 전류 또는 전압 레벨을 모니터링하여 그 내부 로드에서 걸린 기생 커패시터들의 로드 커패시턴스(load capacitance)를 충분히 만족시킬 때까지 상기 부스트 펄스를 가변적으로 공급하는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 4

제1항에 있어서, 상기 부스트 펄스는,

입력되는 두 신호의 차이에 따라 출력되는 신호의 지연성분이 달라지는 가변 딜레이 래치(Variable Delay Latch)를 이용하여 부스팅 출력의 초기에는 점차 (-) 슬로프가 되고 상기 계조 레벨에 가까워질수록 점차 (+) 슬로프가 되는 특성에 의해 제어되는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 5

제4항에 있어서, 상기 부스트 펄스는,

상기 계조 레벨 근처에서 0 μ s 동안 지속 되도록 공급하는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 6

제1항에 있어서, 상기 부스트 펄스는,

상기 계조 레벨에 인접했을 때 부스트 펄스의 폭이 점차적으로 줄어들고, 각 부스팅 채널의 데이터 코드에 의해서 원하는 그레이 레벨로 고정되는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 7

제1항에 있어서, 상기 부스트 펄스는,

각각 다른 값을 갖는 전류 소스에 의해 여러 단계별로 나누어진 부스트 레벨에 의해 공급되는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 8

제1항에 있어서, 상기 부스트 펄스는,

상기 제1구간과 상기 제2구간 간의 전환은 디시전 로직(Decision Logic)에 의해 스위칭되는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 9

제1항에 있어서, 상기 발광부는,
유기발광다이오드인 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 10

스캔라인과 데이터라인에 연결된 하나 이상의 박막트랜지스터부와 하나 이상의 커패시터의 구동에 의해 발광하는 발광부를 포함하는 픽셀회로부와;
상기 데이터라인에 데이터신호를 공급하며 상기 픽셀회로부에 공급하는 부스트 펄스를 제1구간에는 펄스의 폭을 크게 공급하고, 제2구간에는 펄스의 폭을 작게 공급하는 데이터부스터부를 포함하는 전계발광표시장치.

청구항 11

제10항에 있어서,
상기 제1구간은 상기 부스트 펄스가 공급되는 시작구간이고, 상기 제2구간은 상기 부스트 펄스의 시작구간 이후 상기 픽셀회로부에 표현하고자 하는 계조 레벨에 도달하는 구간인 것을 특징으로 하는 전계발광표시장치.

청구항 12

제10항에 있어서, 상기 데이터부스터부에는,
전류형 D/A(Digital to Analog)변환기와,
상기 D/A변환기에 구비된 둘 이상의 스위치와,
상기 데이터라인 및 상기 픽셀회로부 내에서 요구하는 전류 또는 전압 레벨을 비교하는 비교기와,
상기 비교기를 참조하여 상기 둘 이상의 스위치를 선택적으로 제어하는 디시전 로직(Decision Logic)을 포함하는 전계발광표시장치.

청구항 13

제12항에 있어서, 상기 데이터부스터부에는,
입력되는 두 신호의 차이에 따라 출력되는 신호의 지연성분이 달라지는 가변 딜레이 래치(Variable Delay Latch)를 더 포함하며,
상기 부스트 펄스는, 상기 가변 딜레이 래치(Variable Delay Latch)에 의해 상기 입력되는 두 신호의 차가 커지면 상기 부스트 펄스의 폭을 크게 공급하고, 상기 입력되는 두 신호의 차가 작아지면 상기 부스트 펄스의 폭을 작게 하는 것을 특징으로 하는 전계발광표시장치.

청구항 14

제10항에 있어서, 상기 발광부는,
유기발광다이오드인 것을 특징으로 하는 전계발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<11> 본 발명은 전계발광표시장치 및 그 구동방법에 관한 것이다.

<12> 최근, 휴대폰 및 PMP(Portable Multimedia Player)와 같은 휴대기기에서 높은 품질의 영상이 요구됨으로 인해 LCD(Liquid Crystal Display) 또는 OLED(Organic Light Emitting Device) 소자를 이용하여 화면에 정지 영상

및 동영상을 표현하고 있다.

- <13> 이러한 평판 디스플레이를 위해서는 드라이버 IC(Driver Integrated Circuit)를 이용하여 패널을 구동함으로써 원하는 화상을 표현하였다.
- <14> 종래에는 드라이버 IC에서 패널을 구동하는 방식에 따라 전류구동 방식과 전압구동 방식으로 나뉜다. 전류 구동 방식의 경우 낮은 그레이 레벨(Gray level)을 표현하기 위해서는 상대적으로 작은 전류를 흘려야 했고, 높은 그레이 레벨을 표현하기 위해서는 상대적으로 큰 전류를 패널로 흘려야 했다.
- <15> 도 1은 종래 전계발광표시장치의 픽셀회로부와 데이터부스터부의 개략적인 회로도이고, 도 2는 도 1을 부스트하는 종래 구동 파형도이다.
- <16> 도 1에 도시된 바와 같이, 종래 전계발광표시장치는 스캔라인과 데이터라인(140)에 연결된 하나 이상의 박막트랜지스터부(M1)와 하나 이상의 커패시터(C)의 구동에 의해 발광하는 유기발광부(OLED)를 포함하는 픽셀회로부(110)와 데이터라인(140)에 데이터신호를 공급하면서 부스트를 하는 데이터부스터부(120)가 형성되어 있다.
- <17> 여기서, 데이터부스터부(120)는 도 2에 도시된 바와 같은 구동 파형을 이용하여 하나의 스캔신호(Scan[n]) 주기 동안에 프리차지신호를 입력하고, 내부 로드 커패시턴스를 충전하기 위해 부스트한 후, 데이터신호를 입력하였다.
- <18> 이때, 입력된 디지털 코드값에 따라 가장 낮은 그레이 레벨에서는 $2^0 \times I$ 에 해당하는 전류를 흘려주고, 점점 그레이 레벨이 증가할 수로 출력 전류 값이 증가하다가 최종 가장 높은 그레이 레벨에서는 $(2^{N-1} + 2^{N-2} + \dots + 2^2 + 2^1 + 2^0) \times I$ 에 해당하는 전류를 출력한다.
- <19> 이러한 일반적인 구조의 경우 패널 상의 수십 [pF]에 해당하는 큰 로드 커패시턴스(Load Capacitance)와 수M [ohm]의 저항을 감안할 때 낮은 그레이 레벨을 표현할 경우 출력 전류가 수십[nA]에서 수백[nA]의 전류여서 충분한 구동시간이 보장되지 않으면 로드 커패시턴스를 충전할 만한 시간이 부족하다. 이는 낮은 그레이 레벨을 표현할 경우 가장 크게 나타나며 레벨이 올라가도 이와 같은 현상이 나타나게 되어 결국, 정확한 색상 표현이 어려워지는 문제를 유발하게 된다.
- <20> 도시하지 않았지만 픽셀회로부(110)와 연결된 데이터라인(140)에 존재하는 기생 커패시터 및 저항에 의해 전류가 충분히 충전되지 못하였다.
- <21> 또한, 전체적인 레벨에서 이상적일 때에 비해 출력이 낮아서 충분한 구동시간이 보장되지 않으면, 로드 커패시턴스를 충전할 만한 시간이 안되어 정확한 색상 표현이 어려워지는 문제점이 발생한다.
- <22> 또한, 모든 공정의 케이스별로 보상할 수가 없으며, 경우(worst, typical, best case)에 따라 TFT(Thin Film Transistor)의 임계전압(threshold voltage(Vth)) 과 로드(load) 조건이 변하게 되었다. 따라서, 부스트 시간(boost time)과 부스트 레벨(boost level)이 정해져 있다면 TFT 형성 공정 케이스별로 출력 값이 바뀌게 되어 원치 않는 그레이 레벨이 표시되는 경우가 발생하게 되었다.

발명이 이루고자 하는 기술적 과제

- <23> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 로드 커패시턴스의 크기에 대응하는 부스트를 공급하여 저계조 충전불량을 개선하고 전계발광소자의 표시품질을 향상시키는 것이다.

발명의 구성 및 작용

- <24> 상술한 과제를 해결하기 위해 본 발명에 따른 전계발광표시장치의 구동방법은, 스캔라인과 데이터라인 사이에 연결된 하나 이상의 박막트랜지스터부와 하나 이상의 커패시터의 구동에 의해 발광하는 발광부를 포함하는 픽셀회로부의 스캔라인에 스캔신호를 공급하는 스캔신호 공급단계와; 데이터라인에 데이터신호를 공급하며, 픽셀회로부에 공급하는 부스트 펄스를 제1구간에는 펄스의 폭을 크게 공급하고, 제2구간에는 펄스의 폭을 작게 공급하는 데이터신호 공급단계를 포함한다.
- <25> 여기서, 제1구간은 부스트 펄스가 공급되는 시작구간이고, 제2구간은 부스트 펄스의 시작구간 이후 픽셀회로부에 표현하고자 하는 계조 레벨에 도달하는 구간일 수 있다.
- <26> 여기서, 데이터신호 공급단계에서는 부스트 펄스를 제어하기 위한 소스 비교단계를 포함하며, 소스 비교단계에

서는 데이터라인 및 픽셀회로부 내의 전류 또는 전압 레벨을 모니터링하여 그 내부 로드에서 걸린 기생 커패시터들의 로드 커패시턴스(load capacitance)를 충분히 만족시킬 때까지 부스트 펄스의 폭을 가변하여 공급하는 것일 수 있다.

- <27> 여기서, 부스트 펄스는, 입력되는 두 신호의 차이에 따라 출력되는 신호의 지연성분이 달라지는 가변 딜레이 래치(Variable Delay Latch)를 이용하여 부스팅 출력의 초기에는 점차 (-) 슬로프가 되고 계조 레벨에 가까워질수록 점차 (+) 슬로프가 되는 특성에 의해 제어되는 것일 수 있다.
- <28> 여기서, 부스트 펄스는, 계조 레벨 근처에서 0 μ s 동안 지속 되도록 공급하는 것일 수 있다.
- <29> 여기서, 부스트 펄스는, 계조 레벨에 인접했을 때 부스트 펄스의 폭이 점차적으로 줄어들고, 각 부스트 채널의 데이터 코드에 의해서 원하는 그레이 레벨로 고정되는 것일 수 있다.
- <30> 여기서, 부스트 펄스는, 각각 다른 값을 갖는 전류 소스에 의해 여러 단계별로 나누어진 부스트 레벨에 의해 공급되는 것일 수 있다.
- <31> 여기서, 부스트 펄스는, 제1구간과 제2구간 간의 전환은 디시전 로직(Decision Logic)에 의해 스위칭되는 것일 수 있다.
- <32> 여기서, 발광부는 유기발광다이오드일 수 있다.
- <33> 한편, 본 발명에 따른 전계발광표시장치는, 스캔라인과 데이터라인에 연결된 하나 이상의 박막트랜지스터부와 하나 이상의 커패시터의 구동에 의해 발광하는 발광부를 포함하는 픽셀회로부와; 데이터라인에 데이터신호를 공급하며 픽셀회로부에 공급하는 부스트 펄스를 제1구간에는 펄스의 폭을 크게 공급하고, 제2구간에는 펄스의 폭을 작게 공급하는 데이터부스터부를 포함한다.
- <34> 여기서, 데이터부스터부에는 전류형 D/A(Digital to Analog)변환기와, D/A변환기에 구비된 둘 이상의 스위치와, 데이터라인 및 픽셀회로부 내에서 요구하는 전류 또는 전압 레벨을 비교하는 비교기와, 비교기를 참조하여 둘 이상의 스위치를 선택적으로 제어하는 디시전 로직(Decision Logic)을 포함할 수 있다.
- <35> 여기서, 데이터부스터부에는, 입력되는 두 신호의 차이에 따라 출력되는 신호의 지연성분이 달라지는 가변 딜레이 래치(Variable Delay Latch)를 더 포함하며, 부스트 펄스는 가변 딜레이 래치(Variable Delay Latch)에 의해 입력되는 두 신호의 차가 커지면 부스트 펄스의 폭을 크게 공급하고, 입력되는 두 신호의 차가 작아지면 부스트 펄스의 폭을 작게 하는 것일 수 있다.
- <36> 여기서, 발광부는 유기발광다이오드일 수 있다.
- <37> <일 실시예>
- <38> 도 3은 본 발명에 따른 데이터부스터부와 픽셀회로부의 구성을 나타낸 도면이고, 도 4는 도 3의 구동방법에 따른 부스트 구동 파형도 이고, 도 5는 부스트 여부에 따른 D/A변환기의 구동 파형도 이며, 도 6은 본 발명의 부스트 방법에 의한 출력비를 나타낸 도면이다.
- <39> 도 3에 도시된 바와 같이, 본 발명에 따른 전계발광표시장치는 스캔라인과 데이터라인(240)에 연결된 하나 이상의 박막트랜지스터부(M1)과 하나 이상의 커패시터(C)의 구동에 의해 발광하는 유기발광부(OLED)를 포함하는 픽셀회로부(210)가 형성된다.
- <40> 데이터라인(240)에는 데이터신호를 공급하며, 픽셀회로부(210)에 공급하는 부스트 펄스를 제1구간에는 펄스의 폭을 크게 공급하고, 제2구간에는 펄스의 폭을 작게 공급하는 데이터부스터부(220)가 형성된다.
- <41> 데이터신호와 부스트 펄스는 픽셀회로부(210)에 동시에 공급할 수도 있으나, 일반적으로 부스트 펄스를 먼저 공급하고 난후 데이터신호를 공급할 수도 있다.
- <42> 픽셀회로부(210)는, 제1구간에 공급되는 부스트 펄스에 의해 빠르게 부스팅 신호를 공급받을 수 있게 되며, 제2구간에 공급되는 부스트 펄스에 의해 세밀하고 정확한 부스팅 신호를 공급받을 수 있게 된다.
- <43> 부스트 펄스의 제1구간은 부스트 펄스가 공급되는 시작구간이고, 제2구간은 부스트 펄스의 시작구간 이후 픽셀회로부(210)에 표현하고자 하는 계조 레벨에 도달하는 구간일 수 있으며, 일정 시점에서는 제1구간과 제2구간의 상호 전환이 가능하다.
- <44> 도시된 픽셀회로부(210)는 박막트랜지스터부(M1)에 데이터신호를 입력하는 데이터부스터부(220)를 중심으로 도

시되어 있지만, 스캔라인으로부터 공급된 스캔신호에 의해 스위칭되는 스위칭 박막트랜지스터부를 더 포함할 수 있다.

- <45> 그리고 상세하게 도시되어 있진 않지만, 픽셀회로부는(210) 박막트랜지스터부 등을 더 구비하여 이들을 보상할 수 있도록 형성가능함은 물론이며, 픽셀회로부(210)의 구성은 도면에 도시되어 있는 구성에 한정되지 않음을 참조한다.
- <46> 도시된 데이터부스터부(220)는 전류 구동형 드라이버 IC(Integrated Circuit)에서 최종 데이터에 해당하는 전류를 픽셀회로부(210)에 공급한다.
- <47> 데이터부스터부(220)는 외부입력(외부입력)을 받도록 드라이버 IC내부 또는 드라이버 IC외부 등에 형성될 수 있다. 이러한 데이터부스터부(220)는 전류형 D/A(Digital to Analog)변환기와 D/A변환기에 구비된 둘 이상의 스위치(boost switch)를 포함한다. 그리고 데이터라인(240) 및 픽셀회로부(210) 내에서 요구하는 전류 또는 전압 레벨을 비교하는 비교기(비교기)를 포함한다. 비교기(비교기)는 노드(Iout)의 전류 또는 전압 레벨을 모니터링 하여 데이터라인(240) 및 픽셀회로부(210) 내에서 요구하는 값인지 여부를 판단할 수 있다. 덧붙여, 비교기(비교기)를 참조하여 둘 이상의 스위치(boost switch)를 선택적으로 제어하는 디시전 로직(Decision Logic)을 포함한다. 그리고 입력되는 두 신호의 차이에 따라 출력되는 신호의 지연성분이 달라지는 가변 딜레이 래치(Variable Delay Latch)를 더 포함할 수 있다.
- <48> 이에 따라, 가변 딜레이 래치(Variable Delay Latch)에 입력되는 두 신호의 차가 커지면 부스트 펄스의 폭을 크게 공급하고, 입력되는 두 신호의 차가 작아지면 부스트 펄스의 폭을 작게 공급할 수 있게 된다.
- <49> 이는 입력되는 두 개의 차등(Differential)신호가 가변 딜레이 래치(Variable Delay Latch)의 초기 출력이 점차 (-) 슬로프가 되는 특성과, 계조 레벨에 가까워질수록 점차 (+) 슬로프가 되는 특성을 이용한다.
- <50> 이에 따른 효과는 정밀한 부스트 동작을 할 수 있도록 하며, 원하는 계조 레벨에 도달하였을 때 딜레이가 늘어나서 자동으로 부스트 펄스 공급을 정지하기 때문에 부스트 펄스를 정지하기 위한 추가적인 로직(logic)이 필요치 않게 된다.
- <51> 디시전 로직(Decision Logic)은 비교기(비교기)에 의해 비교된 전류 또는 전압 레벨에 따라 둘 이상의 스위치(boost switch)를 선택적으로 턴온 또는 턴오프 하여 선택적으로 부스트를 수행한다. 디시전 로직은 부스트 펄스의 제1구간과 제2구간 간의 전환을 목적으로 이들의 공급되는 구간을 스위칭할 수 있다..
- <52> 둘 이상의 스위치(boost switch)는 선택적인 스위칭에 따라 가장 높은 그레이 레벨에서 ($2^{N-1} + 2^{N-2} + \dots + 2^2 + 2^1 + 2^0$) $\times I$ 에 해당하는 값을 출력할 수 있다.
- <53> 한편, 전류형 D/A변환기는 낮은 전류 값을 출력시 로드 커패시터를 완전 충전하지 못하는 현상을 해소하기 위해 부가적인 충전을 위한 수단으로 전류소스가 더 구비될 수도 있다. 여기서, 전류소스는 하나 이상의 트랜지스터로 구성되거나 연산증폭기(Operational Amplifier)와 저항(Resistor) 등으로 구성되는 것 중 어느 하나일 수 있으며 또는 하나 이상의 트랜지스터, 연산증폭기 및 저항 등으로 구성될 수 있다.
- <54> 앞서 설명한 바와 같은 전계발광표시장치는 전류 드라이빙 형태로써, 정해진 스캔 시간 동안 정확한 그레이 레벨을 표현하기 위하여 아날로그(analog) 방식의 PWM(Pulse Width Modulation) 부스트 기법을 사용한다.
- <55> 여기서, 데이터부스터부(220)는 데이터라인(240) 및 픽셀회로부(210) 내의 노드(Iout) 전류 또는 전압 레벨을 모니터링하여 그 내부 로드(로드)에 걸린 기생 커패시터들의 로드 커패시턴스(load capacitance)를 충분히 만족시킬 때까지 부스트 펄스를 가변적으로 공급할 수 있다.
- <56> 그리고 계조 레벨에 인접했을 때 부스트 펄스의 폭을 점차 줄이고, 각 부스트 채널의 데이터 코드에 의해서 원하는 그레이 레벨로 고정된다. 이에 따라, 구동 시간이 짧더라도 로드 커패시턴스를 구동 시간 내에 충전하여 원하는 그레이 레벨을 표현할 수 있게 된다.
- <57> 위와 같은 전계발광표시장치의 구동방법은, 도 3 및 도 4의 구동 파형을 참조한다.
- <58> 스캔신호 공급단계는, 스캔라인과 데이터라인(240) 사이에 연결된 하나 이상의 박막트랜지스터부(M1)와 하나 이상의 커패시터(C)의 구동에 의해 발광하는 발광부(OLED)를 포함하는 픽셀회로부(210)의 스캔라인에 스캔신호를 공급하는 단계이다. 도면에 도시된 스캔신호는 스캔신호 공급단계(Scan[n])에 의해 공급된 한 주기(t) 임을 참조한다.

- <59> 데이터신호 공급단계는, 데이터라인(240)에 데이터신호를 공급하며, 픽셀회로부(210)에 공급하는 부스트 펄스를 제1구간에는 펄스의 폭을 크게 공급하고, 제2구간에는 펄스의 폭을 작게 공급하는 단계이다.
- <60> 데이터신호와 부스트 펄스는 픽셀회로부(210)에 동시에 공급할 수도 있으나, 일반적으로 부스트 펄스를 먼저 공급하고 난후 데이터신호를 공급할 수도 있다.
- <61> 픽셀회로부(210)는, 제1구간에 공급되는 부스트 펄스에 의해 빠르게 부스팅 신호를 공급받을 수 있게 되며, 제2구간에 공급되는 부스트 펄스에 의해 세밀하고 정확한 부스팅 신호를 공급받을 수 있게 된다.
- <62> 부스트 펄스의 제1구간은 부스트 펄스가 공급되는 시작구간이고, 제2구간은 부스트 펄스의 시작구간 이후 픽셀회로부(210)에 표현하고자 하는 계조 레벨에 도달하는 구간일 수 있으며, 일정 시점에서는 제1구간과 제2구간의 상호 전환이 가능하다.
- <63> 도 4를 참조하면, 부스트 클락(Bst_clk)이 공급되는 동안에는 부스트를 하기 위해 스위치를 턴 온 하는 "부스트 SW" 신호와 가변 딜레이 래치(Variable Delay Latch)에 입력된 두 신호를 샘플링하는 "샘플"신호로 구분된다. 여기서, "샘플"신호가 일어나는 구간에 가변 딜레이 래치(Variable Delay Latch)가 활성화(Enable)됨을 참조한다.
- <64> 이와 같은 구동 파형에 의해, 원하는 계조(target) 레벨에 도달하도록 초기에는 부스트 펄스 폭을 크게 공급하고, 이후 원하는 계조(target) 레벨에 가까워질수록 부스트 펄스 폭을 작게 공급하여, 노드(IOUT)의 전류 또는 전압이 점차 줄어들게 됨을 알 수 있다.
- <65> 데이터신호 공급단계에서는, 부스트 펄스를 제어하기 위한 소스 비교단계를 포함하며, 소스 비교단계에서는 데이터라인 및 픽셀회로부 내의 전류 또는 전압 레벨을 모니터링하여 그 내부 로드에서 걸린 기생 커패시터들의 로드 커패시턴스(load capacitance)를 충분히 만족시킬 때까지 부스트 펄스를 가변적으로 공급할 수 있다.
- <66> 부스트 펄스는, 입력되는 두 신호의 차이에 따라 출력되는 신호의 지연성분이 달라지는 가변 딜레이 래치(Variable Delay Latch)를 이용한다. 이에 따라, 부스트 펄스는 부스팅 출력의 초기에는 점차 (-) 슬로프가 되는 특성과 계조 레벨에 가까워질수록 점차 (+) 슬로프가 되는 특성에 의해 제어될 수 있다. 덧붙여 부스트 펄스는 계조 레벨 근처에서 0 μ s 동안 지속 되도록 공급하여 부스팅을 세밀하고 정확하게 공급할 수 있다.
- <67> 부스트 펄스는 위와 같은 방법에 따라, 계조 레벨에 인접했을 때 부스트 펄스가 점차적으로 줄어들고, 각 부스트 채널의 데이터 코드에 의해서 원하는 그레이 레벨로 고정될 수 있다.
- <68> 한편, 이러한 부스트 펄스는 여러 단계로 나누어질 수 있는데, 단계별로 부스트 펄스를 구분하여 공급하면 더욱 정확한 부스트 펄스를 생성할 수 있다.
- <69> 이는 부스트 펄스가 각각 다른 값을 갖는 전류 소스에 의해 여러 단계별로 나누어진 부스트 레벨에 의해 공급될 수 있기 때문이다.
- <70> 그리고 부스트 펄스는 디시전 로직(Decision Logic)에 의해 제1구간과 제2구간을 전환할 하도록 스위칭되어 입력될 수도 있다. 이에 따라, 제2구간에서 공급된 부스트 펄스에 의해 픽셀회로부(210)는 더욱 세밀하고 정확한 부스팅 신호를 공급받을 수 있게 된다.
- <71> 도 5는 부스트 여부에 따른 D/A변환기의 구동 능력을 나타낸 것으로서, D/A변환기의 출력파형 기울기가 급할 때는 스위치(boost switch)가 온 되어 부스팅(Boosting)을 하고, 출력파형 기울기가 완만할 때는 스위치(boost switch)가 오프 되어 부스트를 중지하고 신호를 비교(Comparing)할 수 있게 됨을 참조한다.
- <72> 한편, 부스트 단이 없는 경우 저계조에서 로드 커패시턴스의 충전 불량에 따른 문제가 확연하게 드러날 수 있다. 그러나 도 7에 도시된 바와 같이 본 발명에 따른 구동방법을 이용하여 부스팅을 하면, 이상적인(Ideal)인 프리차지(Precharge)에 가까운 D/A변환기의 출력(DAC output)을 얻을 수 있게 된다.
- <73> 앞서 설명한 바와 같은 구동방법은 데이터라인 및 픽셀회로부 내의 노드 전류 또는 전압 레벨을 모니터링하여 그 내부 로드에서 걸린 기생 커패시터들의 로드 커패시턴스(load capacitance)를 충분히 만족시킬 때까지 부스트 펄스를 가변적으로 공급할 수 있다.
- <74> 그리고 계조 레벨에 인접했을 때 부스트 펄스의 폭이 점차 줄어들고, 각 부스트 채널의 데이터 코드에 의해서 원하는 그레이 레벨로 고정된다. 이에 따라, 구동 시간이 짧더라도 로드 커패시턴스를 구동 시간 내에 충전하여 원하는 그레이 레벨을 표현할 수 있게 된다.

<75> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

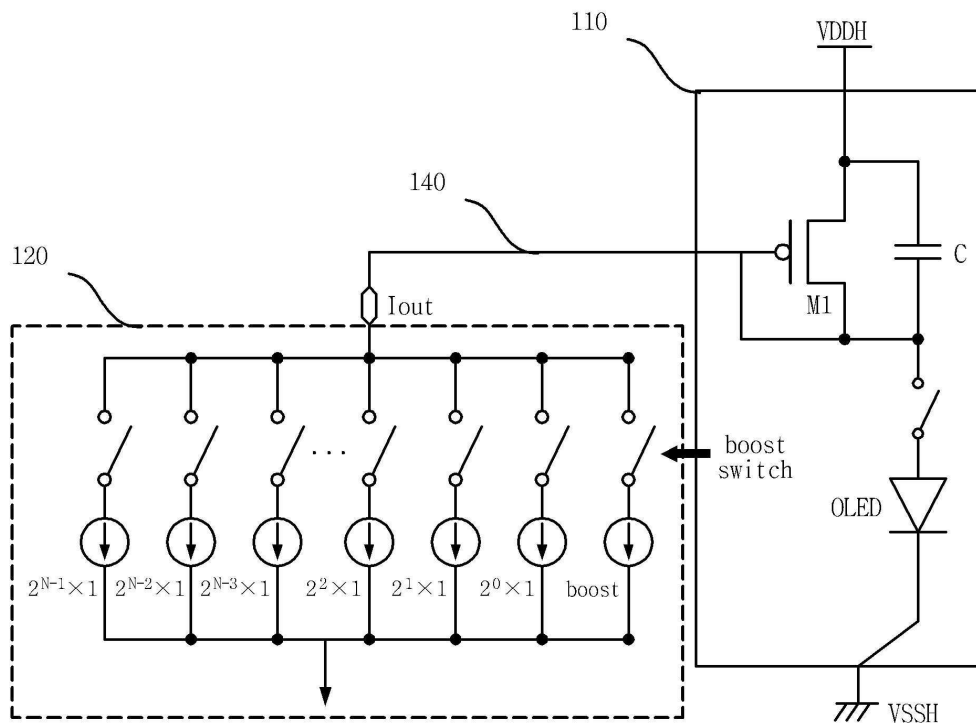
<76> 상술한 본 발명의 구성에 따르면, 로드 커패시턴스의 크기에 대응하는 부스트를 공급하여 저계조 충전불량을 개선하고 전계발광소자의 표시품질을 향상시키는 효과가 있다.

도면의 간단한 설명

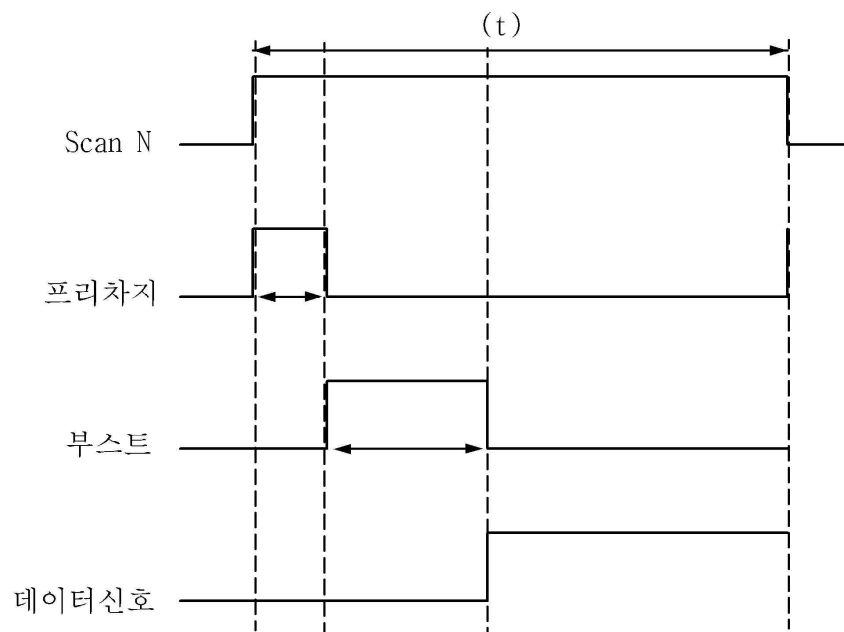
- <1> 도 1은 종래 전계발광표시장치의 픽셀회로부와 데이터부스터부의 개략적인 회로도.
- <2> 도 2는 도 1을 부스트하는 종래 구동 파형도.
- <3> 도 3은 본 발명에 따른 데이터부스터부와 픽셀회로부의 구성을 나타낸 도면.
- <4> 도 4는 도 3의 구동방법에 따른 부스트 구동 파형도.
- <5> 도 5는 부스트 여부에 따른 D/A변환기의 구동 파형도.
- <6> 도 6은 본 발명의 부스트 방법에 의한 출력비를 나타낸 도면.
- <7> <도면의 주요 부분에 관한 부호의 설명>
- <8> 210: 픽셀회로부 220: 데이터부스터부
- <9> 240: 데이터라인 M1: 박막트랜지스터부
- <10> C: 커패시터 OLED: 유기 발광부

도면

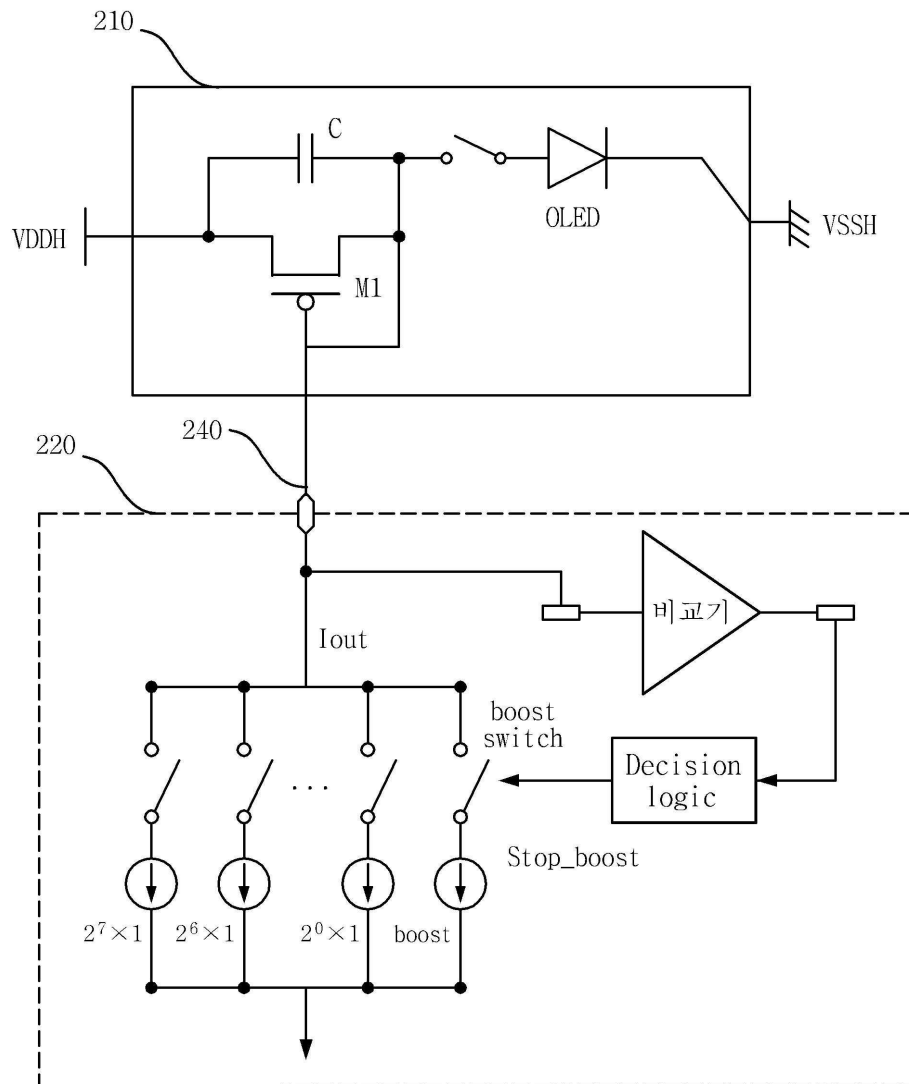
도면1



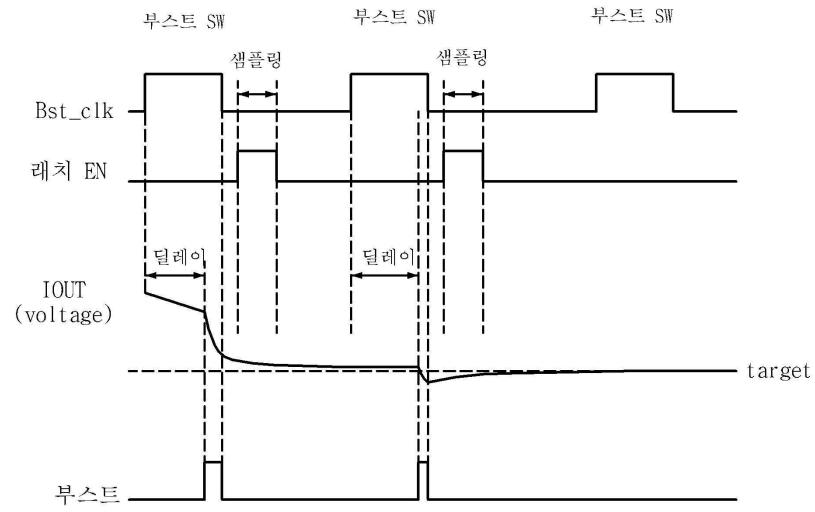
도면2



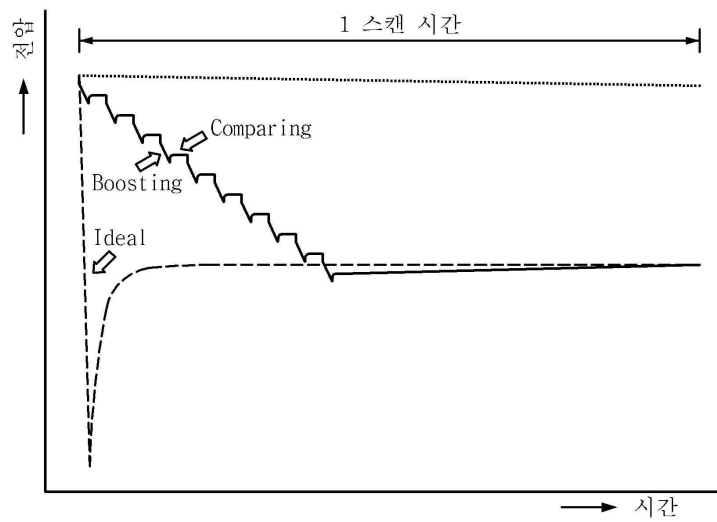
도면3



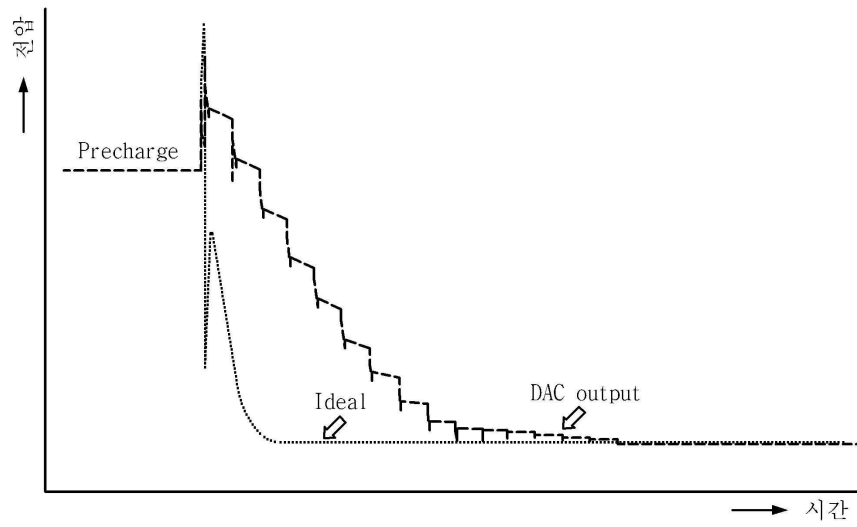
도면4



도면5



도면6



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020080015344A	公开(公告)日	2008-02-19
申请号	KR1020060076908	申请日	2006-08-14
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	KIM JI HYUN 김지현 LEE JAE YUP 이재엽 BAE HYUNE HEE 배현희		
发明人	김지현 이재엽 배현희		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3225 G09G2310/027 G09G2320/0223		
其他公开文献	KR100811481B1		
外部链接	Espacenet		

摘要(译)

本发明提供了一种电致发光显示器的驱动方法，称为部分，向数据线提供数据信号，并提供脉冲宽度，在第一阶段提供给像素电路部分的升压脉冲，并包括数据信号馈送步骤，该步骤小，提供宽度。第二部分中的脉冲，其中第一相位是提供升压脉冲的开始区域并且达到灰度级别，此后第二部分在像素电路部分中表示，扫描信号馈送步骤用于将扫描信号提供给扫描像素电路部分的线包括连接在扫描线和数据线之间的至少一个TFT部分和通过驱动至少一个电容器辐射的发光单元。电致发光显示器，驱动方法和数据单元停止工作。

