

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/00 (2006.01)*G09G 3/30* (2006.01)

(11) 공개번호

10-2006-0109652

(43) 공개일자

2006년10월23일

(21) 출원번호 10-2005-0031875

(22) 출원일자 2005년04월18일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지(72) 발명자 오두환
충북 청주시 상당구 용암동 2318-202
장재원
서울 송파구 석촌동 164-13

(74) 대리인 허용록

심사청구 : 없음

(54) 일렉트로-루미네센스 표시장치

요약

본 발명의 실시예에 의한 일렉트로-루미네센스 표시장치는, 다수의 데이터 라인 및 스캔 라인의 교차부마다 형성되는 R, G, B 서브픽셀들을 포함하는 일렉트로-루미네센스 표시패널과; 상기 스캔 라인들을 구동하기 위한 스캔 구동 집적회로(스캔 D-IC) 및 상기 데이터 라인들을 구동하기 위한 데이터 구동 집적회로(데이터 D-IC)가 포함되어 구성되며, 상기 R, G, B 서브픽셀이 세로방향으로 배열되어 하나의 화소를 구성하는 버티컬 스트라이프(vertical stripe) 형태이고, 상기 스캔 D-IC가 상기 표시패널 측부에 한 쌍으로 구비되어 스캔 D-IC의 레이아웃 면적을 최소화할 수 있도록 구성됨을 특징으로 한다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 일반적인 일렉트로 루미네센스 표시패널의 유기 발광셀을 나타내는 단면도.

도 2는 종래의 일렉트로-루미네센스 표시장치를 개략적으로 나타내는 구조도.

도 3은 본 발명의 실시예에 의한 일렉트로-루미네센스 표시장치를 개략적으로 나타내는 구조도.

도 4는 도 3에 도시된 본 발명의 실시예에 의한 일렉트로-루미네센스 표시장치에 대한 개략적인 회로도.

<도면의 주요 부분에 대한 부호의 설명>

400 : EL 표시장치 410 : EL 표시패널

414 : 화소 416 : 서브픽셀

430 : 데이터 D-IC 440 : 스캔 D-IC

442 : 제 1스캔 D-IC 444 : 제 2스캔 D-IC

446, 447 : 회로단

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로-루미네센스 표시장치에 관한 것으로, 특히 버티컬 스트라이프 형태의 화소로 구성된 표시패널 측면에 한 쌍의 스캔 D-IC가 구비되는 일렉트로-루미네센스 표시장치에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치로는 액정표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시장치 등이 있다.

여기서, EL 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 재료 및 구조에 따라 무기 EL과 유기 EL로 대별된다. 이 EL 표시장치는 액정표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 음극선관과 같은 빠른 응답속도를 가지는 장점을 갖고 있다.

도 1은 EL 표시장치의 발광원리를 설명하기 위한 일반적인 유기 EL 구조를 도시한 단면도이다.

EL 표시장치 중 유기 EL은 음극(2)과 양극(14) 사이에 적층된 전자 주입층(4), 전자 수송층(6), 발광층(8), 정공 수송층(10), 정공 주입층(12)을 구비한다.

투명전극인 양극(14)과 금속전극인 음극(2) 사이에 전압을 인가하면, 음극(2)으로부터 발생된 전자는 전자 주입층(4) 및 전자 수송층(6)을 통해 발광층(8) 쪽으로 이동한다. 또한, 양극(14)으로부터 발생된 정공은 정공 주입층(12) 및 정공 수송층(10)을 통해 발광층(8) 쪽으로 이동한다. 이에 따라, 발광층(8)에서는 전자 수송층(6)과 정공 수송층(10)으로부터 공급된 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 되고, 이 빛은 투명전극인 양극(14)을 통해 외부로 방출되어 화상이 표시되게 한다.

도 2는 종래의 일렉트로-루미네센스 표시장치의 일부를 개략적으로 나타내는 구조도이다.

도 2를 참조하면, 종래의 EL 표시장치는 스캔 라인들(SL1 내지 SLn)과 데이터 라인들(DL1 내지 DLm)의 교차로 정의된 영역마다 배열되어진 서브픽셀들(22)을 포함하는 EL 표시패널(16)과, 스캔 라인들(SL1 내지 SLn)을 구동하기 위한 스캔 구동 집적회로(Scan Driver Integrated Circuit ; 이하 "스캔 D-IC"라 함)(18)와, 데이터 라인들(DL1 내지 DLm)을 구동하기 위한 데이터 구동 집적회로(Data Driver Integrated Circuit ; 이하 "데이터 D-IC"라 함)(20)와, 데이터 D-IC(20) 및 스캔 D-IC(18) 각각의 구동 타이밍을 제어하기 위한 타이밍 제어부(28)를 구비한다.

여기서, 상기 서브픽셀들(22)은 가로방향으로 R, G, B 서브픽셀이 모여 하나의 화소가 구성되며, 상기 서브픽셀들(22) 각각은 공급 전압원(VDD)과, 공급 전압원(VDD)과 기저전압원(GND) 사이에 접속된 발광셀(OLED)과, 데이터 라인(DL)과 스캔 라인(SL) 각각으로부터 공급되는 구동신호에 따라 발광셀(OLED)을 구동시키기 위한 발광셀 구동회로를 구비한다.

상기 타이밍 제어부(28)는 외부 시스템(예를 들면, 그래픽 카드)으로부터 공급되는 동기신호들을 이용하여 데이터 D-IC(20)을 제어하기 위한 데이터 제어신호 및 스캔 D-IC(18)을 제어하기 위한 스캔 제어신호를 생성한다. 또한, 타이밍 제어부(28)는 외부 시스템으로부터 공급되는 데이터 신호를 데이터 D-IC(20)에 공급한다.

스캔 D-IC(18)는 타이밍 제어부(28)로부터의 스캔 제어신호에 응답하여 스캔 펄스(SP)를 발생하고, 스캔 펄스(SP)를 스캔 라인들(SL1 내지 SLn)에 공급하여 스캔라인들(SL1 내지 SLn)을 순차적으로 구동한다.

데이터 D-IC(20)는 타이밍 제어부(28)로부터의 데이터 제어신호에 따라 수평기간(1H)마다 데이터 신호에 응답하는 전류 레벨 또는 펄스 폭을 갖는 전류신호를 데이터 라인들(DL1 내지 DLm)에 공급한다. 이때, 데이터 D-IC(20)는 데이터 라인들(DL1 내지 DLm)과 1대1 매칭(Matching)되는 DLm개의 출력채널들을 가지게 된다.

이러한, EL 표시장치는 입력 데이터에 비례하는 전류레벨 또는 펄스 폭을 가지는 전류신호를 각 서브픽셀들(22)에 공급하게 된다. 그리고, 서브픽셀들(22) 각각은 데이터 라인(DL)으로부터 공급되는 전류의 양에 비례하여 발광하게 된다.

상기 EL 표시장치의 경우, 가로 방향으로 스캔 D-IC(18)가 EL 표시패널(16) 일측에 구비되어 상기 패널에 일체화되어 있다.

단, 도시된 바와 같이 R, G, B 서브픽셀이 가로 방향으로 배열되어 하나의 화소를 구성되는 패널의 경우, 상기 스캔 D-IC(18)이 EL 표시패널(16)의 일측에 구비됨에 있어, 상기 스캔 D-IC(18)에는 상기 각 서브픽셀의 높이(A)에 대응되는 각각의 회로단(19)이 n개가 구비되고, 상기 각 회로단(19)은 소정의 너비(B)를 갖는다.

상기 회로단(19)에서는 스캔 라인(SL1...SLn)이 하나씩 인출되어 상기 스캔 라인과 연결되는 다수의 서브픽셀에 턴온 전압을 제공하는 역할을 한다.

이와 같이 종래의 EL 장치에 구비되는 스캔 D-IC(18)에 대한 레이아웃(layout)은 "각 서브픽셀의 높이(A)*소정의 너비(B)*스캔 라인 수(n)"만큼의 면적이 요구된다.

이와 같이 상기 스캔 D-IC(18)가 패널의 일측에만 구비되는 경우, 상기 스캔 D-IC(18)가 형성되는 표시패널(16) 일측으로 상기 스캔 D-IC(18) 레이아웃 만큼의 면적이 요구되기 때문에 상기 표시패널이 EL 표시장치의 중앙에 위치하지 않게 되며, 또한, 상기 레이아웃 면적만큼 전체 패널의 크기가 증가된다는 단점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 일렉트로-루미네센스 표시장치에 있어서, 버티컬 스트라이프 형태의 화소로 구성된 표시패널 측면에 한 쌍의 스캔 D-IC가 구비되고, 상기 스캔 D-IC의 레이아웃 면적을 최소화함으로써, 보다 콤팩트(compact)한 패널을 제조할 수 있는 일렉트로-루미네센스 표시장치를 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 실시예에 의한 일렉트로-루미네센스 표시장치는, 다수의 데이터 라인 및 스캔 라인의 교차부마다 형성되는 R, G, B 서브픽셀들을 포함하는 일렉트로-루미네센스 표시패널과; 상기 스캔 라인들을 구동하기 위한 스캔 구동 집적회로(스캔 D-IC) 및 상기 데이터 라인들을 구동하기 위한 데이터 구동 집적회로(데이터 D-IC)가 포함되어 구성되며, 상기 R, G, B 서브픽셀이 세로방향으로 배열되어 하나의 화소를 구성하는 버티컬 스트라이프(vertical stripe) 형태이고, 상기 스캔 D-IC가 상기 표시패널 측부에 한 쌍으로 구비되어 스캔 D-IC의 레이아웃 면적을 최소화할 수 있도록 구성됨을 특징으로 한다.

여기서, 상기 스캔 D-IC는 스캔 라인이 하나씩 인출되어 상기 스캔라인과 연결되는 다수의 서브픽셀에 소정의 턴온 전압을 제공하는 회로단이 다수 구비되고, 상기 스캔 D-IC를 구성하는 각 회로단의 높이를 상기 세로방향으로 인접한 2개의 서브픽셀의 높이로 설정함을 특징으로 한다.

또한, 상기 스캔 D-IC는 상기 표시패널이 구비된 유효 표시영역(active area)의 좌, 우측에 배치되는 것으로, 제 1스캔 D-IC와 제 2스캔 D-IC로 구성되고, 상기 제 1스캔 D-IC는 기수번째 회로단이 구비되고, 제 2스캔 D-IC는 우수번째 회로단이 구비되어 있음을 특징으로 한다.

또는, 상기 제 1스캔 D-IC는 우수번째 회로단이 구비되고, 제 2스캔 D-IC는 기수번째 회로단이 구비되어 있음을 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하도록 한다.

도 3은 본 발명의 실시예에 의한 일렉트로-루미네센스 표시장치의 일부를 개략적으로 나타내는 구조도이다.

도 3을 참조하면, 본 발명의 실시예에 따른 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시장치(400)는, 스캔 라인들(SL1, SL2 ... SL3n_1, SL3n)과 데이터 라인들(DL1 내지 DLm/3)의 교차로 정의된 영역마다 배열되어진 서브픽셀들(416)을 포함하는 EL 표시패널(410)과, 스캔 라인들을 구동하기 위한 스캔 구동 집적회로(Scan Driver Integrated Circuit ; 이하 "스캔 D-IC"라 함)(440)와, 데이터 라인들을 구동하기 위한 데이터 구동 집적회로(Data Driver Integrated Circuit ; 이하 "데이터 D-IC"라 함)(430)와, 상기 데이터 D-IC(430) 및 스캔 D-IC(440) 각각의 구동 타이밍을 제어하기 위한 타이밍 제어부(미도시)가 포함되어 구성된다.

본 발명은 도 3에 도시된 바와 같이, R, G, B 서브픽셀(416)이 세로방향으로 배열되어 하나의 화소(414)를 구성하는 버티컬 스트라이프(vertical stripe) 형태이고, 상기 스캔 D-IC(440)가 표시패널 측면에 한 쌍으로 구비되어 스캔 D-IC의 레이아웃 면적을 최소화할 수 있도록 구성됨을 그 특징으로 한다.

상기 버티컬 스트라이프 형태의 화소(414)는 기존과 같이 R, G, B 서브픽셀(416)이 가로방향으로 배열되어 하나의 화소 이루는 것이 아니라, 상기 R, G, B 서브픽셀이 세로방향으로 배열되어 하나의 화소를 이루는 것을 말한다.

이에 따라 종래의 화소를 구동하기 위해서는 3개의 데이터 라인과 하나의 스캔 라인이 필요하였으나, 상기 버티컬 스트라이프 형태의 화소(414)를 구동하기 위해서는 1개의 데이터 라인과 3개의 스캔 라인이 필요하게 된다.

즉, 종래의 경우는 각각의 R, G, B 서브픽셀이 가로방향으로 배열되어 있으므로, 패널의 상측 부분에서 인출되는 데이터 라인이 3개 필요하게 되고, 패널의 측면 부분에서 인출되는 하나의 스캔 라인이 상기 가로방향으로 배열된 R, G, B 서브픽셀을 통과하여 이를 구동시킬 수 있었으나, 상기 버티컬 스트라이프 형태의 화소(414)의 경우에는 이를 구성하는 R, G, B 서브픽셀이 세로방향으로 배열되어 있으므로, 패널의 측면 부분에서 인출되는 스캔 라인이 3개 필요하게 되고, 패널의 상측 부분에서 인출되는 하나의 데이터 라인이 상기 세로방향으로 배열된 R, G, B 서브픽셀을 통과하여 이를 구동시킬 수 있게 되는 것이다.

이와 같은 버티컬 스트라이프 형태의 화소(414)가 포함되는 EL 표시패널(410)은 종래의 EL 표시장치에 구비되는 데이터 D-IC(430)에 비해 출력채널이 인출되는 핀 수를 1/3로 줄일 수 있다는 장점이 있다.

단, 상기 버티컬 스트라이프 형태의 화소가 구비되는 표시패널 일측에 하나의 스캔 D-IC가 구비되는 경우, 상기 스캔 D-IC는 상기 각 서브픽셀의 높이(C)에 대응되는 각각의 회로단이 n개를 구비하고, 상기 각 회로단은 소정의 너비(D)를 갖기 때문에 상기 하나의 스캔 D-IC에 대한 레이아웃(lay out)은 "각 서브픽셀의 높이(C)*소정의 너비(D)*스캔 라인 수(n)"만큼의 면적이 요구된다.

상기 회로단에서는 스캔 라인이 하나씩 인출되어 상기 스캔 라인과 연결되는 다수의 서브픽셀에 턴온 전압을 제공하는 역할을 한다.

여기서, 상기 각 서브픽셀의 높이(C)는 도 2에 도시된 기존의 일반적인 서브픽셀의 높이(A)의 약 1/3 정도이기 때문에 상기 스캔 D-IC의 회로단의 높이는 기존보다 1/3배정도 작게 되나, 그 너비(D)는 기존 도 2에 도시된 기존 회로단의 너비의 약 3배정도 길다.

즉, 버티컬 스트라이프 형태의 서브픽셀이 구비된 EL 장치의 경우에도 상기 스캔 D-IC를 표시패널 일측에 하나만 구현할 경우에는 앞서 설명한 스캔 D-IC 레이아웃 만큼의 면적이 요구되기 때문에 이는 도 2에 도시된 종래의 EL장치보다 가로 방향으로 레이아웃 면적이 증가된다는 단점이 있다.

이에 본 발명은 상기 스캔 D-IC(440)를 표시패널의 일측이 아닌 양측에 제 1스캔 D-IC(442), 제 2스캔 D-IC(444) 구비토록 하고, 상기 스캔 D-IC를 구성하는 각각의 회로단(446, 447) 높이를 상기 버티컬 스트라이프 형태의 서브픽셀(416) 높이(C)의 2배 즉, 세로방향으로 인접한 2개의 서브픽셀의 높이에 해당하는 높이(2C)를 갖도록 하고, 또한 그 너비를 앞서 설명한 하나의 스캔 D-IC가 구비된 경우의 회로단 너비(D)의 1/2로 하여 레이아웃 면적을 최소화함을 그 특징으로 한다.

즉, 본 발명에 의하면 스캔 D-IC의 레이아웃 면적이 가로방향으로 증가함으로써 발생하는 패널 사이즈 증가 문제를 극복할 수 있게 되어 버티컬 스트라이프 서브픽셀 배열을 이용한 EL 표시장치에서 보다 컴팩트(compact)한 패널을 구현할 수 있게 된다.

도 3에 도시된 바와 같이, 본 발명에 의한 스캔 D-IC는 표시패널이 구비된 유효 표시영역(active area)의 좌, 우측에 배치되는 것으로, 즉, 제 1스캔 D-IC(442)와 제 2스캔 D-IC(444)로 구성된다.

도 3에 도시된 실시예의 경우 상기 제 1스캔 D-IC(442)는 기수번째 회로단(446)이 구비되어 있고, 제 2스캔 D-IC(444)는 우수번째 회로단(447)이 구비되어 있음을 특징으로 하나, 이는 하나의 실시예에 불과한 것으로, 본 발명이 이에 한정되는 것은 아니다.

여기서, 상기 제 1 및 제 2스캔 D-IC(442, 444)는 인접한 2개의 세로방향 서브픽셀의 피치에 해당하는 높이(2C)를 갖도록 레이아웃(layout) 하게되며, 상기 제 1스캔 D-IC(442)의 출력(output)은 기수번째 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 2스캔 D-IC(444)의 입력(input)로 사용된다.

또한, 마찬가지로 상기 제 2스캔 D-IC(444)의 출력(output)은 우수번째 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 1스캔 D-IC(442)의 입력(input)로 사용된다.

도 4는 도 3에 도시된 본 발명의 실시예에 의한 일렉트로-루미네센스 표시장치에 대한 개략적인 회로도이다.

도 3 및 도 4를 참조하면, 본 발명의 실시예에 의한 EL 표시장치(400)는 표시패널 내에 구비되는 R, G, B 서브픽셀(416)이 세로방향으로 배열되어 하나의 화소(414)를 구성하는 버티컬 스트라이프(vertical stripe) 형태이고, 상기 스캔 D-IC(440)가 표시패널 측면에 한 쌍으로 구비되어 스캔 D-IC의 레이아웃 면적을 최소화할 수 있도록 구성되는 것으로, 상기 한 쌍의 스캔 D-IC(442, 444)를 구성하는 각각의 회로단 높이를 상기 버티컬 스트라이프 형태의 서브픽셀 높이(C)의 2배 즉, 세로방향으로 인접한 2개의 서브픽셀(416)의 높이에 해당하는 높이(2C)를 갖도록 하고, 또한 그 너비를 앞서 설명한 하나의 스캔 D-IC가 구비된 경우의 회로단 너비(D)의 1/2로 하여 레이아웃 면적을 최소화함을 그 특징으로 한다.

즉, 본 발명에 의한 스캔 D-IC는 표시패널이 구비된 유효 표시영역(active area)의 좌, 우측에 배치되는 것으로, 즉, 제 1스캔 D-IC(442)와 제 2스캔 D-IC(444)로 구성된다.

이 때, 도 3 및 도 4에 도시된 바에 의하면, 상기 제 1스캔 D-IC(442)는 기수번째 회로단(446)이 구비되어 있고, 제 2스캔 D-IC(444)는 우수번째 회로단(447)이 구비되어 있으나, 이는 하나의 실시예에 불과하다.

즉, 상기 제 1스캔 D-IC는 우수번째 회로단이 구비되어 있고, 제 2스캔 D-IC는 기수번째 회로단이 구비될 수도 있는 것이다.

여기서, 상기 제 1 및 제 2스캔 D-IC(442, 444)는 인접한 2개의 세로방향 서브픽셀(416)의 피치에 해당하는 높이(2C)를 갖도록 레이아웃(layout) 하게되며, 도 3 및 도 4에 도시된 실시예에 의할 경우 상기 제 1스캔 D-IC(442)의 출력(output)은 기수번째 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 2스캔 D-IC(444)의 입력(input)로 사용된다. 마찬가지로 상기 제 2스캔 D-IC(444)의 출력(output)은 우수번째 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 1스캔 D-IC(442)의 입력(input)로 사용된다.

여기서, 상기 화소(414)는 앞서 설명한 바와 같이 버티컬 스트라이프(vertical stripe) 형태로 구성되는 것으로, 상기 버티컬 스트라이프 형태의 화소는 R, G, B 서브픽셀이 가로방향으로 배열되어 하나의 화소 이루는 것이 아니라, 상기 R, G, B 서브픽셀(416)이 세로방향으로 배열되어 하나의 화소를 이루는 것을 특징으로 한다.

도 4를 참조하면 상기 버티컬 스트라이프 형태의 화소를 구성하는 서브픽셀 각각은 공급 전압원(VDD)과, 공급 전압원(VDD)과 기저전압원(GND) 사이에 접속된 발광셀(OLED)과, 데이터 라인(DL)과 스캔 라인(SL) 각각으로부터 공급되는 구동신호에 따라 발광셀(OLED)을 구동시키기 위한 발광셀 구동회로(130)를 구비한다.

발광셀 구동회로(130)는 공급 전압원(VDD)과 발광셀(OLED) 사이에 접속된 구동 TFT(DT)와, 스캔 라인(SL)과 데이터 라인(DL)에 접속된 제 1 스위칭 TFT(T1)와, 제 1 스위칭 TFT(T1)와 구동 TFT(DT)에 접속된 제 2 스위칭 TFT(T2)와, 제 1 및 제 2 스위칭 TFT(T1, T2) 사이의 노드와 공급 전압원(VDD) 사이에 접속되고 구동 TFT(DT)와 전류미러(Current Mirror) 회로를 형성하여 전류를 전압으로 변환하는 변환 TFT(MT)와, 구동 TFT(DT)와 변환 TFT(MT) 각각의 게이트 단자와 공급 전압원(VDD) 사이에 접속된 스토리지 커패시터(Cst)를 구비한다.

구동 TFT(DT)의 게이트 단자는 변환 TFT(MT)의 게이트 단자에 접속되고, 소스 단자는 공급 전압원(VDD)에 접속됨과 아울러 드레인 단자는 발광셀(OLED)에 접속된다. 변환 TFT(MT)의 소스 단자는 공급 전압원(VDD)에 접속되고, 드레인 단자는 제 1 스위칭 TFT(T1)의 드레인 단자와 제 2 스위칭 TFT(T2)의 소스 단자에 접속된다. 제 1 스위칭 TFT(T1)의 소스 단자는 데이터 라인(DL)에 접속되고 드레인 단자는 제 2 스위칭 TFT(T2)의 소스 단자에 접속된다. 제 2 스위칭 TFT(T2)의 드레인 단자는 구동 TFT(DT) 및 변환 TFT(MT) 각각의 게이트 단자 및 스토리지 커패시터(Cst)에 접속된다. 제 1 및 제 2 스위칭 TFT(T1, T2) 각각의 게이트 단자는 스캔 라인(Scan)에 접속된다.

한편, 변환 TFT(MT)와 구동 TFT(DT)는 전류미러 회로를 형성하도록 인접되게 형성되기 때문에 동일한 특성을 가지는 것으로 가정할 경우 변환 TFT(MT)와 구동 TFT(DT)를 동일한 크기로 형성하면 변환 TFT(MT)와 구동 TFT(DT)에 흐르는 전류의 양은 동일하게 된다.

이와 같은, 본 발명의 실시 예에 따른 EL 표시장치는 입력 데이터에 비례하는 전류레벨 또는 펄스 폭을 가지는 전류신호를 각 서브픽셀들(416)에 공급하게 된다. 그리고, 상기 서브픽셀들(416) 각각은 데이터 라인(DL)으로부터 공급되는 전류의 양에 비례하여 발광하게 된다.

타이밍 제어부(미도시)는 외부 시스템(예를 들면, 그래픽 카드)으로부터 공급되는 동기신호들을 이용하여 데이터 D-IC(430)를 제어하기 위한 데이터 제어신호 및 스캔 D-IC(440)를 제어하기 위한 스캔 제어신호를 생성한다. 또한, 타이밍 제어부는 외부 시스템으로부터 공급되는 데이터 신호를 데이터 D-IC(430)에 공급한다.

발명의 효과

이와 같은 본 발명에 의하면, 버티컬 스트라이프 형태의 화소로 구성된 표시패널 측면에 한 쌍의 스캔 D-IC가 구비되고, 상기 스캔 D-IC의 레이아웃 면적을 최소화함으로써, 보다 콤팩트(compact)한 패널을 제조할 수 있다는 장점이 있다.

또한, 표시패널의 양측에 각각 스캔 D-IC가 구비됨으로써, 레이아웃 손실 없이 상기 표시패널이 EL 표시장치의 정 중앙에 위치하도록 구성할 수 있다는 장점이 있다.

(57) 청구의 범위

청구항 1.

다수의 데이터 라인 및 스캔 라인의 교차부마다 형성되는 R, G, B 서브픽셀들을 포함하는 일렉트로-루미네센스 표시패널과;

상기 스캔 라인들을 구동하기 위한 스캔 구동 집적회로(스캔 D-IC) 및 상기 데이터 라인들을 구동하기 위한 데이터 구동 집적회로(데이터 D-IC)가 포함되어 구성되며,

상기 R, G, B 서브픽셀이 세로방향으로 배열되어 하나의 화소를 구성하는 버티컬 스트라이프(vertical stripe) 형태이고,

상기 스캔 D-IC가 상기 표시패널 측부에 한 쌍으로 구비되어 스캔 D-IC의 레이아웃 면적을 최소화할 수 있도록 구성됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 2.

제 1항에 있어서,

상기 스캔 D-IC는 스캔 라인이 하나씩 인출되어 상기 스캔라인과 연결되는다수의 서브픽셀에 소정의 턴온 전압을 제공하는 회로단이 다수 구비됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 3.

제 2항에 있어서,

상기 스캔 D-IC를 구성하는 각 회로단의 높이를 상기 세로방향으로 인접한 2개의 서브픽셀의 높이로 설정함을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 4.

제 1항에 있어서,

상기 스캔 D-IC는 상기 표시패널이 구비된 유효 표시영역(active area)의 좌, 우측에 배치되는 것으로, 제 1스캔 D-IC와 제 2스캔 D-IC로 구성됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 5.

제 4항에 있어서,

상기 제 1스캔 D-IC는 기수번째 회로단이 구비되고, 제 2스캔 D-IC는 우수번째 회로단이 구비되어 있음을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 6.

제 5항에 있어서,

상기 제 1스캔 D-IC의 출력(output)은 기수번째 스캔 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 2스캔 D-IC의 입력(input)로 사용됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 7.

제 5항에 있어서,

상기 제 2스캔 D-IC의 출력(output)은 우수번째 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 1스캔 D-IC의 입력(input)로 사용됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 8.

제 4항에 있어서,

상기 제 1스캔 D-IC는 우수번째 회로단이 구비되고, 제 2스캔 D-IC는 기수번째 회로단이 구비되어 있음을 특징으로 하는 일렉트로-루미네센스 표시장치.

청구항 9.

제 8항에 있어서,

상기 제 1스캔 D-IC의 출력(output)은 우수번째 스캔 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 2스캔 D-IC의 입력(input)로 사용됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

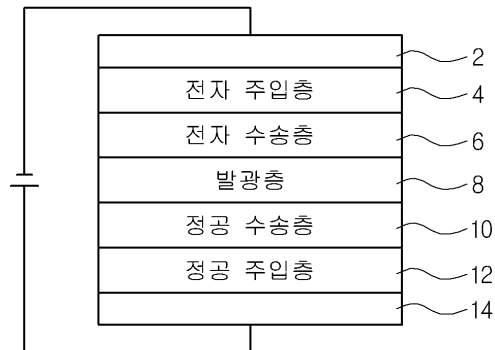
청구항 10.

제 8항에 있어서,

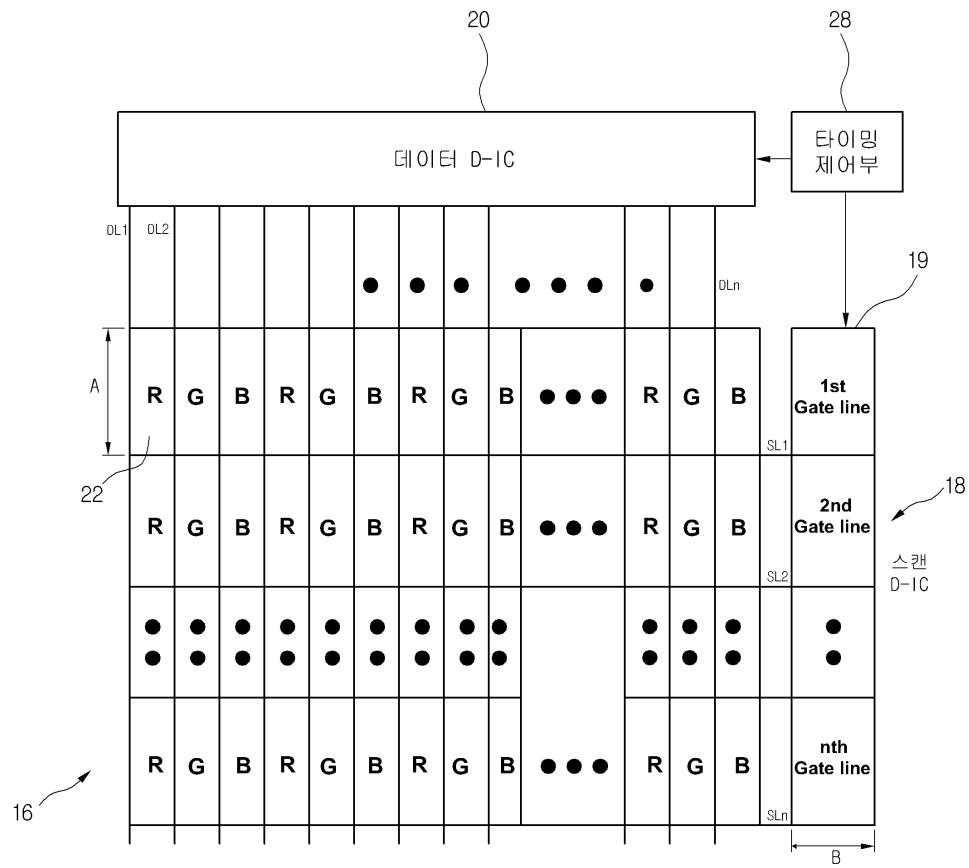
상기 제 2스캔 D-IC의 출력(output)은 기수번째 라인에 연결된 서브픽셀 내에 구비된 박막트랜지스터의 턴-온, 턴-오프를 담당하고, 이는 제 1스캔 D-IC의 입력(input)로 사용됨을 특징으로 하는 일렉트로-루미네센스 표시장치.

도면

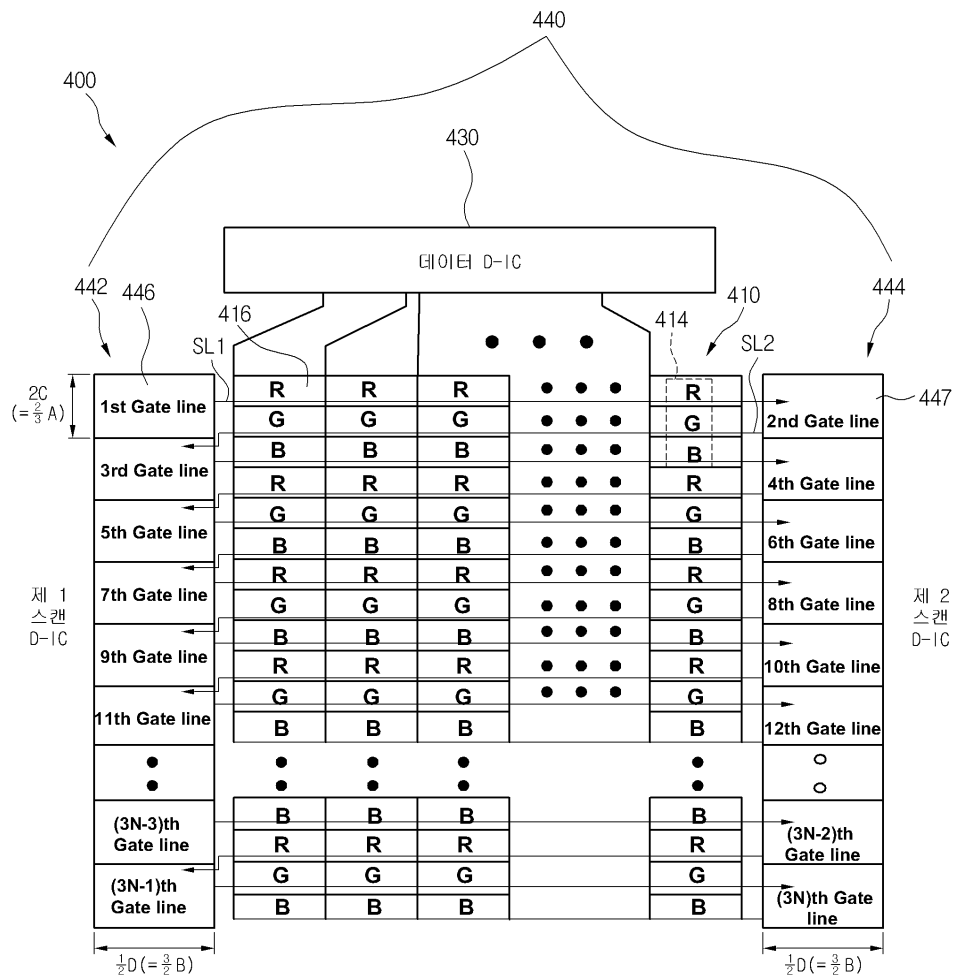
도면1



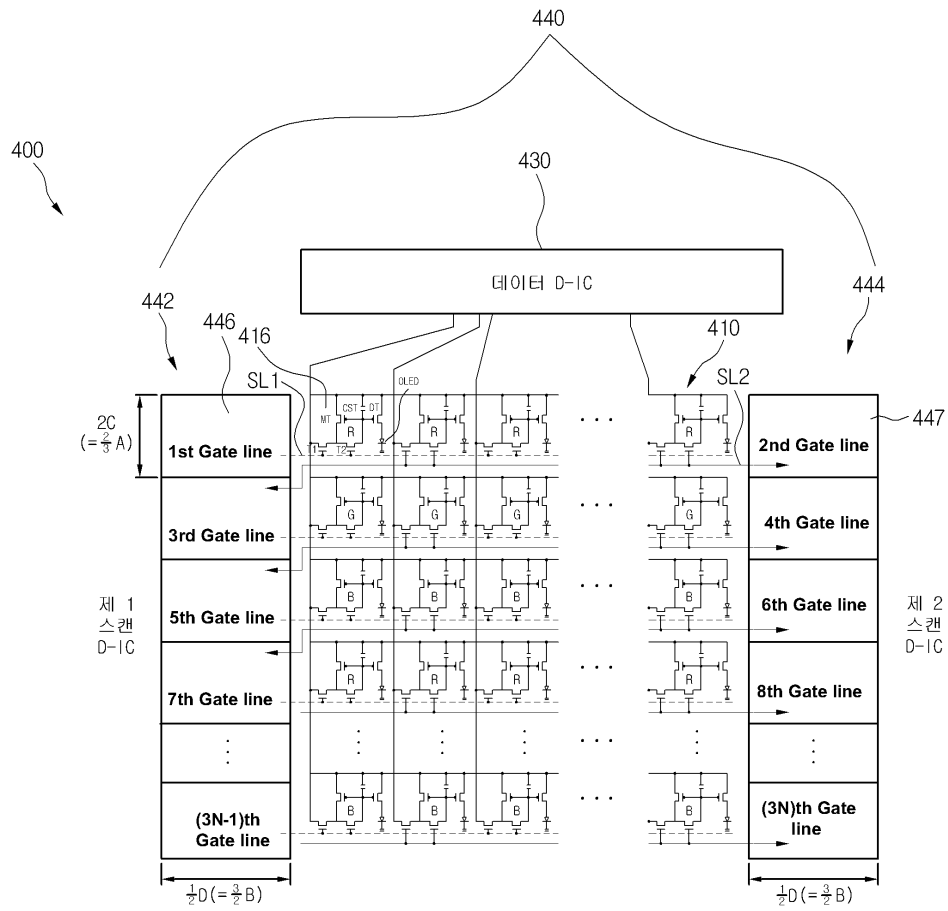
도면2



도면3



도면4



专利名称(译)	电致发光显示装置		
公开(公告)号	KR1020060109652A	公开(公告)日	2006-10-23
申请号	KR1020050031875	申请日	2005-04-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH DU HWAN 오두환 CHANG JAE WON 장재원		
发明人	오두환 장재원		
IPC分类号	H05B33/00 G09G3/30		
CPC分类号	G09G2300/0842 G09G3/3241 G09G3/3266 G09G2310/0221		
其他公开文献	KR101213937B1		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的电致发光显示装置包括：电致发光显示面板，包括形成在多条数据线和扫描线的交叉点处的R，G和B子像素；用于驱动扫描线的（D-IC）和用于驱动数据线的数据驱动IC（数据D-IC），以及R，G和B子像素垂直条纹形状，沿纵向排列并构成一个像素，扫描DIC设置在显示面板一侧，以便最小化扫描D-IC的布局面积。的。3

