

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>  
H05B 33/00  
H05B 33/10

(11) 공개번호 10-2005-0121852  
(43) 공개일자 2005년12월28일

(21) 출원번호 10-2004-0046944  
(22) 출원일자 2004년06월23일

(71) 출원인 삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575

(72) 발명자 구재본  
경기도 용인시 수지읍 풍덕천리 풍림아파트 105동 504호  
서민철  
경기도 성남시 분당구 구미동 까치마을 신원아파트 301동 802호

(74) 대리인 리엔목특허법인  
이해영

심사청구 : 있음

(54) 유기 박막 트랜지스터를 구비한 능동 구동형 유기전계발광 디스플레이 장치 및 그 제조방법

요약

본 발명은 p형 유기 박막 트랜지스터를 구비하고 높은 개구율을 가지며, 어레이(array)로 구현하기 용이한 능동 구동형 유기 전계발광 디스플레이 장치를 위하여, 제 1 전극과, 상기 제 1 전극 상에 구비된 적어도 발광층을 포함하는 중간층과, 상기 중간층 상에 구비된 제 2 전극과, 상기 제 2 전극의 상부에 구비되고 상기 제 2 전극과 절연되는 제 1 소스 전극과, 상기 제 2 전극의 상부에 구비되고 상기 제 2 전극과 연결되는 제 1 드레인 전극과, 상기 제 1 소스 전극 및 상기 제 1 드레인 전극과 접촉하는 p형 유기 반도체층과, 상기 p형 유기 반도체층의 상부에 구비되고 상기 제 1 소스 전극과 상기 제 1 드레인 전극과 상기 p형 유기 반도체층과 절연된 제 1 게이트 전극을 포함하는 것을 특징으로 하는 유기 전계발광 디스플레이 장치를 제공한다.

대표도

도 10

명세서

도면의 간단한 설명

도 1은 종래의 능동 구동형 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 평면도.

도 2는 도 1의 능동 구동형 전계발광 디스플레이 장치의 부화소부를 도 1의 P1 내지 P7을 따라 취하여 개략적으로 도시한 단면도.

도 3은 종래의 유기 박막 트랜지스터를 구비한 유기 전계발광 디스플레이 장치를 개략적으로 도시하는 단면도.

도 4는 종래의 유기 박막 트랜지스터를 구비한 유기 전계발광 디스플레이 장치를 개략적으로 도시하는 단면도.

도 5는 본 발명의 바람직한 일 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 전계발광 디스플레이 장치의 회로를 개략적으로 도시하는 회로도.

도 6은 도 5의 A 부분을 도시하는 회로도.

도 7은 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 평면도.

도 8은 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q5 및 Q6을 따라 취하여 개략적으로 도시한 단면도.

도 9는 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q1 내지 Q3을 따라 취하여 개략적으로 도시한 단면도.

도 10은 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q1 내지 Q5를 따라 취하여 개략적으로 도시한 단면도.

도 11은 본 발명의 바람직한 또 다른 일 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 단면도.

도 12는 본 발명의 바람직한 또 다른 일 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부들의 일부를 개략적으로 도시한 평면도.

도 13은 본 발명의 바람직한 또 다른 일 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 단면도.

도 14는 본 발명의 바람직한 또 다른 일 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 단면도.

도 15 내지 도 18은 본 발명에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조공정을 개략적으로 도시하는 단면도들.

<도면의 주요부분에 대한 부호의 설명>

410 : 제 1 유기 박막 트랜지스터 411 : 제 1 게이트 전극

412 : 제 1 소스 전극 413 : 제 1 드레인 전극

440 : 스토리지 커패시터 441 : 제 1 커패시터 전극

442 : 제 2 커패시터 전극 450 : 제 2 유기 박막 트랜지스터

451 : 제 2 게이트 전극 452 : 제 2 소스 전극

453 : 제 2 드레인 전극 461 : 제 1 전극

462 : 제 2 전극 480 : p형 유기 반도체층

481 : 기관 483 : 게이트 절연막

483a : 제 2 콘택홀 485 : 보호막

485a : 제 1 콘택홀 486 : 화소 정의막

487 : 중간층 491 : 적색 발광 부화소

492 : 녹색 발광 부화소 493 : 청색 발광 부화소

495 : 컬러 필터 496 : 색변환층

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치에 관한 것으로서, 더 상세하게는 p형 유기 박막 트랜지스터를 구비하고 대략 100%에 가까운 고개구율을 가지며, 어레이(array)로 구현하기 용이한 능동 구동형 유기 전계발광 디스플레이 장치에 관한 것이다.

도 1은 종래의 능동 구동형 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 평면도이고, 도 2는 도 1의 능동 구동형 전계발광 디스플레이 장치의 부화소부를 도 1의 P1 내지 P7을 따라 취하여 개략적으로 도시한 단면도이다.

상기 도면을 참조하면, 실리콘으로 형성되는 반도체층(180)을 구비하는 기존의 실리콘 박막 트랜지스터(silicon thin film transistor, 110, 150)의 경우, 고농도의 불순물로 도핑된 소스 영역 및 드레인 영역과 상기 두 영역의 사이에 형성된 채널 영역을 갖는 반도체층(180)을 가지며, 상기 반도체층(180)과 절연되어 상기 채널 영역에 대응되는 영역에 위치하는 게이트 전극(111, 151)과, 상기 소스 영역 및 드레인 영역에 각각 접촉되는 소스 전극(112, 152) 및 드레인 전극(113, 153)을 갖는다.

그러나 상기와 같은 구조의 기존의 실리콘 박막 트랜지스터(110, 150)는 제조 비용이 많이 들고, 외부의 충격에 의해 쉽게 깨지며, 300℃ 이상의 고온 공정에 의해 생산되기 때문에 플라스틱 기판 등을 사용할 수 없다는 등의 문제점이 있다.

특히 액정 표시장치(LCD : liquid display device)나 전계발광 표시장치(ELD : electroluminescence display device) 등의 평판 표시장치에는 각 화소의 동작을 제어하는 스위칭 소자 및 각 화소의 구동 소자로 박막 트랜지스터가 사용되는 바, 이러한 평판 표시장치에 있어서 최근 요구되고 있는 대형화 및 박형화와 더불어 플렉서블(flexible) 특성을 만족시키기 위해, 기존의 글라스재가 아닌 플라스틱재 등으로 구비되는 기판을 사용하려는 시도가 계속되고 있다. 그러나 플라스틱 기판을 사용할 경우에는 전술한 바와 같이 고온 공정이 아닌 저온 공정을 사용해야 한다. 따라서, 종래의 실리콘 박막 트랜지스터를 사용하기가 어렵다는 문제점이 있었다.

이러한 문제점을 해결하기 위하여, 최근 저온 공정이 가능한 유기막을 반도체층으로 사용하는 유기 박막 트랜지스터(organic thin film transistor)에 대한 연구가 활발히 이루어지고 있다.

도 3은 종래의 유기 박막 트랜지스터를 구비한 유기 전계발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

도 3을 참조하면, 기판(200) 상에 형성된 유기 전계발광 소자(210)와 유기 박막 트랜지스터(220)가 구비되어 있다. 유기 전계발광 소자(210)는 상기 기판(200) 상에 순차적으로 형성된 투명 전극(211), 유기물 발광층(212) 및 금속 전극(213)을 구비하며, 유기 박막 트랜지스터(220)는 상기 기판(200) 상에 구비된 게이트 전극(221), 상기 게이트 전극(221) 상에 구비된 유전층(222), 상기 유전층(222) 상에 구비된 유기 반도체층(223) 및 상기 유전층(222) 위에서 상기 유기 반도체층(223)의 양쪽으로 배치된 소스 전극(224) 및 드레인 전극(225)을 구비한다. 상기 드레인 전극(225)은 유기 전계발광 소자(210)의 투명 전극(211) 및 유기물 발광층(212)과 연결된다.

그러나 상기와 같은 유기 전계발광 소자(210)는 상기 유기 박막 트랜지스터(220)와 수평 방향으로 나란히 배열된 구조를 가진다. 따라서 유기 박막 트랜지스터(220)의 크기로 인하여 낮은 개구율을 갖는다는 문제점이 있다. 개구율이 낮은 경우, 디스플레이 소자에서의 단위 화소에서의 발광 세기를 증가시켜야 하므로 이에 따른 수명 저하라는 문제점이 발생한다.

이러한 문제점을 해결하기 위해 대한민국 공개특허공보 제 2003-0017748호에는, 유기 박막 트랜지스터와 유기 전계발광 소자가 수직으로 적층된 능동 구동형 유기 전계발광 디스플레이 장치가 개시되어 있다.

도 4는 상기 공개특허공보에서 개시된 유기 박막 트랜지스터를 구비한 유기 전계발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

상기 도 4를 참조하면, 기판(300) 상에 구비된 유기 전계발광 소자(310)와 유기 박막 트랜지스터(330)가 제 1 절연층(320)으로 분리되어 수직으로 구비되어 있다. 유기 전계발광 소자(310)는 상기 기판(300) 상에 순차적으로 형성된 투명 전극(311), 유기물 발광층(312) 및 금속 전극(313)을 구비하고, 유기 박막 트랜지스터(330)는 상기 제 1 절연층(320) 상에 구비된 게이트 전극(331), 상기 게이트 전극(331) 상에 구비된 제 2 절연층(332), 상기 제 2 절연층(332) 상에 구비된 소스 전극(334) 및 드레인 전극(335), 상기 소스 전극(334) 및 상기 드레인 전극(335)에 연결된 유기 반도체층(333)을 구비하며, 상기 소스 전극(334)은 상기 금속 전극(313)에 연결되어 있다.

그러나 상기 공개특허공보에 개시된 것은 복수개의 유기 박막 트랜지스터 및 이를 구비한 복수개의 유기 전계발광 소자들이 구비된 개념, 즉 어레이(array) 개념이 아닌 하나의 유기 박막 트랜지스터를 구비한 하나의 유기 전계발광 소자의 개념이며, 이를 이용해서 복수개의 유기 박막 트랜지스터를 구비한 복수개의 유기 전계발광 소자들로 구비된 실제로 사용될 수 있는 능동 구동형 유기 전계발광 디스플레이 장치를 구현하기는 어렵다는 문제점이 있다.

또한 상기 공개특허공보에 개시된 구조에 있어서는 상기 유기 박막 트랜지스터(330)는 소위 인버티드 코플라나(inverted coplanar) 구조를 취하고 있는 바, 상기와 같은 구조의 유기 박막 트랜지스터(330)를 이용하여 능동 구동형 유기 전계발광 디스플레이 장치를 구현하기 위해서는 복잡한 공정을 거치고 복잡한 구조를 갖게 되는 바, 실제로 사용될 수 있는 능동 구동형 유기 전계발광 디스플레이 장치를 구현하기는 어렵다는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 유기 박막 트랜지스터를 구비하고 대략 100%에 가까운 고개구율을 가지며, 어레이(array)로 구현하기 용이한 능동 구동형 유기 전계발광 디스플레이 장치를 제공하는 것을 목적으로 한다.

### 발명의 구성 및 작용

상기와 같은 목적 및 그 밖의 여러 목적을 달성하기 위하여, 본 발명은, 제 1 전극과, 상기 제 1 전극 상에 구비된 적어도 발광층을 포함하는 중간층과, 상기 중간층 상에 구비된 제 2 전극과, 상기 제 2 전극의 상부에 구비되고 상기 제 2 전극과 절연되는 제 1 소스 전극과, 상기 제 2 전극의 상부에 구비되고 상기 제 2 전극과 연결되는 제 1 드레인 전극과, 상기 제 1 소스 전극 및 상기 제 1 드레인 전극과 접촉하는 p형 유기 반도체층과, 상기 p형 유기 반도체층의 상부에 구비되고 상기 제 1 소스 전극, 상기 제 1 드레인 전극 및 상기 p형 유기 반도체층과 절연된 제 1 게이트 전극을 포함하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치를 제공한다.

이러한 본 발명의 다른 특징에 의하면, 상기 제 2 전극 상에 보호막이 구비되고, 상기 보호막 상에 상기 제 1 소스 전극 및 상기 제 1 드레인 전극이 구비되며, 상기 제 1 드레인 전극은 상기 보호막에 구비된 컨택홀을 통해 상기 제 2 전극과 연결되는 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 p형 유기 반도체층 상에 게이트 절연막이 구비되고, 상기 게이트 절연막 상에 상기 제 1 게이트 전극이 구비되는 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 게이트 절연막이 유기물인 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 제 1 소스 전극과 연결되는 제 1 커패시터 전극 및 상기 제 1 커패시터 전극에 대향 배치되고 상기 제 1 게이트 전극과 연결된 제 2 커패시터 전극을 구비하는 커패시터와, 상기 제 2 커패시터 전극에 연결되는 제 2 드레인 전극과, 상기 제 2 드레인 전극에 접촉하는 유기 반도체층과, 상기 유기 반도체층에 접촉하는 제 2 소스 전극과, 상기 제 2 드레인 전극, 상기 제 2 소스 전극 및 상기 유기 반도체층과 절연된 제 2 게이트 전극을 더 구비하는 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 제 1 드레인 전극, 상기 제 1 소스 전극, 상기 제 1 커패시터 전극, 상기 제 2 드레인 전극 및 상기 제 2 소스 전극은 동일 평면에 구비되고, 상기 제 1 게이트 전극, 상기 제 2 커패시터 전극 및 상기 제 2 게이트 전극은 동일 평면에 구비되는 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 제 1 전극은 투명 전극이고, 상기 제 2 전극은 반사형 전극인 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 제 1 전극 상에 화소 정의막이 구비된 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 중간층에 포함된 발광층은 적색, 녹색 또는 청색 광을 방출하는 발광층인 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 발광층은 백색 광을 방출하는 발광층이고, 상기 제 1 전극과 상기 발광층을 포함하는 중간층 사이에, 상기 발광층에서 방출된 백색 광을 적색, 녹색 또는 청색 광으로 필터링하는 칼라 필터가 더 구비된 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 발광층은 청색 광을 방출하는 발광층이고, 상기 제 1 전극과 상기 발광층을 포함하는 중간층 사이에, 상기 발광층에서 방출된 청색 광을 적색, 녹색 또는 청색 광으로 변환시키는 색변환층이 더 구비된 것으로 할 수 있다.

본 발명은 또한 상기와 같은 목적을 달성하기 위하여, 기관의 전면 또는 소정의 패턴으로 제 1 전극을 구비하는 단계와, 상기 제 1 전극 상에 적어도 발광층을 포함하는 중간층을 구비하는 단계와, 상기 중간층 상에 소정 패턴의 제 2 전극을 구비하는 단계와, 상기 제 2 전극을 덮으면서 상기 기관의 전면에서 보호막을 구비하는 단계와, 상기 보호막에 상기 제 2 전극이 노출되도록 제 1 콘택홀을 형성하는 단계와, 상기 보호막 상에, 상기 제 1 콘택홀을 통해 상기 제 2 전극에 연결되는 제 1 드레인 전극과, 일체로 형성되는 제 1 소스 전극 및 제 1 커패시터 전극과, 제 2 드레인 전극과, 제 2 소스 전극을 형성하는 단계와, 상기 전극들을 덮으면서 상기 기관의 전면에서 구비되는 p형 유기 반도체층을 구비하는 단계와, 상기 p형 유기 반도체층 상에 상기 기관의 전면에서 구비되는 게이트 절연막을 구비하는 단계와, 상기 제 2 드레인 전극이 노출되도록 상기 p형 유기 반도체층과 상기 게이트 절연막 내에 제 2 콘택홀을 형성하는 단계와, 상기 게이트 절연막 상에, 상기 제 1 소스 전극 및 상기 제 1 드레인 전극의 상부에 구비되는 제 1 게이트 전극과, 상기 제 2 콘택홀을 통해 상기 제 2 드레인 전극에 연결되고 상기 제 1 커패시터 전극의 상부에 구비되는 제 2 커패시터 전극과, 상기 제 2 소스 전극 및 상기 제 2 드레인 전극의 상부에 구비되는 제 2 게이트 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조방법을 제공한다.

이러한 본 발명의 또 다른 특징에 의하면, 상기 제 1 전극을 구비하는 단계와 상기 중간층을 구비하는 단계 사이에, 화소 정의막을 구비하는 단계를 더 구비하는 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 발광층은 백색 광을 방출하는 발광층이고, 상기 제 1 전극을 구비하는 단계 이전에, 상기 기관 상에 상기 발광층에서 방출된 백색 광을 적색, 녹색 또는 청색 광으로 필터링하는 칼라 필터를 구비하는 단계를 더 구비하는 것으로 할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 발광층은 청색 광을 방출하는 발광층이고, 상기 제 1 전극을 구비하는 단계 이전에, 상기 기관 상에 상기 발광층에서 방출된 청색 광을 적색, 녹색 또는 청색 광으로 변환시키는 색변환층을 구비하는 단계를 더 구비하는 것으로 할 수 있다.

이하, 첨부된 도면들을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.

도 5는 본 발명의 바람직한 제 1 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 전계발광 디스플레이 장치의 회로를 개략적으로 도시하는 회로도이고, 도 6은 도 5의 A 부분을 도시하는 회로도이다. 도 7은 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 평면도이고, 도 8은 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q5 및 Q6을 따라 취하여 개략적으로 도시한 단면도이며, 도 9는 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q1 내지 Q3을 따라 취하여 개략적으로 도시한 단면도이고, 도 10은 상기 실시예에 따른 p형 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q1 내지 Q5를 따라 취하여 개략적으로 도시한 단면도이다.

전계발광 디스플레이 장치는 발광층에서의 발광 색상에 따라 다양한 화소 패턴을 구비하는데, 예컨대 적색, 녹색 및 청색의 부화소들을 포함하는 화소를 구비한다. 상기 전계발광 소자는 전류구동 방식의 발광 소자로서, 상기 소자를 구성하는 양 전극간의 전류 흐름에 따라 적색, 녹색 또는 청색의 빛을 발광하여 소정의 화상을 구현한다.

상기 전계발광 소자의 구성을 간략히 설명하자면, 제 1 전극과, 상기 제 1 전극 상부로 구비되는 적어도 발광층을 포함하는 중간층과, 상기 중간층의 상부로 구비되는 제 2 전극으로 구성된다. 본 발명은 반드시 상기와 같은 구조로 한정되는 것은 아니며 다양한 전계발광 소자의 구조가 그대로 적용될 수 있음은 물론이다.

전계발광 소자를 이용한 평판 디스플레이 장치는 휘도, 콘트라스트 및 시야각 등의 면에서 다른 종래의 디스플레이 장치보다 뛰어나다는 장점이 있어 연구개발이 활발한 바, 특히 도 5 내지 도 10에 도시된 바와 같이, 각 화소마다 트랜지스터들을 구비하여 각 화소의 발광 여부 또는 각 화소에 인가되는 신호를 제어하게 하는 액티브 매트릭스형 전계발광 디스플레이 장치가 주목받고 있으며, 특히 본 발명은 상기 트랜지스터가 p형 유기 박막 트랜지스터인 유기 전계발광 디스플레이 장치에 대한 것이다.

도 5 및 도 6을 참조하면, 각 부화소부는 구동회로에 의하여 구동되는 제 2 유기 박막 트랜지스터(450), 상기 제 2 유기 박막 트랜지스터(450)에 의해 구동되는 제 1 유기 박막 트랜지스터(410), 및 상기 제 1 유기 박막 트랜지스터(410)에 의해 구동되는 유기 전계발광 소자(460)를 구비한다.

상기 제 2 유기 박막 트랜지스터(450)의 제 2 소스 전극(452)은 제 1 도선(420)에 의하여 구동 회로에 연결되고, 상기 제 2 유기 박막 트랜지스터(450)의 제 2 게이트 전극(451)은 제 2 도선(430)에 의하여 구동 회로에 연결되며, 상기 제 2 유기 박막 트랜지스터(450)의 제 2 드레인 전극(453)은 스토리지 커패시터(440)의 제 2 커패시터 전극(상부 전극, 442) 및 상기 제 1 유기 박막 트랜지스터(410)의 제 1 게이트 전극(411)과 연결된다.

상기와 같은 구성에 있어서, 상기 제 1 도선(420)이 데이터를 전송하는 데이터 라인(data line), 상기 제 2 도선(430)이 스캔 라인(scan line)에 해당하는 것으로 할 수 있으며, 이 경우 상기 제 2 유기 박막 트랜지스터(450)가 스위칭 트랜지스터(switching TR) 역할을, 상기 제 1 유기 박막 트랜지스터(410)가 드라이빙 트랜지스터(driving TR) 역할을 하게 된다. 물론 상기 선택 구동 회로에 있어서 두 개 이상의 트랜지스터를 사용할 수도 있다. 이하에서는 스위칭 트랜지스터와 드라이빙 트랜지스터 두개의 트랜지스터가 사용된 경우에 대해 설명하겠다.

도 6 및 도 7을 참조하면, 상기 스토리지 커패시터(440)의 제 1 커패시터 전극(하부 전극, 441)과 상기 제 1 유기 박막 트랜지스터(410)의 제 1 소스 전극(412)은 제 3 도선(470)과 연결되고, 상기 제 1 유기 박막 트랜지스터(410)의 제 1 드레인 전극(413)은 유기 전계발광 소자(460)의 제 2 전극(462)과 연결된다. 도 6으로부터 알 수 있는 바와 같이, 유기 전계발광 소자(460)의 제 1 전극(461)은 상기 제 2 전극(462)과 소정의 간극을 두고 대향 배치되고, 상기 제 1 전극(461)과 상기 제 2 전극(462) 사이에는 적어도 발광층을 포함하는 중간층이 구비된다.

도 7에는 부화소부에 있어서 우측 하단과 좌측 상단에 유기 박막 트랜지스터들(410, 450)이 구비되어 있으며 그 사이에 스토리지 커패시터(440)가 구비되어 있는 것으로 도시되어 있으나, 본 발명에서는 유기 박막 트랜지스터들(410, 450)이 상부 또는 하부에 나란히 구비될 수도 있고 더 많은 개수의 유기 박막 트랜지스터들을 구비할 수도 있는 등, 도 7에 도시된 바와 같은 평면구조에 한하지 않음은 물론이다.

도 7 내지 도 9에는 도 5 및 도 6의 A부분의 물리적인 구조가 개략적으로 도시되어 있다. 참고적으로, 도 7에는 도 8 및 도 9에 도시되지 않은 제 1 도선(420) 및 제 2 도선(430)이 도시되어 있고, 도 8 및 도 9에는 도 7에 도시되지 않은 구성요소, 즉 기관(481), 게이트 절연막(483), 보호막(485) 및 제 2 전극(462)이 도시되어 있다.

상기 도면들을 참조하면, 구동회로에 의하여 제 2 게이트 전극(451)에 전압이 인가되면 제 2 소스 전극(452)과 제 2 드레인 전극(453)을 연결하는 p형 유기 반도체층(480)에 도전 채널이 형성되는데, 이 때 제 1 도선(420)에 의하여 상기 제 2 소스 전극(452)에 전하가 공급되면 그 전하가 상기 제 2 드레인 전극(453)으로 이동된다. 상기 구동회로에 의하여 발광층을 포함하는 중간층(487)에서 발생하는 광량을 결정하는 전하량이 제 3 도선(470)에 공급되고, 상기 제 2 드레인 전극(453)에 의하여 제 1 게이트 전극(411)에 전하가 공급되면 제 1 소스 전극(412)의 전하가 제 1 드레인 전극(413)을 거쳐서 제 2 전극(462)으로 이동한다.

도 8 내지 도 10을 참조하여 상기 부화소부의 구체적인 구성에 대하여 설명한다.

도 8을 참조하면, 기관(481) 상에는 제 1 전극(461)이 전면적으로 구비되고, 상기 제 1 전극(461) 상에는 적어도 발광층을 포함하는 중간층(487)이 형성되며, 상기 중간층(487) 상에는 제 2 전극이 구비된다. 본 발명에서는 유기 전계발광 소자(460)에 p형 제 1 유기 박막 트랜지스터(410)가 연결되며, 특히 상기 유기 전계발광 소자(460)의 제 2 전극(462)에 p형 제 1 유기 박막 트랜지스터(410)의 제 1 드레인 전극(413)이 연결되는 바, 따라서 상기 제 2 전극(462)은 애노드 전극이 되며, 이에 대응하는 제 2 전극(461)은 캐소드 전극이 된다. 이하 후술하는 실시예들에 있어서의 유기 박막 트랜지스터들은 모두 p형 유기 박막 트랜지스터를 의미한다.

유기 전계발광 소자가 배면 발광형인 경우에는 상기 기관(481) 및 상기 제 1 전극(461)이 투명한 소재로 형성되고, 상기 제 2 전극(462)은 광반사율이 좋은 금속 소재로 형성된다. 유기 전계발광 소자가 전면 발광형인 경우에는 상기 제 1 전극(461)이 광반사율이 좋은 금속 소재로 형성되고, 상기 제 2 전극(462) 및 후술하는 보호막(485), 유기 반도체층(480) 및 게이트 절연막(483)이 투명한 소재로 형성될 수 있다. 본 발명에 따른 전계발광 소자는 배면 발광형일 수도 있고 전면 발광형 또는 양면 발광형일 수도 있는 등, 전계발광 소자에서 생성된 빛은 제 1 전극(461) 및 제 2 전극(462) 중 적어도 어느 하나 이상의 방향을 통하여 출사될 수 있다.

상기 제 1 전극(461)이 투명 소재로 형성될 때에는, 상기 제 1 전극(461)이 캐소드 전극으로 사용될 수 있으므로, ITO, IZO, ZnO 또는  $\text{In}_2\text{O}_3$  등의 투명 전극 형성용 물질로 보조 전극이나 버스 전극 라인을 형성한 후, 그 상부에 일함수가 작은 금속 즉 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 또는 이들의 화합물을 증착하여 반투과형의 금속막을 증착한, 이중 구조를 갖도록 할 수 있다. 그리고 반사형 전극으로 사용될 때에는 상기 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 또는 이들의 화합물을 두껍게 전면 증착하여 형성한다.

상기 제 1 전극(461)은 전체 부화소들을 덮도록 또는 각 부화소에 대응되도록 구비될 수 있다.

애노드 전극인 상기 제 2 전극(462)이 투명한 소재로 형성될 때에는 ITO, IZO, ZnO 또는  $\text{In}_2\text{O}_3$ 로 구비될 수 있다. 반사형 전극으로 사용될 때에는 ITO, IZO, ZnO 또는  $\text{In}_2\text{O}_3$ 로 전극을 형성한 후 그 상부에 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 또는 이들의 화합물 등을 두껍게 증착하여 저항이 작은 반사막을 형성할 수 있다. 또한 반사형 전극으로 사용될 때에는 상기와 같은 구조 외에도 Au, Ni, Pt 또는 Pd 등의 귀금속을 사용할 수도 있다. 상기 제 2 전극의 패턴은 부화소에 대응되는 형태로 형성될 수 있다. 그러나, 반드시 이에 한정되는 것은 아니며, 제 1 전극 및 제 2 전극으로 전도성 폴리머 등 유기물을 사용할 수도 있다.

한편, 유기 전계발광 소자(460)는 전술한 바와 같이 상기 제 1 유기 박막 트랜지스터(410)의 제 1 드레인 전극(413)으로부터 전하를 공급받는 제 2 전극(462), 제 1 전극(461), 그리고 상기 제 2 전극(462)과 제 1 전극(461) 사이에 개재된 적어도 발광층을 포함하는 중간층(487)을 가지며, 상기 중간층(487)은 유기물로 구비된다.

유기 전계발광 소자(460)는 상기 유기물의 종류에 따라 저분자 유기막 또는 고분자 유기막으로 구비될 수 있다.

저분자 유기막을 사용할 경우, 상기 중간층은 홀 주입층(HIL: hole injection layer), 홀 수송층(HTL: hole transport layer), 발광층(EML: emission layer), 전자 수송층(ETL: electron transport layer) 및 전자 주입층(EIL: electron injection layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능한데, 상기 제 2 전극 및 제 1 전극에 전하를 공급하면 홀(hole)과 전자가 결합함으로써 여기자(exiton)가 생성되고, 이 여기자가 여기상태에서 기저상태로 변화됨에 따라서 상기 발광층이 발광한다.

전술한 바와 같이 상기 제 2 전극(462)이 애노드 전극이 되고 상기 제 1 전극(461)이 캐소드 전극이 되므로 상기 중간층(487)은 상기 제 2 전극(462)으로부터 순차적으로 홀 주입층, 홀 수송층, 발광층, 전자 수송층 및 전자 주입층으로 구비될 수 있다. 물론 이 외의 다른 층이 더 구비될 수도 있다.

이러한 저분자 유기막은 진공 중에서 유기물을 가열하여 증착하는 방식으로 형성될 수 있다. 물론 상기 중간층의 구조는 반드시 위에 한정되는 것은 아니고, 필요에 따라 다양한 층으로서 구성할 수 있다.

고분자 유기막을 사용할 경우에는 상기 중간층(487)은 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비될 수 있으며, 전술한 바와 같이 상기 제 2 전극(462)이 애노드 전극이 되고 상기 제 1 전극(461)이 캐소드 전극이 되므로, 상기 중간층(487)은 상기 제 2 전극(462)부터 순차적으로 홀 수송층 및 발광층으로 구비될 수 있다.

상기 고분자 홀 수송층은 폴리에틸렌 디히드록시티오펜(PEDOT : poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI : polyaniline) 등을 사용하여 잉크젯 프린팅이나 스핀 코팅의 방법에 의해 형성될 수 있다. 상기 고분자 유기 발광층은 PPV, Soluble PPV's, Cyano-PPV, 폴리플루오렌(Polyfluorene) 등으로 구비될 수 있으며, 잉크젯 프린팅이나 스핀 코팅 또는 레이저를 이용한 열전사방식 등의 통상의 방법으로 컬러 패턴을 형성할 수 있다. 물론 이러한 고분자 유기층의 경우에도 상기 중간층의 구조는 반드시 위에 한정되는 것은 아니고, 필요에 따라 다양한 층으로서 구성할 수 있다.

상기와 같이 구비되는 유기 전계발광 소자(460)의 상부로는 보호막(485)이 구비되며, 상기 보호막(485)에는 그 하부의 제 2 전극(462)이 노출되도록 제 1 콘택홀(485a)이 형성되며, 상기 제 1 콘택홀(485a)이 형성된 영역을 포함하는 소정의 영역에 제 1 드레인 전극(413)이 형성된다. 상기 제 1 드레인 전극(413)은 상기 보호막(485)에 형성된 상기 제 1 콘택홀(485a)을 통하여 상기 유기 전계발광 소자(460)의 제 2 전극(462)과 연결된다.

상기 보호막(485)의 상부로는 제 1 유기 박막 트랜지스터(410)가 구비되는 바, 본 발명에 따른 유기 전계발광 디스플레이 소자에서는 상기 제 1 유기 박막 트랜지스터(410)는 p형 유기 박막 트랜지스터로 구비된다.

도 8을 참조하여 제 1 유기 박막 트랜지스터(410)의 구조를 개략적으로 설명하자면, 먼저 상기 보호막(485) 상부에는 제 1 소스 전극(412) 및 제 1 드레인 전극(413)이 구비된다.

상기 제 1 소스 전극(412) 및 제 1 드레인 전극(413)은 스퍼터링 및 포토리소그래피 공정 또는 증착 등을 이용하여 구비되며, 후술하는 p형 유기 반도체층(480)의 경우 호모레벨(HOMO level : highest occupied molecular orbit)이 대략 5eV이므로, p형 유기 반도체층(480)과 금속으로 구비되는 제 1 소스 전극(412) 및 제 1 드레인 전극(413)이 오믹 콘택(ohmic contact)이 되기 위해서는 상기 제 1 소스 전극(412) 및 상기 제 1 드레인 전극(413)의 일함수가 상기 p형 유기 반도체층(480)의 호모레벨 보다 큰 것이 좋다. 따라서 상기 제 1 유기 박막 트랜지스터(410)의 상기 제 1 소스 전극(412) 및 상기 제 2 드레인 전극(413)의 경우 일함수가 큰 금(Au), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 로듐(Rh), 이리듐(Ir) 또는 오스뮴(Os) 등을 사용하는 것이 좋다.

상기 제 1 소스 전극(412) 및 제 1 드레인 전극(413)의 상부로는 p형 유기 반도체층(480)이 구비된다. 상기 p형 유기 반도체층(480)은  $\alpha$ -6T( $\alpha$ -hexathienylene),  $\alpha$ -6T, DH- $\alpha$ - $\alpha$ -6T(dihexyl- $\alpha$ -6T), pentacene, PTV(poly-thienylenevinylene), P3HT(poly-3-hexylthiophene regioregular), CuPc 등으로 구비되며, 진공 증착법 또는 열 증착법 등을 이용하여 구비될 수 있다.

상기 p형 유기 반도체층(480)의 상부로는 게이트 절연막(483)이 구비된다. 상기 게이트 절연막(483)은 유기물로 구비될 수 있으며, 그와 같은 유기물로는 PI, parylene, acryl-based polymer(PMMA), epoxy, PS, PE, PP, PTFE, PPS, PC, PET, PVC, BCB, PVP, PAN, PVA, phenolic resin 등과 같은 것을 들 수 있다.

상기 게이트 절연막(483)의 상부로는 제 1 게이트 전극(411)이 구비된다. 상기 제 1 게이트 전극(411)으로는 MoW, Al, Cr, Al/Cu 등과 같은 도전성 금속 또는 도전성 폴리머 등과 같은 다양한 도전성 물질을 스퍼터링 및 포토리소그래피 공정 또는 잉크젯 증착 등을 이용하여 형성할 수 있다. 상기 제 1 게이트 전극(411)은 도 8에 도시된 바와 같이 일정부분이 상기 제 1 소스 전극(412) 및 상기 제 1 드레인 전극(413)과 중첩되도록 할 수 있으나, 반드시 이에 한정되는 것은 아니다.

상술한 바와 같이, 기관(481) 상에 유기 전계발광 소자(460)를 구비하고 그 상부에 제 1 유기 박막 트랜지스터(410)를 구비함으로써, 상기 기관(481)을 통해 상기 유기 전계발광 소자(460)에서 발생한 광을 방출하는 배면 발광형의 경우 100%에 가까운 개구율을 확보할 수 있다. 특히 유기 박막 트랜지스터의 경우 그 전하의 모빌리티(mobility, 이동도)가 낮기 때문에 온커런트 레벨(on-current level)을 증가시키기 위해 유기 박막 트랜지스터의 사이즈가 큰 것이 좋으며, 따라서 유기 전계발광 소자와 동일 평면에 상기 유기 박막 트랜지스터를 구비할 경우 개구율이 작아지는 문제점이 있었는 바, 본 발명과 같이 유기 전계발광 소자의 상부에 유기 박막 트랜지스터를 구비하면 상기 유기 박막 트랜지스터의 사이즈를 크게 하더라도 개구율이 작아지는 문제점이 발생하지 않는다.

또한 상술한 바와 같이 제 1 소스 전극(412) 및 제 1 드레인 전극(413)을 구비하고, 그 상부에 p형 유기 반도체층(480), 게이트 절연막(483) 및 제 1 게이트 전극(411)이 구비되는 소위 스테거드 형(staggered type) 유기 박막 트랜지스터(410)

를 구비함으로써, 상기 제 1 유기 박막 트랜지스터(410)의 상기 제 1 드레인 전극(413)과 상기 유기 전계발광 소자(460)의 제 2 전극(462)을 손쉽게 연결할 수 있다. 즉 상기 유기 전계발광 소자(460)와 상기 제 1 유기 박막 트랜지스터(410) 사이에 구비된 보호막(485)에 제 1 컨택홀(485a)을 구비하여 상기 제 1 드레인 전극(413)과 상기 유기 전계발광 소자(460)의 상기 제 2 전극(462)을 손쉽게 연결할 수 있다.

도 9를 참조하여 상기 제 1 유기 박막 트랜지스터(410)와 상기 유기 전계발광 소자(460)에 연결되는 제 2 유기 박막 트랜지스터(450) 및 스토리지 커패시터(440)의 구조에 대해 간략히 설명한다.

도 9에 도시된 바와 같이 제 2 유기 박막 트랜지스터(450)의 구조는 전술한 제 1 유기 박막 트랜지스터(410)의 구조와 동일하다.

스토리지 커패시터(440)는 상기 제 1 유기 박막 트랜지스터(410)의 제 1 소스 전극(412)과 연결되는 제 1 커패시터 전극(441), 그리고 상기 제 1 커패시터 전극(441)에 대향 배치되고 상기 제 2 유기 박막 트랜지스터(450)의 제 2 드레인 전극(453) 및 상기 제 1 유기 박막 트랜지스터(410)의 제 1 게이트 전극(411)과 연결된 제 2 커패시터 전극(442)으로 구비된다. 상기 제 1 커패시터 전극(441)은 상기 제 1 소스 전극(412)과 일체로 형성될 수 있고, 상기 제 2 커패시터 전극(442)은 상기 제 1 게이트 전극(411)과 일체로 형성될 수 있다.

상기 제 1 커패시터 전극(441)과 상기 제 2 커패시터 전극(442) 사이에는 p형 유기 반도체층(480)과 게이트 절연막(483)이 위치하며, 상기 p형 유기 반도체층(480)과 게이트 절연막(483)이 유전체 역할을 하게 된다. 그리고 상기 제 2 커패시터 전극(442)은 상기 p형 유기 반도체층(480)과 게이트 절연막(483)에 형성된 제 2 컨택홀(483a)을 통해 상기 제 2 유기 박막 트랜지스터(450)의 제 2 드레인 전극(453)에 연결된다.

상술한 바와 같은 구조를 갖는 스토리지 커패시터(440)는 제 2 전극(462)에의 전류를 유지하거나 또는 구동속도를 향상시키는 기능을 한다.

도 10은 상기 실시예에 따른 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 도 7의 Q1 내지 Q5를 따라 취하여, 제 1 유기 박막 트랜지스터(410), 스토리지 커패시터(440) 및 제 2 유기 박막 트랜지스터(450)를 개략적으로 도시한 단면도이다.

도 10을 참조하면, 제 1 유기 박막 트랜지스터(410)의 제 1 소스 전극(412) 및 제 1 드레인 전극(413)과, 스토리지 커패시터(440)의 제 1 커패시터 전극(441)과, 제 2 유기 박막 트랜지스터(450)의 제 2 소스 전극(452) 및 제 2 드레인 전극(453)은 동일 평면에 구비되어 있다. 그리고 상기 제 1 유기 박막 트랜지스터(410)의 제 1 게이트 전극(411)과, 상기 스토리지 커패시터(440)의 제 2 커패시터 전극(442)과, 상기 제 2 유기 박막 트랜지스터(450)의 제 2 게이트 전극(451)은 동일 평면에 구비되어 있다.

제 1 유기 박막 트랜지스터(410)와 스토리지 커패시터(440), 그리고 제 2 유기 박막 트랜지스터(450)가 상술한 바와 같은 구조를 구비하도록 함으로써, 유기 박막 트랜지스터로 구비되는 스위칭 트랜지스터와 드라이빙 트랜지스터, 그리고 스토리지 커패시터를 구비하는 능동 구동형 유기 전계발광 디스플레이 장치의 어레이를 손쉽게 구현할 수 있다. 또한 도 10에 도시된 바와 같이 상기 유기 박막 트랜지스터들과 스토리지 커패시터의 하부에 유기 전계발광 소자(460)가 구비되도록 함으로써, 기관(481)을 통해 상기 유기 전계발광 소자(460)에서 발생한 광을 방출하는 배면 발광형의 경우 100%에 가까운 개구율을 확보할 수 있다.

후자에 있어서, 상기 유기 박막 트랜지스터를 구비하는 공정은 저온 공정이기때문에, 그 하부의 유기 전계발광 소자(460) 및 기관(481)에 영향을 주지 않는 유기 전계발광 디스플레이 장치를 구현할 수 있다. 이 경우, 전술한 바와 같이 상기 유기 전계발광 소자(460)를 구성하는 제 1 전극(461)은 투과형 전극이 되고 제 2 전극(462)은 반사형 전극으로 구비될 수 있다.

도 11은 본 발명의 바람직한 제 2 실시예에 따른 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 단면도이다.

도 11을 참조하면, 기관(481) 상에 제 1 전극(461), 적어도 발광층을 포함하는 중간층(487) 및 제 2 전극(462)으로 구비되는 유기 전계발광 소자가 구비되며, 그 상부에 두 개의 스테퍼드 형 p형 유기 박막 트랜지스터(410, 450) 및 스토리지 커패시터(440)가 구비되고, 상기 p형 유기 박막 트랜지스터(410, 450) 중 제 1 유기 박막 트랜지스터(410)의 제 1 드레인 전극(413)이 상기 유기 전계발광 소자의 제 2 전극(462)과 연결된 것은 전술한 제 1 실시예와 동일하다.

본 실시예와 전술한 제 1 실시예와의 차이점은, 상기 제 1 전극(461) 상에 화소 정의막(486)이 구비된 것이다. 즉 본 실시예에 있어서, 유기 전계발광 소자로 구비되는 각각의 부화소들은 화소 정의막(486)에 의해 구분된다.

화소 정의막(486)은 도 11에 도시된 바와 같이 상기 제 1 전극(461) 상에 각 부화소들 사이에 구비되어 발광 영역을 정의해주는 역할 외에, 각 부화소별로 구비되는 상기 제 2 전극(462)의 에지부와 상기 제 1 전극(461) 사이의 간격을 넓혀, 상기 제 2 전극(462)의 에지 부분에서 상기 발광층을 포함하는 중간층(487)이 끊어지거나 전계가 집중되는 현상을 방지함으로써 상기 제 1 전극(461)과 상기 제 2 전극(462)의 단락을 방지하는 역할을 한다.

도 12는 본 발명의 바람직한 제 3 실시예에 따른 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부들의 일부를 개략적으로 도시한 평면도이다.

전술한 바와 같이, 유기 전계발광 디스플레이 장치는 발광층에서의 발광 색상에 따라 다양한 화소 패턴을 구비하는데, 예컨대 적색, 녹색 및 청색의 부화소들을 포함하는 화소들을 구비한다. 즉, 상기 유기 전계발광 소자는 전류구동 방식의 발광 소자로서, 상기 소자를 구성하는 양 전극간의 전류 흐름에 따라 적색, 녹색 또는 청색의 빛을 발광하여 소정의 화상을 구현할 수 있는데, 상기 색들의 빛은 상기 유기 전계발광 소자의 중간층에 구비된 발광층이 도 12에 도시된 바와 같이 상기 적색(491), 녹색(492) 또는 청색(493) 광을 방출하는 발광층이 되도록 함으로써 발생시킬 수 있다. 물론 본 발명에 적용될 수 있는 상기 방출광의 색상별 부화소들의 배열 순서 및 그 배열 위치는 도 12에 도시된 바에 한하지 않으며, 스트라이프 배열, 모자이크 배열 또는 델타 배열 등이 될 수도 있다. 또한 각 부화소부 내의 유기 박막 트랜지스터들(410, 450)과 스토리지 커패시터(440)의 배열 역시 도 12에 도시된 바에 한하지 않음은 물론이다.

상기 발광층이 적색의 빛을 방출하도록 하는 경우에는, 폴리(1,4-페닐렌비닐렌) 유도체, 나일 레드(Nile Red), 4-(디시아노메틸렌)-2-메틸-6-(줄로리딘-4-일-비닐)-4H-피란(DCM2), 2,3,7,8,12,13,17,18-옥타에틸, 21H,23H-포르핀 플라티늄(II)(PEOEP), 4-(디시아노메틸렌)-2-터트부틸-6-(1,1,7,7-테트라메틸줄로리딘-9-에닐)-4H-피란 등을 이용하여 상기 적색 발광층을 구비하는 부화소(491)를 형성할 수 있고, 상기 발광층이 녹색의 빛을 방출하도록 하는 경우에는, 10-(2-벤조티아졸릴)-2,3,6,7-테트라하이드로-1,1,7,7-테트라메틸-1H,5H,11H-[1]벤조피라노[6,7,8-ij]퀴놀리진(C545T), 트리(8-하이드록시퀴놀라토)알루미늄(Alq3), 트리(2-(2-피리딜페닐-C,N))이리듐(II)(Ir)ppy 등을 이용하여 상기 녹색 발광층을 구비하는 부화소(492)를 형성할 수 있으며, 상기 발광층이 청색의 빛을 방출하도록 하는 경우에는, 플루오렌계 고분자, 스피로플루오렌계 고분자, 디카바졸 스틸벤(DCS)(일명, "비스[카바졸-(9)]-스틸벤"이라고도 함)과 같은 카바졸계 저분자, 4,4'-비스(2,2'-디페닐에텐-1-일)비페닐{4,4'-Bis(2,2'-diphenylethen-1-yl)biphenyl}(DPBVi), N,N'-비스(나프탈렌-1-일)-N,N'-비스(페닐)벤지딘{N,N'-Bis(naphthalene-1-yl)-N,N'-bis(phenyl)benzidine}(α-NPD) 등을 이용하여 상기 청색 발광층을 구비하는 부화소(493)를 형성할 수 있다.

도 13은 본 발명의 바람직한 제 4 실시예에 따른 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 단면도이다.

도 13을 참조하면, 기판(481) 상에 제 1 전극(461), 적어도 발광층을 포함하는 중간층(487) 및 제 2 전극(462)으로 구비되는 유기 전계발광 소자가 구비되며, 그 상부에 두 개의 스테퍼드 형 p형 유기 박막 트랜지스터(410, 450) 및 스토리지 커패시터(440)가 구비되고, 상기 p형 유기 박막 트랜지스터(410, 450) 중 제 1 유기 박막 트랜지스터(410)의 제 1 드레인 전극(413)이 상기 유기 전계발광 소자의 제 2 전극(462)과 연결된 것은 전술한 실시예들과 동일하다.

본 실시예에 따른 유기 전계발광 디스플레이 장치와 전술한 제 3 실시예에 따른 유기 전계발광 디스플레이 장치와의 차이점은, 상기 기판(481)과 상기 제 1 전극(461) 사이에 칼라 필터(495)가 구비되어 있다는 것이다.

즉, 전술한 제 3 실시예에 따른 유기 전계발광 디스플레이 장치는 상기 유기 전계발광 소자의 중간층(487)에 구비된 발광층이 적색, 녹색 또는 청색을 방출하는 물질로 구비되도록 함으로써 상기 방출광들을 이용하여 풀 칼라 화상을 구현하지만, 본 실시예에 따른 유기 전계발광 디스플레이 장치는 상기 발광층이 백색 발광층으로 구비되어 있고, 상기 발광층에서 방출되는 백색 광을 상기 칼라 필터(495)를 통해 각각 적색, 녹색 또는 청색의 광만 방출되도록 하여 소정의 풀 칼라 화상을 구현한다. 이때 상기 백색 광은 모든 가시광선 영역의 파장을 포함하는 백색 광일 수도 있으나, 적색, 녹색 또는 청색에 해당하는 파장에서 피크가 있는 스펙트럼을 가지는 백색 광일 수도 있다.

도 14는 본 발명의 바람직한 제 5 실시예에 따른 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 부화소부를 개략적으로 도시한 단면도이다.

도 14를 참조하면, 기판(481) 상에 제 1 전극(461), 적어도 발광층을 포함하는 중간층(487) 및 제 2 전극(462)으로 구비되는 유기 전계발광 소자가 구비되며, 그 상부에 두 개의 스테거드 형 p형 유기 박막 트랜지스터(410, 450) 및 스토리지 커패시터(440)가 구비되고, 상기 p형 유기 박막 트랜지스터(410, 450) 중 제 1 유기 박막 트랜지스터(410)의 제 1 드레인 전극(413)이 상기 유기 전계발광 소자의 제 2 전극(462)과 연결된 것은 전술한 실시예들과 동일하다.

본 실시예와 전술한 제 3 실시예에 따른 유기 전계발광 디스플레이 장치 및 제 4 실시예에 따른 유기 전계발광 디스플레이 장치와의 차이점은, 상기 기판(481)과 상기 제 1 전극(461) 사이에 색변환층(496)이 구비되어 있다는 것이다.

즉, 전술한 제 3 실시예에 따른 유기 전계발광 디스플레이 장치는 상기 유기 전계발광 소자의 중간층(487)에 구비된 발광층이 적색, 녹색 또는 청색을 방출하는 물질로 구비되도록 함으로써 상기 방출광들을 이용하여 풀 칼라 화상을 구현하고, 전술한 제 4 실시예에 따른 유기 전계발광 디스플레이 장치는 상기 발광층이 백색 발광층으로 구비되어 있고 상기 발광층에서 방출되는 백색 광을 칼라 필터를 통해 적색, 녹색 또는 청색의 광만 방출되도록 하여 소정의 풀 칼라 화상을 구현하지만, 본 실시예에 따른 유기 전계발광 디스플레이 장치는 상기 발광층이 청색 발광층으로 구비되어 있고 상기 발광층에서 방출되는 청색광을 색변환층(496)을 통해 적색, 녹색 또는 청색의 광이 방출되도록 하여 소정의 풀 칼라 화상을 구현한다.

도 15 내지 도 18은 본 발명에 따른 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조공정을 개략적으로 도시하는 단면도들이다.

도 15를 참조하면, 먼저 기판(481) 상에 상기 기판(481)의 전면에 걸쳐 또는 각 부화소별로 제 1 전극(461)을 형성하고, 상기 제 1 전극(461)의 상부에 적어도 발광층을 포함하는 중간층(487)을 잉크젯 프린팅이나 스핀 코팅, 또는 열전사법 등을 이용하여 형성한 후, 상기 중간층(487) 상부에 각 부화소별로 제 2 전극(485)을 구비한다. 그리고 상기 제 2 전극(462) 상에 보호막(485)을 구비한 후, 상기 보호막(485)에 각 부화소별로 상기 제 2 전극(462)의 일부가 노출되는 제 1 컨택홀(485a)을 형성한다. 상기 제 1 컨택홀(485a)은 레이저 절제법(LAT : laser ablation technique), 즉 레이저를 이용하여 형성할 수 있다.

상기와 같은 공정을 거친 후, 도 16에 도시된 바와 같이, 상기 제 1 컨택홀(485a)을 통해 상기 제 2 전극(462)에 연결되는 제 1 드레인 전극(413)과, 서로 일체로 형성되는 제 1 소스 전극(412) 및 제 1 커패시터 전극(441)과, 제 2 드레인 전극(453), 그리고 제 2 소스 전극(452)을 형성한다. 상기 제 1 드레인 전극(413), 상기 제 1 소스 전극(412), 상기 제 1 커패시터 전극(441), 상기 제 2 드레인 전극(453), 그리고 상기 제 2 소스 전극(452)은 새도우 마스크를 이용하여 증착을 통해 패터닝이 이루어짐과 동시에 형성되도록 할 수 있으며, 그 외에도 잉크젯 프린팅 법을 이용하여 패터닝이 이루어짐과 동시에 형성되도록 할 수도 있다.

상기와 같이 제 1 드레인 전극(413), 제 1 소스 전극(412), 제 1 커패시터 전극(441), 제 2 드레인 전극(453) 및 제 2 소스 전극(452)을 형성한 후, 도 17에 도시된 바와 같이, 상기 전극들을 덮으면서 상기 기판(481)의 전면에 구비되는 p형 유기 반도체층(480)을 진공 증착법 또는 열 증발법 등을 이용하여 구비하고, 상기 p형 유기 반도체층(480) 상에 상기 기판(481)의 전면에 구비되는 게이트 절연막(483)을 스핀 코팅법 등을 이용하여 구비하며, 그 후 상기 제 2 드레인 전극(453)이 노출되도록 상기 p형 유기 반도체층(480)과 상기 게이트 절연막(483) 내에 제 2 컨택홀(483a)을 형성한다. 상기 제 2 컨택홀(483a)도 상술한 레이저 절제법(LAT)을 이용하여 형성할 수 있다.

상기와 같은 단계를 거친 후, 상기 제 1 소스 전극(412) 및 상기 제 1 드레인 전극(413)의 상부에 구비되는 제 1 게이트 전극(411)과, 상기 제 2 컨택홀(483a)을 통해 상기 제 2 드레인 전극(453)에 연결되고 상기 제 1 커패시터 전극(441)의 상부에 구비되는 제 2 커패시터 전극(442)과, 상기 제 2 소스 전극(412), 그리고 상기 제 2 드레인 전극(413)의 상부에 구비되는 제 2 게이트 전극(411)을 새도우 마스크를 이용한 증착이나 잉크젯 프린팅 법 등을 이용하여 패터닝이 이루어짐과 동시에 형성되도록 함으로써, 도 18에 도시된 바와 같이 n형 유기 박막 트랜지스터 및 스토리지 커패시터를 구비한 유기 전계발광 디스플레이 장치를 제작할 수 있다. 물론 상기와 같이 제조된 유기 전계발광 소자들 및 유기 박막 트랜지스터들의 상부로 밀봉부재 및 전면 기판 등이 구비될 수도 있다.

상술한 바와 같은 단계들을 거쳐 p형 유기 박막 트랜지스터 및 스토리지 커패시터를 구비한 유기 전계발광 소자들의 어레이를 손쉽게 제작함으로써, 상기와 같은 p형 유기 박막 트랜지스터 및 스토리지 커패시터를 구비한 유기 전계발광 디스플레이 장치의 대량 생산이 가능하다. 특히 상기 유기 전계발광 소자(460)를 형성한 이후의 후속 공정들은 모두 증착(evaporation)이나 스핀 코팅(spin coating)으로 이루어지므로, 상기와 같은 공정을 통한 p형 유기 박막 트랜지스터 및 스토리지 커패시터를 구비한 유기 전계발광 디스플레이 장치의 대량 생산이 가능하다. 즉 상기 유기 전계발광 소자의 상부에 구비되는 유기 박막 트랜지스터의 경우, 금속 전극들은 새도우 마스크(shadow mask)를 이용한 증착으로 패터닝하여 구

비할 수 있고, p형 유기 반도체층(480)은 스핀 코팅이나 증착으로 구비할 수 있으며, 게이트 절연막(483)은 유기물을 이용하여 스핀 코팅법으로 구비할 수 있으므로, 그 하부의 유기 전계발광 소자에 손상을 주지 않으면서도 상기와 같은 구조의 유기 전계발광 디스플레이 장치를 제조할 수 있다.

한편 상기와 같은 제조 공정에 있어서, 상기 제 1 전극(461)을 구비하는 단계와 상기 중간층(487)을 구비하는 단계 사이에, 화소 정의막을 구비하는 단계를 더 구비하도록 할 수도 있음은 물론이다. 이 경우에는 상기 제 1 전극(461)을 구비한 후 상기 제 1 전극(461) 상에 화소 정의막 재료를 상기 기판(481)의 전면에 도포한 후 이를 포토 리소그래피법 등으로 패터닝 한 후 소성함으로써 구비할 수 있다. 이 경우 유기막으로 형성되는 구성요소는 아직 구비되기 전이므로 상기와 같은 방법으로 화소 정의막을 형성할 수 있다.

그리고 상기 중간층(487)에 포함된 발광층이 적색, 녹색 또는 청색을 발광하는 것이 아닌 백색 광을 방출하는 발광층으로 형성하고, 상기 제 1 전극(461)을 구비하는 단계 이전에, 상기 기판(481) 상에 상기 발광층에서 방출된 백색 광을 적색, 녹색 또는 청색 광으로 필터링하는 칼라 필터를 구비하는 단계를 더 구비하는 것으로 할 수 있다. 또한 이와 달리 상기 발광층은 청색 광을 방출하는 발광층이고, 상기 제 1 전극(461)을 구비하는 단계 이전에, 상기 기판(481) 상에 상기 발광층에서 방출된 청색 광을 적색, 녹색 또는 청색 광으로 변환시키는 색변환층을 구비하는 단계를 더 구비하는 것으로 할 수도 있음은 물론이다.

### 발명의 효과

상기한 바와 같이 이루어진 본 발명의 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치 및 그 제조방법에 따르면, 다음과 같은 효과를 얻을 수 있다.

첫째, p형 유기 박막 트랜지스터를 유기 전계발광 소자의 상부에 구비함으로써, 100%의 개구율을 가지도록 할 수 있다.

둘째, 거의 100%에 이르는 고개구율을 가지도록 함으로써, 동일한 휘도를 얻기 위해 유기 전계발광 소자에 인가되는 전류의 양을 줄일 수 있으며, 이를 통해 소비전력을 감소시키고 유기 전계발광 소자의 수명을 늘릴 수 있다.

셋째, 유기 박막 트랜지스터의 온커런트 레벨(on-current level)을 증가시키기 위해 유기 박막 트랜지스터의 사이즈를 크게 하는 것이 좋은 바, 상기 유기 박막 트랜지스터가 유기 전계발광 소자의 상부에 위치하므로 개구율의 감소 없이도 충분히 큰 사이즈의 유기 박막 트랜지스터를 구비할 수 있다.

넷째, 스테거드 형(staggered type) 유기 박막 트랜지스터를 구비함으로써, 구조를 단순화 시켜 수율의 향상을 이룰 수 있다.

다섯째, 어레이(array)로 구현하기 용이한 능동 구동형 유기 전계발광 소자의 구조를 취함으로써, 대량생산을 통한 원가 절감을 이룰 수 있다.

본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

### (57) 청구의 범위

#### 청구항 1.

제 1 전극;

상기 제 1 전극 상에 구비된, 적어도 발광층을 포함하는 중간층;

상기 중간층 상에 구비된 제 2 전극;

상기 제 2 전극의 상부에 구비되고, 상기 제 2 전극과 절연되는 제 1 소스 전극;

상기 제 2 전극의 상부에 구비되고, 상기 제 2 전극과 연결되는 제 1 드레인 전극;

상기 제 1 소스 전극 및 상기 제 1 드레인 전극과 접촉하는 p형 유기 반도체층; 및

상기 p형 유기 반도체층의 상부에 구비되고, 상기 제 1 소스 전극, 상기 제 1 드레인 전극 및 상기 p형 유기 반도체층과 절연된 제 1 게이트 전극;을 포함하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 2.

제 1항에 있어서,

상기 제 2 전극 상에 보호막이 구비되고, 상기 보호막 상에 상기 제 1 소스 전극 및 상기 제 1 드레인 전극이 구비되며, 상기 제 1 드레인 전극은 상기 보호막에 구비된 콘택홀을 통해 상기 제 2 전극과 연결되는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 3.

제 1항에 있어서,

상기 p형 유기 반도체층 상에 게이트 절연막이 구비되고, 상기 게이트 절연막 상에 상기 제 1 게이트 전극이 구비되는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 4.

제 3항에 있어서,

상기 게이트 절연막이 유기물인 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 5.

제 1항에 있어서,

상기 제 1 소스 전극과 연결되는 제 1 커패시터 전극 및 상기 제 1 커패시터 전극에 대향 배치되고 상기 제 1 게이트 전극과 연결된 제 2 커패시터 전극을 구비하는 커패시터;

상기 제 2 커패시터 전극에 연결되는 제 2 드레인 전극;

상기 제 2 드레인 전극에 접촉하는 유기 반도체층;

상기 유기 반도체층에 접촉하는 제 2 소스 전극; 및

상기 제 2 드레인 전극, 상기 제 2 소스 전극 및 상기 유기 반도체층과 절연된 제 2 게이트 전극;을 더 구비하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 6.

제 5항에 있어서,

상기 제 1 드레인 전극, 상기 제 1 소스 전극, 상기 제 1 커패시터 전극, 상기 제 2 드레인 전극 및 상기 제 2 소스 전극은 동일 평면에 구비되고,

상기 제 1 게이트 전극, 상기 제 2 커패시터 전극 및 상기 제 2 게이트 전극은 동일 평면에 구비되는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 7.

제 1항에 있어서,

상기 제 1 전극은 투명 전극이고, 상기 제 2 전극은 반사형 전극인 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 8.

제 1항에 있어서,

상기 제 1 전극 상에 화소 정의막이 구비된 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 9.

제 1항 내지 제 8항에 있어서,

상기 중간층에 포함된 발광층은 적색, 녹색 또는 청색 광을 방출하는 발광층인 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 10.

제 1항 내지 제 8항에 있어서,

상기 발광층은 백색 광을 방출하는 발광층이고, 상기 제 1 전극과 상기 발광층을 포함하는 중간층 사이에, 상기 발광층에서 방출된 백색 광을 적색, 녹색 또는 청색 광으로 필터링하는 칼라 필터가 더 구비된 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

## 청구항 11.

제 1항 내지 제 8항에 있어서,

상기 발광층은 청색 광을 방출하는 발광층이고, 상기 제 1 전극과 상기 발광층을 포함하는 중간층 사이에, 상기 발광층에서 방출된 청색 광을 적색, 녹색 또는 청색 광으로 변환시키는 색변환층이 더 구비된 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치.

**청구항 12.**

기판의 전면에 또는 소정의 패턴으로 제 1 전극을 구비하는 단계;

상기 제 1 전극 상에 적어도 발광층을 포함하는 중간층을 구비하는 단계;

상기 중간층 상에 소정 패턴의 제 2 전극을 구비하는 단계;

상기 제 2 전극을 덮으면서 상기 기판의 전면에 보호막을 구비하는 단계;

상기 보호막에 상기 제 2 전극이 노출되도록 제 1 컨택홀을 형성하는 단계;

상기 보호막 상에, 상기 제 1 컨택홀을 통해 상기 제 2 전극에 연결되는 제 1 드레인 전극과, 일체로 형성되는 제 1 소스 전극 및 제 1 커패시터 전극과, 제 2 드레인 전극과, 제 2 소스 전극을 형성하는 단계;

상기 전극들을 덮으면서 상기 기판의 전면에 구비되는 p형 유기 반도체층을 구비하는 단계;

상기 p형 유기 반도체층 상에 상기 기판의 전면에 구비되는 게이트 절연막을 구비하는 단계;

상기 제 2 드레인 전극이 노출되도록, 상기 p형 유기 반도체층과 상기 게이트 절연막 내에 제 2 컨택홀을 형성하는 단계;

상기 게이트 절연막 상에, 상기 제 1 소스 전극 및 상기 제 1 드레인 전극의 상부에 구비되는 제 1 게이트 전극과, 상기 제 2 컨택홀을 통해 상기 제 2 드레인 전극에 연결되고 상기 제 1 커패시터 전극의 상부에 구비되는 제 2 커패시터 전극과, 상기 제 2 소스 전극 및 상기 제 2 드레인 전극의 상부에 구비되는 제 2 게이트 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조방법.

**청구항 13.**

제 12항에 있어서,

상기 제 1 전극을 구비하는 단계와 상기 중간층을 구비하는 단계 사이에, 화소 정의막을 구비하는 단계를 더 구비하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조방법.

**청구항 14.**

제 12항에 있어서,

상기 발광층은 백색 광을 방출하는 발광층이고,

상기 제 1 전극을 구비하는 단계 이전에, 상기 기판 상에 상기 발광층에서 방출된 백색 광을 적색, 녹색 또는 청색 광으로 필터링하는 칼라 필터를 구비하는 단계를 더 구비하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조방법.

**청구항 15.**

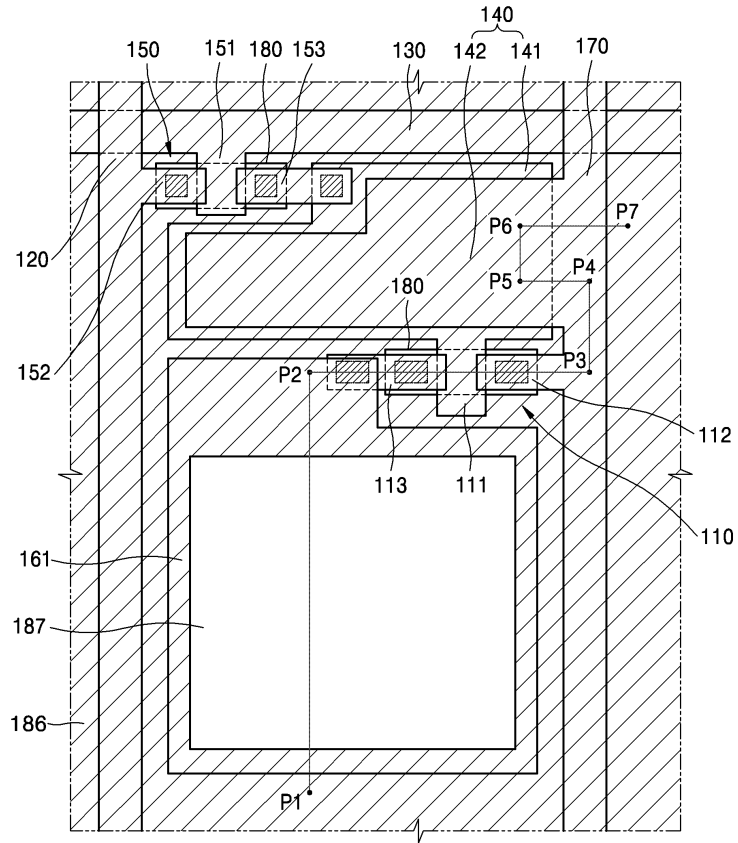
제 12항에 있어서,

상기 발광층은 청색 광을 방출하는 발광층이고,

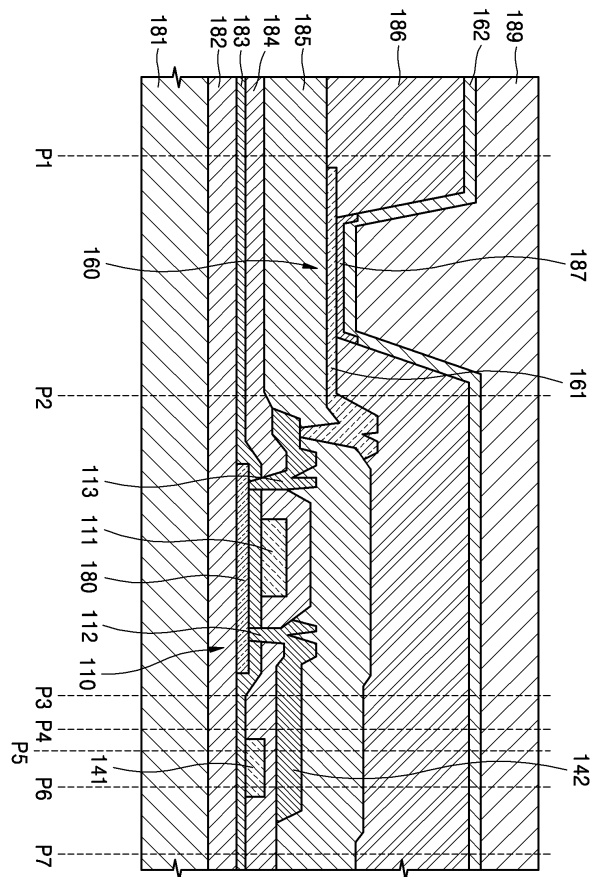
상기 제 1 전극을 구비하는 단계 이전에, 상기 기관 상에 상기 발광층에서 방출된 청색 광을 적색, 녹색 또는 청색 광으로 변환시키는 색변환층을 구비하는 단계를 더 구비하는 것을 특징으로 하는 유기 박막 트랜지스터를 구비한 능동 구동형 유기 전계발광 디스플레이 장치의 제조방법.

도면

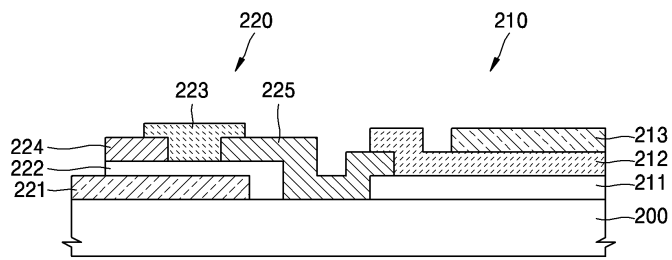
도면1



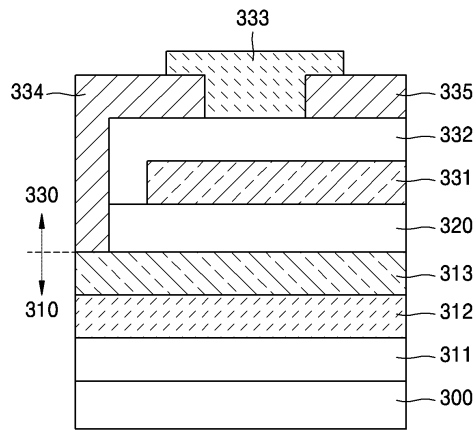
도면2



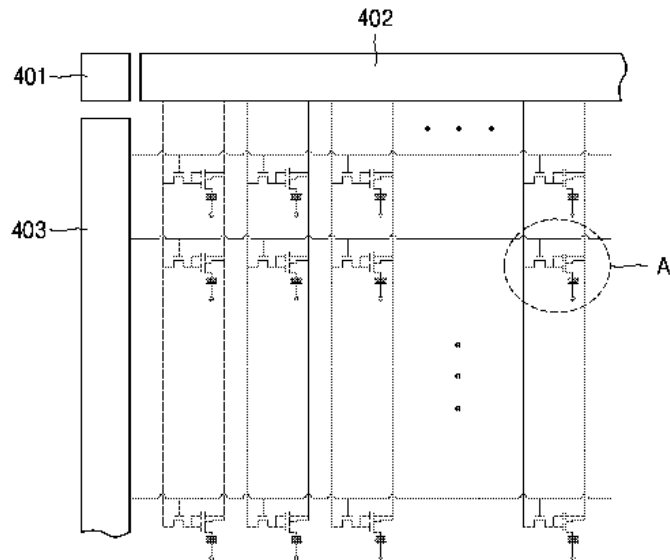
도면3



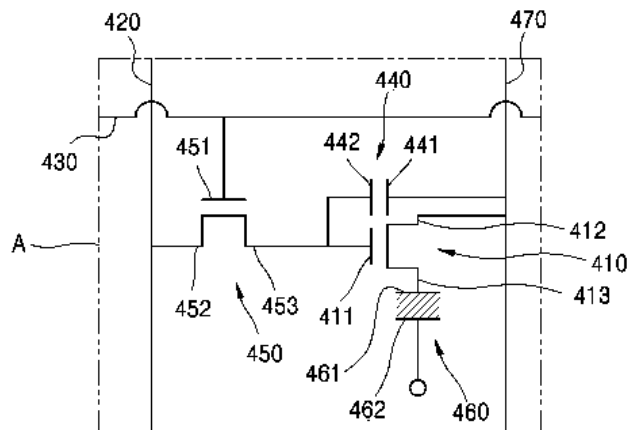
도면4



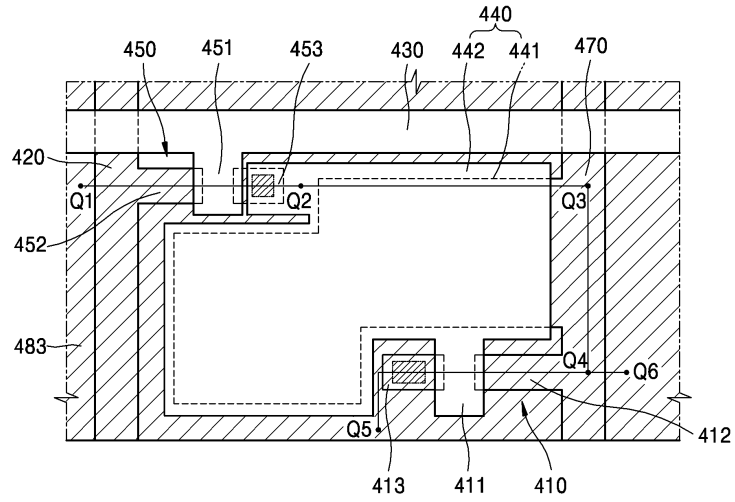
도면5



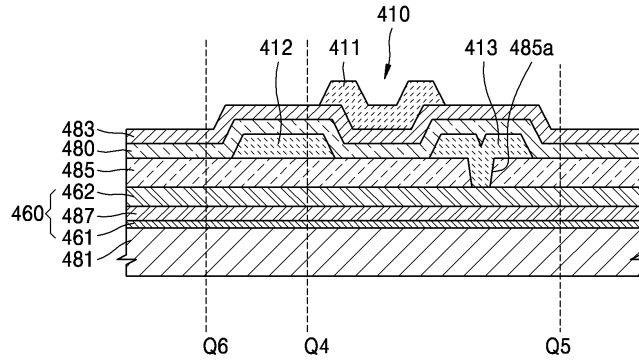
도면6



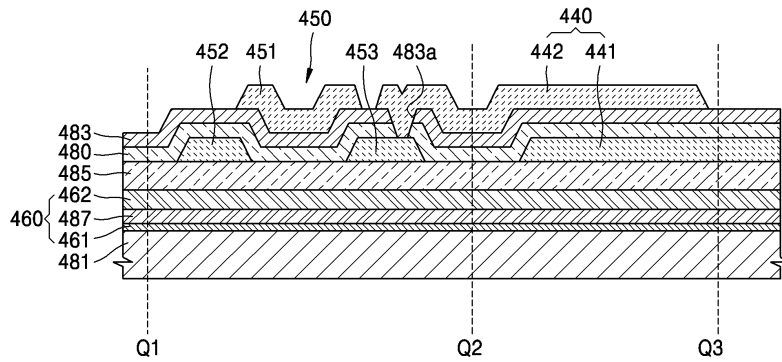
도면7



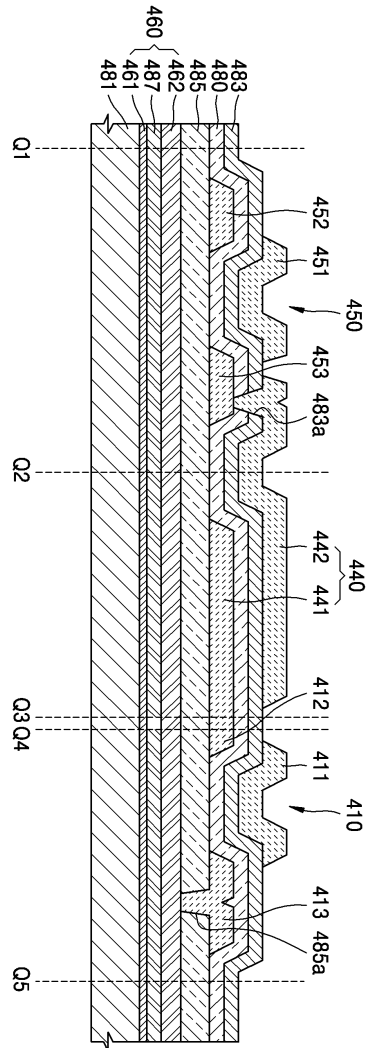
도면8



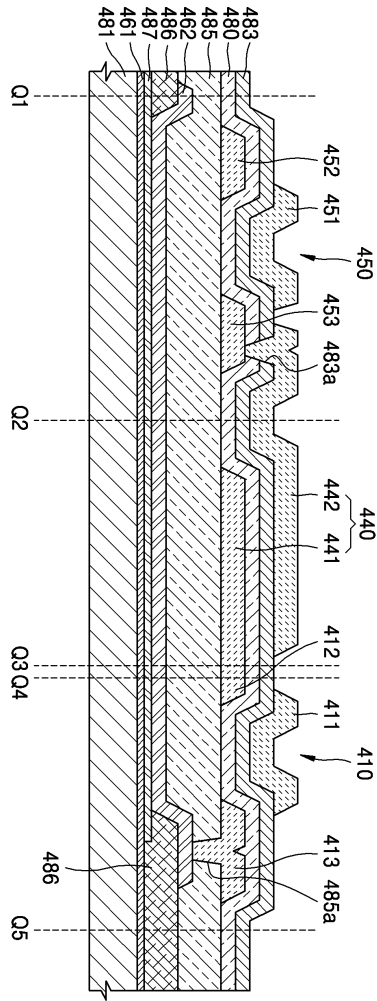
도면9



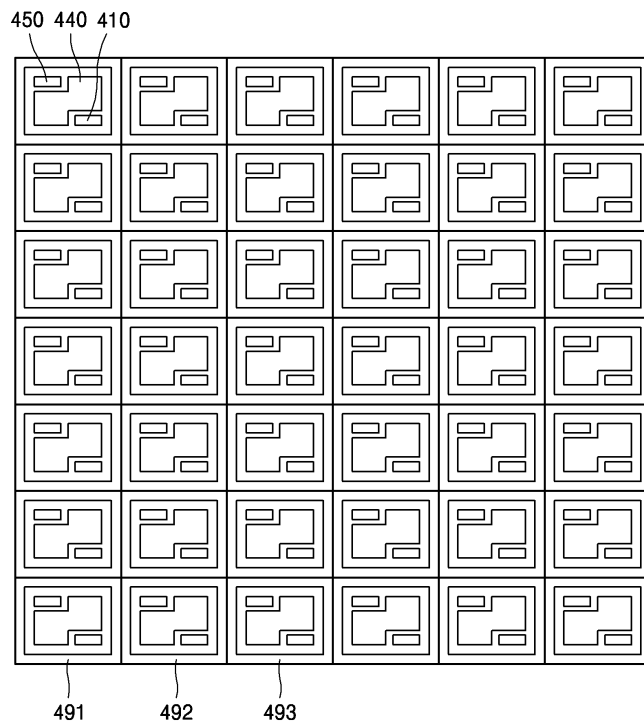
도면10



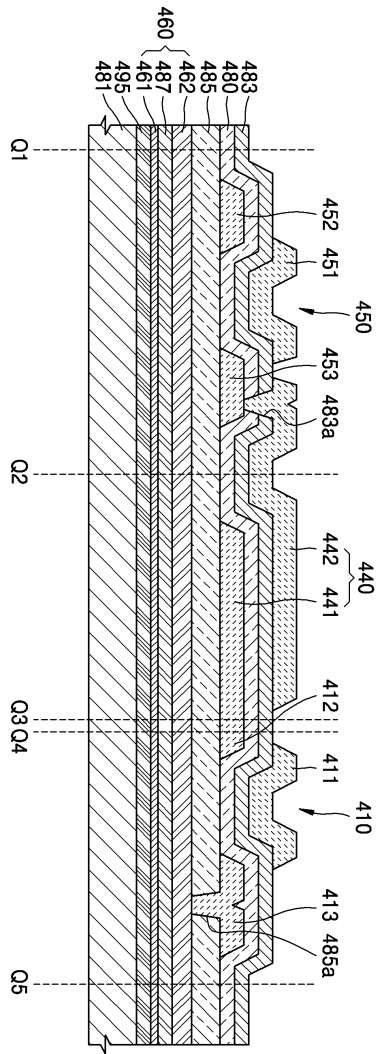
도면11



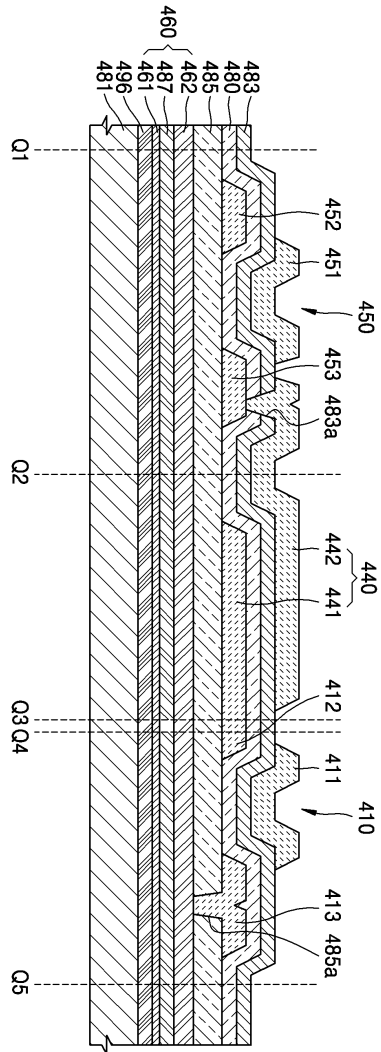
도면12



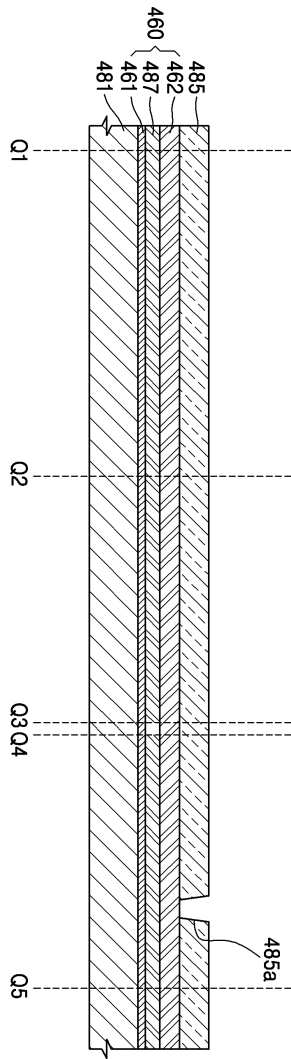
도면13



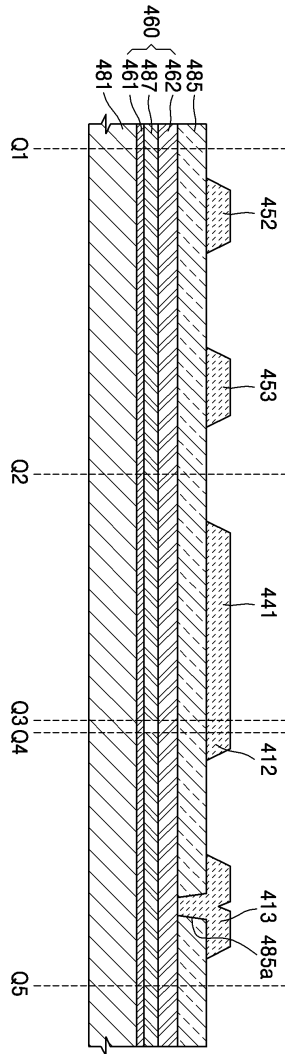
도면14



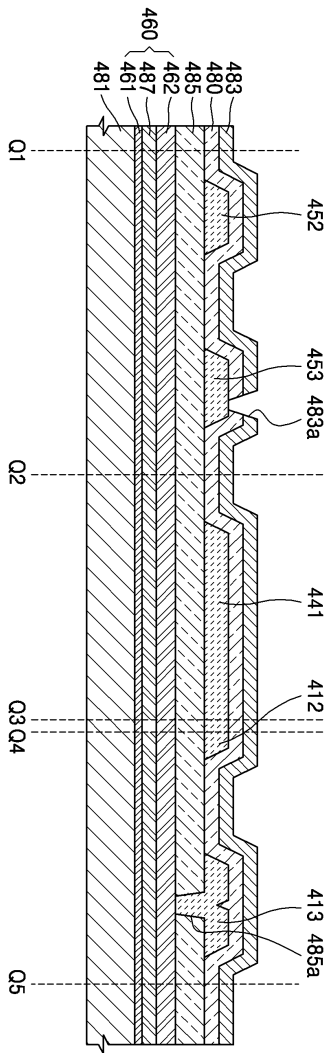
도면15



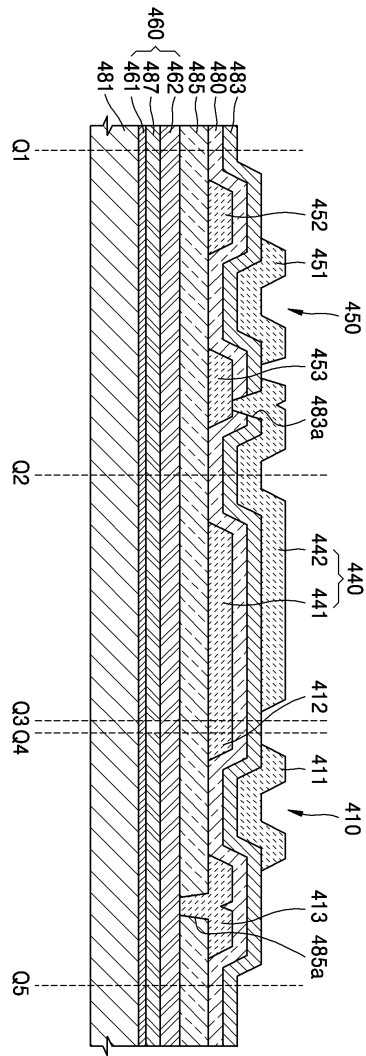
도면16



도면17



도면18



专利名称(译)	具有有机薄膜晶体管的有源驱动型有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020050121852A</a>	公开(公告)日	2005-12-28
申请号	KR1020040046944	申请日	2004-06-23
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KOO JAEBON 구재본 SUH MINCHUL 서민철		
发明人	구재본 서민철		
IPC分类号	H01L51/50 H01L21/336 G09F9/30 G09G3/10 H05B33/10 H05B33/00 H01L29/786 H05B33/02 H01L27/32 H01L51/05 G09F9/00 H05B33/12 H01L51/00		
CPC分类号	H01L51/0516 G09G2300/0842 H01L51/0078 H01L27/3274 G09G3/3233 G09G2300/0417 H01L51/0541 H01L51/0036		
代理人(译)	李, 杨HAE		
其他公开文献	KR100659055B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种有机电致发光显示装置，其包括与中间层接触的p型有机半导体层，以及配备在中间层和第一源电极上的第二电极，以及包括第一电极的第一栅电极，以及至少在第一电极上配备的发光层用于易于有源矩阵型有机电致发光显示装置，它在阵列方面实现了具有高孔径比的p型有机薄膜晶体管。与中间层接触的p型有机半导体层和配备在中间层和第一源电极上的第二电极与第二电极绝缘，第二电极配备在第二电极的上部和第一漏极中电极，其配备在第二电极的上部并连接到第二电极和第一源电极以及第一漏电极。第一栅电极配备在p型有机半导体层的上部，并与第一源电极，第一漏电极和p型有机半导体层绝缘。

