

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/30
G09G 3/20

(11) 공개번호 10-2005-0114827
(43) 공개일자 2005년12월07일

(21) 출원번호 10-2004-0039887
(22) 출원일자 2004년06월02일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 신동용
서울특별시관악구봉천1동969-37

(74) 대리인 신영무

심사청구 : 있음

(54) 유기 전계발광 표시소자 및 역다중화부

요약

본 발명은 유기 전계발광 표시소자 및 역다중화부에 관한 것이다. 본 발명은 전달되는 출력데이터전류에 대응되는 화상을 표현하며 복수의 부화소를 포함하는 복수의 화소, 상기 복수의 화소에 주사신호를 전달하는 복수의 주사선, 상기 복수의 화소에 상기 출력데이터전류를 전달하는 복수의 출력데이터선, 상기 복수의 주사선에 상기 주사신호를 출력하는 주사 구동부, 복수의 역다중화 회로를 포함하는 역다중화부, 및 복수의 입력데이터선에 입력데이터전류를 출력하는 데이터 구동부를 포함하며, 상기 역다중화 회로는 1개의 상기 입력데이터선으로 전달되는 상기 입력데이터전류를 샘플 및 홀드 방식으로 역다중화한 출력데이터전류를 복수의 상기 출력데이터선에 전달하되, 상기 출력데이터전류가 전달되기 전에 먼저 상기 각 출력데이터선에 해당하는 프리차지 전압을 상기 각 출력데이터선에 인가하는 유기 전계발광 표시장치, 및 이에 사용되는 역다중화부를 제공한다. 본 발명은 데이터 구동부의 복잡도를 감소시키며, 데이터 기입 이전에 각 데이터선에 출력데이터에 따른 복수 레벨의 프리차지 전압을 역다중화하여 전달함으로써, 데이터 기입 시간을 감소시킬 수 있는 장점이 있다.

대표도

도 6

색인어

유기 전계발광 표시소자, TFT, 화소 회로, 역다중화부, 프리차지

명세서

도면의 간단한 설명

도 1은 종래기술에 의한 능동 매트릭스 방식의 n×m 유기 전계발광 표시장치를 도시한 도면이다.

도 2는 도 1의 유기 전계발광 표시장치에 채용된 화소의 회로도이다.

도 3은 본 발명의 일실시에 의한 $n \times m$ 능동 매트릭스 방식의 유기 전계발광 표시장치의 회로도이다.

도 4는 도 3의 유기 전계발광 표시장치에 채용된 화소의 회로도이다.

도 5는 도 4의 화소 회로를 구동하기 위한 시간에 따른 신호도이다.

도 6은 도 3의 유기 전계발광 표시장치에 채용된 역다중화부의 제 1 예를 나타내는 회로도이다.

도 7은 도 3의 유기 전계발광 표시장치에 채용된 역다중화부의 제 2 예를 나타내는 회로도이다.

도 8은 도 6의 역다중화부의 입출력 신호가 시간에 따라 도시된 신호도이다.

도 9는 본 발명에 의한 역다중화부에 채용된 샘플 및 홀드 회로를 도시한 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광 표시장치(organic electroluminescent display) 및 역다중화부에 관한 것이다. 특히, 샘플 및 홀드 회로와 프리차지 스위치로 구성되는 복수의 역다중화회로가 역다중화부에 포함되는 유기 전계발광 표시장치에 관한 것이다.

유기 전계발광 표시장치는 유기물 박막에 음극과 양극을 통하여 주입된 전자와 정공이 재결합(recombination)하여 여기자(exciton)을 형성하고 형성된 여기자로부터 특정한 파장의 빛이 발생하는 현상을 이용한 표시장치이다. 유기 전계발광 표시장치는 자체 발광소자를 이용하여 구성되므로 LCD(liquid crystal display)와 달리 별도의 광원을 필요로 하지 않는다는 특징을 가지고 있다. 또한, 유기 전계발광 표시장치를 구성하는 유기 전계발광 소자의 휘도는 유기 전계발광 소자에 흐르는 전류량에 의하여 제어된다는 특징을 가지고 있다.

유기 전계발광 표시장치의 구동 방식으로는 수동 매트릭스 방식과 능동 매트릭스 방식이 있다. 이 중에서, 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는 방식이다. 수동 매트릭스 방식에 의한 유기 전계발광 표시장치는 그 구조가 단순하므로 구현이 용이한 반면에, 대화면 구현시 많은 전류량이 소모되고 각 발광 소자를 구동할 수 있는 시간이 줄어든다는 문제점이 있다. 능동 매트릭스 방식은 능동 소자를 이용하여 발광 소자에 흐르는 전류량을 제어하는 방식이다. 능동 소자로는 박막 트랜지스터(thin film transistor, 이하 TFT라 함)가 주로 사용된다. 능동 매트릭스 방식은 다소 복잡하나 전류 소모량이 적고 발광 시간이 길어진다는 장점이 있다.

이하 도 1 및 2를 참조하여 종래기술에 의한 유기 전계발광 표시장치를 설명한다.

도 1은 종래기술에 의한 능동 매트릭스 방식의 $n \times m$ 유기 전계발광 표시장치를 도시한 도면이다.

도 1을 참조하면, 유기 전계발광 표시장치는 유기 전계발광 표시장치 패널(11), 주사 구동부(scan driver)(12) 및 데이터 구동부(data driver)(13)를 포함한다. 유기 전계발광 표시장치 패널(11)은 $n \times m$ 개의 화소(14), 가로 방향으로 형성된 n 개의 주사선(SCAN[1], SCAN[2], ... SCAN[n]) 및 세로 방향으로 형성된 m 개의 데이터선(DATA[1], DATA[2], ... DATA[m])을 포함한다. 주사선(SCAN1)은 주사신호를 화소(14)에 전달한다. 데이터선(DATA)은 데이터전압을 화소(14)에 전달한다. 주사 구동부(12)는 주사선(SCAN)에 주사신호를 인가한다. 데이터 구동부(13)는 데이터선(DATA)에 데이터전압을 인가한다.

도 2는 도 1의 유기 전계발광 표시장치에 채용된 화소의 회로도이다.

도 2를 참조하면, 유기 전계발광 표시장치의 화소는 유기 전계발광 소자(OLED), 구동 트랜지스터(MD), 캐패시터(C) 및 스위칭 트랜지스터(MS)를 포함한다. 유기 전계발광 소자(OLED)에 구동 트랜지스터(MD)가 연결되어, 구동 트랜지스터(MD)가 유기 전계발광 소자(OLED)에 발광을 위한 전류를 공급한다. 구동 트랜지스터(MD)의 전류량은 스위칭 트랜지스터(MS)를 통해 인가되는 데이터전압에 의해 제어된다. 캐패시터(C)가 구동 트랜지스터(MD)의 소오스와 게이트 사이에 연결되어, 데이터 전압에 의하여 인가된 전압을 일정 기간 유지한다.

이와 같은 구성으로 인하여, 스위칭 트랜지스터(MS)의 게이트에 인가되는 주사 신호에 의하여 스위칭 트랜지스터(MS)가 온 되면, 데이터선을 통해 데이터 전압이 구동 트랜지스터(MD)의 게이트에 인가된다. 그리고, 구동 트랜지스터(MD)의 게이트에 인가되는 데이터 전압에 대응하여 구동 트랜지스터(MD)를 통해 유기 전계발광 소자(OLED)에 전류가 흘러 발광이 이루어진다.

이때, 유기 전계발광 소자에 흐르는 전류는 수학적 식 1과 같다.

수학적 식 1

$$I_{OLED} = I_D = (\beta/2)(V_{GS} - V_{TH})^2 = (\beta/2)(V_{DD} - V_{DATA} - |V_{TH}|)^2$$

여기서, I_{OLED} 는 유기 전계발광 소자(OLED)에 흐르는 전류, I_D 는 구동 트랜지스터의 소오스에서 드레인방향으로 흐르는 전류, V_{GS} 는 구동 트랜지스터(MD)의 게이트와 소오스 사이의 전압, V_{TH} 는 구동 트랜지스터(MD)의 문턱 전압, V_{DD} 는 전원 전압, V_{DATA} 는 데이터 전압, β 는 이득 계수(gain factor)를 나타낸다.

상술한 종래기술에 의한 유기 전계발광 표시장치는 데이터 구동부(13)가 직접 픽셀의 데이터선(DATA)에 연결되어 있다. 따라서, 데이터선(DATA)의 수가 늘어나면 데이터 구동부(13)의 복잡도가 데이터선(DATA)의 수에 비례하여 증가하게 된다. 또한, 데이터 구동부(13)가 유기 전계발광 표시장치 패널(11)과는 별도의 칩으로 구현되는 경우에는 데이터선(DATA)의 수가 늘면 데이터 구동부(13)의 핀 수와 데이터 구동부(13)와 유기 전계발광 표시장치 패널(11)를 접속시키는 배선의 수가 늘어야 한다. 이는 많은 비용과 공간을 소모한다는 문제점이 있다.

또한, 전류 구동 방식(current driving method)은 화소에 입력되는 데이터에 따라 전압 기입 방식(voltage programming method)과 전류 기입 방식(current programming method)으로 구분된다. 이 중에서, 전류 기입 방식의 화소 회로는 화소 회로에 전류를 공급하는 전류원이 패널 전체를 통해 균일하다고 하면 각 화소내의 구동 트랜지스터가 불균일한 전압-전류 특성을 갖더라도 균일한 디스플레이 특성을 얻을 수 있다는 장점이 있다.

그러나, 화소의 입력데이터 신호가 전류인 전류 기입 방식(current programming method)의 화소 회로에서 데이터 기입 시간은 이전 화소 라인의 데이터 전류에 의하여 데이터선(DATA)의 기생 커패시턴스에 충전된 전압 상태에 영향을 받는다. 이로 인해, 특히, 저계조에서 데이터 기입 속도가 낮아지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상술한 문제점을 해결하기 위한 것으로, 본 발명의 목적은 데이터 구동부와 유기 전계발광 표시장치 패널 사이에 위치하며, 샘플 및 홀드 방식으로 동작하며 프리차지 기능을 가진 역다중화회로로 구성된 역다중화부를 포함하는 유기 전계발광 표시장치 및 이에 사용되는 역다중화부를 제공하는데 있다.

발명의 구성 및 작용

상술한 목적을 달성하기 위한 기술적 수단으로서, 본 발명의 제 1 측면은 전달되는 출력데이터전류에 대응되는 화상을 표현하며 복수의 부화소를 포함하는 복수의 화소, 상기 복수의 화소에 주사신호를 전달하는 복수의 주사선, 상기 복수의 화소에 상기 출력데이터전류를 전달하는 복수의 출력데이터선, 상기 복수의 주사선에 상기 주사신호를 출력하는 주사 구동부, 복수의 역다중화 회로를 포함하는 역다중화부, 및 복수의 입력데이터선에 입력데이터전류를 출력하는 데이터 구동부를 포함하며, 상기 역다중화 회로는 1개의 상기 입력데이터선으로 전달되는 상기 입력데이터전류를 샘플 및 홀드 방식으로 역다중화한 출력데이터전류를 복수의 상기 출력데이터선에 전달하되, 상기 출력데이터전류가 전달되기 전에 먼저 상기 각 출력데이터선에 해당하는 프리차지 전압을 상기 각 출력데이터선에 인가하는 유기 전계발광 표시장치를 제공한다.

본 발명의 제 2 측면은 복수의 역다중화 회로, 상기 역다중화 회로에 샘플신호를 전달하는 복수의 샘플 신호선, 상기 역다중화 회로에 홀드신호를 전달하는 제 1 및 2 홀드 신호선, 및 상기 역다중화 회로에 프리차지신호를 전달하는 제 1 및 2 프리차지 신호선을 포함하며, 상기 역다중화 회로는 상기 샘플신호 및 홀드신호에 응답하여 1 개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화한 출력데이터전류를 복수의 출력데이터선으로 전달하되, 상기 출력데이터전류가 전달되기 전에 상기 각 출력데이터선에 해당하는 프리차지 전압을 상기 각 출력데이터선에 인가하는 역다중화부를 제공한다.

이하, 도 3 내지 9를 참조하여 본 발명의 일실시예에 의한 유기 전계발광 표시장치를 설명한다. 이하에서는 본 발명의 개념이 최적으로 적용된 유기 전계발광 표시 장치를 중심으로 기술하나, 본 발명의 개념이 이에 한정되는 것은 아니며, 전류 기입 방식의 화소 회로를 포함하는 모든 표시 장치에 적용될 수 있다.

도 3은 본 발명의 일실시예에 의한 $n \times m$ 능동 매트릭스 방식의 유기 전계발광 표시장치의 회로도이다.

도 3을 참조하면, 유기 전계발광 표시장치는 유기 전계발광 표시장치 패널(21), 주사 구동부(scan driver)(22), 데이터 구동부(data driver)(23) 및 역다중화부(24)를 포함한다.

유기 전계발광 표시장치 패널(21)은 $n \times m$ 개의 화소(25), 가로 방향으로 형성된 n 개의 제 1 주사선(SCAN1[1], SCAN1[2], ... SCAN1[n])과 m 개의 제 2 주사선(SCAN2[1], SCAN2[2], ... SCAN2[m]), 및 세로 방향으로 형성된 m 개의 출력데이터선(DoutR[1], DoutG[1], DoutB[1], ... DoutR[m], DoutG[m], DoutB[m])을 포함한다. 각 화소(25)는 원하는 색채를 표현할 수 있는 최소 단위로서, 3개의 부화소(subpixel)(26R, 26G, 26B) 즉 적색을 발광하는 부화소(26R), 녹색을 발광하는 부화소(26G) 및 청색을 발광하는 부화소(26B)를 포함한다. 제 1 및 2 주사선(SCAN1, SCAN2)은 제 1 및 2 주사신호를 화소(25)에 전달한다. 적색, 녹색 및 청색 출력데이터선(DoutR, DoutG, DoutB)은 출력 데이터전류를 적색, 녹색 및 청색 부화소(26R, 26G, 26B)에 전달한다. 부화소(26R, 26G, 26B)는 전류 기입방식으로 동작한다. 구체적으로, 선택 기간동안 출력데이터선(DoutR, DoutG, DoutB)에 흐르는 전류에 대응하는 전압을 캐패시터(미도시)에 기록하였다가, 발광 기간동안 상기 캐패시터의 전압에 대응하는 전류를 유기 전계발광 소자(미도시)에 공급하는 방식으로 동작한다.

주사 구동부(22)는 제 1 및 2 주사선(SCAN1, SCAN2)에 제 1 및 2 주사신호를 인가한다.

데이터 구동부(23)는 k 개의 입력데이터선(Din[1], Din[2], ... Din[k])에 입력데이터전류를 전달한다. 여기서, k 는 1.5m 인 정수를 의미한다. 데이터 구동부(23)는 프리차지 전압부(미도시)를 포함할 수 있으며, 이 경우 k 개의 입력데이터선(Din[1], Din[2], ... Din[k])에 프리차지 전압을 전달한다.

역다중화부(24)는 입력데이터전류를 전달받아 역다중화한 출력데이터전류와 프리차지 전압을 m 개의 출력데이터선(DoutR[1], DoutG[1], DoutB[1], ... DoutR[m], DoutG[m], DoutB[m])으로 전달한다. 역다중화부(24)는 k 개의 샘플 및 홀드 방식의 역다중화 회로(미도시)를 가진다. 각 역다중화 회로는 1:2 역다중화 회로이므로, 1개의 입력데이터선(Din)으로 전달된 입력데이터전류가 역다중화되어 2개의 출력데이터선으로 전달된다. 출력데이터선에 출력데이터전류가 전달되기 전에 먼저 프리차지 전압이 인가된다.

도 4는 도 3의 유기 전계발광 표시장치에 채용된 부화소의 회로도이다.

도 4를 참조하면, 부화소는 유기 전계발광 소자(OLED) 및 부화소 회로를 포함한다. 부화소 회로는 구동 트랜지스터(MD), 제 1 내지 3 스위칭 트랜지스터(MS1, MS2, MS3) 및 캐패시터(C)를 포함한다. 구동 트랜지스터(MD) 및 제 1 내지 3 스위칭 트랜지스터(MS1, MS2, MS3)는 각자 게이트, 소오스 및 드레인을 가진다. 캐패시터(C)는 제 1 단자 및 제 2 단자를 가진다.

제 1 스위칭 트랜지스터(MS1)의 게이트는 제 1 주사선(SCAN1)에 접속되고 소오스는 제 1 노드(N1)에 접속되고 드레인은 출력데이터선(Dout)에 접속된다. 출력데이터선(Dout)은 도 3의 적색, 녹색 및 청색 출력데이터선 중 하나이다. 제 1 스위칭 트랜지스터(MS1)는 제 1 주사선(SCAN1)에 인가되는 제 1 주사신호에 응답하여 캐패시터(C)에 전하를 충전하는 기능을 수행한다.

제 2 스위칭 트랜지스터(MS2)의 게이트는 제 1 주사선(SCAN1)에 접속되고 소오스는 제 2 노드에 접속되고 드레인 출력데이터선(Dout)에 접속된다. 제 2 스위칭 트랜지스터(MS2)는 제 1 주사선(SCAN1)에 인가되는 제 1 주사신호에 응답하여 출력데이터선(Dout)에 흐르는 출력데이터전류(I_{Dout})를 구동 트랜지스터(MD)에 전달하는 기능을 수행한다.

제 3 스위칭 트랜지스터(MS3)의 게이트는 제 2 주사선(SCAN2)에 접속되고 소오스는 제 2 노드(N2)에 접속되고 드레인은 유기 전계발광 소자에 접속된다. 제 3 스위칭 트랜지스터(MS3)는 제 2 주사선(SCAN2)에 인가되는 제 2 주사신호에 응답하여 구동 트랜지스터(MD)에 흐르는 전류를 유기 전계발광 소자(OLED)에 공급하는 기능을 수행한다.

캐패시터(C)의 제 1 단자에는 전원전압(VDD)이 인가되고, 제 2 단자는 제 1 노드(N1)에 접속된다. 캐패시터(C)는 제 1 및 2 스위칭 트랜지스터(MS1, MS2)가 온 상태인 기간에 구동 트랜지스터(MD)에 흐르는 출력데이터전류(I_{Dout})에 대응하는 게이트 소오스간 전압(V_{GS})에 해당하는 전하량을 충전하고, 제 1 및 2 스위칭 트랜지스터(MS1, MS2)가 오프 상태인 기간동안에 상기 전압을 유지하는 기능을 수행한다.

구동 트랜지스터(MD)의 게이트는 제 1 노드(N1)에 접속되고, 소오스에는 전원전압이 인가되고, 드레인은 제 2 노드(N2)에 접속된다. 구동 트랜지스터(MD)는 제 3 스위칭 트랜지스터(MS3)가 온 상태인 기간동안에 캐패시터의 제 1 단자와 제 2 단자 사이에 걸린 전압에 대응하는 전류를 유기 전계발광 표시장치에 공급하는 기능을 수행한다.

도 5는 도 4의 부화소 회로를 구동하기 위한 시간에 따른 신호도이다. 도 5에는 제 1 및 2 주사신호(scan1, scan2)가 표현되어 있다.

도 4 및 5를 참조하여 부화소 회로의 동작을 설명하면, 제 1 주사신호(scan1)가 로우(low)이고, 제 2 주사신호(scan2)가 하이(high)인 선택 기간에는 제 1 및 2 스위칭 트랜지스터(MS1, MS2)가 온(on) 상태가 되고, 제 3 스위칭 트랜지스터(MS3)는 오프(off) 상태가 된다. 이 기간에 출력데이터선(Dout)에 흐르는 출력데이터전류(I_{Dout})가 구동 트랜지스터(MD)에 전달된다. 수학식 2에 의하여 구동 트랜지스터(MD)의 게이트 및 소오스 사이의 전압(V_{GS})이 결정되고, 게이트 및 소오스 사이의 전압(V_{GS})에 상응하는 전하가 캐패시터(C)에 충전된다.

수학식 2

$$I_D = I_{Dout} = (\beta/2)(V_{GS} - V_{TH})^2$$

제 1 주사신호(scan1)가 하이이고, 제 2 주사신호(scan2)가 로우인 발광 기간에는 제 3 스위칭 트랜지스터(MS3)가 온 상태가 되고, 제 1 및 2 스위칭 트랜지스터(MS1, MS2)는 오프 상태가 된다. 선택 기간동안 캐패시터(C)에 충전된 전하가 발광 기간동안 유지되므로, 선택 기간에 정해진 캐패시터(C)의 제 1 단자와 제 2 단자 사이의 전압 즉 구동 트랜지스터(MD)의 게이트와 소오스 사이의 전압이 발광 기간동안 유지된다. 구동 트랜지스터(MD)에 흐르는 전류(I_D)는 수학식 2에 표현된 바와 같이 소오스와 드레인 사이의 전압(V_{GS})에 의하여 결정되므로, 선택 기간에 구동 트랜지스터에 흐르는 출력데이터전류(I_{Dout})가 발광 기간동안에도 구동 트랜지스터(MD)에 흐르게 된다. 따라서, 유기 전계발광 소자(OLED)에 흐르는 전류 I_{OLED} 는 수학식 3과 같다.

수학식 3

$$I_{OLED} = I_D = I_{Dout}$$

상기 수학식 3에 표현된 바와 같이, 도 4에 표현된 부화소의 유기 전계발광 소자(OLED)에 흐르는 전류(I_{OLED})는 출력데이터전류(I_{Dout})와 같으므로, 유기 전계발광 소자(OLED)에 흐르는 전류(I_{OLED})는 구동 트랜지스터(MD)의 문턱전압에 영향을 받지 않는다. 즉, 상기의 부화소 회로를 사용하면, 구동 트랜지스터(MD)의 문턱전압의 영향을 받지 않는다.

도 6은 도 3의 유기 전계발광 표시장치에 채용된 역다중화부의 제 1 예를 나타내는 회로도이다.

도 6에서 역다중화부는 k개의 역다중화 회로(31)를 가진다.

각 역다중화 회로(31)는 샘플 및 홀드 방식의 1:2 역다중화 회로이다. 1:2 역다중화 회로이므로, 1개의 입력데이터선(Din)으로 전달된 입력데이터전류가 역다중화되어 2개의 출력데이터선으로 전달된다. 2개의 출력데이터선은 서로 다른 색상을 가지는 부화소 그룹, 예컨대, 적색 및 녹색 부화소 그룹, 청색 및 적색 부화소 그룹, 또는 녹색 및 청색 부화소 그룹으로 접속된다. 구체적으로, 제 1 적색 출력데이터선(DoutR[1]) 및 제 1 녹색 출력데이터선(DoutG[1])은 첫번째 역다중화 회로에 접속되고, 제 1 청색 출력데이터선(DoutB[1]) 및 제 2 적색 출력데이터선(DoutR[2])은 두번째 역다중화 회로에 접속되고, 제 2 녹색 출력데이터선(DoutG[2]) 및 제 2 청색 출력데이터선(DoutB[2])은 세번째 역다중화 회로에 접속된다. 각 출력데이터선에 출력데이터가 인가되기 전에 먼저 프리차지 전압이 각 출력데이터선 별로 역다중화되어 인가된다.

각 역다중화 회로(31)는 제 1 내지 4 샘플 및 홀드 회로(S/H1 내지 S/H4)와 제 1 및 2 프리차지 스위치(SW1, SW2)를 가진다. 각 역다중화 회로(31)에는 제 1 내지 4 샘플선(S1 내지 S4), 제 1 및 2 홀드선(H1, H2) 및 제 1 및 2 프리차지 신호선(P1, P2)이 접속된다.

여기서, 제 1 샘플 및 홀드 회로(S/H1)는 제 1 샘플선(S1)에 인가되는 제 1 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 1 홀드선(H1)에 인가되는 제 1 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 출력데이터선(Dout)에 전달한다.

제 2 샘플 및 홀드 회로(S/H2)는 제 2 샘플선(S2)에 인가되는 제 2 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 1 홀드선(H1)에 인가되는 제 1 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 출력데이터선(Dout)에 전달한다.

제 3 샘플 및 홀드 회로(S/H3)는 제 3 샘플선(S3)에 인가되는 제 3 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 2 홀드선(H2)에 인가되는 제 2 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 출력데이터선(Dout)에 전달한다.

제 4 샘플 및 홀드 회로(S/H4)는 제 4 샘플선(S4)에 인가되는 제 4 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 2 홀드선(H2)에 인가되는 제 2 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 출력데이터선(Dout)에 전달한다.

제 1 프리차지 스위치(SW1)는 제 1 및 3 샘플 및 홀드 회로(S/H1, S/H3)의 양단에 접속되며, 제 1 프리차지 신호선(P1)에 인가되는 프리차지 신호에 응답하여 출력데이터선(Dout)으로 출력데이터에 대응하는 프리차지 전압을 전달한다.

제 2 프리차지 스위치(SW2)는 제 2 및 4 샘플 및 홀드 회로(S/H2, S/H4)의 양단에 접속되며, 제 2 프리차지 신호선(P2)에 인가되는 프리차지 신호에 응답하여 출력데이터선(Dout)으로 출력데이터에 대응하는 프리차지 전압을 전달한다.

한편 입력데이터선(Din)에 인가되는 프리차지 전압은 다음과 같이 다양한 방식에 의한 전압 레벨을 가질 수 있다. 첫째, 프리차지 전압은 프리차지 스위치에 연결된 출력데이터선(Dout)에 전달되는 출력데이터전류에 대응하여 최적의 데이터 기입속도를 가지는 전압 레벨로 설정될 수 있다. 구체적으로, 소정 계조 레벨의 출력데이터전류가 제 1 적색 출력데이터선(DoutR[1])으로 전달하기 전에, 적색의 계조 레벨에 대응하여 최적의 데이터 기입속도를 가지는 전압 레벨로 설정되는 프리차지 전압을 제 1 적색 출력데이터선(DoutR[1])에 인가한다. 또한, 소정 계조 레벨의 출력데이터전류가 제 1 녹색 출력데이터선(DoutG[1])으로 전달하기 전에, 녹색의 계조 레벨에 대응하여 최적의 데이터 기입속도를 가지는 전압 레벨로 설정되는 프리차지 전압을 제 1 녹색 출력데이터선(DoutG[1])에 인가한다. 둘째, 프리차지 전압은 프리차지 스위치에 연결된 출력데이터선(Dout)에 전달되는 출력데이터전류의 계조 레벨이 0(블랙)인 경우와 그 이외인 경우로 나누어 설정될 수 있다. 구체적으로, 계조 레벨이 0(블랙)에 해당하는 출력데이터전류 또는 계조 레벨이 0(블랙)에 가까운 출력데이터전류를 출력데이터선에 전달하기 전에는 계조 레벨 0에 대응하는 고전압 레벨로 설정되는 프리차지 전압을 출력데이터선에 인가한다. 그리고, 상기 계조 레벨 이외의 계조 레벨에 해당하는 출력데이터전류를 출력데이터선에 전달하기 전에는 소정의 전압 레벨로 설정되는 프리차지 전압을 출력데이터선에 인가한다. 상기 소정의 전압 레벨은 출력데이터선(Dout)에 전달되는 모든 출력데이터전류가 소정의 데이터 기입 시간을 만족하는 전압 레벨일 수 있다. 또한, 상기 소정의 전압 레벨은 출력데이터선(Dout)에 전달되는 모든 출력데이터전류 중에서 계조 레벨이 0(블랙)에 해당하는 출력데이터전류 또는 계조 레벨이 0(블랙)에 가까운 출력데이터전류 이외의 출력데이터전류가 소정의 데이터 기입 시간을 만족하는 전압 레벨일 수도 있다.

이와 같은 구성으로 인하여, 도 6에 표현된 역다중화부는 출력데이터선(Dout)에 데이터 전류를 전달하기 전에 프리차지 전압을 전달할 수 있으므로, 출력데이터선(Dout)에 연결된 기생 캐패시터를 충전하는데 소요되는 시간을 감소시킬 수 있다. 따라서, 출력데이터선(Dout)에 연결된 화소에 데이터 기입을 수행하는데 소요되는 시간을 감소시킬 수 있다.

도 7은 도 3의 유기 전계발광 표시장치에 채용된 역다중화부의 제 2 예를 나타내는 회로도이다.

도 7에서 역다중화부는 k개의 역다중화 회로(31)를 가진다.

각 역다중화 회로(31)는 샘플 및 홀드 방식의 1:2 역다중화 회로이다. 1:2 역다중화 회로이므로, 1개의 입력데이터선(Din)으로 전달된 입력데이터전류가 역다중화되어 2개의 출력데이터선으로 전달된다. 도 7에 도시된 역다중화부는 도 6에 도시된 역다중화부와 달리, 2개의 출력데이터선은 동일한 색상을 가지는 부화소 그룹, 예컨대, 적색 부화소 그룹(DoutR[1], DoutR[2]), 녹색 부화소 그룹(DoutG[1], DoutG[2]), 및 청색 부화소 그룹(DoutB[1], DoutB[2])으로 접속된다. 구체적으로, 제 1 적색 출력데이터선(DoutR[1]) 및 제 2 적색 출력데이터선(DoutR[2])은 첫번째 역다중화 회로에 접속되고, 제 1 녹색 출력데이터선(DoutG[1]) 및 제 2 녹색 출력데이터선(DoutG[2])은 두번째 역다중화 회로에 접속되고, 제 1 청색 출력데이터선(DoutB[1]) 및 제 2 청색 출력데이터선(DoutB[2])은 세번째 역다중화 회로에 접속된다.

도 8은 도 6의 역다중화 회로의 입출력 신호가 시간에 따라 도시된 신호도이다.

도 8에는 입력데이터(din[1]), 제 1 내지 4 샘플신호(s1 내지 s4), 제 1 및 2 홀드신호(h1, h2), 제 1 및 2 프리차지신호(p1, p2), 및 적색 및 녹색 출력데이터(doutR[1], doutG[1])가 도시되어 있다. 도 8에 도시된 신호도는 도 6에 도시된 샘플 및 홀드 회로가 로우(low)인 샘플신호에 응답하여 입력데이터선으로 전달되는 전류값을 샘플링하고, 하이(high)인 홀드신호에 응답하여 샘플링된 전류값에 대응하는 전류를 출력 데이터선에 전달하는 방식으로 동작함을 가정하여 작성된 신호도이다.

도 6 및 8을 참조하여 역다중화부의 동작을 설명하면, 제 1 샘플신호(s1)가 로우(low)인 기간에 입력데이터(din[1])의 전류값(R[1]a)을 샘플링하여 제 1 샘플 및 홀드 회로(S/H1)에 저장하고, 제 2 샘플신호(s2)가 로우인 기간에 입력데이터(din[1])의 전류값(G[1]a)을 샘플링하여 제 2 샘플 및 홀드 회로(S/H2)에 저장한다. 이 기간에 제 1 및 2 프리차지신호(p1,p2)는 하이이므로, 제 1 및 2 프리차지 스위치(SW1, SW2)는 오프 상태가 된다.

다음으로, 제 1 프리차지신호(p1)가 로우인 기간에 제 1 프리차지 스위치(SW1)는 온 상태가 되어서 입력데이터(din[1])의 전류값(R[1]a)에 대응하는 프리차지 전압(Vp1)을 출력데이터선(DoutR[1])에 인가한다. 제 2 프리차지신호(p2)가 로우인 기간에 제 2 프리차지 스위치(SW2)는 온 상태가 되어서 입력데이터(din[1])의 전류값(G[1]a)에 대응하는 프리차지 전압(Vp2)을 출력데이터선(DoutG[1])에 인가한다. 이때, 적색 및 녹색 출력데이터선(DoutR[1], DoutG[1])에는 서로 다른 프리차지 전압(Vp1,Vp2)이 인가된다.

다음으로, 제 3 샘플신호(s3)가 로우인 기간에 입력데이터(din[1])의 전류값(R[1]b)을 샘플링하여 제 3 샘플 및 홀드 회로(S/H3)에 저장하고, 제 4 샘플신호(s4)가 로우인 기간에 입력데이터(din[1])의 전류값(G[1]b)을 샘플링하여 제 4 샘플 및 홀드 회로(S/H4)에 저장한다. 이 기간동안 제 1 홀드신호(h1)는 하이(high)이므로, 제 1 홀드신호(h1)가 입력되는 제 1 및 2 샘플 및 홀드 회로(S/H1, S/H2)는 샘플링된 전류값(R[1]a, G[1]a)에 해당하는 전류를 출력데이터선(DoutR[1], DoutG[1])으로 공급한다. 이 기간에 제 1 및 2 프리차지신호(p1,p2)는 하이이므로, 제 1 및 2 프리차지 스위치(SW1, SW2)는 오프 상태가 된다.

다음으로, 제 1 프리차지신호(p1)가 로우인 기간에 제 1 프리차지 스위치(SW1)는 온 상태가 되어서 입력데이터(din[1])의 전류값(R[1]b)에 대응하는 프리차지 전압(Vp3)을 출력데이터선(DoutR[1])에 인가한다. 제 2 프리차지신호(p2)가 로우인 기간에 제 2 프리차지 스위치(SW2)는 온 상태가 되어서 입력데이터(din[1])의 전류값(G[1]b)에 대응하는 프리차지 전압(Vp4)을 출력데이터선(DoutG[1])에 인가한다. 이때, 적색 및 녹색 출력데이터선(DoutR[1], DoutG[1])에는 서로 다른 프리차지 전압(Vp3,Vp4)이 인가된다.

다음으로, 제 1 샘플신호(s1)가 로우인 기간에 입력데이터(din[1])의 전류값(R[1]c)을 샘플링하여 제 1 샘플 및 홀드 회로(S/H1)에 저장하고, 제 2 샘플신호(s2)가 로우인 기간에 입력데이터(din[1])의 전류값(G[1]c)을 샘플링하여 제 2 샘플 및 홀드 회로(S/H2)에 저장한다. 이 기간동안 제 2 홀드신호(h2)는 하이이므로, 제 2 홀드신호(h2)가 입력되는 제 3 내지 4 샘플 및 홀드 회로(S/H3, S/H4)는 각각 샘플링된 전류값(R[1]b, G[1]b)에 해당하는 전류를 출력데이터선(DoutR[1], DoutG[1])으로 공급한다.

이와 같은 방식으로 동작하여, 샘플 및 홀드 방식의 역다중화 회로는 입력데이터선(Din[1])으로 입력되는 입력데이터전류를 역다중화하여 출력데이터선(DoutR[1], DoutG[1])으로 전달하기 전에, 입력데이터선(Din[1])으로 입력되는 프리차지 전압을 각 출력데이터선(DoutR[1], DoutG[1])별로 역다중화하여 각 출력데이터선(DoutR[1], DoutG[1])에 전달한다. 이때, 각 프리차지 전압은 출력데이터전류에 대응하는 값을 가진다.

한편, 도 7에 도시된 역다중화부는 도 8에 도시한 바와 동일한 신호를 인가함으로써, 입력데이터전류(din[1])에 따라 서로 다른 값의 프리차지 전압값을 역다중화하여 제 1 및 2 적색 출력데이터선(DoutR[1], DoutR[2])에 각각 인가하고, 입력데이터전류(din[2])에 따라 서로 다른 값의 프리차지 전압을 역다중화하여 제 1 및 2 녹색 출력데이터선(DoutG[1], DoutG[2])에 각각 인가하고, 입력데이터전류(din[3])에 따라 서로 다른 값의 프리차지 전압값을 역다중화하여 제 1 및 2 청색 출력데이터선(DoutB[1], DoutB[2])에 각각 인가할 수 있다.

이때 입력데이터선(Din)에 인가되는 프리차지 전압은 다음과 같이 다양한 방식에 의한 전압 레벨을 가질 수 있다. 첫째, 프리차지 전압은 프리차지 스위치에 연결된 출력데이터선(Dout)에 전달되는 출력데이터전류에 대응하여 최적의 데이터 기입속도를 가지는 전압 레벨로 설정될 수 있다. 둘째, 프리차지 전압은 프리차지 스위치에 연결된 출력데이터선(Dout)에 전달되는 출력데이터전류의 계조 레벨이 0(블랙)인 경우와 그 이외인 경우로 나누어 설정될 수 있다. 구체적으로, 계조 레벨이 0(블랙)에 해당하는 출력데이터전류 또는 계조 레벨이 0(블랙)에 가까운 출력데이터전류를 출력데이터선에 전달하기 전에는 계조 레벨 0에 대응하는 고전압 레벨로 설정되는 프리차지 전압을 출력데이터선에 인가한다. 그리고, 상기 계조 레벨 이외의 계조 레벨에 해당하는 출력데이터전류를 출력데이터선에 전달하기 전에는 소정의 전압 레벨로 설정되는 프리차지 전압을 출력데이터선에 인가한다. 상기 소정의 전압 레벨은 출력데이터선(Dout)에 전달되는 모든 출력데이터전류가 소정의 데이터 기입 시간을 만족하는 전압 레벨일 수 있다. 또한, 상기 소정의 전압 레벨은 출력데이터선(Dout)에 전달되는 모든 출력데이터전류 중에서 계조 레벨이 0(블랙)에 해당하는 출력데이터전류 또는 계조 레벨이 0(블랙)에 가까운 출력데이터전류 이외의 출력데이터전류가 소정의 데이터 기입 시간을 만족하는 전압 레벨일 수도 있다.

도 9는 본 발명의 실시예에 채용된 샘플 및 홀드 회로를 도시한 도면이다.

도 9를 참조하면, 샘플 및 홀드 회로는 제 1 내지 5 스위치(SW1, SW2, ... SW5), 제 1 트랜지스터(M1) 및 저장 캐패시터(C_{hold})를 포함한다.

제 1 스위치(SW1)는 샘플신호(s)에 응답하여 입력데이터선(Din)을 제 1 트랜지스터(M1)의 드레인에 접속시킨다. 제 2 스위치(SW2)는 샘플신호(s)에 응답하여 제 1 트랜지스터(M1)의 소오스를 고전압(V_{DD})선에 접속시킨다. 제 3 스위치(SW3)는 샘플신호(s)에 응답하여 입력데이터선(Din)을 저장 캐패시터(C_{hold})의 제 2 단자에 접속시킨다. 제 4 스위치(SW4)는 홀드신호(h)에 응답하여 출력데이터선(Dout)을 제 1 트랜지스터(M1)의 소오스에 접속시킨다. 제 5 스위치(SW5)는 홀드신호(h)에 응답하여 제 1 트랜지스터(M1)의 드레인을 저전압(V_{SS})선에 접속시킨다. 저장 캐패시터(C_{hold})의 제 1 단자는 구동 트랜지스터(M1)의 소오스에, 제 2 단자는 구동 트랜지스터(M2)의 게이트에 접속된다.

제 1 내지 3 스위치(SW1, SW2, SW3)가 온 상태가 되도록 샘플신호(s)가 주어지고 제 4 및 5 스위치(SW4, SW5)가 오프 상태가 되도록 홀드신호(h)가 주어지는 샘플 기간에는 고전압(V_{DD})선으로부터 제 1 트랜지스터(M1)를 경유하여 입력데이터선(Din)으로 전류 경로(current path)가 형성되어 입력데이터선(Din)의 입력데이터전류(I_{Din})가 제 1 트랜지스터(M1)로 전달된다. 제 1 트랜지스터(M1)에 흐르는 전류에 대응하는 전압이 저장 캐패시터(C_{hold})에 저장된다.

이후, 제 1 내지 3 스위치(SW1, SW2, SW3)가 오프 상태가 되도록 샘플신호(s)가 주어지고 제 4 및 5 스위치(SW4, SW5)가 온 상태가 되도록 홀드신호(h)가 주어지는 홀드 기간에는 출력데이터선(Dout)으로부터 제 1 트랜지스터(M1)를 경유하여 저전압(V_{SS})선으로 전류 경로(current path)가 형성되어 저장 캐패시터(C_{hold})에 저장된 전압에 대응하는 전류 즉 입력데이터전류(I_{Din})와 동일한 전류가 출력데이터선(Dout)으로 전달된다.

이와 같이, 샘플 및 홀드 회로는 샘플 신호(s)에 응답하여 입력데이터전류(I_{Din})에 대응하는 전압을 저장 캐패시터(C_{hold})에 저장하고, 홀드 신호(h)에 응답하여 저장 캐패시터(C_{hold})에 저장된 전압에 대응하는 전류를 출력데이터선(Dout)에 전달한다. 데이터 구동부의 출력단은 전류 싱크(sink) 방식 즉 데이터 구동부의 출력단을 통하여 외부에서 데이터 구동부의 내부로 전류가 유입되는 방식이 선호된다. 왜냐하면, 전류 싱크 방식의 출력단을 가지는 데이터 구동부는 출력 전류의 편차를

줄일 수 있고, 전원장치의 전압 레벨을 낮출 수 있고, 저전압 소자를 사용함으로써 칩의 면적을 줄일 수 있고, 데이터 구동 부용 칩의 가격을 낮출 수 있기 때문이다. 따라서, 도 9의 샘플 및 홀드 회로는 전류 싱크 방식의 출력단을 가지는 데이터 구동부에 적합한 전류 소오스 방식의 입력단을 가진다. 즉, 샘플 및 홀드 회로의 입력단을 통하여 전류가 외부로 흐른다.

한편, 상술한 실시예에서는 샘플 및 홀드 방식의 1:2 역다중화 회로를 가지는 역다중화부를 중심으로 설명하였다. 하지만, 역다중화부의 구성은 이에 제한되지 아니하고 1:3 역다중화 회로, 1:4 역다중화 회로 등의 구성이 가능할 수 있다.

또한, 출력데이터선이 접속되는 부화소의 개수는 적색 부화소, 녹색 부화소 및 청색 부화소를 포함하는 화소를 사용하였다. 하지만, 적색 부화소, 녹색 부화소, 청색 부화소 및 백색 부화소를 포함하는 화소의 사용도 가능하다.

본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

발명의 효과

본 발명에 의한 유기 전계발광 표시소자는 데이터 구동부의 복잡도를 감소시키며, 데이터 기입 이전에 각 데이터선에 출력 데이터에 따른 복수 레벨의 프리차지 전압을 역다중화하여 전달함으로써, 데이터 기입 시간을 감소시킬 수 있다.

또한, 전류 기입 방식의 화소구동에서 전압 프리차지 방식을 채용하여 데이터 전류의 크기를 줄임으로써, 이에 따라 소비 전력을 줄일 수 있다.

(57) 청구의 범위

청구항 1.

전달되는 출력데이터전류에 대응되는 화상을 표현하며 복수의 부화소를 포함하는 복수의 화소;

상기 복수의 화소에 주사신호를 전달하는 복수의 주사선;

상기 복수의 화소에 상기 출력데이터전류를 전달하는 복수의 출력데이터선;

상기 복수의 주사선에 상기 주사신호를 출력하는 주사 구동부;

복수의 역다중화 회로를 포함하는 역다중화부; 및

복수의 입력데이터선에 입력데이터전류를 출력하는 데이터 구동부를 포함하며,

상기 역다중화 회로는 1개의 상기 입력데이터선으로 전달되는 상기 입력데이터전류를 샘플 및 홀드 방식으로 역다중화한 출력데이터전류를 복수의 상기 출력데이터선에 전달하되, 상기 출력데이터전류가 전달되기 전에 먼저 상기 각 출력데이터선에 해당하는 프리차지 전압을 상기 각 출력데이터선에 인가하는 유기 전계발광 표시장치.

청구항 2.

제 1 항에 있어서,

상기 역다중화 회로는,

각 샘플 및 홀드 회로가 샘플 신호에 응답하여 상기 입력데이터전류를 샘플링하고, 홀드 신호에 응답하여 샘플링된 입력데이터전류에 대응하는 전류를 상기 출력데이터선에 전달하는 복수의 샘플 및 홀드 회로; 및

각 프리차지 스위치가 프리차지 신호에 응답하여 상기 출력데이터선에 프리차지 전압을 인가하는 복수의 프리차지 스위치를 포함하는 유기 전계발광 표시장치.

청구항 3.

제 2 항에 있어서,

상기 복수의 샘플 및 홀드 회로는 제 1 그룹 샘플 및 홀드 회로, 및 제 2 그룹 샘플 및 홀드 회로로 나뉘며,

상기 제 1 그룹 샘플 및 홀드 회로가 순차적으로 입력데이터전류를 샘플링하는 동안에 상기 제 2 그룹 샘플 및 홀드 회로가 이전에 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 출력하고, 상기 제 2 그룹 샘플 및 홀드 회로가 순차적으로 입력데이터전류를 샘플링하는 동안에 상기 제 1 그룹 샘플 및 홀드 회로가 이전에 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 출력하는 유기 전계발광 표시장치.

청구항 4.

제 3 항에 있어서,

상기 샘플 및 홀드 회로는

제 1 트랜지스터;

제 1 단자는 상기 제 1 트랜지스터의 소오스에 접속되고 제 2 단자는 상기 제 1 트랜지스터의 게이트에 접속된 저장 캐패시터;

샘플신호에 응답하여 상기 입력데이터선을 상기 제 1 트랜지스터의 드레인에 접속시키는 제 1 스위치;

상기 샘플신호에 응답하여 상기 제 1 트랜지스터의 소오스를 고전압선에 접속시키는 제 2 스위치;

상기 샘플신호에 응답하여 상기 입력데이터선을 상기 저장 캐패시터의 제 2 단자에 접속시키는 제 3 스위치;

홀드신호에 응답하여 상기 출력데이터선을 상기 제 1 트랜지스터의 소오스에 접속시키는 제 4 스위치; 및

상기 홀드신호에 응답하여 상기 제 1 트랜지스터의 드레인을 저전압선에 접속시키는 제 5 스위치를 포함하는 유기 전계발광 표시장치.

청구항 5.

제 4 항에 있어서,

상기 샘플신호 및 홀드신호는 주기적인 신호이고, 1 주기는 샘플 기간 및 홀드 기간을 포함하며,

상기 제 1 내지 3 스위치가 샘플 기간동안에는 온 상태가 되고 홀드 기간동안에는 오프 상태가 되도록 상기 샘플신호가 설정되고,

상기 제 4 및 5 스위치가 홀드 기간동안에는 온 상태가 되고 샘플 기간동안에는 오프 상태가 되도록 상기 홀드신호가 설정되는 유기 전계발광 표시장치.

청구항 6.

제 2 항에 있어서,

상기 각 프리차지 스위치는 이에 연결된 상기 출력데이터선에 상기 출력데이터전류가 전달되기 이전에 상기 출력데이터전류에 대응하는 프리차지 전압을 상기 출력데이터선으로 전달하는 유기 전계발광 표시장치.

청구항 7.

제 2 항에 있어서,

상기 각 프리차지 스위치는 이에 연결된 상기 출력데이터선에 상기 출력데이터전류가 전달되기 이전에, 고전압 레벨로 설정되는 프리차지 전압 및 소정 전압 레벨로 설정되는 프리차지 전압 중 하나를 선택하여 상기 출력데이터선으로 전달하는 유기 전계발광 표시장치.

청구항 8.

제 7 항에 있어서,

상기 출력데이터전류의 계조 레벨이 0(블랙)인 경우에는 고전압 레벨을 선택하여 상기 출력데이터선으로 전달하고, 상기 출력데이터전류의 계조 레벨이 0(블랙) 이외인 경우에는 소정 전압 레벨로 설정되는 프리차지 전압을 선택하여 상기 출력데이터선으로 전달하는 유기 전계발광 표시장치.

청구항 9.

제 1 항에 있어서,

상기 역다중화 회로에 연결된 상기 복수의 출력데이터선은 서로 다른 색상을 발광하는 상기 부화소에 연결된 유기 전계발광 표시장치.

청구항 10.

제 1 항에 있어서,

상기 역다중화 회로에 연결된 상기 복수의 출력데이터선은 동일한 색상을 발광하는 상기 부화소에 연결된 유기 전계발광 표시장치.

청구항 11.

제 2 항에 있어서,

상기 역다중화 회로에 포함된 상기 복수의 샘플 및 홀드 회로가 샘플링하는 기간 및 상기 샘플링된 입력데이터전류에 대응하는 전류를 상기 출력데이터선에 전달하는 기간에는 상기 역다중화부의 프리차지 스위치는 오프되고,

상기 샘플링된 입력데이터전류에 대응하는 전류를 상기 출력데이터선에 전달하는 기간 이전에는 상기 역다중화부의 상기 각 프리차지 스위치는 각 프리차지 신호에 응답하여 온되는 유기 전계발광 표시장치.

청구항 12.

복수의 역다중화 회로;

상기 역다중화 회로에 샘플신호를 전달하는 복수의 샘플 신호선;

상기 역다중화 회로에 홀드신호를 전달하는 제 1 및 2 홀드 신호선; 및

상기 역다중화 회로에 프리차지신호를 전달하는 제 1 및 2 프리차지 신호선을 포함하며,

상기 역다중화 회로는 상기 샘플신호 및 홀드신호에 응답하여 1 개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화한 출력데이터전류를 복수의 출력데이터선으로 전달하되, 상기 출력데이터전류가 전달되기 전에 상기 각 출력데이터선에 해당하는 프리차지 전압을 상기 각 출력데이터선에 인가하는 역다중화부.

청구항 13.

제 12 항에 있어서,

상기 역다중화 회로는

상기 입력데이터전류를 샘플링하고, 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 상기 출력데이터선으로 전달하는 제 1 및 2 그룹 샘플 및 홀드 회로; 및

상기 출력데이터선에 상기 출력데이터전류에 대응하는 프리차지 전압을 인가하는 복수의 프리차지 스위치를 포함하는 역다중화부.

청구항 14.

제 13 항에 있어서,

상기 샘플 및 홀드 회로는

제 1 트랜지스터;

제 1 단자는 상기 제 1 트랜지스터의 소오스에 접속되고 제 2 단자는 상기 제 1 트랜지스터의 게이트에 접속된 저장 캐패시터;

상기 샘플신호에 응답하여 상기 입력데이터선을 상기 제 1 트랜지스터의 드레인에 접속시키는 제 1 스위치;

상기 샘플신호에 응답하여 상기 제 1 트랜지스터의 소오스를 고전압선에 접속시키는 제 2 스위치;

상기 샘플신호에 응답하여 상기 입력데이터선을 상기 저장 캐패시터의 제 2 단자에 접속시키는 제 3 스위치;

상기 홀드신호에 응답하여 상기 출력데이터선을 상기 제 1 트랜지스터의 소오스에 접속시키는 제 4 스위치; 및

상기 홀드신호에 응답하여 상기 제 1 트랜지스터의 드레인을 저전압선에 접속시키는 제 5 스위치를 포함하는 역다중화부.

청구항 15.

제 14 항에 있어서,

상기 샘플신호 및 홀드신호는 주기적인 신호이고, 1 주기는 샘플 기간 및 홀드 기간을 포함하며,

상기 제 1 내지 3 스위치가 샘플 기간동안에는 온 상태가 되고 홀드 기간동안에는 오프 상태가 되도록 상기 샘플신호가 설정되고,

상기 제 4 및 5 스위치가 홀드 기간동안에는 온 상태가 되고 샘플 기간동안에는 오프 상태가 되도록 상기 홀드신호가 설정되는 역다중화부.

청구항 16.

제 13 항에 있어서,

상기 복수의 프리차지 스위치는 제 1 프리차지 스위치 및 제 2 프리차지 스위치를 포함하며,

상기 제 1 프리차지 스위치는 상기 제 1 프리차지 신호에 응답하여 상기 출력데이터전류에 따른 상기 입력데이터선에 인가되는 프리차지 전압을 상기 출력데이터선에 인가하고, 상기 제 2 프리차지 스위치는 상기 제 2 프리차지 신호에 응답하여 상기 출력데이터전류에 따른 상기 입력데이터선에 인가되는 프리차지 전압을 상기 출력데이터선에 인가하는 역다중화부.

청구항 17.

제 13 내지 16 항 중 어느 한 항에 있어서,

상기 각 프리차지 스위치는 이에 연결된 상기 출력데이터선에 상기 출력데이터전류가 전달되기 이전에 상기 출력데이터전류에 대응하는 프리차지 전압을 상기 출력데이터선으로 전달하는 역다중화부.

청구항 18.

제 13 내지 16 항 중 어느 한 항에 있어서,

상기 각 프리차지 스위치는 이에 연결된 상기 출력데이터선에 상기 출력데이터전류가 전달되기 이전에, 고전압 레벨로 설정되는 프리차지 전압 및 소정 전압 레벨로 설정되는 프리차지 전압 중 하나를 선택하여 상기 출력데이터선으로 전달하는 역다중화부.

청구항 19.

제 18 항에 있어서,

상기 출력데이터전류의 계조 레벨이 0(블랙)인 경우에는 고전압 레벨을 선택하여 상기 출력데이터선으로 전달하고, 상기 출력데이터전류의 계조 레벨이 0(블랙) 이외인 경우에는 소정 전압 레벨로 설정되는 프리차지 전압을 선택하여 상기 출력데이터선으로 전달하는 역다중화부.

청구항 20.

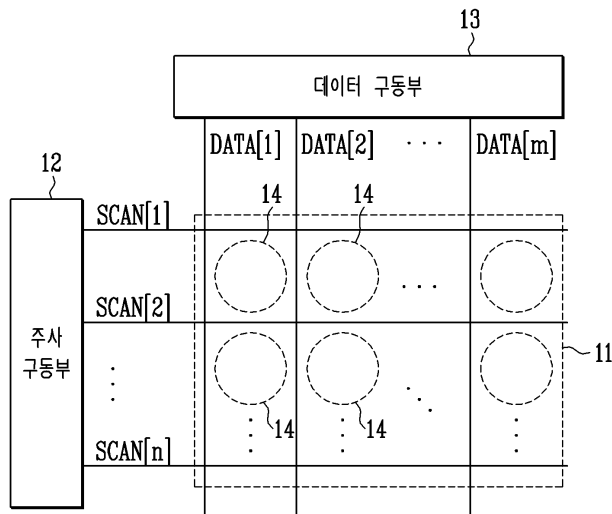
제 16 항에 있어서,

상기 역다중화 회로에 포함된 상기 복수의 샘플 및 홀드 회로가 샘플링하는 기간 및 상기 샘플링된 입력데이터전류에 대응하는 전류를 상기 출력데이터선에 전달하는 기간에는 상기 역다중화부의 프리차지 스위치는 오프되고,

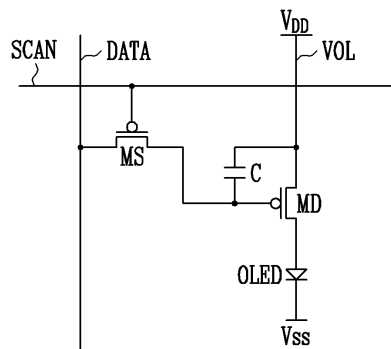
상기 샘플링된 입력데이터전류에 대응하는 전류를 상기 출력데이터선에 전달하는 기간 이전에는 상기 역다중화부의 상기 제 1 프리차지 스위치는 제 1 프리차지 신호에 응답하여 온되며, 상기 제 2 프리차지 스위치는 제 2 프리차지 신호에 응답하여 온되는 역다중화부.

도면

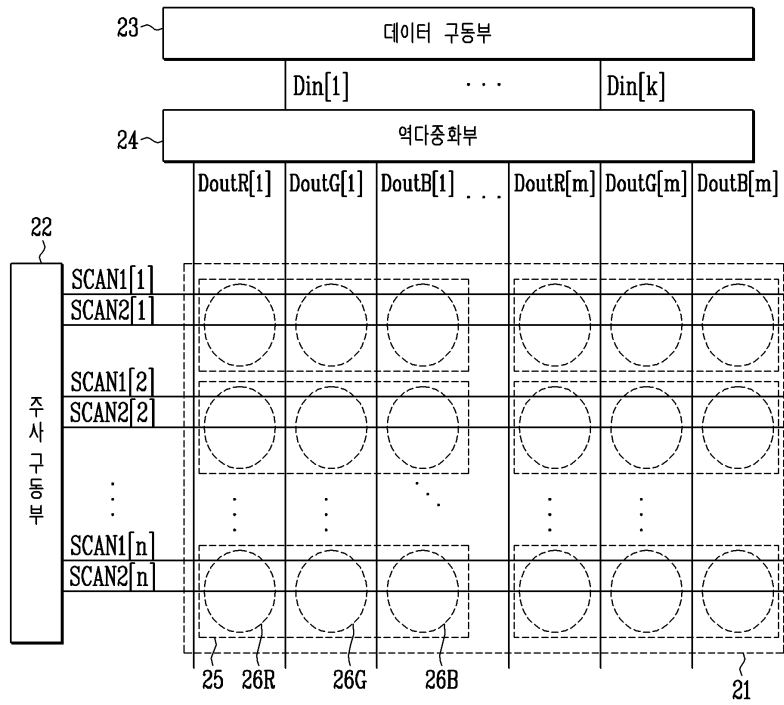
도면1



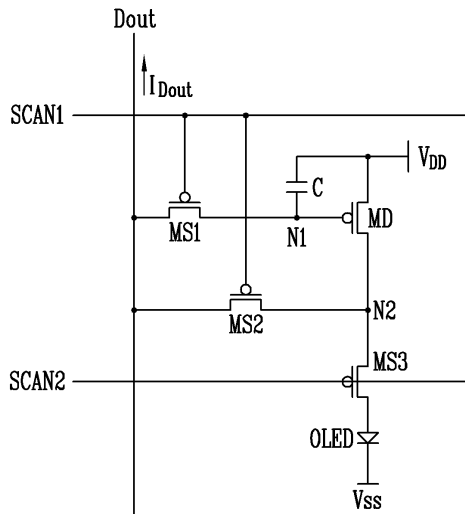
도면2



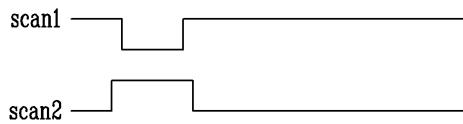
도면3



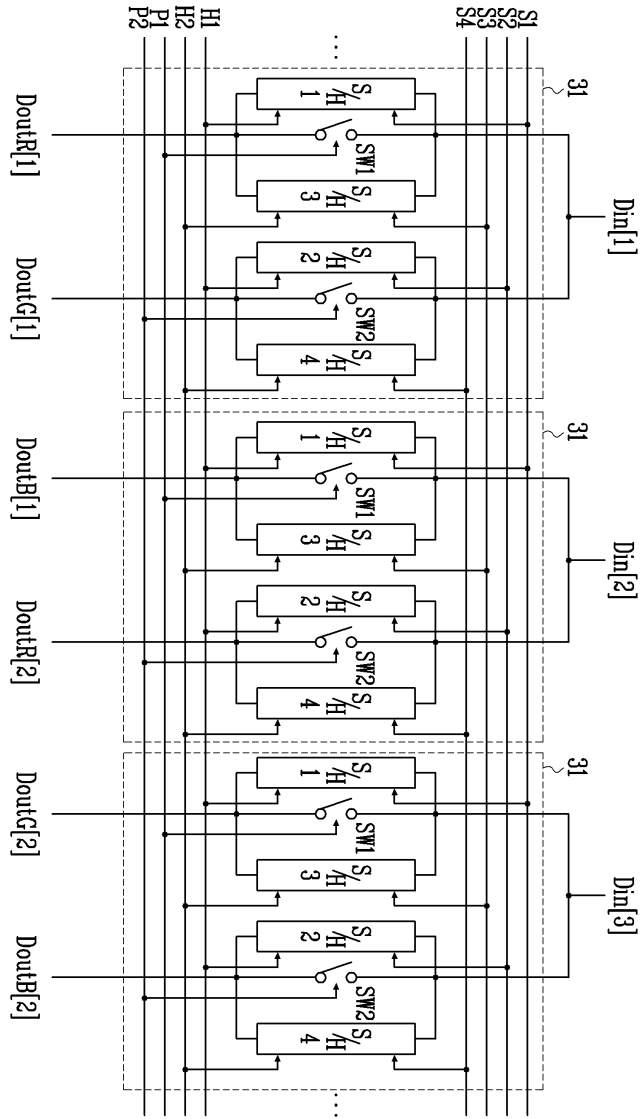
도면4



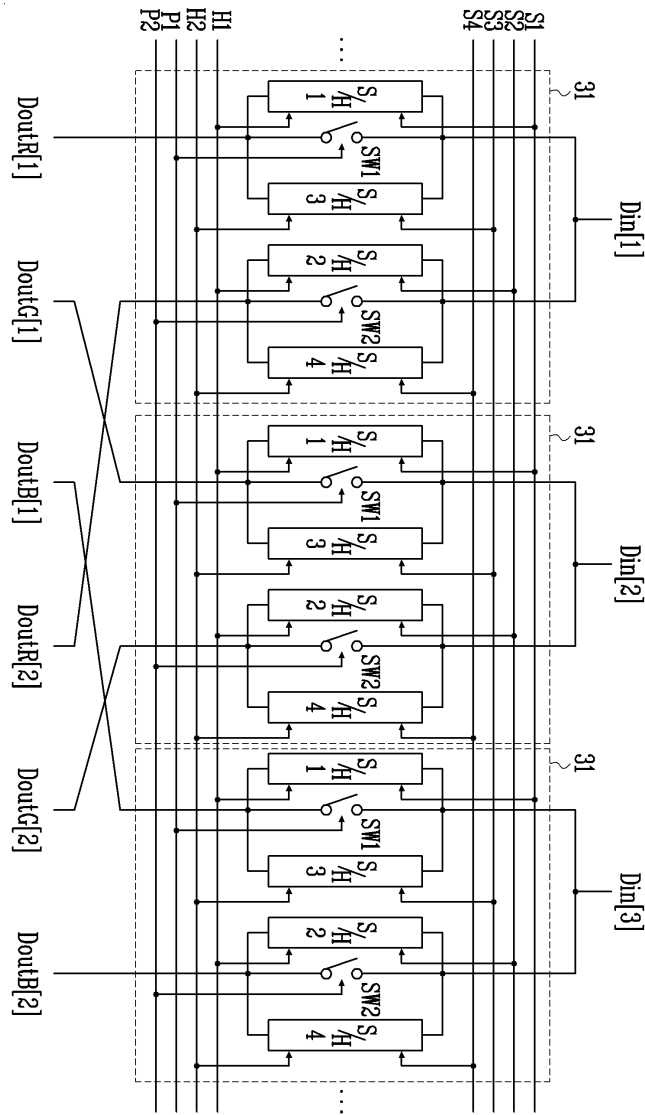
도면5



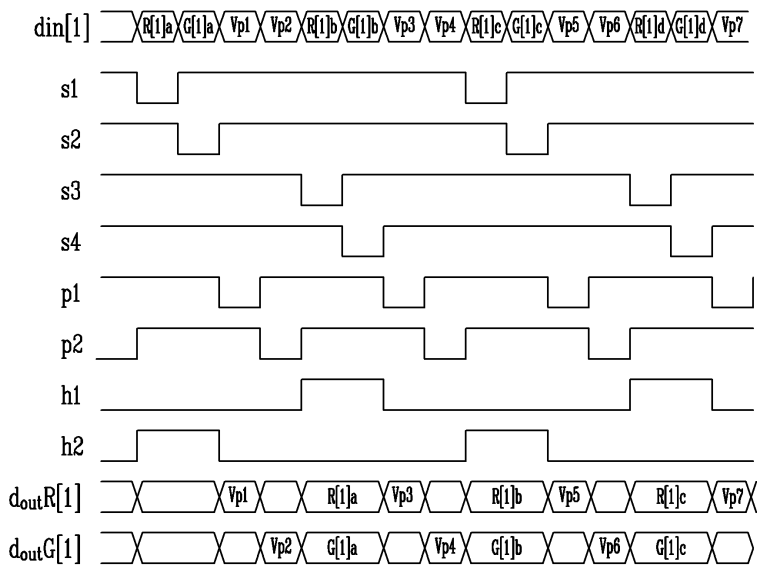
도면 9



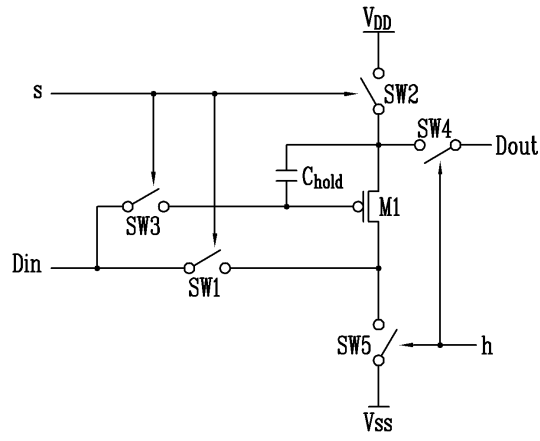
도면7



도면8



도면9



专利名称(译)	有机电致发光显示装置和多路分解器		
公开(公告)号	KR1020050114827A	公开(公告)日	2005-12-07
申请号	KR1020040039887	申请日	2004-06-02
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SHIN DONGYONG		
发明人	SHIN,DONGYONG		
IPC分类号	H01L51/50 G09G5/02 G09G3/30 H05B33/14 G09G3/32 G09G3/20		
CPC分类号	G09G5/02 G09G2300/0842 G09G2300/0861 G09G3/3275 G09G3/325 G09G2310/0297 G09G2310/0248		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR100581799B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置和解复用器。本发明提供了一种有机电致发光显示装置及其中使用的多路分解器，包括包括多个像素的多路分解器，多个输出数据线，扫描驱动器将扫描信号输出到多个扫描线，以及多个多路分解电路和数据驱动器将输入数据电流输出到多个输入数据线并输出输出数据电流，该输出数据电流将输入数据电流多路分解，其中多路分解电路被传送到一个输入数据线以采样和保持类型到多个输出数据线并授权预充电电压首先对应每个在输出数据电流输出之前输出数据线，包括多个子像素，表示与输出的输出数据电流相对应的图像。多个输出数据线将输出数据电流传送到传送扫描信号的多个扫描线和多个像素中的多个像素。本发明的优点是减少了数据驱动器的复杂性。并且根据输出数据的多电平的预充电电压在每条数据线上被多路分解，并且它先前通过数据写入来递送。这样可以减少数据写入时间。有机电致发光显示装置，TFT，像素电路，多路分解器，预充电。

