

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁷
G09G 3/30(11) 공개번호 10-2005-0051300
(43) 공개일자 2005년06월01일(21) 출원번호 10-2003-0085067
(22) 출원일자 2003년11월27일(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575(72) 발명자 김양완
경기도용인시기흥읍공세리428-5번지
오춘열
경기도군포시당동886주공아파트310동1202호
김경도
서울특별시동작구대방동대방주공아파트103동409호

(74) 대리인 유미특허법인

심사청구 : 있음

(54) 발광 표시 장치 및 그 표시 패널과 구동 방법

요약

본 발명은 발광 표시 장치와 그 구동 방법에 관한 것이다. 본 발명에 따른 발광 표시 장치는 화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 주사선과 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치로서, 화소 회로는, 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 발광 소자에 접속되는 제3 전극을 구비하고, 제1 전극 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 제3 전극으로 출력하는 트랜지스터, 주사선으로부터의 선택 신호에 응답하여 데이터 전압을 화소 회로로 전달하는 제1 스위칭 소자, 및 제1 스위칭 소자에 의하여 전달된 데이터 전압과 제1 전원 전압에 대응되는 보상 전압을 트랜지스터의 제1 전극으로 전달하는 전압 보상부를 포함한다.

대표도

도 4

색인어

발광 표시 장치, 유기 EL, 화소 회로, 문턱 전압, 전원 라인, 전압 강하

명세서

도면의 간단한 설명

도 1은 유기 전계발광 소자의 개념도이다.

도 2는 종래의 전압 기입 방식의 화소 회로의 등가 회로도이다.

도 3은 본 발명의 일실시예에 따른 유기 EL 표시 장치를 도시한 것이다.

도 4는 본 발명의 일실시예에 따른 화소 회로를 개략적으로 도시한 것이다.

도 5는 도 4에 도시된 전압 보상부의 내부 회로를 도시한 것이다.

도 6은 도 5에 도시된 전압 보상부의 회로를 도 4에 도시된 화소 회로에 적용한 것을 도시한 것이다.

도 7은 본 발명의 제2 실시예에 따른 화소 회로를 도시한 것이다.

도 8은 도 7에 인가되는 선택 신호의 파형을 도시한 것이다.

도 9는 본 발명의 제3 실시예에 따른 화소 회로를 도시한 것이다.

도 10은 본 발명의 제4 실시예에 따른 화소 회로를 도시한 것이다.

도 11은 본 발명의 제1 실시예가 적용된 표시 패널을 도시한 것이다.

도 12는 발광 표시 장치의 화소 회로의 전원 전압의 전압 강하에 따른 유기 EL 소자에 흐르는 전류의 그래프를 도시한 것이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광 표시 장치와 그 구동 방법에 관한 것으로, 특히 유기 전계발광(electroluminescent, 이하 EL이라 함) 표시 장치에 관한 것이다.

일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, N X M 개의 유기 발광셀들을 전압 기입 혹은 전류 기입하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 도 1에 도시된 바와 같이 애노드, 유기 박막, 캐소드 레이어의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL), 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, TFT) 또는 MOSFET를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터와 커패시터를 각 ITO(indium tin oxide) 화소 전극에 접속하여 커패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 커패시터에 전압을 유지시키기 위해 인가되는 신호의 형태에 따라 능동 구동 방식은 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 나누어진다.

도 2는 유기 EL 소자를 구동하기 위한 종래의 전압 기입 방식의 화소 회로로서, N X M 개의 화소 회로 중 하나를 대표적으로 도시한 것이다.

도 2에 도시된 바와 같이, 종래의 화소 회로는 유기 EL 소자(OLED), 트랜지스터(M1, M2), 및 커패시터(Cst)를 포함한다.

트랜지스터(M1)는 전원 전압(VDD)과 유기 EL 소자(OLED) 간에 접속되어 유기 EL 소자(OLED)에 흐르는 전류를 제어한다. 트랜지스터(M2)는 주사선(Sn)으로부터 인가되는 선택 신호에 응답하여 데이터선 전압을 트랜지스터(M1)의 게이트로 전달한다. 또한, 커패시터(Cst)는 트랜지스터(M1)의 소스 및 게이트 간에 접속되고, 데이터 전압을 충전하여 일정 기간 유지한다.

구체적으로는, 트랜지스터(M2)의 게이트에 인가되는 선택 신호에 의해 트랜지스터(M2)가 턴온되면, 데이터선(Dm)으로부터의 데이터 전압이 트랜지스터(M1)의 게이트에 인가된다. 그러면 커패시터(C1)에 의해 게이트와 소스 사이에 충전된 전압(V_{GS})에 대응하여 트랜지스터(M2)에 전류(I_{OLED})가 흐르고, 이 전류(I_{OLED})에 대응하여 유기 EL 소자(OLED)가 발광한다.

이때, 유기 EL 소자(OLED)에 흐르는 전류는 다음의 수학적 식 1과 같다.

수학적 식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - |V_{TH}|)^2$$

여기서, I_{OLED} 는 유기 EL 소자(OLED)에 흐르는 전류, V_{GS} 는 트랜지스터(M1)의 게이트와 소스 간의 전압, V_{TH} 는 트랜지스터(M1)의 문턱 전압, V_{DATA} 는 데이터 전압, β 는 상수 값, VDD는 화소의 전원 전압을 나타낸다.

수학식 1에 나타난 바와 같이, 도 2에 도시한 화소 회로는 인가되는 데이터 전압에 대응하는 전류가 유기 EL 소자(OELD)에 공급되고, 공급된 전류에 대응하여 유기 EL 소자가 발광하게 된다. 이때, 인가되는 데이터 전압은 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그러나, 이러한 종래의 전압 기입 방식의 화소 회로에서는 유기 EL 소자(OLED)에 흐르는 전류가 전원 전압(VDD)의 영향을 받기 때문에, 전원 전압(VDD)을 공급하기 위한 라인에서 전압 강하(IR-drop)가 발생하여 복수의 화소 회로에 인가되는 전원 전압(VDD)이 동일하지 않을 경우, 원하는 양의 전류가 유기 EL 소자(OLED)에 흐르지 않게 되어 화질이 저하되는 문제가 있었다. 이는 유기 EL 표시 장치의 면적이 커질수록, 휘도가 높아질수록 전원 전압(VDD) 라인에서의 전압 강하가 심해져 더욱 문제가 되었다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 화소 회로의 유기 EL 소자에 흐르는 전류가 전원 전압의 영향을 받지 않는 발광 표시 장치를 제공하기 위한 것이다.

본 발명의 다른 목적은 화소 회로의 유기 EL 소자에 흐르는 전류가 구동 트랜지스터의 문턱 전압의 편차의 영향을 받지 않는 발광 표시 장치를 제공하기 위한 것이다.

본 발명의 다른 목적은 대면적, 고휘도에 적합한 발광 표시 장치를 제공하기 위한 것이다.

발명의 구성 및 작용

상기 과제를 달성하기 위하여, 본 발명의 하나의 특징에 따른 발광 표시 장치는 화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치로서, 상기 화소 회로는, 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 전기적으로 연결되는 제3 전극을 구비하고, 상기 제1 전극 및 상기 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 상기 주사선으로부터의 상기 선택 신호에 응답하여 상기 데이터 전압을 상기 화소 회로로 전달하는 제1 스위칭 소자, 및 상기 제1 스위칭 소자에 의하여 전달된 상기 데이터 전압과 상기 제1 전원 전압에 대응되는 보상 전압을 상기 트랜지스터의 상기 제1 전극으로 전달하는 전압 보상부를 포함한다.

본 발명의 다른 특징에 따른 발광 표시 장치는 화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치로서, 상기 화소 회로는, 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 제1 트랜지스터, 제1 전극, 제2 전극, 및 제3 전극을 구비하고, 다이오드 연결된 제2 트랜지스터, 상기 주사선으로부터의 선택 신호에 의하여 상기 데이터 전압을 상기 제2 트랜지스터의 상기 제2 전극으로 전달하는 제1 스위칭 소자, 및 상기 제1 및 제2 트랜지스터의 상기 제1 전극 간에 접속되고, 상기 제2 트랜지스터의 상기 제1 전극에 인가되는 전압과 상기 제1 전원 전압에 대응되는 보상 전압을 상기 제1 트랜지스터의 상기 제1 전극으로 전달하는 전압 보상부를 포함한다.

본 발명의 하나의 특징에 따른 구동 방법은 복수의 화소 회로로 구성된 매트릭스 표시 패널을 구동하는 구동 방법으로서, 상기 화소 회로는 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 및 상기 커패시터의 타전극과 상기 주사선 간에 접속되는 스위칭 소자를 포함하며, 상기 구동 방법은, 상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하고, 상기 커패시터의 상기 타전극에 상기 스위칭 소자를 통하여 데이터 전압을 인가하는 제1 단계; 및 상기 커패시터의 상기 일전극을 상기 제1 전원 전압과 차단시키고, 상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 단계를 포함한다.

본 발명의 다른 특징에 따른 구동 방법은 복수의 화소 회로로 구성된 매트릭스 표시 패널을 구동하는 구동 방법으로서, 상기 화소 회로는 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 상기 커패시터의 타전극에 접속되는 제1 전극, 제2 전극, 및 제3 전극을 구비하고, 다이오드 연결된 제2 트랜지스터, 및 상기 제2 트랜지스터의 상기 제2 전극과 상기 주사선 간에 접속된 스위칭 소자를 포함하며, 상기 구동 방법은, 상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하고, 상기 스위칭 소자를 통하여 상기 데이터 전압을 상기 제2 트랜지스터의 상기 제2 전극에 인가하는 제1 단계, 및 상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제2 단계를 포함한다.

본 발명의 다른 특징에 따른 구동 방법은 복수의 화소 회로로 구성된 매트릭스 표시 패널을 구동하는 구동 방법으로서, 상기 화소 회로는 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 및 상기 커패시터의 타전극과 상기 주사선 간에 접속되는 스위칭 소자를 포함하며, 상기 구동 방법은, 상기 트랜지스터를 다이오드 연결시키고, 상기 커패시터의 상기 타전극에 상기 데이터 전압을 인가하는 제1 단계, 및 상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제2 단계를 포함한다.

이하, 본 발명의 실시예를 도면을 참조하여 상세히 설명한다.

이하의 설명에서, 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 도면에서 본 발명과 관계없는 부분은 본 발명의 설명을 명확하게 하기 위하여 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

도 3은 본 발명의 일실시예에 따른 유기 EL 표시 장치를 도시한 것이다.

도 3에 도시된 바와 같이, 본 발명의 일실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 패널(100), 주사 구동부(200), 및 데이터 구동부(300)를 포함한다.

유기 EL 표시 패널(100)은 열 방향으로 뻗어 있는 복수의 데이터선(D1-Dm), 행 방향으로 뻗어 있는 복수의 주사선(S1-Sn), 및 복수의 화소 회로(10)를 포함한다. 데이터선(D1-Dm)은 화상 신호에 대응되는 데이터 전압을 화소 회로(10)로 전달하며, 주사선(S1-Sn)은 화소 회로(10)를 선택하기 위한 선택 신호를 화소 회로(10)로 전달한다. 화소 회로(10)는 이웃한 두 데이터선(D1-Dm)과 이웃한 두 주사선(S1-Sn)에 의해 정의되는 화소 영역에 형성되어 있다.

주사 구동부(200)는 주사선(S1-Sn)에 선택 신호를 순차적으로 인가하며, 데이터 구동부(300)는 데이터선(D1-Dm)에 화상 신호에 대응되는 데이터 전압을 인가한다.

주사 구동부(200) 및/또는 데이터 구동부(300)는 표시 패널(100)에 전기적으로 연결될 수 있으며 또는 표시 패널(100)에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP) 등에 칩 등의 형태로 장착될 수 있다. 또는 표시 패널(100)에 접착되어 전기적으로 연결되어 있는 가요성 인쇄 회로 기판(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있으며, 이를 CoF(chip on flexible board, chip on film) 방식이라 한다. 이와는 달리 주사 구동부(200) 및/또는 데이터 구동부(300)는 표시 패널의 유리 기판 위에 직접 장착될 수도 있으며, 또는 유리 기판 위에 주사선, 데이터선, 및 박막 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로와 대체될 수도 직접 장착될 수도 있다.

아래에서는 도 4 내지 도 6을 참조하여 본 발명의 일실시예에 따른 유기 EL 표시 장치의 화소 회로(10)에 대하여 상세하게 설명한다.

도 4는 본 발명의 일실시예에 따른 화소 회로를 개략적으로 도시한 것이다. 도 4에서는 설명의 편의상 m번째 데이터선(Dm)과 n번째 주사선(Sn)에 연결된 화소 회로만을 도시하였다.

도 4에 도시된 바와 같이, 본 발명의 제1 실시예에 따른 화소 회로는 유기 EL 소자(OLED), 트랜지스터(M1, M2), 및 전압 보상부(11)를 포함한다.

트랜지스터(M1)는 유기 EL 소자(OLED)에 흐르는 전류를 제어하기 위한 구동 트랜지스터로서, 소스가 전원(VDD)에 접속되고, 드레인이 유기 EL 소자(OLED)의 애노드에 접속된다. 유기 EL 소자(OLED)의 캐소드는 전원 전압(VSS)에 연결되며, 트랜지스터(M1)로부터 인가되는 전류의 양에 대응하는 빛을 방출한다. 이러한 기준 전압(VSS)은 전원 전압(VDD)보다 낮은 레벨의 전압으로서, 그라운드 전압 등이 사용될 수 있다.

트랜지스터(M2)는 주사선(Sn)으로부터의 선택 신호에 응답하여 데이터선(Dm)에 인가되는 데이터 전압을 전압 보상부(11)로 전달한다.

전압 보상부(11)는 트랜지스터(M1)의 게이트와 트랜지스터(M2)의 드레인 간에 접속되고, 트랜지스터(M2)에 의하여 전달된 데이터 전압과 전원 전압(VDD)에 대응되는 보상 전압을 트랜지스터(M1)의 게이트에 인가한다.

도 5는 도 4에 도시된 전압 보상부(11)의 내부 회로를 도시한 것이다.

도 5에 도시된 바와 같이, 본 발명의 일실시예에 따른 전압 보상부(11)는 트랜지스터(M3, M4)와 커패시터(Cst)를 포함한다.

커패시터(Cst)의 일전극(A)은 트랜지스터(M1)의 게이트에 접속되고, 타전극(B)은 트랜지스터(M2)의 드레인에 접속된다.

트랜지스터(M3)는 전원 전압(VDD) 및 커패시터(Cst)의 일전극(A) 간에 접속되고, 주사선(Sn)으로부터의 선택 신호에 응답하여 전원 전압(VDD)을 커패시터(Cst)의 일전극(A)에 인가한다.

트랜지스터(M4)는 보상 전압(Vsus) 및 커패시터(Cst)의 타전극(B) 간에 접속되고, 주사선(Sn)으로부터의 선택 신호에 응답하여 보상 전압(Vsus)을 커패시터(Cst)의 타전극(B)에 인가한다.

도 5에서는, 트랜지스터(M3, M4)에 주사선(Sn)으로부터의 선택 신호가 인가되는 것으로 도시하였으나, 실시예에 따라서, 트랜지스터(M3, M4)에 선택 신호와 다른 별도의 제어 신호를 인가할 수 있고, 이 때에는, 트랜지스터(M3, M4)가 서로 동일 타입의 채널을 갖는 트랜지스터로 구현되어도 무방하다.

도 6은 도 5에 도시된 전압 보상부(11)를 도 4에 도시된 화소 회로에 적용한 것을 도시한 것이다.

이하에서는, 도 6을 참조하여 본 발명의 제1 실시예에 따른 화소 회로의 동작을 설명한다.

먼저, 주사선(Sn)으로부터 선택 신호가 로우 레벨이 되면, 트랜지스터(M2)가 턴온되어 커패시터(Cst)의 타전극(B)에 데이터 전압이 인가된다. 또한, 트랜지스터(M3)가 턴온되어 커패시터(Cst)의 일전극(A)에 전원 전압(VDD)이 인가된다. 따라서, 커패시터(Cst)에는 전원 전압(VDD)과 데이터 전압의 차에 해당하는 전압이 충전된다. 이 때에는 트랜지스터(M1)의 게이트와 소스에 전원 전압(VDD)이 인가되므로, 유기 EL 소자(OLED)에는 전류가 흐르지 않게 된다.

이 후, 주사선(Sn)으로부터 선택 신호가 하이 레벨이 되면, 트랜지스터(M4)가 턴온되어, 커패시터(Cst)의 타전극(B)에 보상 전압(Vsus)이 인가된다.

따라서, 커패시터(Cst)의 타전극(B)에 인가되는 전압은 데이터 전압에서 보상 전압(Vsus)으로 변경된다. 이 때, 화소 회로에 전류 패스가 형성되지 않으므로 커패시터(Cst)에 충전된 전하량은 일정하게 유지되어야 한다. 즉, 커패시터(Cst)의 양전극의 전압(V_{AB})이 일정하게 유지되어야 하며, 커패시터(Cst) 일전극(A)의 전압이 타전극(B)의 전압 변화량(ΔV_B)만큼 변경된다. 커패시터(Cst)의 일전극(A)의 전압 값(V_A)은 수학식 2와 같다.

수학식 2

$$V_A = V_{DD} + \Delta V_B$$

여기서, ΔV_B 는 커패시터(Cst)의 타전극(B)의 전압 변화량으로서, 수학식 3과 같다.

수학식 3

$$\Delta V_B = V_{sus} - V_{DATA}$$

이 때, 트랜지스터(M1)를 통하여 유기 EL 소자(OLED)에는 전류가 흐르게 되며, 유기 EL 소자(OLED)에 흐르는 전류의 값은 수학식 4와 같다.

수학식 4

$$\begin{aligned} I_{OLED} &= \frac{\beta}{2} (V_{GS1} - V_{TH1})^2 = \frac{\beta}{2} ((V_{DD} + \Delta V_B) - V_{DD} - V_{TH1})^2 = \frac{\beta}{2} (\Delta V_B - V_{TH1})^2 \\ &= \frac{\beta}{2} (V_{sus} - V_{DATA} - V_{TH1})^2 \end{aligned}$$

여기서, V_{GS1} 은 트랜지스터(M1)의 게이트 및 소스 간의 전압을 의미하고, V_{TH1} 는 트랜지스터(M1)의 문턱 전압을 나타낸다.

수학식 4로부터 알 수 있듯이, 유기 EL 소자(OLED)에 흐르는 전류가 전원 전압(VDD)에 영향을 받지 않는다. 또한, 보상 전압(Vsus)은 전원 전압(VDD)과 달리 전류 패스를 형성하고 있지 않으므로, 기생 저항에 의한 전압 강하의 문제가 발생되지 않는다. 따라서, 모든 화소 회로에 실질적으로 동일한 보상 전압(Vsus)이 인가되며, 데이터 전압에 대응되는 전류가 유기 EL 소자(OLED)에 흐르게 된다.

또한, 트랜지스터(M1)가 P 타입의 채널을 가지므로, 트랜지스터(M1)를 턴온시키기 위해서는 트랜지스터(M1)의 게이트 및 소스 간 전압(V_{GS})이 문턱 전압(V_{TH1})보다 낮아야 한다. 따라서, 보상 전압(Vsus)에서 데이터 전압(V_{DATA})을 뺀 값이 트랜지스터(M1)의 문턱 전압보다 낮아야 한다.

이하, 도 7 및 도 8을 참조하여 본 발명의 제2 실시예에 따른 화소 회로에 대하여 설명한다. 다만, 본 발명의 명확한 설명을 위하여 제1 실시예에 따른 화소 회로와 중복되는 부분에 대한 설명을 생략하기로 한다. 또한, 주사선에 관한 용어를 정의하면, 현재 선택 신호를 전달하려고 하는 주사선을 "현재 주사선"이라 하고, 현재 선택 신호가 전달되기 전에 선택 신호를 전달한 주사선을 "직전 주사선"이라 한다.

도 7은 본 발명의 제2 실시예에 따른 화소 회로를 도시한 것이고, 도 8은 도 7에 인가되는 선택 신호의 파형을 도시한 것이다.

본 발명의 제2 실시예에 따른 화소 회로는 구동 트랜지스터(M1)의 문턱 전압을 보상하기 위하여 다이오드 접속된 보상 트랜지스터(M5)와 보상 트랜지스터(M5)가 항상 순방향으로 바이어스되도록 프리차지 전압(V_{pre})을 인가하기 위한 트랜지스터(M6)를 더 포함한다는 점에서 제1 실시예에 따른 화소 회로와 차이점을 갖는다.

도 8을 참조하여 본 발명의 제2 실시예에 따른 화소 회로의 동작을 상세히 설명한다.

먼저, 프리차지 기간(t1) 동안 직전 주사선(Sn-1)으로부터의 선택 신호가 로우 레벨이 되면, 트랜지스터(M6)가 턴온되어 프리차지 전압(Vpre)이 트랜지스터(M5)의 드레인으로 전달된다. 이 때, 프리차지 전압(Vpre)은 최대 게조 레벨에 도달하기 위하여 트랜지스터(M5)의 게이트에 인가되는 전압, 즉 데이터선(Dm)을 통하여 인가되는 최저 데이터 전압보다 약간 낮은 값이 바람직하다. 이와 같이 하면, 데이터선(Dm)을 통하여 데이터 전압이 인가될 때, 데이터 전압이 트랜지스터(M5)의 게이트에 인가되는 전압보다 항상 크게 되어, 트랜지스터(M5)가 순방향으로 연결될 수 있다.

다음, 데이터 충전 기간(t2) 동안 현재 주사선(Sn)으로부터의 선택 신호가 로우 레벨이 되어 트랜지스터(M2)가 턴온된다. 그러면, 트랜지스터(M2)를 통하여 데이터 전압이 트랜지스터(M5)의 소스에 인가된다. 이 때, 트랜지스터(M5)는 다이오드 연결되어 있으므로, 데이터 전압에서 트랜지스터(M5)의 문턱 전압(V_{TH5})의 차에 해당하는 전압이 커패시터(Cst)의 타전극(B)에 인가된다. 또한, 트랜지스터(M3)가 턴온되어 전원 전압(VDD)이 커패시터(Cst)의 일전극(A)에 인가된다.

데이터 충전 기간(t2)에는, 트랜지스터(M1)의 소스와 게이트에 인가되는 전압이 모두 전원 전압(VDD)으로 동일하므로, 유기 EL 소자(OLED)에는 전류가 흐르지 않는다.

발광 기간(t3) 동안, 현재 주사선(Sn)으로부터의 선택 신호가 하이 레벨이 되어 트랜지스터(M4)가 턴온된다. 그러면, 트랜지스터(M4)를 통하여 커패시터(Cst)의 타전극(B)에 보상 전압(Vsus)이 인가되어, 커패시터(Cst)의 타전극(B)의 전압이 보상 전압(Vsus)으로 변경된다. 이 때, 커패시터(Cst)의 양전극 전압(V_{AB})이 일정하게 유지되어야 하므로, 커패시터(Cst)의 일전극(A)의 전압은 타전극(B)의 전압 변화량만큼 변동되며, 그 값은 수학식 5와 같다.

수학식 5

$$V_A = V_{DD} + \Delta V_B = V_{DD} + (V_{sus} - (V_{DATA} - V_{TH5})) = V_{DD} + V_{sus} - V_{DATA} + V_{TH5}$$

여기서, ΔV_B 는 커패시터(Cst) 타전극(B)의 전압 변화량이다.

이 때, 구동 트랜지스터(M1)가 턴온되어 유기 EL 소자(OLED)에 전류가 흐르게 되며, 유기 EL 소자(OLED)에 흐르는 전류의 양은 수학식 6과 같다.

수학식 6

$$I_{OLED} = \frac{\beta}{2} (V_{GS1} - V_{TH1})^2 = \frac{\beta}{2} ((V_{DD} + V_{sus} - V_{DATA} + V_{TH5}) - V_{DD} - V_{TH1})^2$$

그리고, 트랜지스터(M1)와 트랜지스터(M5)의 문턱 전압이 실질적으로 서로 동일하다면, 유기 EL 소자(OLED)에 흐르는 전류는 수학식 7과 같이 된다.

수학식 7

$$I_{OLED} = \frac{\beta}{2} (V_{sus} - V_{DATA})^2$$

따라서, 전원 전압(VDD) 및 트랜지스터(M1)의 문턱 전압(V_{TH1})에 관계없이 데이터선(Dm)에 인가되는 데이터 전압에 대응하는 전류가 유기 EL 소자(OLED)에 흐르게 된다.

또한, 보상 전압(Vsus)은 전류 패스를 형성하고 있지 않으므로 모든 화소 회로에 실질적으로 동일한 보상 전압(Vsus)을 인가할 수 있어, 보다 세밀한 게조 표현이 가능해진다.

본 발명의 제2 실시예에서는 트랜지스터(M6)를 제어하기 위하여 직전 주사선(Sn-1)이 사용되었지만, 프리차지 기간(t1) 동안 트랜지스터(M6)를 턴온시킬 수 있는 제어 신호를 전달하는 별도의 제어선(도시되지 않음)이 사용될 수 있다.

도 9는 본 발명의 제3 실시예에 따른 화소 회로를 도시한 것이다.

본 발명의 제3 실시예에 따른 화소 회로는 트랜지스터(M3)의 소스가 트랜지스터(M1)의 드레인에 접속되고, 트랜지스터(M1)와 유기 EL 소자(OLED) 간에 접속되는 트랜지스터(M5)를 더 포함한다는 점에서 제1 실시예에 따른 화소 회로와 차이점을 갖는다.

도 9를 참조하여 본 발명의 제3 실시예에 따른 화소 회로의 동작을 설명한다.

먼저, 주사선(Sn)으로부터의 로우 레벨의 선택 신호가 인가되면, 트랜지스터(M2)가 턴온되어 데이터선(Dm)으로부터의 데이터 전압이 커패시터(Cst)의 타전극(B)에 인가된다. 또한, 트랜지스터(M3)가 턴온되어 구동 트랜지스터(M1)를 다이오드 연결시킨다. 따라서, 구동 트랜지스터(M1)의 게이트 및 소스 간에는 구동 트랜지스터(M1)의 문턱 전압(V_{TH1})이 인가되게 된다. 이 때, 구동 트랜지스터(M1)의 소스는 전원 전압(VDD)에 연결되어 있으므로, 커패시터(Cst)의 일전극(A)에 인가되는 전압(V_A)은 수학식 8과 같게 된다.

수학식 8

$$V_A = V_{DD} + V_{TH1}$$

이후, 주사선(Sn)으로부터의 선택 신호가 하이 레벨이 되면, 트랜지스터(M4)가 턴온되어 커패시터(Cst)의 타전극(B)에 보상 전압(V_{sus})을 인가한다. 이 때, 화소 회로에는 전류 패스가 형성되어 있지 않으므로, 커패시터(Cst)의 양전극 전압이 일정하게 유지되어야 한다. 따라서, 커패시터(Cst)의 일전극(A)에 인가되는 전압이 타전극(B)의 전압 변화량만큼 변경되며, 그 값은 수학식 9와 같다.

수학식 9

$$V_A = V_{DD} + V_{TH1} + \Delta V_B$$

여기서, ΔV_B 는 커패시터(Cst)의 타전극(B)의 전압 변화량을 나타내며, 보상 전압(V_{sus})에서 데이터 전압을 뺀 값이다.

또한, 트랜지스터(M5)가 턴온되어 구동 트랜지스터(M1)의 전류가 유기 EL 소자(OLED)로 전달되며, 유기 EL 소자(OLED)는 인가되는 전류의 양에 대응하여 발광한다. 이 때, 유기 EL 소자(OLED)에 흐르는 전류(I_{OLED})는 수학식 10과 같다.

수학식 10

$$I_{OLED} = \frac{\beta}{2}(V_{GS1} - V_{TH1})^2 = \frac{\beta}{2}((V_{DD} + V_{TH1} + \Delta V_B) - V_{DD} - V_{TH1})^2 = \frac{\beta}{2}(\Delta V_B)^2$$

따라서, 유기 EL 소자(OELD)에 흐르는 전류는 전원 전압(VDD) 및 구동 트랜지스터(M1)의 문턱 전압(V_{TH1})의 편차에 영향을 받지 않게 된다.

도 10은 본 발명의 제4 실시예에 따른 화소 회로를 도시한 것이다.

도 10에 도시된 바와 같이, 본 발명의 제4 실시예에 따른 화소 회로는 전원(VDD) 및 구동 트랜지스터(M1)의 게이트 간에 접속되는 커패시터(C2)를 더 포함하고, 트랜지스터(M3, M4)에 직전 주사선(Sn-1)으로부터의 선택 신호가 인가된다는 점에서 본 발명의 제1 실시예에 따른 화소 회로와 차이점을 갖는다.

이하, 도 10을 참조하여 본 발명의 제4 실시예에 따른 화소 회로의 동작을 설명한다.

우선, 직전 주사선(Sn-1)으로부터의 선택 신호가 로우 레벨이 되면, 트랜지스터(M3, M4)가 턴온되어, 커패시터(Cst)의 일전극(A)에는 전원 전압(VDD)이 커패시터의 타전극(B)에는 보상 전압(V_{sus})이 인가된다.

이 후, 현재 주사선(Sn)으로부터의 선택 신호가 로우 레벨이 되어, 트랜지스터(M2)가 턴온된다. 따라서, 커패시터(Cst)의 타전극(B)은 데이터 전압으로 변경되고, 커패시터(Cst) 타전극(B)의 전압 변화량만큼 커패시터(Cst)의 일전극(A)의 전압이 변경된다. 커패시터(Cst)의 일전극(A)의 전압은 수학식 11과 같다.

수학식 11

$$V_A = V_{DD} + \Delta V_B = V_{DD} + V_{DATA} - V_{sus}$$

따라서, 커패시터(C2)의 양전극에는 전원 전압(VDD)과 커패시터(Cst)의 일전극의 전압이 인가되고, 커패시터(C2)가 충전된다.

이 때, 커패시터(C2)에 충전되는 전압은 수학식 12와 같고, 이에 대응되는 전류가 유기 EL 소자(OLED)에 흐르게 된다.

$$V_{C2} = V_{DD} - (V_{DD} + V_{DATA} - V_{sus}) = V_{DATA} - V_{sus}$$

유기 EL 소자(OLED)에 흐르는 전류는 수학식 13과 같다.

$$I_{OLED} = \frac{\beta}{2} (V_{GS1} - V_{TH1})^2 = \frac{\beta}{2} ((V_{DATA} - V_{sus}) - V_{TH1})^2$$

수학식 13에서 알 수 있듯이, 유기 EL 소자(OLED)에 흐르는 전류가 전원 전압(VDD)에 영향을 받지 않음을 알 수 있다.

도 11은 본 발명의 제1 실시예에 따른 화소 회로를 발광 표시 장치의 표시 패널에 적용한 경우를 도시한 것이다.

도 11에 도시된 바와 같이, 복수의 화소 회로가 전원(VDD)을 공급하기 위한 라인에 연결되어 있다. 이러한 표시 패널(100)에서, 전원(VDD)을 공급하는 라인에 존재하는 기생 저항 성분에 의하여 전압 강하가 발생하게 되는데, 본 발명에 따르면, 유기 EL 소자(OLED)에 흐르는 전류가 이러한 전원(VDD) 라인에서의 전압 강하에 의하여 영향을 받지 않게 된다.

도 12는 발광 표시 장치의 화소 회로에 있어서, 전원 전압(VDD)의 전압 강하에 따른 유기 EL 소자(OLED)에 흐르는 전류의 양을 도시한 그래프이다.

도 12에서 (a)는 종래의 화소 회로의 전류 곡선을 도시한 것이고, (b)는 본 발명의 제1 실시예에 따른 화소 회로의 전류 곡선을 도시한 것이다.

도 12에 도시된 바와 같이, 종래의 화소 회로에서 유기 EL 소자(OLED)에 흐르는 전류가 전원 라인의 전압 강하에 의하여 영향을 크게 받는 반면, 본 발명의 일 실시예에 따른 화소 회로는 거의 영향을 받지 않음을 알 수 있다.

이로써, 본 발명의 실시예에 따른 발광 표시 장치에 대하여 설명하였다. 상기 기술된 실시예는 본 발명의 개념이 적용된 일 실시예로서, 본 발명의 범위가 상기 실시예에 한정되는 것은 아니며, 여러가지 변형이 본 발명의 개념을 그대로 이용하여 형성될 수 있다.

일례로, 트랜지스터(M1, M5)는 P 타입의 채널을 갖는 트랜지스터뿐만 아니라 N 타입의 채널을 갖는 트랜지스터로 구현 가능하며, 제1 전극, 제2 전극, 및 제3 전극을 구비하고, 제1 전극 및 제2 전극 간에 인가되는 전압에 의하여 제2 전극에서 제3 전극으로 흐르는 전류의 양을 제어할 수 있는 능동 소자로 구현될 수 있다.

또한, 트랜지스터(M2, M3, M4, M6) 등은 선택 신호에 응답하여 양전극을 스위칭하기 위한 소자로서, 이와 동일한 기능을 수행할 수 있는 여러 스위칭 소자를 이용하여 구현될 수 있다.

발명의 효과

본 발명에 따르면 유기 EL 소자에 흐르는 전류가 전원 전압의 영향을 받지 않도록 함으로써, 대면적, 고휘도에 적합한 발광 표시 장치를 제공할 수 있다.

또한, 전원 전압의 편차 및/또는 구동 트랜지스터의 문턱 전압의 편차를 보상함으로써, 보다 세밀하게 유기 EL 소자에 흐르는 전류를 제어할 수 있다.

나아가, 적은 개수의 주사선으로 전원 전압의 편차 및/또는 구동 트랜지스터의 문턱 전압을 보상함으로써, 발광 표시 장치의 개구율을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자,

제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 전기적으로 연결되는 제3 전극을 구비하고, 상기 제1 전극 및 상기 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터,

상기 주사선으로부터의 상기 선택 신호에 응답하여 상기 데이터 전압을 상기 화소 회로로 전달하는 제1 스위칭 소자, 및

상기 제1 스위칭 소자에 의하여 전달된 상기 데이터 전압과 상기 제1 전원 전압에 대응되는 보상 전압을 상기 트랜지스터의 상기 제1 전극으로 전달하는 전압 보상부

를 포함하는 발광 표시 장치.

청구항 2.

제1항에 있어서,

상기 전압 보상부는,

일전극이 상기 트랜지스터의 상기 제1 전극에 접속되고, 타전극이 상기 제1 스위칭 소자에 접속되는 커패시터,

제1 제어 신호에 응답하여 상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하는 제2 스위칭 소자, 및

상기 커패시터의 상기 타전극과 제2 전원 전압 간에 접속되고, 제2 제어 신호에 응답하여 상기 커패시터의 상기 타전극과 상기 제2 전원 전압을 차단시키는 제3 스위칭 소자를 포함하는 발광 표시 장치.

청구항 3.

제2항에 있어서,

상기 제1 및 제2 스위칭 소자는 서로 동일한 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 제어 신호는 상기 선택 신호와 실질적으로 동일한 신호인 발광 표시 장치.

청구항 4.

제2항 또는 제3항에 있어서,

상기 제3 스위칭 소자는 상기 제1 스위칭 소자와 서로 다른 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제2 제어 신호는 상기 선택 신호와 실질적으로 동일한 신호인 발광 표시 장치.

청구항 5.

제2항에 있어서,

상기 보상 전압은 상기 제1 전원 전압과 상기 제2 전원 전압의 합에서 상기 데이터 전압을 뺀 값과 실질적으로 동일한 발광 표시 장치.

청구항 6.

제1항에 있어서,

상기 전압 보상부는,

일전극이 상기 트랜지스터의 상기 제1 전극에 접속되고, 타전극이 상기 제1 스위칭 소자에 접속되는 커패시터,

제1 제어 신호에 응답하여 상기 트랜지스터를 다이오드 연결시키는 제2 스위칭 소자, 및

상기 커패시터의 상기 타전극과 제2 전원 전압 간에 접속되고, 제2 제어 신호에 응답하여 상기 커패시터의 상기 타전극과 상기 제2 전원 전압을 차단시키는 제3 스위칭 소자를 포함하는 발광 표시 장치.

청구항 7.

제6항에 있어서,

상기 제1 및 제2 스위칭 소자는 서로 동일한 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 제어 신호는 상기 주사선으로부터의 상기 선택 신호와 실질적으로 동일한 발광 표시 장치.

청구항 8.

제6항 또는 제7항에 있어서,

상기 제3 스위칭 소자는 상기 제1 스위칭 소자와 다른 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제2 제어 신호는 상기 주사선으로부터의 상기 선택 신호와 실질적으로 동일한 발광 표시 장치.

청구항 9.

제6항에 있어서,

상기 전압 보상부는 제3 제어 신호에 응답하여 상기 트랜지스터의 상기 제3 전극과 상기 발광 소자를 전기적으로 차단시키는 제4 스위칭 소자를 더 포함하는 발광 표시 장치.

청구항 10.

제9항에 있어서,

상기 제4 스위칭 소자는 상기 제3 스위칭 소자와 동일한 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제3 제어 신호는 상기 주사선으로부터의 상기 선택 신호와 실질적으로 동일한 발광 표시 장치.

청구항 11.

제6항에 있어서,

상기 보상 전압은 상기 제1 전원 전압, 상기 제2 전원 전압, 및 상기 트랜지스터의 상기 문턱 전압의 합에서 상기 데이터 전압을 뺀 값과 실질적으로 동일한 발광 표시 장치.

청구항 12.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자,

제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 제1 트랜지스터,

제1 전극, 제2 전극, 및 제3 전극을 구비하고, 다이오드 연결된 제2 트랜지스터,

상기 주사선으로부터의 선택 신호에 응답하여 상기 데이터 전압을 상기 제2 트랜지스터의 상기 제2 전극으로 전달하는 제1 스위칭 소자, 및

상기 제1 및 제2 트랜지스터의 상기 제1 전극 간에 접속되고, 상기 제2 트랜지스터의 상기 제1 전극에 인가되는 전압과 상기 제1 전원 전압에 대응되는 보상 전압을 상기 제1 트랜지스터의 상기 제1 전극으로 전달하는 전압 보상부

를 포함하는 발광 표시 장치.

청구항 13.

제12항에 있어서,

상기 전압 보상부는,

일전극이 상기 제1 트랜지스터의 상기 제1 전극에 접속되고, 타전극이 상기 제2 트랜지스터의 상기 제1 전극에 접속되는 커패시터,

제1 제어 신호에 응답하여 상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하는 제2 스위칭 소자, 및

상기 커패시터의 상기 타전극과 제2 전원 전압 간에 접속되고, 제2 제어 신호에 응답하여 상기 커패시터의 상기 타전극과 상기 제2 전원 전압을 차단시키는 제3 스위칭 소자를 포함하는 발광 표시 장치.

청구항 14.

제13항에 있어서,

상기 제1 및 제2 스위칭 소자는 서로 동일한 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 제어 신호는 상기 선택 신호와 실질적으로 동일한 신호인 발광 표시 장치.

청구항 15.

제13항 또는 제14항에 있어서,

상기 제3 스위칭 소자는 상기 제1 스위칭 소자와 서로 다른 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제2 제어 신호는 상기 선택 신호와 실질적으로 동일한 신호인 발광 표시 장치.

청구항 16.

제13항에 있어서,

제3 제어 신호에 응답하여 프리차지 전압을 상기 제2 트랜지스터의 상기 제3 전극으로 전달하는 제4 스위칭 소자를 더 포함하는 발광 표시 장치.

청구항 17.

제16항에 있어서,

상기 제3 제어 신호는 상기 선택 신호가 인가되기 전에 인가되는 직전 주사선으로부터의 선택 신호인 발광 표시 장치.

청구항 18.

제16항에 있어서,

상기 프리차지 전압은 상기 화소 회로에 인가되는 상기 데이터 전압의 최저 레벨보다 낮은 값으로 설정되는 발광 표시 장치.

청구항 19.

제12항에 있어서,

상기 제1 트랜지스터와 상기 제2 트랜지스터는 실질적으로 동일한 특성을 갖도록 형성된 발광 표시 장치.

청구항 20.

제12항에 있어서,

상기 제1 및 제2 트랜지스터는 P 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전극은 게이트 전극, 상기 제2 전극은 소스 전극, 및 상기 제3 전극은 드레인 전극인 발광 표시 장치.

청구항 21.

제12항에 있어서,

상기 제1 및 제2 트랜지스터는 N 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전극은 게이트 전극, 상기 제2 전극은 드레인 전극, 및 상기 제3 전극은 소스 전극인 발광 표시 장치.

청구항 22.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자,

제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 전기적으로 연결되는 제3 전극을 구비하고, 상기 제1 전극 및 상기 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터,

상기 트랜지스터의 상기 제1 전극 및 상기 제2 전극 간에 접속되는 커패시터,

상기 주사선으로부터의 상기 선택 신호에 응답하여 상기 데이터 전압을 상기 화소 회로로 전달하는 제1 스위칭 소자, 및

상기 제1 스위칭 소자에 의하여 전달된 상기 데이터 전압과 상기 제1 전원 전압에 대응되는 보상 전압을 상기 트랜지스터의 상기 제1 전극으로 전달하는 전압 보상부

를 포함하는 발광 표시 장치.

청구항 23.

제22항에 있어서,

상기 전압 보상부는,

일전극이 상기 트랜지스터의 상기 제1 전극에 접속되고, 타전극이 상기 제1 스위칭 소자에 접속되는 커패시터,

제1 제어 신호에 응답하여 상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하는 제2 스위칭 소자, 및

제2 제어 신호에 응답하여 상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제3 스위칭 소자를 포함하는 발광 표시 장치.

청구항 24.

제23항에 있어서,

상기 제1 제어 신호와 상기 제2 제어 신호는 실질적으로 동일한 신호인 발광 표시 장치.

청구항 25.

제23항에 있어서,

상기 제1 제어 신호와 상기 제2 제어 신호는 상기 선택 신호가 인가되기 전에 인가된 직전 주사선으로부터의 선택 신호인 발광 표시 장치.

청구항 26.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치의 표시 패널에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자,

제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터,

일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 및

상기 커패시터의 타전극과 상기 주사선 간에 접속되는 스위칭 소자

를 포함하며,

상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하고, 상기 커패시터의 상기 타전극에 상기 데이터 전압을 인가하는 제1 구간, 및

상기 커패시터의 상기 일전극을 상기 제1 전원 전압과 차단시키고, 상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제2 구간 순으로 동작하는 발광 표시 장치의 표시 패널.

청구항 27.

제26항에 있어서,

상기 트랜지스터는 P 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전극은 게이트 전극, 상기 제2 전극은 소스 전극, 및 상기 제3 전극은 드레인 전극인 발광 표시 장치의 표시 패널.

청구항 28.

제26항에 있어서,

상기 트랜지스터는 N 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전극은 게이트 전극, 상기 제2 전극은 드레인 전극, 및 상기 제3 전극은 소스 전극인 발광 표시 장치의 표시 패널.

청구항 29.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치의 표시 패널에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자,

제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 제1 트랜지스터,

일전극이 상기 제1 트랜지스터의 상기 제1 전극에 접속되는 커패시터,

상기 커패시터의 타전극에 접속되는 제1 전극, 제2 전극, 및 제3 전극을 구비하고, 다이오드 연결된 제2 트랜지스터, 및

상기 제2 트랜지스터의 상기 제2 전극과 상기 주사선 간에 접속된 스위칭 소자

를 포함하며,

상기 커패시터의 상기 일전극에 상기 제1 전원 전압이 인가되고, 상기 스위칭 소자를 통하여 상기 데이터 전압이 상기 제2 트랜지스터의 상기 제2 전극에 인가되는 제1 구간, 및

상기 커패시터의 상기 타전극에 제2 전원 전압이 인가되는 제2 구간 순으로 동작하는 발광 표시 장치의 표시 패널.

청구항 30.

제29항에 있어서,

상기 제1 구간 전에 상기 제2 트랜지스터의 상기 제3 전극에 프리차지 전압을 인가하는 발광 표시 장치의 표시 패널.

청구항 31.

제30항에 있어서,

상기 프리차지 전압은 상기 화소 회로에 인가되는 상기 데이터 전압의 최저 레벨보다 낮은 값으로 설정되는 발광 표시 장치의 표시 패널.

청구항 32.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 상기 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치의 표시 패널에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자,

제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터,

일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 및

상기 커패시터의 타전극과 상기 주사선 간에 접속되는 스위칭 소자

를 포함하며,

상기 트랜지스터를 다이오드 연결시키고, 상기 커패시터의 상기 타전극에 상기 데이터 전압을 인가하는 제1 구간, 및

상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제2 구간 순으로 동작하는 발광 표시 장치의 표시 패널.

청구항 33.

제32항에 있어서,

상기 제1 구간 동안 상기 트랜지스터와 상기 발광 소자를 전기적으로 차단시키는 발광 표시 장치의 표시 패널.

청구항 34.

복수의 화소 회로로 구성된 매트릭스 표시 패널을 구동하는 구동 방법에 있어서,

상기 화소 회로는 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 및 상기 커패시터의 타전극과 상기 주사선 간에 접속되는 스위칭 소자를 포함하며,

상기 구동 방법은,

상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하고, 상기 커패시터의 상기 타전극에 상기 스위칭 소자를 통하여 데이터 전압을 인가하는 제1 단계, 및

상기 커패시터의 상기 일전극을 상기 제1 전원 전압과 차단시키고, 상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 단계

를 포함하는 표시 패널의 구동 방법.

청구항 35.

제34항에 있어서,

상기 트랜지스터는 P 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전원 전압은 양의 전압인 표시 패널의 구동 방법.

청구항 36.

제34항에 있어서,

상기 제2 전원 전압은 상기 데이터 전압과 상기 트랜지스터의 문턱 전압의 합보다 작은 표시 패널의 구동 방법.

청구항 37.

복수의 화소 회로로 구성된 매트릭스 표시 패널을 구동하는 구동 방법에 있어서,

상기 화소 회로는 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 상기 커패시터의 타전극에 접속되는 제1 전극, 제2 전극, 및 제3 전극을 구비하고, 다이오드 연결된 제2 트랜지스터, 및 상기 제2 트랜지스터의 상기 제2 전극과 상기 주사선 간에 접속된 스위칭 소자를 포함하며,

상기 구동 방법은,

상기 커패시터의 상기 일전극에 상기 제1 전원 전압을 인가하고, 상기 스위칭 소자를 통하여 데이터 전압을 상기 제2 트랜지스터의 상기 제2 전극에 인가하는 제1 단계, 및

상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제2 단계

를 포함하는 표시 패널의 구동 방법.

청구항 38.

제37항에 있어서,

상기 트랜지스터는 P 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전원 전압은 양의 전압인 표시 패널의 구동 방법.

청구항 39.

제37항에 있어서,

상기 제2 전원 전압은 상기 데이터 전압과 상기 트랜지스터의 문턱 전압의 합보다 작은 표시 패널의 구동 방법.

청구항 40.

복수의 화소 회로로 구성된 매트릭스 표시 패널을 구동하는 구동 방법에 있어서,

상기 화소 회로는 인가되는 전류에 대응하여 발광하는 발광 소자, 제1 전극, 제1 전원 전압이 인가되는 제2 전극, 및 상기 발광 소자에 접속되는 제3 전극을 구비하고, 상기 제1 및 제2 전극 간에 인가되는 전압에 대응되는 전류를 상기 제3 전극으로 출력하는 트랜지스터, 일전극이 상기 트랜지스터의 상기 제1 전극에 접속되는 커패시터, 및 상기 커패시터의 타전극과 상기 주사선 간에 접속되는 스위칭 소자를 포함하며,

상기 구동 방법은,

상기 트랜지스터를 다이오드 연결시키고, 상기 커패시터의 상기 타전극에 데이터 전압을 인가하는 제1 단계, 및

상기 커패시터의 상기 타전극에 제2 전원 전압을 인가하는 제2 단계

를 포함하는 표시 패널의 구동 방법.

청구항 41.

제36항에 있어서,

상기 제1 단계를 수행하는 동안 상기 트랜지스터와 상기 발광 소자를 전기적으로 차단시키는 표시 패널의 구동 방법.

청구항 42.

제40항에 있어서,

상기 트랜지스터는 P 타입의 채널을 갖는 트랜지스터로 형성되고, 상기 제1 전원 전압은 양의 전압인 표시 패널의 구동 방법.

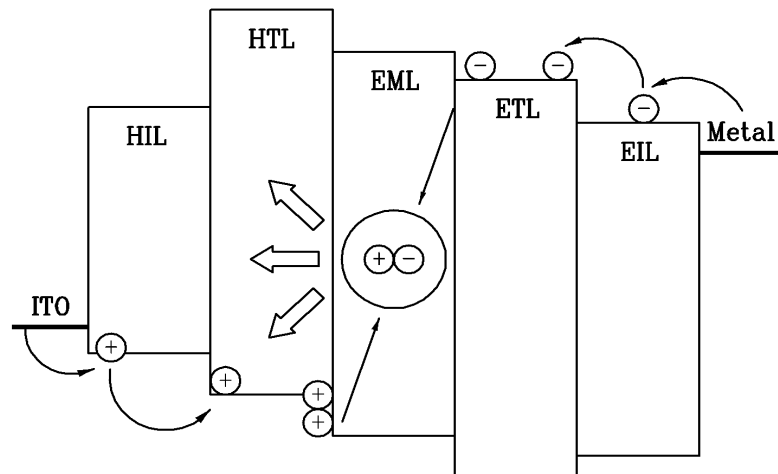
청구항 43.

제40항에 있어서,

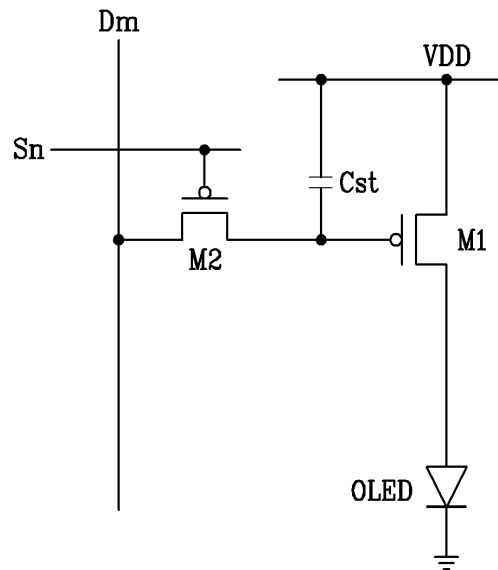
상기 제2 전원 전압은 상기 데이터 전압과 상기 트랜지스터의 문턱 전압의 합보다 작은 표시 패널의 구동 방법.

도면

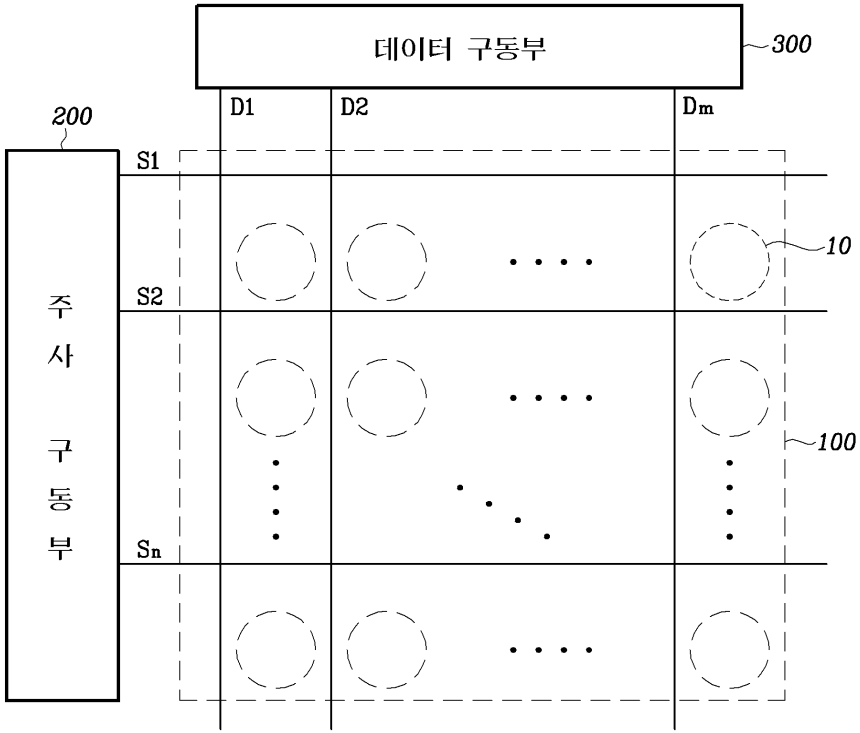
도면1



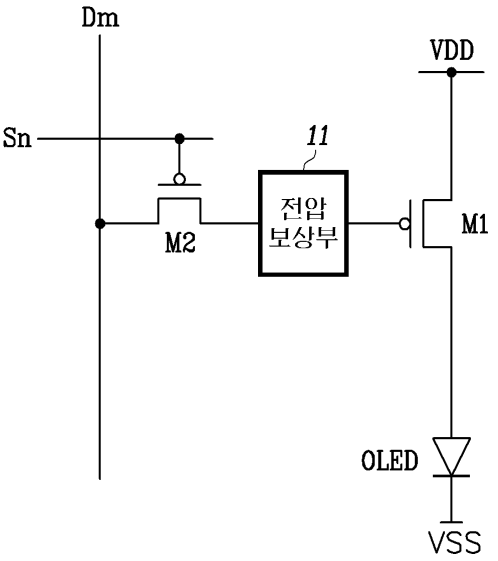
도면2



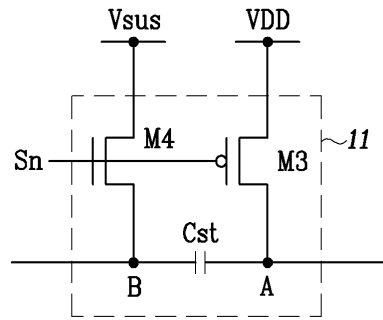
도면3



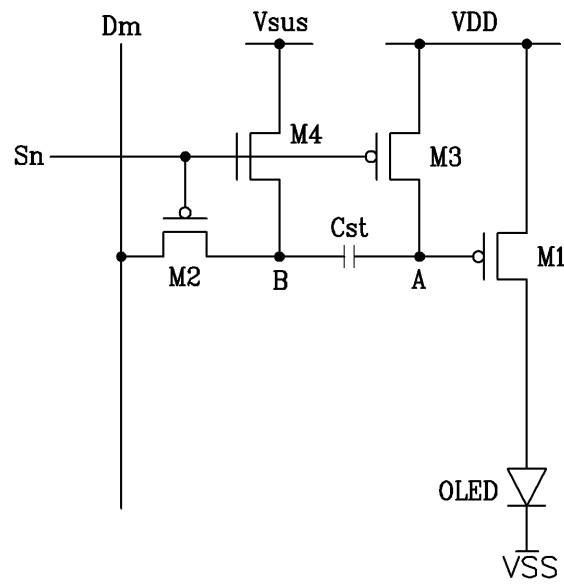
도면4



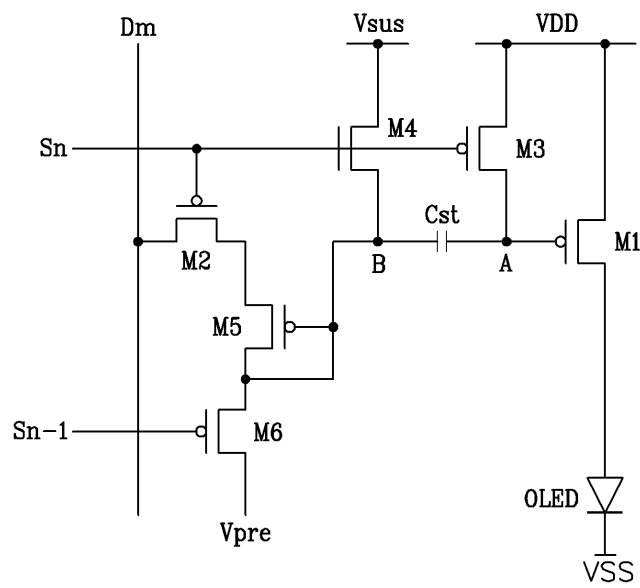
도면5



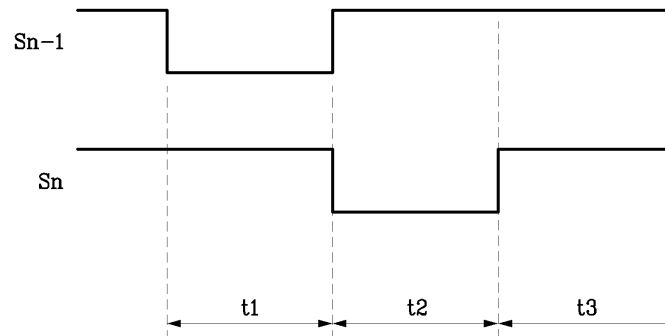
도면6



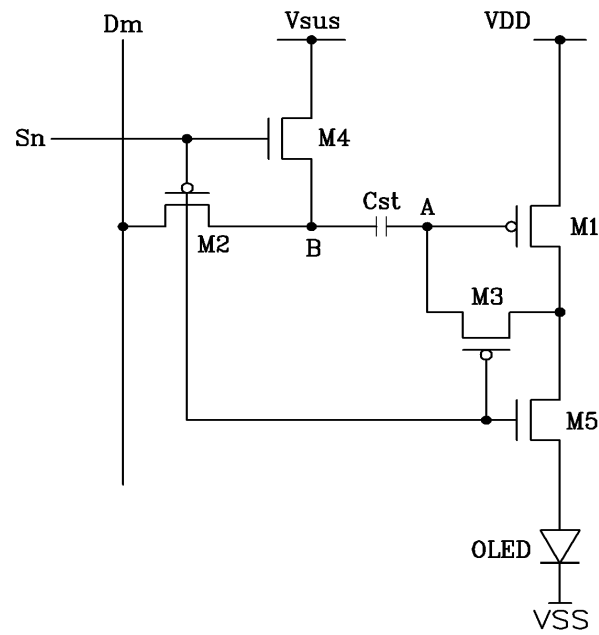
도면7



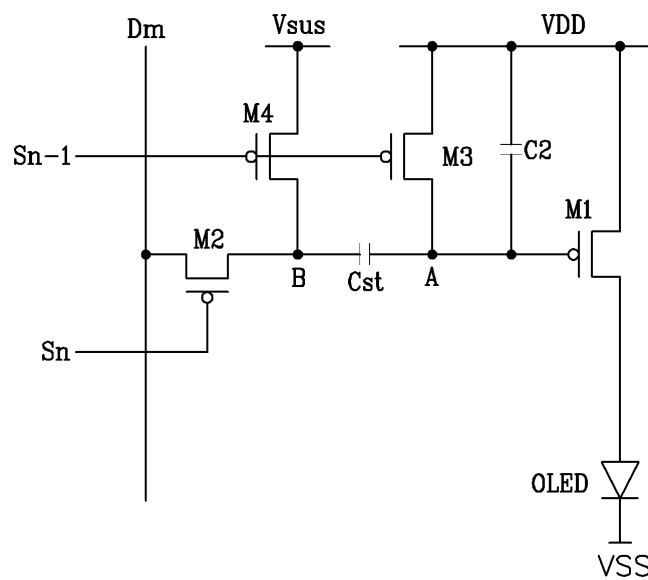
도면8



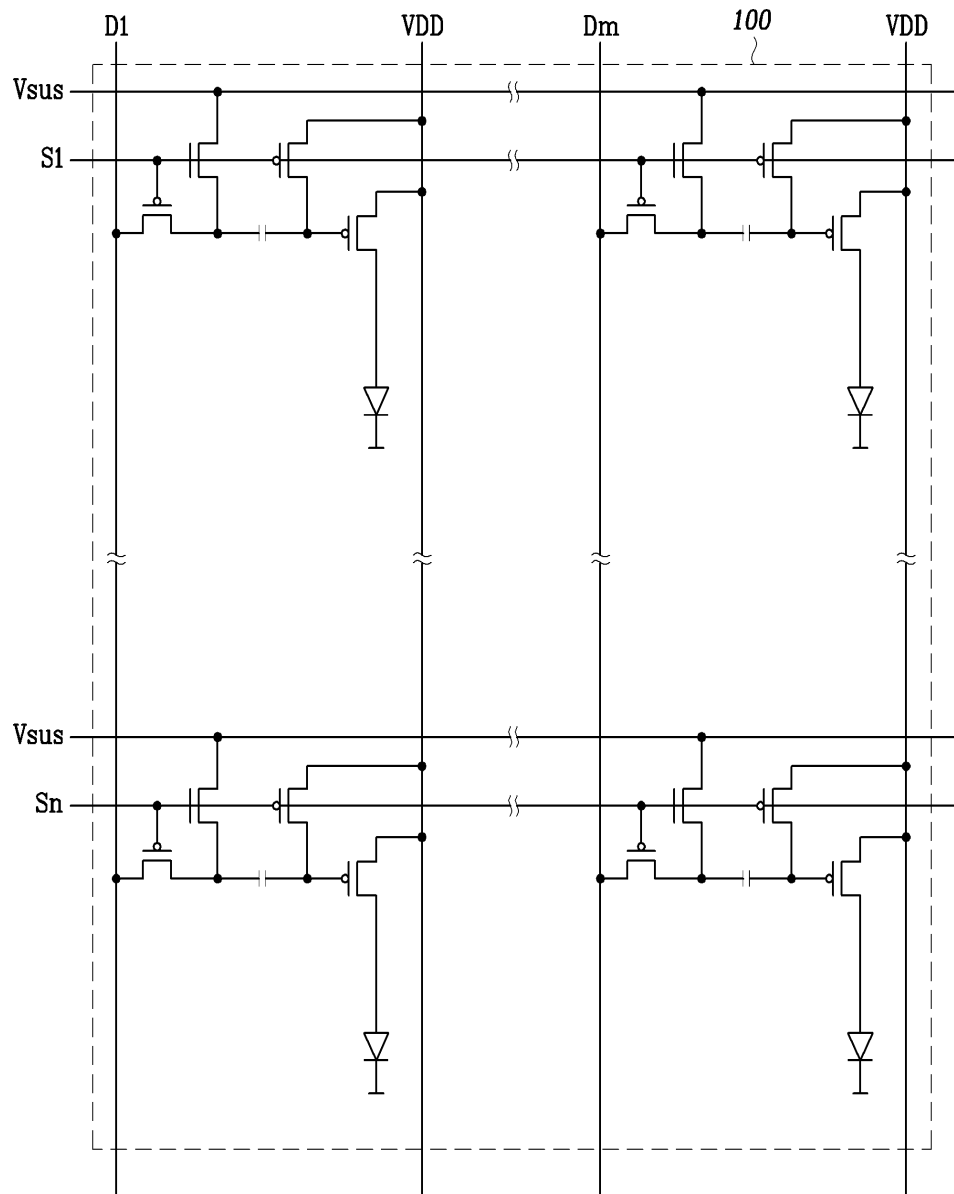
도면9



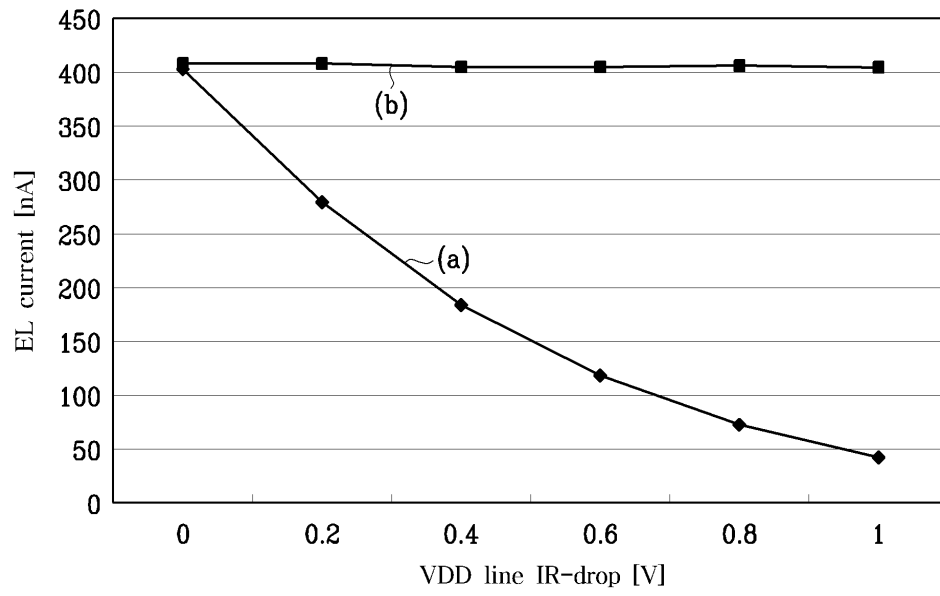
도면10



도면11



도면12



专利名称(译)	发光显示设备，显示面板，		
公开(公告)号	KR1020050051300A	公开(公告)日	2005-06-01
申请号	KR1020030085067	申请日	2003-11-27
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM YANGWAN 김양완 OH CHOONYUL 오춘열 KIM KYONGDO 김경도		
发明人	김양완 오춘열 김경도		
IPC分类号	G09G3/30 H01L51/50 G09F9/30 G09G3/32 G09G3/20 H01L27/32		
CPC分类号	G09G2300/0842 G09G2310/0262 G09G2320/043 G09G2310/0251 G09G2300/043 G09G2320/02 G09G3/3233 G09G2300/0819 G09G2320/0223		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR100599726B1		
外部链接	Espacenet		

摘要(译)

本发明涉及发光显示装置及其驱动方法。根据本发明的发光显示装置包括多个传送数据线的扫描线，以及传送对应于图像信号的数据电压的多个选择信号和传送数据电压的多个像素电路。在扫描线和数据线中，响应于将第三电极输出到晶体管的晶体管，以及从扫描线到像素电路的选择信号和用第一开关器件通知数据电压的电压补偿部分如果施加第二电源电压，则将对数据电压的补偿电压和第一电源电压和第二电源电压传送到晶体管的第一电极。发光显示装置，有机EL，像素电路，阈值电压，电源线，电压降。

