

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H05B 33/00

(11) 공개번호 특2001-0014475
(43) 공개일자 2001년02월26일

(21) 출원번호	10-2000-0005743
(22) 출원일자	2000년02월08일
(30) 우선권 주장	1999-031385 1999년02월09일 일본(JP)
(71) 출원인	산요 덴키 가부시키가이샤 다카노 야스아키
(72) 발명자	일본 오사카후 모리구치시 게이한 혼도오리 2초메 5반 5고 고미야나오아끼 일본기후켄오가끼시미와쵸 1847-1레지덴스덴넨쵸-202 오쿠야마마사히로 일본아이찌켄이나와시기따지마쵸호덴25
(74) 대리인	장수길, 구영창

심사청구 : 없음

(54) 전자 발광 표시 장치

요약

EL 소자의 음극에 인가된 전위에 따라, 표시 영역의 유기 EL 소자를 구동하는 주변 구동 회로 영역에 제공된 상보형 TFT의 백(back) 채널 발생에 의한 임계치 변동을 억제시킴으로써 관통 전류 발생을 저감시켜 소비 전류의 증대를 억제시키는 EL 표시 장치를 제공한다. 절연성 기판(110) 상에 음극(167), 발광층(166) 및 양극(161)을 구비한 전자 발광 소자(160)를 구동시키는 제1 및 제2 박막 트랜지스터를 구비한 표시 화소 영역(200)과, 이 표시 화소 영역(200)의 주변에 제1 및 제2 박막 트랜지스터를 구동시키는 제3 박막 트랜지스터를 구비한 주변 구동 회로 영역(250)을 포함하고, 음극(167)은 주변 구동 회로 영역(250) 이외에 형성되어 있다.

대표도

도1

색인어

전자 발광 장치, 유기 EL 소자, 표시 화소 영역, 주변 구동 회로 영역, 발광층.

명세서

도면의 간단한 설명

- 도 1은 본 발명의 EL 표시 장치의 평면도.
도 2는 본 발명의 주변 구동 회로 일부의 단면도.
도 3은 종래 EL 표시 장치의 평면도.
도 4는 EL 표시 장치의 표시 화소의 평면도,
도 5는 EL 표시 장치의 등가 회로도.
도 6은 EL 표시 장치의 단면도.
도 7은 종래 주변 구동 회로의 버퍼 회로의 평면도.
도 8은 종래 주변 구동 회로의 단면도,
도 9는 n형 및 p형 채널 TFT의 V_g - I_d 특성도.

<도면의 주요 부분에 대한 부호의 설명>

100, 110, 510: 절연성 기판

160: 유기 EL 소자

161: 양극

167: 음극

511: 게이트 전극
 513, 521: 능동층
 518, 521: 소스
 519, 520: 드레인
 515: n형 채널
 516: p형 채널
 517: 스톱퍼
 522: 층간 절연막
 526: 평탄화 절연막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 전자 발광 소자 및 박막 트랜지스터를 구비한 전자 발광 표시 장치에 관한 것이다.

근년, 전자 발광(Electro Luminescence: 이하, 「EL」이라 칭함) 소자를 이용한 EL 표시 장치가 CRT나 LCD를 대신하는 표시 장치로서 주목받고 있으며, 예를 들어, 그 EL 소자를 구동시키는 스위치 소자로서 박막 트랜지스터(Thin Transistor: 이하, 「TFT」라 칭함)를 구비한 EL 표시 장치의 연구 개발도 진행 중에 있다.

도 3에 일반적인 유기(有機) EL 표시 장치의 평면도를 도시한다.

도 3에서 도시한 바와 같이, 유기 EL 표시 장치는 표시 화소의 유기 EL 소자를 구동시키기 위한 제1 및 제2 TFT를 구비한 표시 화소 영역(200)과, 그 표시 화소 영역의 TFT를 구동시키는 수직축 구동 회로(10) 및 수평축 구동 회로(20)로 이루어지며 1점 채선으로 도시한 주변 구동 회로 영역(250)을 구비하고 있다.

도 4에 유기 EL 표시 장치의 1 표시 화소를 나타내는 평면도를 도시하고, 도 5에 유기 EL 표시 장치의 1 표시 화소의 등가 회로도도를 도시하고, 도 6의 (a)에 도 4의 A-A선을 따라 절취한 단면도를 도시하고, 도 6의 (b)에 도 4의 B-B를 따라 절취한 단면도를 도시한다.

도 4 및 도 5에서 도시한 바와 같이, 게이트 신호선(151)과 드레인 신호선(152)으로 둘러싸인 영역에 표시 화소가 형성되어 있다. 두 신호선의 교점 부근에는 스위칭 소자인 제1 TFT(130)가 구비되어 있고, 그 TFT(130)의 소스(131s)는 후술하는 보유 용량 전극(154)과의 사이에서 용량을 이루는 용량 전극(155)을 겸함과 함께, 유기 EL 표시 장치를 구동시키는 제2 TFT(140)의 게이트(142)에 접속되어 있다. 제2 TFT(140)의 소스(141s)는 유기 EL 소자의 양극(161)에 접속되고, 다른 쪽의 드레인(141d)은 유기 EL 소자를 구동시키는 구동 전원선(153)에 접속되어 있다.

또, TFT의 부근에는 게이트 신호선(151)과 평행하게 보유 용량 전극(154)이 배치되어 있다. 이 보유 용량 전극(154)은 크롬 등으로 이루어지고, 게이트 절연막(112)을 사이에 두고 제1 TFT(130)의 소스(131s)와 접속된 용량 전극(155) 사이에서 전하를 축적하여 용량을 이루고 있다. 이 보유 용량(170)은 제2 TFT(140)의 게이트(142)에 인가되는 전압을 보유하기 위해 제공되어 있다.

우선, 스위칭용의 TFT인 제1 TFT(130)에 대해 설명하기로 한다.

도 6의 (a)에서 도시된 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어진 절연성 기판(110) 상에 크롬(Cr), 몰리브덴(Mo) 등의 고용점 금속으로 이루어지는 게이트 전극(132)을 겸한 게이트 신호선(151), 및 Al로 이루어진 드레인 신호선(152)을 구비하고 있고, 유기 EL 소자의 구동 전원인 Al로 이루어진 구동 전원선(153)을 배치한다.

이어서, 게이트 절연막(112), 및 다결정 실리콘(Poly-Silicon, 이하, 「p-Si」라 칭함)막으로 이루어진 능동층(131)을 기술된 순서로 형성하고, 그 능동층(131)에는 소위 LDD(Lightly Doped Drain) 구조가 제공되어 있다. 즉, 게이트(132)의 양측에 저농도 영역(131LD)와 그 외측에 고농도 영역의 소스(131s) 및 드레인(131d)이 형성되어 있다.

그리고, 게이트 절연막(112), 능동층(131) 및 스톱퍼 절연막(114) 상의 전면에는 SiO₂막, SiN막 및 SiO₂막의 순으로 적층된 층간 절연막(115)을 형성하고, 드레인(141d)에 대응하여 설치된 콘택트 홀에 Al 등의 금속을 충전하여 드레인 전극(116)을 형성한다. 또한, 절연막(115) 및 드레인 전극(116)의 전면, 예를 들어, 유기 수지로 이루어지고 표면을 평탄하게 하는 평탄화 절연막(117)을 형성한다.

다음에, 유기 EL 소자의 구동용의 TFT인 제2 TFT(140)에 대해 설명하기로 한다.

도 6의 (b)에서 도시된 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어진 절연성 기판(110) 상에 크롬(Cr), 몰리브덴(Mo) 등의 고용점 금속으로 이루어지는 게이트 전극(142)을 형성하고, 게이트 절연막(112) 및 p-Si막으로 이루어진 능동층(141)을 기술된 순서로 형성하고, 그 능동층(141)에는 게이트 전극(142) 상방에 진성 또는 실질적으로 진성인 채널(141c)이 형성되어 있고, 그 채널(141c) 양측에는 그 양측에 대해 이온 도핑을 행함으로써 소스(141s) 및 드레인(141d)이 형성되어 있다.

그리고, 게이트 절연막(112), 능동층(141) 상의 전면에는 SiO₂막, SiN막 및 SiO₂막의 순으로 적층된 층간

절연막(115)을 형성하고, 드레인(141d)에 대응하여 형성된 콘택트 홀에 Al 등의 금속을 충전하여 구동 전원(150)에 접속된 구동 전원선(153)을 배치한다. 또한, 층간 절연막(115) 및 구동 전원선(153) 전면에, 예를 들어, 유기 수지로 이루어지고 표면을 평탄하게 하는 평탄화 절연막(117)을 형성하여, 그 평탄화 절연막(117)의 소스(141s)에 대응한 위치에 콘택트 홀을 형성하고, 그 콘택트 홀을 통해 소스(141s)와 접촉한 IT0(Indium Thin Oxide)로 이루어진 투명 전극, 유기 EL 소자의 양극(161)을 평탄화 절연막(117) 상에 형성한다.

유기 EL 소자(160)는, IT0 등의 투명 전극으로 이루어진 양극(161)과; MTDATA(4,4-비스(3-메틸페닐페닐아미노)비페닐)로 이루어진 제1 정공 이송층(162), TPD(4,4,4,-트리스(3-메틸페닐페닐아미노)트리페닐아민)로 이루어진 제2 정공 이송층(163), 퀴나크리돈(Quinacridone) 유도체를 포함한 BeBq2(10-벤조[h]퀴놀리논발릴륨 착체)로 이루어진 발광층(164), 및 BeBq2로 이루어진 전자 이송층(165)으로 이루어지는 발광 소자층(166)과; 마그네슘·인듐 합금으로 이루어진 음극(167)이 기술된 순서로 적층된 구조이다. 이 음극(167)은 도 4에 도시한 유기 EL 표시 장치를 형성하는 기판(110)의 전면, 즉 지면의 전면에 형성되어 있다. 도 3에서는, 2점 채선으로 도시한 영역의 전면에 음극(167)을 형성한다.

또한, 유기 EL 소자는 양극으로부터 주입된 정공과, 음극으로부터 주입된 전자가 발광층의 내부에서 재결합하여, 발광층을 형성하는 유기분자를 여기(勵起)시켜 여기자(勵起子)가 생긴다. 이 여기자가 방출하여 활성을 잃는 과정에서 발광층으로부터 광이 방출되어, 이 광이 투명 양극으로부터 투명 절연 기판을 통해 외부로 방출되어 발광한다.

다음에는, 유기 EL 표시 장치의 주변 구동 회로에 대해 설명하기로 한다.

주변 구동 회로 영역에는 제3 TFT가 형성되어 있고, 한 쪽의 수직측 구동 회로(10)는 수직측 시프트 레지스터(SR)(11)와 버퍼 회로(12)로 이루어지고, 다른 쪽의 수평측 구동 회로(20)는 수평측 시프트 레지스터(SR)(21), 버퍼 회로(22) 및 소스 라인 스위치(23)로 구성되어 있다.

도 7에 종래의 수평측 구동 회로를 구성하는 버퍼의 TFT 평면도를 도시하고, 도 8에 도 7의 A-A선을 따라 절취한 단면도를 도시한다.

도 7에 도시한 바와 같이, 버퍼는 인버터(400, 500)로 구성되어 있다.

도 8를 참조하면서 버퍼의 각 TFT의 구조에 대해 설명하기로 한다.

석영 유리, 무알칼리 유리 등으로 이루어진 절연성 기판(510) 상에 크롬(Cr), 몰리브덴(Mo) 등의 고용점 금속으로 이루어진 게이트 전극(511), 게이트 절연막(512), 및 다결정 실리콘막으로 이루어진 능동층(513)을 기술된 순서로 형성한다.

이 능동층(513)에는, 게이트 전극(511) 상의 채널(515, 516)과, 채널(515, 516)의 양측에 채널(515, 516) 상의 스톱퍼(517)를 마스크로 하여 이온 주입되어 형성되는 소스(518, 521) 및 드레인(519, 520)이 형성되어 있다. 이 때, 도면 중 우측의 TFT는 소스(518) 및 드레인(519)에 인(P) 등의 불순물 이온이 주입된 n형 채널 TFT이고, 도면 중 좌측의 TFT는 소스(521) 및 드레인(520)에 붕소(B) 등의 불순물 이온이 주입된 p형 채널 TFT이다.

그리고, 게이트 절연막(512), 능동층(513) 및 스톱퍼(517) 상의 전면에 SiO₂막, SiN막 및 SiO₂막을 적층시킨 층간 절연막(522)을 형성하고, 소스(518, 521) 및 드레인(519, 520)에 대응하여 형성된 콘택트홀에 Al 등의 금속을 충전시켜 소스 전극(523, 525) 및 드레인 전극(524)을 형성한다. 이 때, 드레인 전극(519, 520)에 접속된 드레인 전극(524)은 n형 채널 TFT와 p형 채널 TFT에서 공통이다. 층간 절연막(522), 소스 전극(523, 525) 및 드레인 전극(524)의 전면에, 예를 들어, 유기 수지로 이루어지고 표면을 평탄화시키는 평탄화 절연막(526)을 형성한다.

또한, 평탄화 절연막(526) 상의 전면에 도 6의 (b)에서 도시된 유기 EL 표시 소자(161)의 마그네슘·인듐 합금으로 이루어진 음극(167)이 형성되어 있다.

이와 같이 하여, n형 채널 TFT 및 p형 채널 TFT로 이루어진 인버터(500)가 형성된다. 다른 쪽의 인버터(400)도 동일한 구조이다.

이상과 같이 하여, 인버터(400, 500)를 포함하는 수평측 구동 회로, 수직측 구동 회로 및 표시 화소를 구비한 유기 EL 표시 장치를 얻을 수 있다.

발명이 이루고자 하는 기술적 과제

그런데, 상기와 같이 유기 EL 표시 장치의 주변 구동 회로 영역 및 표시 화소 영역의 전면에는 유기 EL 소자(161)의 음극(167)이 형성되어 있다. 그 때문에, 그 음극(167)에 의해 각 TFT에 백 채널이 발생해 버린다.

여기서, 도 9에 n형 채널 TFT의 Vg-Id 특성을 도시한다. 도면 중에, 점선은 초기 특성을 나타내고, 실선은 통전에 의해 특성이 변화한 상태를 나타내고 있다.

도 9에 도시한 바와 같이, 초기에는 게이트 전압 Vg가 0V일 때 n형 및 p형 채널 TFT 모두에 누설 전류는 흐르지 않지만, 통전한 경우, 음극에 인가된 전위에 의해, p형 채널 TFT의 특성은 좌측으로 시프트하고, n형 채널 TFT의 특성은 우측으로 시프트하여, 어느 것이나 Vg = 0V일 때 누설 전류가 흘러 버린다.

특히, 주변 구동 회로의 TFT는 p형 채널 및 n형 채널로 이루어진 상보 구조를 이루고 있으므로, 주로 고 전압이 인가되는 경우에는 p형 채널 TFT의 임계치 전압의 변동이 생기고, 또한 주로 저전압의 신호가 인가되는 경우에는 n형 채널 TFT의 임계치 전압의 변동이 생겨, 게이트 전극 Vg = 0V일 때 전류, 즉 관통 전류가 흘러 버린다. 그 변동에 의한 관통 전류의 발생에 의해, 소비 전류가 증대해 버리는 결점이 있었다.

그래서, 본 발명은 상기 종래 결정을 감안하여 이루어진 것으로, 주변 구동 회로 영역 상에 음극을 형성하지 않고 표시 화소 영역에만 형성하도록 함으로써, 임계치 전압이 안정한 TFT를 얻어 소비 전류의 증대를 억제시킨 EL 표시 장치를 제공하는 것을 목적으로 한다.

본 발명의 EL 표시 장치는 절연성 기판 상에 음극, 발광층 및 양극을 구비한 전자 발광 소자, 및 전자 발광 소자에 신호를 공급하는 제1 박막 트랜지스터 및 제2 박막 트랜지스터를 구비한 표시 화소 영역과; 상기 표시 화소 영역의 주변에 상기 제1 및 제2 박막 트랜지스터를 구동시키는 제3 박막 트랜지스터를 구비한 주변 구동 회로 영역을 구비하고 있고, 상기 음극은 상기 표시 화소 영역에는 형성되어 있지만, 상기 주변 구동 회로 영역에는 형성되어 있지 않다.

또한, 상술한 EL 표시 장치의 상기 음극은 상기 표시 화소 영역에서는 공통으로 전면에 형성되어 있고, 상기 주변 구동 회로 영역에는 형성되어 있지 않은 EL 표시 장치이다.

발명의 구성 및 작용

이하에서는 본 발명의 EL 표시 장치에 대해 설명하기로 한다.

도 1에 유기 EL 표시 장치의 평면도를 도시한다.

도 1을 참조하면서 본 발명의 EL 표시 장치를 유기 EL 표시 장치를 채용한 경우에 대해 설명하기로 한다.

또, 본 발명의 EL 표시 장치의 표시 화소 영역의 각 TFT의 구조는 도 4 중의 제1 TFT(130) 및 제2 TFT(140)의 구조와 동일하므로 설명은 생략하기로 한다.

도 1에 도시한 바와 같이, 유기 EL 표시 장치는 절연성 기판(100) 상에 제3 TFT로 이루어진 수평축 구동 회로(20) 및 수직축 구동 회로(10)를 구비한 주변 구동 회로 영역(250)과, 유기 EL 표시 장치의 표시 화소를 구비한 표시 화소 영역(200)이 형성되어 있다. 주변 구동 회로 영역에는 제3 TFT가 형성되어 있고, 한 쪽의 수직축 구동 회로(10)는 수직축 시프트 레지스터(SR)(11)와 버퍼 회로(12)로 이루어지고, 다른 쪽의 수평축 구동 회로(20)는 수평축 시프트 레지스터(SR)(21), 버퍼 회로(212) 및 소스 라인 스위치(23)로 이루어져 있다.

한 쪽의 표시 화소 영역에는 도 4에 도시한 바와 같이, 게이트 신호선(151), 드레인 신호선(152), 이들 두 신호선(151, 152)의 교점에 형성되고 도 6의 (a)에 도시한 TFT, 및 도 6의 (b)에 도시한 TFT 상에 형성된 유기 EL 표시 소자가 매트릭스 형상으로 배열되어 있다.

이 표시 화소 영역(200)에는 그 전면에 유기 EL 표시 소자(161)의 음극(167)이 형성되어 있다.

여기서, 다른 쪽의 1점 채선으로 도시한 주변 구동 회로 영역(250)에 대해 설명하기로 한다.

주변 구동 회로 영역(250)에는 기술한 바와 같이, 수평 구동 회로(20), 수직 구동 회로(10) 및 전원 전압 등을 공급하는 입력 배선(24)이 설치되어 있다.

도 2에서는 도 7에 도시한 주변 구동 회로 내의 인버터(500)의 단면도를 도시한다.

도 2에서 도시한 바와 같이, 절연성 기판(110) 상에 게이트 전극(511)을 형성한 구조부터 평탄화 절연막을 형성한 구조까지는 도 8에 도시한 구조와 동일하므로 설명은 생략하기로 한다.

평탄화 절연막(526)을 형성한 위에는, 표시 화소 영역(200)에 형성한 유기 EL 소자(160)의 음극(167)은 형성되어 있지 않다.

즉, 음극(167)의 형성은, 표시 화소 영역(200)을 제외한 주변 구동 회로 영역(250)을 피복할 수 있는, 예를 들어, 금속으로 이루어진 마스크를 평탄화 절연막(526) 상에 얹어 놓아 음극(167)의 재료인 마그네슘·인듐 합금을 평탄화 절연막(526) 상에 증착법을 이용하여 피착시킴으로써 행한다. 그와 같이 함으로써, 주변 구동 회로 영역(250) 이외의 표시 화소 영역(200)에만 음극(167)을 형성할 수 있다.

이와 같이, 음극(167)을 표시 화소 영역에만 형성함으로써, n형 및 p형 채널 TFT를 구비한 인버터 및 클럭형(clocked) 인버터의 통전에 의한 특성 변화를 제어할 수 있게 된다.

따라서, 임계치 전압 변동을 제어할 수 있으므로, 관통 전류의 발생을 억제시킬 수 있기 때문에 소비 전류가 증대하는 것을 방지할 수 있다.

또, 상술한 각 실시예에서는, 게이트 전극이 능동층보다 아래, 즉 기판측에 구비된 소위 바텀(bottom) 게이트형 TFT의 경우에 대해 설명했지만, 본 발명은 그것에만 한정되는 것이 아니라, 게이트 전극이 능동층의 상측에 있는 소위 톱(top) 게이트형 TFT의 경우에도 적용 가능하고, 바텀 게이트형 TFT의 경우와 동일한 효과가 얻어지는 것이다.

또한, 주변 구동 회로 영역(250)은 표시 화소 영역(200) 내의 제1 및 제2 TFT(130, 140)를 구동하기 위한 신호를 공급하는 수평 구동 회로(10) 및 수직 구동 회로(20)를 구성하는 제3 TFT를 구비한 영역을 말한다.

또한, 유기 EL 소자의 음극(167)은 양극(161)에 대한 전극으로서 적어도 표시 화소 영역(200)에 형성되면 된다. 물론, 예를 들어, 평면적으로 보아 수평 구동 회로(10) 및 수직 구동 회로(20) 사이에 음극(167)이 형성되어 있어도 좋고, 주변 구동 회로 영역(250)에 형성되어 있지 않으면 된다. 바람직하게는, 상술한 바와 같이 표시 화소 영역(200)에만 형성되는 것이 좋다.

또한, 유기 EL 소자를 형성한 기판(100)에 신호를 공급하기 위한 신호 배선 영역(24) 상에는 유기 EL 소자의 음극(167)이 존재해도 좋지만, 신호 배선에 기생 용량 발생 등의 악영향을 저감시키기 위해서는 존재하지 않는 편이 바람직하다.

또한, 상기 각 실시예에서는, 본 발명을 유기 EL 표시 장치에 채용한 경우에 대해서 설명하였지만, 본 발

명은 그것에만 한정되는 것이 아니라, 무기(無機) EL 표시 장치에도 채용가능하고, 유기 EL 표시 장치에 채용한 경우와 동일한 효과를 발휘한다.

발명의 효과

본 발명에 의하면, 임계치 전압이 안정한 TFT를 얻어 소비 전류의 증대를 억제시킨 EL 표시 장치를 얻을 수 있다.

(57) 청구의 범위

청구항 1

전자 발광(Electro Luminescence) 표시 장치에 있어서,

절연성 기판 상에 음극, 발광층 및 양극을 구비한 전자 발광 소자, 및 상기 전자 발광 소자에 신호를 공급하는 제1 박막 트랜지스터 및 제2 박막 트랜지스터를 구비한 표시 화소 영역과; 상기 표시 화소 영역의 주변에 상기 제1 및 제2 박막 트랜지스터를 구동하는 제3 박막 트랜지스터를 구비한 주변 구동 회로 영역을 포함하고,

상기 음극은 상기 표시 화소 영역에는 형성되어 있고, 상기 주변 구동 회로 영역에는 형성되어 있지 않는

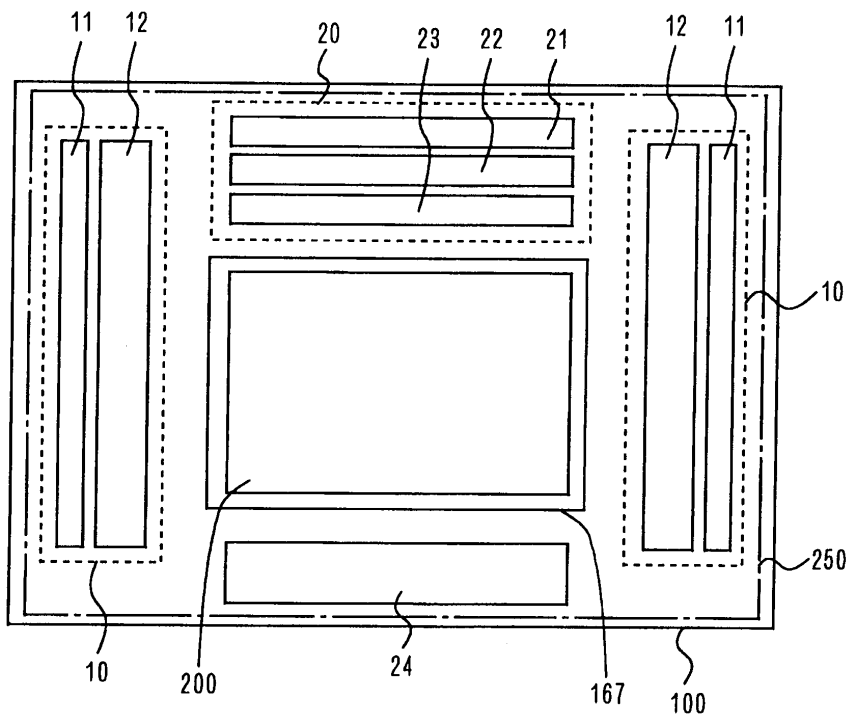
것을 특징으로 하는 전자 발광 표시 장치.

청구항 2

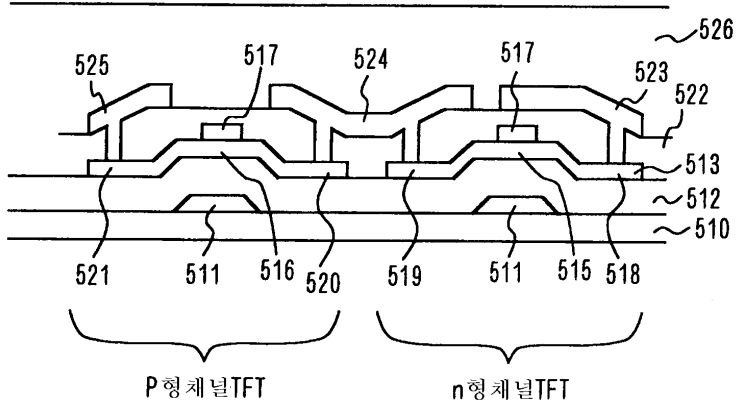
제1항에 있어서, 상기 음극은 상기 표시 화소 영역에서는 공통으로 전면(全面)에 형성되어 있고, 상기 주변 구동 회로 영역에는 형성되어 있지 않는 것을 특징으로 하는 전자 발광 표시 장치.

도면

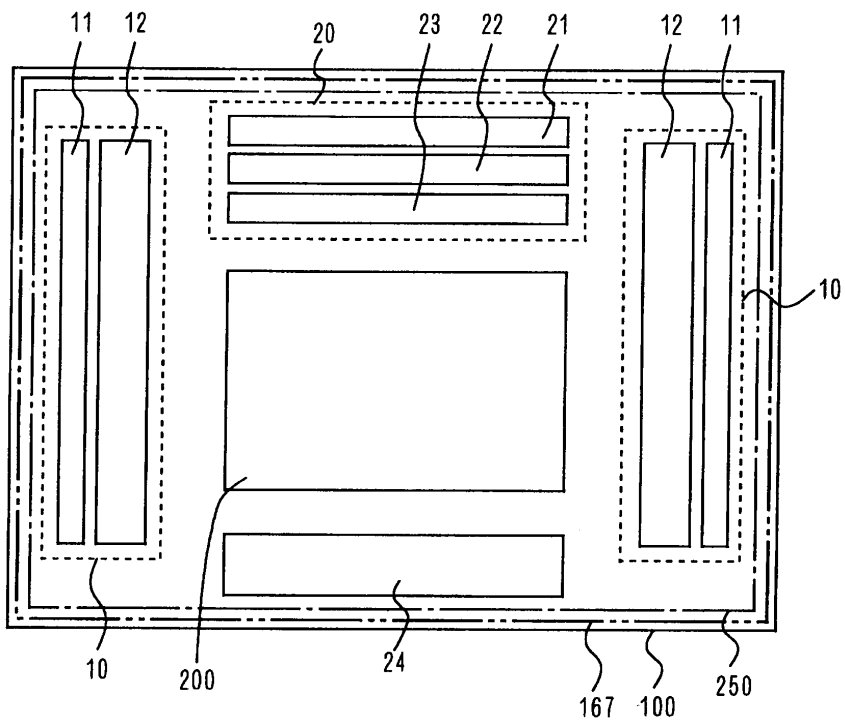
도면1



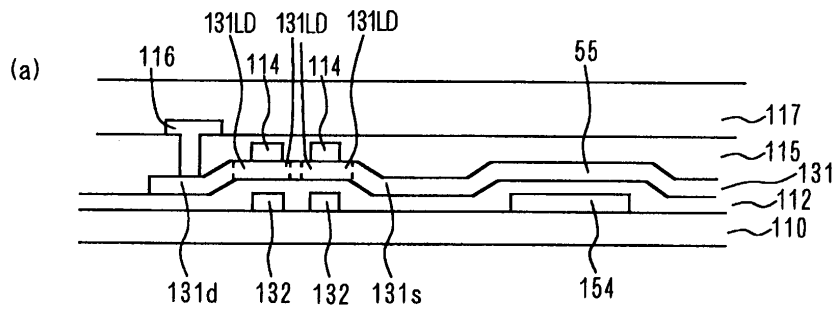
도면2



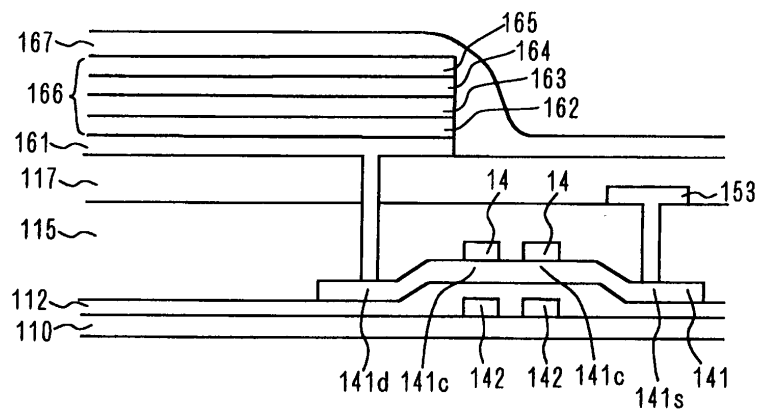
도면3



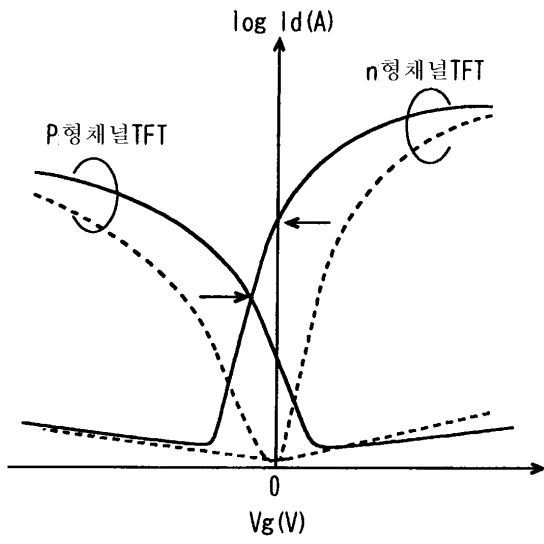
도면6



(b)



도면9



专利名称(译)	电致发光显示装置		
公开(公告)号	KR1020010014475A	公开(公告)日	2001-02-26
申请号	KR1020000005743	申请日	2000-02-08
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	KOMIYA NAOAKI 고미야나오아끼 OKUYAMA MASAHIRO 오쿠야마마사히로		
发明人	고미야나오아끼 오쿠야마마사히로		
IPC分类号	H01L51/50 H01L27/32 G09F H05B33/26 G09F9/30 H05B H01L27/28 H05B33/12 H05B33/00 H05B33/14 H01L		
CPC分类号	H01L51/5221 H01L27/3244 H01L51/5234		
代理人(译)	CHANG, SOO KIL		
优先权	1999031385 1999-02-09 JP		
其他公开文献	KR100637822B1		
外部链接	Espacenet		

摘要(译)

通过根据施加到EL元件的阴极的电位驱动显示区域中的有机EL元件的外围驱动电路区域中设置的互补TFT的反向沟道产生，抑制阈值的变化，提供一种用于抑制电流增加的EL显示装置。具有第一和第二薄膜晶体管的显示像素区域200，用于驱动在绝缘基板110上具有阴极167，发光层166和阳极161的电致发光器件160，并且外围驱动电路区域250具有用于驱动显示像素区域200周围的第一和第二薄膜晶体管的第三薄膜晶体管。阴极167包括外围驱动电路区域250) 它被形成在除。 1 指数方面 电致发光器件，有机EL器件，显示像素区域，外围驱动电路区域，发光层。

