



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월26일
(11) 등록번호 10-1298302
(24) 등록일자 2013년08월13일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/08 (2006.01)

(21) 출원번호 10-2006-0086241

(22) 출원일자 2006년09월07일

심사청구일자 2011년09월06일

(65) 공개번호 10-2008-0022718

(43) 공개일자 2008년03월12일

(56) 선행기술조사문헌

KR1020060083101 A

KR1020030019194 A

KR1020050049686 A

(73) 특허권자

더 리젠츠 오브 더 유니버시티 오브 미시간

미국 48109 미시간주 앤 아버 세컨드 플로어 휴론
파크웨이 1600 오피스 오브 테크놀로지 트랜스퍼

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

유준석

서울특별시 서초구 명달로15길 24, 로얄카운티빌
라 302 (서초동)

저지 카니키

미합중국 미시간 48109, 앤아보, 빌에비뉴1301, 이이
씨에스 2417비

이호진

미합중국 미시간48109,
앤아보, 보니스틸볼버드2360, 비아이알비1049

(74) 대리인

특허법인로알

전체 청구항 수 : 총 12 항

심사관 : 조기덕

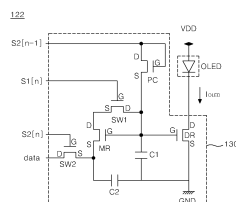
(54) 발명의 명칭 유기 발광다이오드 표시장치와 그의 구동방법

(57) 요약

본 발명은 구동 박막 트랜지스터의 문턱 전압 변화에 대응하여 구동전류의 변화량을 최소화하여 표시 품질을 높일 수 있는 유기 발광다이오드 표시장치와 그의 구동방법에 관한 것이다.

본 발명에 따른 유기 발광다이오드 표시장치는 제2 기간 동안 데이터전압이 공급된 후, 제3 기간 동안 기저전압이 공급되는 복수의 데이터라인; 상기 데이터라인들과 교차되는 복수의 게이트라인; 구동전압을 발생하는 구동전압원과 기저전압원 사이에 형성되어 구동전류에 의해 발광하는 유기발광다이오드소자; 제1 노드와 상기 기저전압원 사이에 접속된 제1 커패시터 및 제2 노드와 상기 기저전압원 사이에 접속된 제2 커패시터; 상기 제1 노드를 통해 게이트에 인가되는 전압에 따라 상기 유기발광다이오드소자에 흐르는 전류를 제어하는 구동소자; 데이터전압을 상기 데이터라인들에 공급하는 데이터 구동회로; 제1 스캔펄스를 제1 게이트라인에 공급한 후, 제2 스캔펄스를 제2 게이트라인에 공급한 다음, 제3 스캔펄스를 제3 게이트라인에 공급하는 게이트 구동회로; 상기 스캔펄스들에 응답하여 상기 제1 노드에 선택적으로 접속되는 복수의 스위치소자들과 상기 제2 노드에 접속된 제2 스위치소자를 이용하여 상기 제2 기간에 앞선 제1 기간 동안 상기 스캔펄스의 하이논리전압에서 상기 복수의 스위치소자들 중 프리차지 스위치소자의 문턱전압을 뺀 전압을 상기 제1 노드에 충전시킨 후, 상기 제2 기간 동안 상기 복수의 스위치소자들 중 상기 제1 노드를 사이에 두고 상기 구동소자와 대칭적으로 접속되는 미리 스위치소자의 문턱전압이 가산된 데이터전압으로 상기 제1 노드를 충전시킨 다음, 상기 제3 기간 동안 상기 제2 스위치소자와 상기 제2 커패시터 사이의 상기 제2 노드의 전압을 상기 데이터라인에 공급되는 기저전압까지 방전시키고 마지막으로, 상기 제3 기간에 이어서 제4 기간 동안 상기 복수의 스위치소자들과 상기 제2 스위치소자를 턴 오프시켜 상기 제2 및 제3 기간 동안 상기 제1 노드에 충전된 전압으로 상기 유기발광다이오드소자를 발광시키는 스위치 구동회로를 구비한다.

대표도 - 도8



특허청구의 범위

청구항 1

제2 기간 동안 데이터전압이 공급된 후, 제3 기간 동안 기저전압이 공급되는 복수의 데이터라인;

상기 데이터라인들과 교차되는 복수의 게이트라인;

구동전압을 발생하는 구동전압원과 기저전압원 사이에 형성되어 구동전류에 의해 발광하는 유기발광다이오드소자;

제1 노드와 상기 기저전압원 사이에 접속된 제1 커패시터 및 제2 노드와 상기 기저전압원 사이에 접속된 제2 커패시터;

상기 제1 노드를 통해 게이트에 인가되는 전압에 따라 상기 유기발광다이오드소자에 흐르는 전류를 제어하는 구동소자;

데이터전압을 상기 데이터라인들에 공급하는 데이터 구동회로;

제1 스캔펄스를 제1 게이트라인에 공급한 후, 제2 스캔펄스를 제2 게이트라인에 공급한 다음, 제3 스캔펄스를 제3 게이트라인에 공급하는 게이트 구동회로; 및

상기 제 1 스캔펄스에 응답하여 상기 제 1 스캔펄스가 공급되는 스캔라인과 상기 제1 노드를 선택적으로 접속하는 제1 스위치소자와, 상기 제2 스캔펄스에 응답하여 상기 제2 노드에 일단부가 접속된 제4 스위치의 타단부와 상기 제1 노드를 선택적으로 접속하는 제2 스위치소자와, 상기 제3 스캔펄스에 응답하여 상기 데이터 라인과 상기 제2 노드를 선택적으로 접속하는 제3 스위치소자와, 상기 제1 노드 사이에 두고 상기 구동소자와 대칭적으로 접속되며, 상기 제2 및 제3 스위치소자 사이에 접속되는 상기 제4 스위치소자를 구비하는 스위치 구동회로를 포함하며,

상기 스위치 구동회로는,

상기 제2 기간에 앞선 제1 기간 동안 상기 제1 스캔펄스의 하이논리전압에서 상기 제1 스위치소자의 문턱전압을 뺀 전압을 상기 제1 노드에 충전시킨 후, 상기 제2 기간 동안 상기 제2 내지 제4 스위치소자들을 턴온시켜 제2 스위치소자의 문턱전압이 가산된 데이터전압으로 상기 제1 노드를 충전시킨 다음, 상기 제3 기간 동안 상기 제3 스위치소자와 상기 제2 커패시터 사이의 상기 제2 노드의 전압을 상기 데이터라인에 공급되는 기저전압까지 방전시키고, 상기 제3 기간 후의 제4 기간 동안 상기 제1 내지 제3 스위치소자들을 턴 오프시켜 상기 제2 및 제3 기간 동안 상기 제1 노드에 충전된 전압으로 상기 유기발광다이오드소자를 발광시키는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 스캔펄스의 하이논리구간과 상기 제2 스캔펄스의 하이논리구간 사이의 중첩기간은 상기 제2 스캔펄스의 하이논리구간과 상기 제3 스캔펄스의 하이논리구간 사이의 중첩기간 보다 긴 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 스캔펄스의 하이논리구간과 상기 제2 스캔펄스의 하이논리구간은 상기 스캔펄스들 각각의 폭 대비 1/2 폭 미만의 기간으로 중첩되고, 상기 제2 스캔펄스의 하이논리구간과 상기 제3 스캔펄스의 하이논리구간은 상기 스캔펄스들 각각의 폭 대비 1/2 폭 이상의 기간으로 중첩되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 제1 기간은 상기 제1 스캔펄스의 하이논리기간과 상기 제3 스캔펄스의 라이징에지 사이의 기간으로 결정되고, 상기 제2 기간은 상기 제1 스캔펄스의 폴링에지와 상기 제2 스캔펄스의 폴링에지 사이의 기간으로

결정되고, 상기 제3 기간은 상기 제2 스캔펄스의 폴링에지와 상기 제3 스캔펄스의 폴링에지 사이의 기간으로 결정되며, 상기 제4 기간은 상기 제3 스캔펄스의 폴링에지와 제3 스캔펄스의 로우논리구간 사이의 기간으로 결정되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 제2 스위치소자는,

상기 제4 스위치소자의 드레인과 상기 제1 노드 사이에 접속되어 상기 제2 기간 동안 상기 제2 스캔펄스에 응답하여 턴 온되어 상기 제4 스위치소자의 게이트와 드레인을 단락시키고, 상기 제1, 제3, 및 제4 기간 동안 오픈 상태를 유지하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 제1 커패시터는 상기 제1 노드에 충전된 전압을 저장하고, 상기 제2 커패시터는 상기 제2 노드에 충전된 전압을 저장하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 제4 기간동안 상기 유기발광다이오드소자에 흐르는 전류(I_{OLED})는, 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치.

$$V_{th_{DR}} = V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_{gs} - V_{th_{DR}})^2, \quad V_{gs} = V_d + V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_d + V_{th_{MR}} - V_{th_{DR}})^2 = \frac{k}{2} V_d^2$$

여기서, $V_{th_{DR}}$ 은 구동소자를 턴 온 시키기 위한 구동소자 문턱전압, $V_{th_{MR}}$ 은 미러소자 문턱전압, I_{OLED} 는 구동전류, k 는 구동소자의 이동도와 기생용량에 의해 결정되는 상수값, V_{gs} 는 구동소자의 게이트와 소스간 차전압, V_d 는 데이터전압을 각각 의미한다.

청구항 8

제2 기간 동안 데이터전압이 공급된 후, 제3 기간 동안 기저전압이 공급되는 복수의 데이터라인; 상기 데이터라인들과 교차되는 복수의 게이트라인; 구동전압을 발생하는 구동전압원과 기저전압원 사이에 형성되어 구동전압에 의해 발광하는 유기발광다이오드소자; 제1 노드와 상기 기저전압원 사이에 접속된 제1 커패시터 및 제2 노드와 상기 기저전압원 사이에 접속된 제2 커패시터; 상기 제1 노드를 통해 게이트에 인가되는 전압에 따라 상기 유기발광다이오드소자에 흐르는 전류를 제어하는 구동소자; 데이터전압을 상기 데이터라인들에 공급하는 데이터 구동회로; 제1 스캔펄스를 제1 게이트라인에 공급한 후, 제2 스캔펄스를 제2 게이트라인에 공급한 다음, 제3 스캔펄스를 제3 게이트라인에 공급하는 게이트 구동회로; 및 상기 제 1 스캔펄스에 응답하여 상기 제 1 스캔펄스가 공급되는 스캔라인과 상기 제1 노드를 선택적으로 접속하는 제1 스위치소자와, 상기 제2 스캔펄스에 응답하여 상기 제2 노드에 일단부가 접속된 제4 스위치의 타단부와 상기 제1 노드를 선택적으로 접속하는 제2 스위치소자와, 상기 제3 스캔펄스에 응답하여 상기 데이터 라인과 상기 제2 노드를 선택적으로 접속하는 제3 스위치소자와, 상기 제1 노드와 사이에 두고 상기 구동소자와 대칭적으로 접속되며, 상기 제2 및 제3 스위치소자 사이에 접속되는 제4 스위치소자를 구비하는 스위치 구동회로를 구비하는 유기발광다이오드 표시장치의 구동방법에 있

어서,

상기 제2 기간에 앞선 제1 기간 동안 상기 제1 스캔펄스의 하이논리전압에서 상기 제1 스위치소자의 문턱전압을 뺀 전압을 상기 제1 노드에 충전시키는 단계;

상기 제2 기간 동안 상기 제2 내지 제4 스위치소자들을 턴온시켜 상기 제2 스위치소자의 문턱전압이 가산된 데이터전압으로 상기 제1 노드를 충전시키는 단계;

상기 제3 기간 동안 상기 제3 스위치소자와 상기 제2 커패시터 사이의 상기 제2 노드의 전압을 상기 데이터라인에 공급되는 기저전압까지 방전시키는 단계; 및

상기 제3 기간후의 제4 기간 동안 상기 제1 내지 제3 스위치소자들을 턴 오프시켜 상기 제2 및 제3 기간 동안 상기 제1 노드에 충전된 전압으로 상기 유기발광다이오드소자를 발광시키는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 9

제 8 항에 있어서,

상기 제1 스캔펄스의 하이논리구간과 상기 제2 스캔펄스의 하이논리구간 사이의 중첩기간은 상기 제2 스캔펄스의 하이논리구간과 상기 제3 스캔펄스의 하이논리구간 사이의 중첩기간 보다 긴 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 10

제 9 항에 있어서,

상기 제1 스캔펄스의 하이논리구간과 상기 제2 스캔펄스의 하이논리구간은 상기 스캔펄스들 각각의 폭 대비 1/2 폭 미만의 기간으로 중첩되고, 상기 제2 스캔펄스의 하이논리구간과 상기 제3 스캔펄스의 하이논리구간은 상기 스캔펄스들 각각의 폭 대비 1/2 폭 이상의 기간으로 중첩되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 11

제 10 항에 있어서,

상기 제1 기간은 상기 제1 스캔펄스의 하이논리기간과 상기 제3 스캔펄스의 라이징에지 사이의 기간으로 결정되고, 상기 제2 기간은 상기 제1 스캔펄스의 폴링에지와 상기 제2 스캔펄스의 폴링에지 사이의 기간으로 결정되고, 상기 제3 기간은 상기 제2 스캔펄스의 폴링에지와 상기 제3 스캔펄스의 폴링에지 사이의 기간으로 결정되며, 상기 제4 기간은 상기 제3 스캔펄스의 폴링에지와 제3 스캔펄스의 로우논리구간 사이의 기간으로 결정되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 12

제 11 항에 있어서,

상기 제4 기간동안 상기 유기발광다이오드소자에 흐르는 전류(I_{OLED})는, 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

$$V_{th_{DR}} = V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_{gs} - V_{th_{DR}})^2, \quad V_{gs} = V_d + V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_d + V_{th_{MR}} - V_{th_{DR}})^2 = \frac{k}{2} V_d^2$$

여기서, $V_{th_{DR}}$ 은 구동소자를 턴 온 시키기 위한 구동소자 문턱전압, $V_{th_{MR}}$ 은 미러소자 문턱전압, $I_{O_{LED}}$ 는 구동전류, k 는 구동소자의 이동도와 기생용량에 의해 결정되는 상수값, V_{gs} 는 구동소자의 게이트와 소스간 차전압, V_d 는 데이터전압을 각각 의미한다.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0024] 본 발명은 유기 발광다이오드 표시장치와 그의 구동방법에 관한 것으로 특히, 구동 박막 트랜지스터의 문턱 전압 변화에 대응하여 구동전류의 변화량을 최소화하여 표시 품질을 높일 수 있는 유기 발광다이오드 표시장치와 그의 구동방법에 관한 것이다.
- [0025] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display : 이하, “LCD” 라 함), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하, “PDP” 라 함) 및 유기 발광다이오드 표시장치(Organic Light Emitting Diode Display) 등이 있다.
- [0026] 이들 중 PDP는 구조와 제조공정이 단순하기 때문에 경박 단소하면서도 대화면화에 가장 유리한 표시장치로 주목 받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 또한, 스위칭 장치로 박막 트랜지스터(Thin Film Transistor : 이하, “TFT” 라 함)가 적용된 액티브 매트릭스 LCD는 반도체 공정을 이용하기 때문에 대화면화에 어렵고 백라이트 유닛으로 인하여 소비전력이 큰 단점이 있다.
- [0027] 이에 비하여, 유기 발광다이오드 표시장치는 발광층의 재료에 따라 무기 발광다이오드 표시장치와 유기 발광다이오드 표시장치로 대별되며 스스로 발광하는 자발광 장치로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 무기 발광다이오드 표시장치는 유기 발광다이오드 표시장치에 비하여 전력소모가 크고 고휘도를 얻을 수 없으며 R(Red), G(Green), B(Blue)의 다양한 색을 발광시킬 수 없다. 반면에, 유기 발광다이오드 표시장치는 수십 볼트의 낮은 직류 전압에서 구동됨과 아울러, 빠른 응답속도를 가지고, 고휘도를 얻을 수 있으며 R, G, B의 다양한 색을 발광시킬 수 있어 차세대 평판 디스플레이장치에 적합하다.
- [0028] 이러한, 유기 발광다이오드 표시장치는 도 1에 도시된 바와 같이 양극(100)과 음극(70) 사이에 전압이 인가되면, 음극(70)으로부터 발생된 전자는 전자 주입층(78a) 및 전자 수송층(78b)을 통해 유기 발광층(78c) 쪽으로 이동된다. 또한, 양극(100)으로부터 발생된 정공은 정공 주입층(78e) 및 정공 수송층(78d)을 통해 유기 발광층(78c) 쪽으로 이동한다. 이에 따라, 유기 발광층(78c)에서는 전자 수송층(78b)과 정공 수송층(78d)으로부터 공급되어진 전자와 정공이 충돌하여 재결합함으로써 빛이 발생하게 되고, 이 빛은 양극(100)을 통해 외부로 방출되어 화상이 표시되게 된다.
- [0029] 도 2는 종래의 유기 발광다이오드 표시장치를 개략적으로 나타내는 블록도로서 도 2를 참조하면, 종래 유기 발광다이오드 표시장치는 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 영역에 각각 배열되어진 화소들(28)을 구비하는 표시패널(20)과, 표시패널(20)의 게이트 라인들(GL)을 구동하는 게이트 구동회로(22)와, 표시패널(20)의 데이터 라인들(DL)을 구동하는 데이터 구동회로(24)와, 데이터 구동회로(24)에 다수의 감마전압들을 공급하는 감마전압 생성부(26) 및 데이터 구동 회로(24) 및 게이트 구동회로(22)를 제어하기 위한 타이밍 콘트롤러(27)를 구비한다.
- [0030] 표시패널(20)에는 화소들(28)이 매트릭스 형태로 배치된다. 그리고, 표시패널(20)에는 외부의 고전위 전압원(VDD)으로부터 고전위 전압을 공급받는 공급패드(10)와, 외부의 기저전압원(GND)으로부터 기저전압을 공급받는 기저패드(12)가 설치된다. (일례로, 공급전압원(VDD) 및 기저전압원(GND)은 전원부로부터 공급될 수 있다) 공급패드(10)로 공급된 고전위 전압은 각각의 화소들(28)로 공급된다. 그리고, 기저패드(12)로 공급된 기저전압도 각각의 화소들(28)로 공급된다.
- [0031] 게이트 구동회로(22)는 게이트 라인들(GL)에 게이트 신호를 공급하여 게이트 라인들(GL)을 순차적으로 구동한다.

- [0032] 감마전압 생성부(26)는 다양한 전압 값을 가지는 감마전압을 데이터 구동회로(24)로 공급한다.
- [0033] 데이터 구동회로(24)는 타이밍 콘트롤러(27)로부터 입력된 디지털 데이터 신호를 감마전압 생성부(26)로부터의 감마전압을 이용하여 아날로그 데이터 신호로 변환한다. 그리고, 데이터 구동회로(24)는 아날로그 데이터 신호를 게이트 신호가 공급될 때마다 데이터 라인들(DL)에 공급한다.
- [0034] 타이밍 콘트롤러(27)는 다수의 동기신호들을 이용하여 데이터 구동회로(24)를 제어하기 위한 데이터 제어신호 및 게이트 구동회로(22)를 제어하기 위한 게이트 제어신호를 생성한다. 타이밍 콘트롤러(27)에서 생성된 데이터 제어신호는 데이터 구동회로(24)로 공급되어 데이터 구동회로(24)를 제어한다. 타이밍 콘트롤러(27)에서 생성된 게이트 제어신호는 게이트 구동회로(22)로 공급되어 게이트 구동회로(22)를 제어한다. 아울러, 타이밍 콘트롤러(27)는 스케일러로부터 공급되는 디지털 데이터 신호를 데이터 구동회로(24)로 공급한다.
- [0035] 화소들(28) 각각은 게이트 라인(GL)에 게이트 신호가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛을 발생하게 된다.
- [0036] 이를 위하여, 화소들(28) 각각은 도 3에 도시된 바와 같이 기저전압원(GND)(기저패드(12)로부터 공급되는 전압)에 음극이 접속된 유기발광다이오드소자(OLED)와, 게이트 라인(GL), 데이터 라인(DL) 및 고전위 전압원(VDD)(공급패드(10)로부터 공급되는 전압)에 접속되고 유기발광다이오드소자(OLED)의 양극에 접속되어 그 유기발광다이오드소자(OLED)를 구동하기 위한 셀 구동 회로(30)를 구비한다.
- [0037] 셀 구동회로(30)는 게이트 라인(GL)에 게이트 단자가, 데이터 라인(DL)에 소스 단자가, 그리고 노드(N)에 드레인 단자가 접속된 스위칭용 TFT(T1)와, 노드(N)에 게이트 단자가, 고전위 전압원(VDD)에 소스 단자가, 그리고 유기발광다이오드소자(OLED)에 드레인 단자가 접속된 구동 TFT(T2)와, 고전위 전압원(VDD)과 노드(N) 사이에 접속된 커패시터(C)를 구비한다.
- [0038] 스위칭 TFT(T1)는 게이트 라인(GL)에 게이트 신호가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 노드(N)에 공급한다. 노드(N)에 공급된 데이터 신호는 커패시터(C)에 충전됨과 아울러 구동 TFT(T2)의 게이트 단자로 공급된다. 구동 TFT(T2)는 게이트 단자로 공급되는 데이터 신호에 응답하여 고전위 전압원(VDD)으로부터 유기발광다이오드소자(OLED)로 공급되는 전류량(I)을 제어함으로써 유기발광다이오드소자(OLED)의 발광량을 조절하게 된다. 그리고, 스위칭 TFT(T1)가 턴 오프되더라도 커패시터(C)에서 데이터 신호가 방전되므로 구동 TFT(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 고전위 전압원(VDD)으로부터의 전류(I)를 유기발광다이오드소자(OLED)에 공급하여 유기발광다이오드소자(OLED)가 발광을 유지하게 한다. 여기서, 실제 셀 구동회로(30)는 상술한 구조 이외에 다양한 구조로 설정될 수 있다.
- [0039] 그런데, 일반적으로 이와 같이 구동되는 유기 발광다이오드 표시장치에서 동일한 극성의 게이트전압이 장시간 인가되면 구동 TFT(T2)의 문턱 전압(V_{th})이 상승하여 동작 특성에 변동이 발생하는 문제점이 있다. 이러한 구동 TFT(T2)의 동작특성 변화는 도 4의 실험결과에서도 알 수 있다.
- [0040] 도 4는 채널폭/채널길이(W/L)가 $120\mu\text{m}/6\mu\text{m}$ 인 시료용 수소화된 비정질 실리콘 TFT(a-Si:H TFT)에 포지티브 게이트-바이어스 스트레스(Positive gate-bias stress)를 인가하였을 때 그 시료용 a-Si:H TFT의 특성 변화를 초래한다는 것을 보여 주는 실험 결과이다. 도 4에 있어서 횡축은 시료용 a-Si:H TFT의 게이트전압[V]이며 종축은 시료용 a-Si:H TFT의 소스단자와 드레인단자 사이의 전류[A]를 나타낸다. 박스 내의 인텍스는 그래프 색별로 게이트전압 인가시간[sec]을 나타낸다.
- [0041] 도 4는 시료용 a-Si:H TFT의 게이트단자에 +30V의 전압을 인가할 때 전압 인가 시간에 따른 TFT의 문턱전압과 전달 특성 곡선의 이동을 보여 준다. 도 4에서 알 수 있는 바, a-Si:H TFT의 게이트단자에 정극성의 전압의 인가되는 시간이 길어질수록 TFT의 전달 특성 곡선이 우측으로 이동(31)하고 그 a-Si:H TFT의 문턱전압이 상승한다. (V_{th1} 에서 V_{th4} 로 문턱 전압이 상승)
- [0042] 이와 같이 구동 TFT(T2)의 문턱전압이 상승하게 되면 구동 TFT(T2)의 동작이 불안정하게 되므로, 동일한 데이터 전압(V_d)이 인가되더라도 유기발광다이오드소자(OLED)에 흐르는 전류(I)는 불안정하게 된다.
- [0043] 도 5는 구동 TFT(T2)의 문턱전압(V_{th}) 상승에 따른 유기발광다이오드소자(OLED)의 전류(I) 감소를 보여주기 위한 도면이다. 도 5에 도시된 바와 같이, 구동 TFT(T2)의 문턱전압(V_{th})이 1V 에서 5V 까지 상승하게 되면, 동일한 데이터전압($V_d=4\text{V}$ 일때)이 인가되더라도 유기발광다이오드소자(OLED)에 흐르는 전류(I)는 550nA 로부터 점점 감소되어 결국 0A로 수렴하게 된다.

- [0044] 결과적으로, 종래 유기 발광다이오드 표시장치에서는 동일한 데이터전압(Vd)이 인가되더라도 구동 TFT(T2)의 문턱전압 특성에 의존하는 구동전류(I)의 편차로 인해 휘도 불균일 현상이 나타나게 되고, 이에 따라 표시품질이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- [0045] 따라서, 본 발명의 목적은 구동 TFT의 문턱전압의 변화에 따른 구동전류의 변화량을 최소화하여 표시 품질을 높일 수 있는 유기 발광다이오드 표시장치와 그의 구동방법을 제공하는 데 있다.

발명의 구성 및 작용

- [0046] 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 유기발광다이오드 표시장치는 제2 기간 동안 데이터전압이 공급된 후, 제3 기간 동안 기저전압이 공급되는 복수의 데이터라인; 상기 데이터라인들과 교차되는 복수의 게이트라인; 구동전압을 발생하는 구동전압원과 기저전압원 사이에 형성되어 구동전류에 의해 발광하는 유기발광다이오드소자; 제1 노드와 상기 기저전압원 사이에 접속된 제1 커패시터 및 제2 노드와 상기 기저전압원 사이에 접속된 제2 커패시터; 상기 제1 노드를 통해 게이트에 인가되는 전압에 따라 상기 유기발광다이오드소자에 흐르는 전류를 제어하는 구동소자; 데이터전압을 상기 데이터라인들에 공급하는 데이터 구동회로; 제1 스캔펄스를 제1 게이트라인에 공급한 후, 제2 스캔펄스를 제2 게이트라인에 공급한 다음, 제3 스캔펄스를 제3 게이트라인에 공급하는 게이트 구동회로; 및 상기 제 1 스캔펄스에 응답하여 상기 제 1 스캔펄스가 공급되는 스캔라인과 상기 제1 노드를 선택적으로 접속하는 제1 스위치소자와, 상기 제2 스캔펄스에 응답하여 상기 제2 노드에 일단부가 접속된 제4 스위치의 타단부와 상기 제1 노드를 선택적으로 접속하는 제2 스위치소자와, 상기 제3 스캔펄스에 응답하여 상기 데이터 라인과 상기 제2 노드를 선택적으로 접속하는 제3 스위치소자와, 상기 제1 노드를 사이에 두고 상기 구동소자와 대칭적으로 접속되며, 상기 제2 및 제3 스위치소자 사이에 접속되는 상기 제4 스위치소자를 구비하는 스위치 구동회로를 포함하며, 상기 스위치 구동회로는, 상기 제2 기간에 앞선 제1 기간 동안 상기 제1 스캔펄스의 하이논리전압에서 상기 제1 스위치소자의 문턱전압을 뺀 전압을 상기 제1 노드에 충전시킨 후, 상기 제2 기간 동안 상기 제2 내지 제4 스위치소자들을 턴온시켜 제2 스위치소자의 문턱전압이 가산된 데이터전압으로 상기 제1 노드를 충전시킨 다음, 상기 제3 기간 동안 상기 제3 스위치소자와 상기 제2 커패시터 사이의 상기 제2 노드의 전압을 상기 데이터라인에 공급되는 기저전압까지 방전시키고, 상기 제3 기간 후의 제4 기간 동안 상기 제1 내지 제3 스위치소자들을 턴 오프시켜 상기 제2 및 제3 기간 동안 상기 제1 노드에 충전된 전압으로 상기 유기발광다이오드소자를 발광시 구비한다.
- [0047] 상기 제1 스캔펄스의 하이논리구간과 상기 제2 스캔펄스의 하이논리구간 사이의 중첩기간은 상기 제2 스캔펄스의 하이논리구간과 상기 제3 스캔펄스의 하이논리구간 사이의 중첩기간 보다 길다.
- [0048] 상기 제1 스캔펄스의 하이논리구간과 상기 제2 스캔펄스의 하이논리구간은 상기 스캔펄스들 각각의 폭 대비 1/2 폭 미만의 기간으로 중첩되고, 상기 제2 스캔펄스의 하이논리구간과 상기 제3 스캔펄스의 하이논리구간은 상기 스캔펄스들 각각의 폭 대비 1/2 폭 이상의 기간으로 중첩된다.
- [0049] 상기 제1 기간은 상기 제1 스캔펄스의 하이논리기간과 상기 제3 스캔펄스의 라이징에지 사이의 기간으로 결정되고, 상기 제2 기간은 상기 제1 스캔펄스의 폴링에지와 상기 제2 스캔펄스의 폴링에지 사이의 기간으로 결정되고, 상기 제3 기간은 상기 제2 스캔펄스의 폴링에지와 상기 제3 스캔펄스의 폴링에지 사이의 기간으로 결정되며, 상기 제4 기간은 상기 제3 스캔펄스의 폴링에지와 제3 스캔펄스의 로우논리구간 사이의 기간으로 결정된다.
- [0050] 상기 제2 스위치소자는, 상기 제4 스위치소자의 드레인과 상기 제1 노드 사이에 접속되어 상기 제2 기간 동안 상기 제2 스캔펄스에 응답하여 턴 온되어 상기 제4 스위치소자의 게이트와 드레인을 단락시키고, 상기 제1, 제3, 및 제4 기간 동안 오프 상태를 유지한다.
- [0051] 상기 제1 커패시터는 상기 제1 노드에 충전된 전압을 저장하고, 상기 제2 커패시터는 상기 제2 노드에 충전된 전압을 저장한다.
- [0052] 상기 제4 기간동안 상기 유기발광다이오드소자에 흐르는 전류(I_{OLED})는, 아래의 수식과 같다.

$$V_{th_{DR}} = V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_{gs} - V_{th_{DR}})^2, \quad V_{gs} = V_d + V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_d + V_{th_{MR}} - V_{th_{DR}})^2 = \frac{k}{2} V_d^2$$

[0053]

[0054] 여기서, $V_{th_{MR}}$ 은 구동소자를 턴 온 시키기 위한 구동소자 문턱전압, $V_{th_{DR}}$ 은 미러소자 문턱전압, I_{OLED} 는 구동전류, k 는 구동소자의 이동도와 기생용량에 의해 결정되는 상수값, V_{gs} 는 구동소자의 게이트와 소스간 차전압, V_d 는 데이터전압을 각각 의미한다.

[0055]

본 발명의 실시예에 따라 제2 기간 동안 데이터전압이 공급된 후, 제3 기간 동안 기저전압이 공급되는 복수의 데이터라인; 상기 데이터라인들과 교차되는 복수의 게이트라인; 구동전압을 발생하는 구동전압원과 기저전압원 사이에 형성되어 구동전류에 의해 발광하는 유기발광다이오드소자; 제1 노드와 상기 기저전압원 사이에 접속된 제1 커패시터 및 제2 노드와 상기 기저전압원 사이에 접속된 제2 커패시터; 상기 제1 노드를 통해 게이트에 인가되는 전압에 따라 상기 유기발광다이오드소자에 흐르는 전류를 제어하는 구동소자; 데이터전압을 상기 데이터라인들에 공급하는 데이터 구동회로; 제1 스캔펄스를 제1 게이트라인에 공급한 후, 제2 스캔펄스를 제2 게이트라인에 공급한 다음, 제3 스캔펄스를 제3 게이트라인에 공급하는 게이트 구동회로; 및 상기 제1 스캔펄스에 응답하여 상기 제1 스캔펄스가 공급되는 스캔라인과 상기 제1 노드를 선택적으로 접속하는 제1 스위치소자와, 상기 제2 스캔펄스에 응답하여 상기 제2 노드에 일단부가 접속된 제4 스위치의 타단부와 상기 제1 노드를 선택적으로 접속하는 제2 스위치소자와, 상기 제3 스캔펄스에 응답하여 상기 데이터 라인과 상기 제2 노드를 선택적으로 접속하는 제3 스위치소자와, 상기 제1 노드를 사이에 두고 상기 구동소자와 대칭적으로 접속되며, 상기 제2 및 제3 스위치소자 사이에 접속되는 상기 제4 스위치소자를 구비하는 스위치 구동회로를 구비하는 유기발광다이오드 표시장치의 구동방법에 있어서, 상기 제2 기간에 앞선 제1 기간 동안 상기 제1 스캔펄스의 하이논리전압에서 상기 제1 스위치소자의 문턱전압을 뺀 전압을 상기 제1 노드에 충전시키는 단계; 상기 제2 기간 동안 상기 제2 내지 제4 스위치소자들을 턴온시켜 상기 제2 스위치소자의 문턱전압이 가산된 데이터전압으로 상기 제1 노드를 충전시키는 단계; 상기 제3 기간 동안 상기 제3 스위치소자와 상기 제2 커패시터 사이의 상기 제2 노드의 전압을 상기 데이터라인에 공급되는 기저전압까지 방전시키는 단계; 및 상기 제3 기간후의 제4 기간 동안 상기 제1 내지 제3 스위치소자들을 턴 오프시켜 상기 제2 및 제3 기간 동안 상기 제1 노드에 충전된 전압으로 상기 유기발광다이오드소자를 발광시키는 단계를 포함한다.

[0056]

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

[0057]

이하, 도 6 내지 도 14를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0058]

도 6은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도이고, 도 7은 도 6의 화소들(122) 중 어느 하나에 공급되는 데이터신호(Data)와 스캔펄스(S)의 타이밍도이다.

[0059]

도 6 및 도 7을 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 $m \times n$ 개의 화소들(122)이 형성되는 표시패널(116)과, 데이터라인들(DL1 내지 DL m)에 데이터신호(Data)를 공급하기 위한 데이터 구동회로(120)와, 데이터라인들(DL1 내지 DL m)과 교차하는 제1 게이트라인들(GL1[1] 내지 GL1[n])에 제1 스캔펄스(S1[1] 내지 S1[n])를 공급함과 아울러, 데이터라인들(DL1 내지 DL m)과 교차하는 제2 게이트라인들(GL2[1] 내지 GL2[n])에 제2 스캔펄스(S2[1] 내지 S2[n])를 공급하기 위한 게이트 구동회로(118)와, 데이터 구동회로(120) 및 게이트 구동회로(118)를 제어하기 위한 타이밍 콘트롤러(124)를 구비한다.

[0060]

표시패널(116)은 각각 n 개의 제1 및 제2 게이트라인들(GL1[1] 내지 GL1[n], GL2[1] 내지 GL2[n])과 m 개의 데이터라인들(DL1 내지 DL m)의 교차로 정의된 화소 영역들에 형성된 화소들(122)을 구비한다. 이러한 표시패널(116)에는 고전위 구동전압(VDD)을 각각의 화소들(122)에 공급하기 위한 신호배선들이 형성된다. 또한, 도시하지는 않았지만, 표시패널(116)에는 기저 전압(GND)을 각각의 화소들(122)에 공급하기 위한 신호배선들이 형성된

다. 도면에 도시된 게이트라인(GL2[0])은 첫 번째 수평라인에 위치하는 화소들(122)에 프리차지 전압을 공급하기 위한 것이다.

[0061] 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 디지털 비디오 데이터(RGB)를 아날로그 감마전압으로 변환한다. 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 제어신호(DDC)에 응답하여 도 7에 도시된 변환된 아날로그 감마전압을 데이터라인들(DL1 내지 DLm)에 공급한다.

[0062] 게이트 구동회로(118)는 타이밍 콘트롤러(124)로부터의 제어신호(GDC)에 응답하여 도 7에 도시된 제1 스캔펄스(S1)를 제1 게이트라인들(GL1[1] 내지 GL1[n])에 순차적으로 공급함과 동시에, 제2 스캔펄스(S2)를 제2 게이트라인들(GL2[1] 내지 GL2[n])에 순차적으로 공급한다. 도면에 도시되지는 않았지만, 제1 스캔펄스는 제1 게이트라인들(GL1[1] 내지 GL1[n]) 각각에 공급되는 n개의 스캔펄스(S1[1] 내지 S1[n])로 발생되며, 제2 스캔펄스는 제2 게이트라인들(GL2[1] 내지 GL2[n]) 각각에 공급되는 n개의 스캔펄스(S2[1] 내지 S2[n])로 발생된다.

[0063] 타이밍 콘트롤러(124)는 디지털 비디오 데이터(RGB)를 데이터 구동회로(120)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 게이트 구동회로(118)와 데이터 구동회로(120)의 동작 타이밍을 제어하기 위한 제어신호(DDC, GDC)를 발생한다.

[0064] 도 7의 타이밍도에서, a는 화소들(122)을 구동시키기 위한 구동 TFT의 게이트에 프리차지 전압을 공급하기 위한 프리차지 구간이고, b는 구동 TFT의 문턱전압의 변화에 대응하여 구동전류의 편차를 최소화하기 위한 보상구간이고, c는 구동 TFT와 전류 미러를 형성하는 미러 TFT의 소스전압을 0 V로 회복시키는 회복구간이며, d는 구동 TFT의 문턱전압 변화에 상관없이 디지털 비디오 데이터의 계조에 대응되는 아날로그 감마전압에 의해 유기발광다이오드소자(OLED)가 발광되는 발광구간이다. 여기서, 프리차지 구간(a)은 전단 제2 스캔펄스(S2[n-1])의 하이논리기간과 후단 제2 스캔펄스(S2[n])의 라이징에지 사이의 기간으로 결정되며, 보상구간(b)은 전단 제2 스캔펄스(S2[n-1])의 폴링에지와 제1 스캔펄스(S1[n])의 폴링에지 사이의 기간으로 결정된다. 또한, 회복구간(c)은 제1 스캔펄스(S1[n])의 폴링에지와 후단 제2 스캔펄스(S2[n])의 폴링에지 사이의 기간으로 결정되며, 발광구간(d)은 후단 제2 스캔펄스(S2[n])의 폴링에지와 후단 제2 스캔펄스(S2[n])의 로우논리기간 사이의 기간으로 결정된다. 이러한, a, b, c 및 d에서의 화소들(122)의 동작에 대해서는 도 9 내지 도 12를 참조하여 상세히 설명하기로 한다.

[0065] 한편, 표시패널(116)에는 고전위 구동전압(VDD)을 공급하기 위한 정전압원과 기저 전압(GND)을 공급하기 위한 정전압원이 접속된다.

[0066] 화소들(122) 각각은 도 8과 같이 유기발광다이오드소자(OLED), 5 개의 TFT, 및 2 개의 커패시터를 포함한다.

[0067] 도 8은 본 발명에 따른 유기발광다이오드 표시장치에 구비된 화소(122)를 나타내는 회로도이다.

[0068] 도 8을 참조하면, 화소들(122) 각각은 데이터 라인(DL1 내지 DLm)과 게이트 라인들(GL1[1] 내지 GL1[n], GL2[1] 내지 GL2[n]) 각각으로부터 공급되는 구동신호에 따라 유기발광다이오드소자(OLED)를 구동시키기 위한 유기발광다이오드소자 구동회로(130)와, 유기발광다이오드소자 구동회로(130)와 고전위 구동전압원(VDD) 사이에 접속되어 구동신호에 따라 발광되는 유기발광다이오드소자(OLED)를 구비한다.

[0069] 유기발광다이오드소자 구동회로(130)는 유기발광다이오드소자(OLED)의 구동전류(I_{LED})를 제어하기 위한 구동 TFT(DR), 구동 TFT(DR)의 게이트(G)를 프리차지 전압으로 리셋시키기 위한 프리차지 TFT(PC), 구동 TFT(DR)와 전류 미러를 형성하기 위한 미러 TFT(MR), 제1 게이트라인(GL1[1] 내지 GL1[n])으로부터의 제1 스캔펄스(S1[1] 내지 S1[n])에 응답하여 미러 TFT(MR)의 게이트(G)와 드레인(D)을 쇼트시킴으로써 구동 TFT(DR)의 게이트 전압을 보상하기 위한 제1 스위치 TFT(SW1), 제2 게이트라인(GL2[1] 내지 GL2[n])으로부터의 제2 스캔펄스(S2[1] 내지 S2[n])에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 데이터신호(Data)를 미러 TFT(MR)의 소스(S)에 공급하기 위한 제2 스위치 TFT(SW2), 보상된 구동 TFT(DR)의 게이트 전압을 1 수평기간동안 유지시키기 위한 제1 커패시터(C1), 및 데이터신호(Data)를 충전하기 위한 제2 커패시터(C2)를 구비한다. 여기서, TFT들은 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다. 특히, TFT들을 구성하는 반도체층은 비정질 실리콘층으로 형성되어 TFT들 간의 문턱전압의 불균일 문제가 최소화된다.

[0070] 프리차지 TFT(PC)의 게이트(G)와 드레인(D)은 전단 제2 게이트라인(GL2[0] 내지 GL2[n-1])에 공통접속되고, 프리차지 TFT(PC)의 소스(S)는 제1 스위치 TFT(SW1)의 드레인(D), 구동 TFT(DR)의 게이트(G) 및 미러 TFT(MR)의 게이트(G)에 공통접속된다. 이러한, 프리차지 TFT(PC)는 전단 제2 게이트라인(GL2[0] 내지 GL2[n-1])으로부터

의 제2 스캔펄스(S2[0] 내지 S2[n-1])가 하이논리전압을 유지하는 동안 이 하이논리전압을 구동 TFT(DR)의 게이트(G)에 인가한다. 인가된 제2 스캔펄스(S2[0] 내지 S2[n-1])의 하이논리전압은 구동 TFT(DR)의 게이트(G)와 소스(S) 사이에 접속된 제1 커패시터(C1)에 저장된다.

[0071] 제2 스위치 TFT(SW2)의 게이트(G)는 후단 제2 게이트라인(GL2[1] 내지 GL2[n])에 접속되고, 드레인(D)은 데이터라인(DL1 내지 DLm)에 접속되며, 소스(S)는 미러 TFT(MR)의 소스(S)와 제2 커패시터(C2)의 일측에 공통접속된다. 이러한 제2 스위치 TFT(SW2)는 후단 제2 게이트라인(GL2[1] 내지 GL2[n])으로부터의 제2 스캔펄스(S2[1] 내지 S2[n])가 하이논리전압을 유지하는 동안 데이터신호(Data)를 미러 TFT(MR)의 소스(S)에 인가한다. 인가된 데이터신호(Data)는 구동 TFT(DR)의 소스(S)와 미러 TFT(MR)의 소스(S) 사이에 접속된 제2 커패시터(C2)에 저장된다.

[0072] 제1 스위치 TFT(SW1)의 게이트(G)는 제1 게이트라인(GL1[1] 내지 GL1[n])에 접속되고, 드레인(D)은 구동 TFT(DR)의 게이트(G)와 미러 TFT(MR)의 게이트(G)와 프리차지 TFT(PC)의 소스(S)에 공통접속되며, 소스(S)는 미러 TFT(MR)의 드레인(D)에 접속된다. 이러한 제1 스위치 TFT(SW1)는 제1 게이트라인(GL1[1] 내지 GL1[n])으로부터의 제1 스캔펄스(S1[1] 내지 S1[n])가 하이논리전압을 유지하는 동안 미러 TFT(MR)의 게이트(G)와 드레인(D)을 쇼트시켜 미러 TFT(MR)가 다이오드처럼 동작되게 한다.

[0073] 미러 TFT(MR)의 게이트(G)는 구동 TFT(DR)의 게이트(G), 제1 커패시터의 일측, 제1 스위치 TFT(SW1)의 드레인, 및 프리차지 TFT(PC)의 소스(S)에 공통접속된다. 미러 TFT(MR)의 드레인(D)은 제1 스위치 TFT(SW)의 소스(S)에 접속되고, 미러 TFT(MR)의 소스(S)는 제2 스위치 TFT(SW2)의 소스(S)와 제2 커패시터(C2)의 일측에 공통접속된다. 이러한 미러 TFT(MR)는 제1 스위치 TFT(SW1)가 턴 온 되는 기간 동안 다이오드처럼 동작됨으로써 제1 커패시터(C1)에 저장되어 있던 프리차지 전압의 방전 경로를 형성한다. 이에 따라, 미러 TFT(MR)의 게이트 전압은 보상전압 값, 즉 제2 커패시터(C2)에 저장된 데이터전압에 미러 다이오드의 문턱전압이 더해진 전압 값에 수렴하게 된다. 보상전압은 구동 TFT(DR)의 게이트(G)와 소스(S) 사이에 접속된 제1 커패시터(C1)에 저장된다.

[0074] 구동 TFT(DR)의 게이트(G)는 미러 TFT(MR)의 게이트(G), 제1 커패시터의 일측, 제1 스위치 TFT(SW1)의 드레인, 및 프리차지 TFT(PC)의 소스(S)에 공통접속된다. 구동 TFT(DR)의 드레인(D)은 유기발광다이오드소자(OLED)의 캐소드에 접속되고, 구동 TFT(DR)의 소스(S)는 제1 및 제2 커패시터(C1, C2)의 타측과 기저 전압(GND)에 공통접속된다. 이러한 구동 TFT(DR)는 제1 커패시터(C1)에 저장된 보상전압에 응답하여 유기발광다이오드소자(OLED)에 흐르는 구동전류를 제어한다.

[0075] 제1 커패시터(C1)의 일측은 구동 TFT(DR)의 게이트(G), 미러 TFT(MR)의 게이트(G), 제1 스위치 TFT(SW1)의 드레인, 및 프리차지 TFT(PC)의 소스(S)에 공통접속된다. 제1 커패시터(C1)의 타측은 제2 커패시터(C2)의 타측, 구동 TFT(DR)의 소스(S), 및 기저 전압(GND)에 공통접속된다. 이러한 제1 커패시터(C1)는 전단 제2 게이트라인(GL2[0] 내지 GL2[n-1])으로부터의 제2 스캔펄스(S2[0] 내지 S2[n-1])가 하이논리전압을 유지하는 동안 프리차지 전압을 저장하고, 제1 게이트라인(GL1[1] 내지 GL1[n])으로부터의 제1 스캔펄스(S1[1] 내지 S1[n])와 후단 제2 게이트라인(GL2[1] 내지 GL2[n])으로부터의 제2 스캔펄스(S2[1] 내지 S2[n])가 하이논리전압을 유지하는 동안 보상전압값에 수렴할때까지 저장된 프리차지 전압을 방전시킨다.

[0076] 제2 커패시터(C2)의 일측은 제2 스위치 TFT(SW2)의 소스(S)와 미러 TFT(MR)의 소스(S)에 공통접속된다. 제2 커패시터(C2)의 타측은 제1 커패시터의 타측, 구동 TFT(DR)의 소스(S), 및 기저 전압(GND)에 공통접속된다. 이러한 제2 커패시터(C2)는 후단 제2 게이트라인(GL2[1] 내지 GL2[n])으로부터의 제2 스캔펄스(S2[1] 내지 S2[n])가 하이논리전압을 유지하는 동안 데이터라인(DL1 내지 DLm)으로부터의 데이터신호(Data)를 저장한다.

[0077] 유기발광다이오드소자(OLED)의 애노드는 고전위 구동전압원(VDD)에 접속되고, 캐소드는 구동 TFT(DR)의 드레인(D)에 접속된다. 이러한 유기발광다이오드소자(OLED)는 도 1과 같은 구조를 가지며, 제1 커패시터(C1)에 저장된 보상전압에 의해 제어되는 구동전류(I_{OLED})에 의해 발광한다. 여기서, 투명전극으로 형성되는 유기발광다이오드소자(OLED)의 애노드는 구동 TFT(DR)가 형성되는 기판의 반대쪽에 형성된다. 이에 따라, 본 발명에 따른 유기발광다이오드 표시장치의 화소들(122)는 상부 발광(Top Emission) 방식에 따라 발광하게 된다.

[0078] 이러한 화소들(122)의 동작을 도 9 내지 도 12를 참조하여 단계적으로 설명하면 다음과 같다.

[0079] 도 9는 도 7의 a 구간, 즉 프리차지 구간에 대한 화소(122)의 등가회로도이다.

[0080] 도 9를 참조하면, 프리차지 기간동안 전단 제2 스캔펄스(S2[0] 내지 S2[n-1])는 하이논리전압(VGH)으로 상태가 반전되어 프리차지 TFT(PC)를 턴 온시키고, 제1 스캔펄스(S1[1] 내지 S1[n]) 및 후단 제2 스캔펄스(S2[1] 내지

S2[n])는 로우논리전압(VGL)을 유지하여 각각 제1 및 제2 스위치 TFT(SW1, SW2)를 턴 오프 시킨다. 이에 따라, 프리차지 TFT(PC)는 문턱전압(V_{th}) 이상의 전압에서 턴 온되는 다이오드처럼 동작하게 된다. 이 다이오드에는 포워드 바이어스가 인가되고 있으므로, 구동 TFT(DR)의 게이트(G) 노드(N1)에는 아래의 수학적 식 1 과 같은 프리차지전압(V_{pc})이 충전되게 된다.

수학적 식 1

$$V_{pc} = V_{GH} - V_{th_{PC}}$$

[0081]

[0082] 여기서, V_{GH} 는 전단 제2 스캔펄스(S2[0] 내지 S2[n-1])의 하이논리전압, $V_{th_{PC}}$ 는 프리차지 TFT(PC)의 문턱전압을 각각 의미한다.

[0083] 이 프리차지전압(V_{pc})는 프리차지기간 동안 제1 커패시터(C1)에 저장되어 유지된다.

[0084] 도 10은 도 7의 b 구간, 즉 보상구간에 대한 화소(122)의 등가회로도이다.

[0085] 도 10을 참조하면, 보상기간 동안 전단 제2 스캔펄스(S2[0] 내지 S2[n-1])는 로우논리전압(VGL)으로 상태가 반전되어 프리차지 TFT(PC)를 턴 오프시키고, 제1 스캔펄스(S1[1] 내지 S1[n])는 하이논리전압(VGH)으로 상태가 반전되어 제1 스위치 TFT(SW1)를 턴 온 시키며, 후단 제2 스캔펄스(S2[1] 내지 S2[n])는 하이논리전압(VGH)으로 상태가 반전되어 제2 스위치 TFT(SW2)를 턴 온 시킨다. 제2 스위치 TFT(SW2)가 턴 온 됨에 따라, 미러 TFT(MR)의 소스(S) 노드(N2)에는 데이터라인(DL1 내지 DL_m)으로부터의 고전위 상태의 데이터전압(V_d)이 인가된다. 데이터전압은 도 7에서 알 수 있듯이, 고전위전압(V_d)과 저전위전압(GND) 사이에서 스위칭된다. 인가된 데이터전압(V_d)는 제2 커패시터(C2)에 저장된다. 제1 스위치 TFT(SW1)가 턴 온 됨에 따라, 미러 TFT(MR)의 게이트(G)와 드레인(D)은 쇼트되어 미러 TFT(MR)는 문턱전압($V_{th_{MR}}$) 이상의 전압에서 턴 온되는 다이오드처럼 동작하게 된다. 이때, 미러 TFT(MR)의 게이트(G) 노드(N1)에는 제1 커패시터에 충전된 프리차지전압(V_{pc})이 인가되고 있으며, 이 프리차지전압(V_{pc})은 미러 TFT(MR)의 소스(S) 노드(N2)에 인가되는 데이터전압(V_d)보다 높은 전위를 가진다. 이 포워드 바이어스에 의해, 미러 TFT(MR)의 게이트(G) 노드(N1) 전압은 프리차지전압(V_{pc})값으로부터 방전되어 데이터전압(V_d)과 문턱전압($V_{th_{MR}}$)의 합산전압($V_d + V_{th_{MR}}$)값으로 수렴하게 된다. 구동 TFT(MR)의 게이트(G) 노드(N1) 전압도 마찬가지로 데이터전압(V_d)과 미러 TFT(MR)의 문턱전압($V_{th_{MR}}$)의 합산전압($V_d + V_{th_{MR}}$)값으로 수렴하게 된다. 이 수렴된 합산전압($V_d + V_{th_{MR}}$)인 보상전압은 제1 커패시터(C1)에 저장된다. 여기서, 본 발명의 실시예에 따른 TFT들의 반도체층은 비정질 실리콘으로 형성되므로, 구동 TFT(DR)의 문턱전압($V_{th_{DR}}$)값과 미러 TFT(MR)의 문턱전압($V_{th_{MR}}$)값은 동일하다. 따라서, 구동 TFT(DR)의 문턱전압($V_{th_{DR}}$)은 아래의 수학적 식 2 와 같이 소거되어, 결과적으로 구동전류(I_{OLED})는 데이터전압(V_d)만의 함수가 된다.

수학적 식 2

$$V_{th_{DR}} = V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_{gs} - V_{th_{DR}})^2, \quad V_{gs} = V_d + V_{th_{MR}}$$

$$I_{OLED} = \frac{k}{2} (V_d + V_{th_{MR}} - V_{th_{DR}})^2 = \frac{k}{2} V_d^2$$

[0086]

[0087] 여기서, $V_{th_{DR}}$ 은 구동 TFT(DR)의 문턱전압, $V_{th_{MR}}$ 은 미러 TFT(MR)의 문턱전압, I_{OLED} 는 구동전류, k 는 구동 TFT(DR)의 이동도와 기생용량에 의해 결정되는 상수값, V_{gs} 는 구동 TFT(DR)의 게이트와 소스간 차전압, V_d 는 데이터전압을 각각 의미한다.

[0088] 수학적 식 2에서 보는 바와 같이, 구동전류(I_{OLED})는 데이터전압(V_d)만의 함수로 결정되므로, 구동 TFT(DR)의 문턱

전압($V_{th_{DR}}$)이 게이트 바이어스 스트레스로 인해 변화되더라도 구동전류(I_{OLED})에는 거의 영향을 미치지 않게 된다.

[0089] 도 11은 도 7의 c 구간, 즉 회복구간에 대한 화소(122)의 등가회로도이다.

[0090] 도 11을 참조하면, 회복기간 동안 전단 제2 스캔펄스($S2[0]$ 내지 $S2[n-1]$)는 로우논리전압(VGL)을 유지하여 프리차지 TFT(PC)의 턴 오프 상태를 유지시키고, 제1 스캔펄스($S1[1]$ 내지 $S1[n]$)는 로우논리전압(VGL)으로 상태가 반전되어 제1 스위치 TFT(SW1)를 턴 오프 시키며, 후단 제2 스캔펄스($S2[1]$ 내지 $S2[n]$)는 하이논리전압(VGH)을 유지하여 제2 스위치 TFT(SW2)의 턴 온 상태를 유지시킨다. 제2 스위치 TFT(SW2)가 턴 온 상태로 유지됨에 따라, 미러 TFT(MR)의 소스(S) 노드($N2$)에는 데이터라인(DL1 내지 DL_m)으로부터의 저전위 상태의 데이터전압(GND)이 인가되어 제2 커패시터에 저장되어 있던 고전위 데이터전압(V_d)을 저전위 데이터전압(GND)으로 감소되게 한다. 한편, 제1 스위치 TFT(SW1)가 턴 오프됨에 따라, 미러 TFT(MR) 및 구동 TFT(DR)의 게이트(G) 노드($N1$)는 합산전압($V_d + V_{th_{MR}}$)인 보상전압을 유지하게 된다. 최근, 미러 TFT(MR) 및 구동 TFT(DR)의 게이트-소스 간 전압(V_{gs})이 동일할 때, 게이트 바이어스 스트레스로 인한 양자의 문턱전압($V_{th_{DR}}, V_{th_{MR}}$)의 변화량도 동일하다는 것이 알려진 바 있다. 이것은 수학적 2를 만족하는 결과는 낯는다. 즉, 회복기간 동안, 미러 TFT(MR)의 소스(S) 전압은 구동 TFT(DR)의 소스(S) 전압인 기저전압(GND)과 동일하게 됨으로써 양자의 문턱전압($V_{th_{DR}}, V_{th_{MR}}$)의 변화량도 동일하게 되어 수학적 2에 의한 보상이 가능하게 된다.

[0091] 도 12는 도 7의 d 구간, 즉 발광구간에 대한 화소(122)의 등가회로도이다.

[0092] 도 12를 참조하면, 발광기간 동안 전단 제2 스캔펄스($S2[0]$ 내지 $S2[n-1]$)는 로우논리전압(VGL)을 유지하여 프리차지 TFT(PC)의 턴 오프 상태를 유지시키고, 제1 스캔펄스($S1[1]$ 내지 $S1[n]$)는 로우논리전압(VGL)을 유지하여 제1 스위치 TFT(SW1)의 턴 오프 상태를 유지시키며, 후단 제2 스캔펄스($S2[1]$ 내지 $S2[n]$)는 로우논리전압(VGL)으로 상태가 반전되어 제2 스위치 TFT(SW2)를 턴 오프 시킨다. 제2 스위치 TFT(SW2)가 턴 오프됨에 따라, 수학적 2에서 보는 바와 같이, 데이터전압(V_d)만의 함수로 결정되는 구동전류(I_{OLED})에 의해 유기발광다이오드소자(OLED)가 발광된다.

[0093] 도 13은 도 7의 a, b, c 및 d 구간에서의 미러 TFT(MR) 및 구동 TFT(DR)의 게이트전압과 미러 TFT(MR)의 소스전압에 대한 과도기 상태를 도시한 시뮬레이션 결과이다.

[0094] 도 13을 참조하면, 프리차지 기간(a) 동안 미러 TFT(MR) 및 구동 TFT(DR)의 게이트전압($V(N1)$)은, 프리차지전압($V_{pc} = V_{GH} - V_{th_{PC}}$)으로 충전된 후 보상기간(b) 동안 방전을 통해 고전위 데이터전압(V_d)과 미러 TFT(MR) 문턱전압($V_{th_{MR}}$)의 합산전압($V_d + V_{th_{MR}}$)으로 수렴되어 수학적 2를 만족시키는 것을 알 수 있다. 또한, 미러 TFT(MR)의 소스전압($V(N2)$)은, 충전기간(a) 및 보상기간(b) 동안 서서히 증가하여 고전위 데이터전압(V_d)으로 유지된 후 회복기간(c) 동안 방전을 통해 저전위 데이터전압(GND)으로 수렴되어, 미러 TFT(MR) 및 구동 TFT(DR)의 게이트전압($V(N1)$)을 동일하게 한다. 따라서, 게이트 바이어스 스트레스로 인한 미러 TFT(MR) 및 구동 TFT(DR)의 문턱전압($V_{th_{DR}}, V_{th_{MR}}$)의 변화량이 동일하므로, 수학적 2에 부합되는 것을 확인할 수 있다.

[0095] 도 14는 동일 제조 표현시, 실제로 구동 TFT(DR)의 문턱전압($V_{th_{DR}}$) 상승에 대응하여 구동전류의 감소가 최소화되는 것을 보여주기 위한 시뮬레이션 결과이다.

[0096] 도 5에서 본 바와 같이, 종래에는 구동 TFT(T2)의 문턱전압(V_{th})이 1V에서 5V까지 상승할 때, 동일한 데이터전압이 인가되더라도 유기발광다이오드소자(OLED)에 흐르는 구동전류의 변화량(ΔI)은 100% 였다.

[0097] 그러나, 도 14에서 보는 바와 같이, 본 발명의 실시예에서는 구동 TFT(DR)의 문턱전압($V_{th_{DR}}$)이 1V에서 6V까지 상승하더라도, 동일 제조에서 유기발광다이오드소자(OLED)에 흐르는 구동전류의 변화량(ΔI_{OLED})은 최대 15% 이내로 그 변화폭이 대폭적으로 감소됨을 알 수 있다.

[0098] 이상적인 경우 수학적 2에서 본 바와 같이, 미러 TFT(MR) 및 구동 TFT(DR)의 문턱전압($V_{th_{DR}}, V_{th_{MR}}$)의 변화량이 완전히 동일하면 구동전류(I_{OLED})는 데이터전압(V_d)만의 함수로 결정되므로, 구동 TFT(DR)의 문턱전압($V_{th_{DR}}$)의 변화에 대한 구동전류의 변화량(ΔI_{OLED})은 0 % 일 것이다. 그러나, 실제적으로는 미러 TFT(MR) 및 구동 TFT(DR)에서 다른 크기로 발생하는 기생용량(C_{gs}, C_{gd})과 이들(C_{gd}, C_{gs})의 커플링(Coupling) 현상에 의해 미러 TFT(MR) 및 구동 TFT(DR)의 문턱전압($V_{th_{DR}}, V_{th_{MR}}$)의 변화량이 완전히 동일하게 되지는 않는다. 여기서, C_{gs} 는

게이트 - 소스 간 기생용량, C_{gd} 는 게이트 - 드레인 간 기생용량(C_{gd})을 의미한다. 결과적으로, 구동 TFT(DR)의 문턱전압($V_{th_{DR}}$)의 변화에 대한 구동전류의 변화량(ΔI_{OLED})은 인가되는 데이터전압의 크기에 반비례하여 5 % 내지 15 %의 값을 나타낸다.

발명의 효과

- [0099] 상술한 바와 같이, 본 발명의 실시 예에 따른 유기 발광다이오드 표시장치와 그의 구동방법은, 구동 TFT의 문턱전압이 상승하더라도 그 상승된 문턱전압이 데이터전압에 합산되어 구동 TFT의 게이트에 공급되게 함으로써 구동 TFT의 문턱전압 변화에 따른 구동전류의 변화량을 최소화하여 표시 품질을 높일 수 있다.
- [0100] 나아가, 본 발명의 실시 예에 따른 유기 발광다이오드 표시장치와 그의 구동방법은 구동 TFT의 문턱전압 변화에 따른 구동전류의 변화량을 최소화하여 표시 품질을 높임으로써 신뢰성을 향상시킴과 동시에, 구동 TFT의 문턱전압을 일정하게 하기 위한 추가적인 구성수단을 생략하여 모듈을 단순하게 할 수 있다.
- [0101] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

- [0001] 도 1은 종래 유기 발광다이오드 표시장치의 발광원리를 설명하기 위한 다이어그램을 나타내는 도면.
- [0002] 도 2는 종래 유기 발광다이오드 표시장치를 개략적으로 나타내는 블록도.
- [0003] 도 3은 도 2에 도시된 화소를 상세히 나타내는 회로도.
- [0004] 도 4는 포지티브 게이트-바이어스 스트레스(Positive gate-bias stress)로 인해 구동 TFT의 문턱전압이 증가하는 것을 보여주기 위한 도면.
- [0005] 도 5는 구동 TFT의 문턱전압 상승에 따른 유기발광다이오드소자의 전류 감소를 보여주기 위한 도면.
- [0006] 도 6은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도.
- [0007] 도 7은 도 6의 화소들 중 어느 하나에 공급되는 데이터신호와 스캔펄스의 타이밍도.
- [0008] 도 8은 본 발명에 따른 유기발광다이오드 표시장치에 구비된 화소를 나타내는 회로도.
- [0009] 도 9는 도 7의 a 구간에 대한 화소의 등가회로도.
- [0010] 도 10은 도 7의 b 구간에 대한 화소의 등가회로도.
- [0011] 도 11은 도 7의 c 구간에 대한 화소의 등가회로도.
- [0012] 도 12는 도 7의 d 구간에 대한 화소의 등가회로도.
- [0013] 도 13은 도 7의 a,b,c 및 d 구간에서의 미러 TFT 및 구동 TFT의 게이트전압과 미러 TFT의 소스전압에 대한 과도기 상태를 도시한 시뮬레이션 결과를 나타내는 도면.
- [0014] 도 14는 동일 제조 표현시, 실제로 구동 TFT의 문턱전압 상승에 대응하여 구동전류의 감소가 최소가 되는 것을 보여주는 시뮬레이션 결과를 나타내는 도면.

[0015] < 도면의 주요 부분에 대한 부호의 설명 >

- | | |
|-----------------------------|-----------------------|
| [0016] 116 : 표시패널 | 118 : 게이트 구동회로 |
| [0017] 120 : 데이터 구동회로 | 122 : 화소들 |
| [0018] 124 : 타이밍 콘트롤러 | 130 : 유기발광다이오드소자 구동회로 |
| [0019] S2[n-1] : 전단 제2 스캔펄스 | S1[n] : 제1 스캔펄스 |
| [0020] S2[n] : 후단 제2 스캔펄스 | Data : 데이터신호 |

[0021] DR : 구동 TFT

MR : 미러 TFT

[0022] PC : 프리차지 TFT

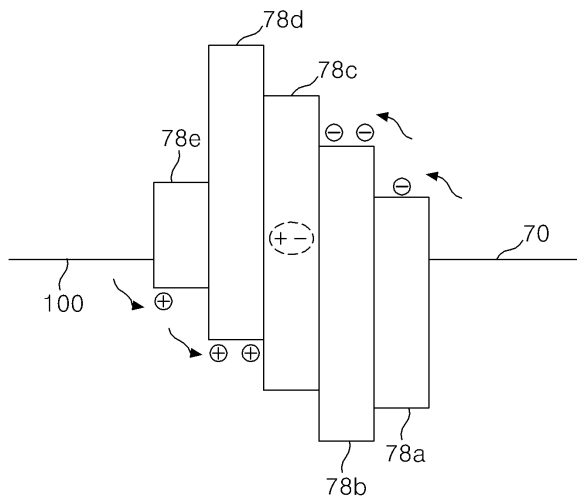
SW1, SW2 : 제1 및 제2 스위치 TFT

[0023] C1 : 제1 커패시터

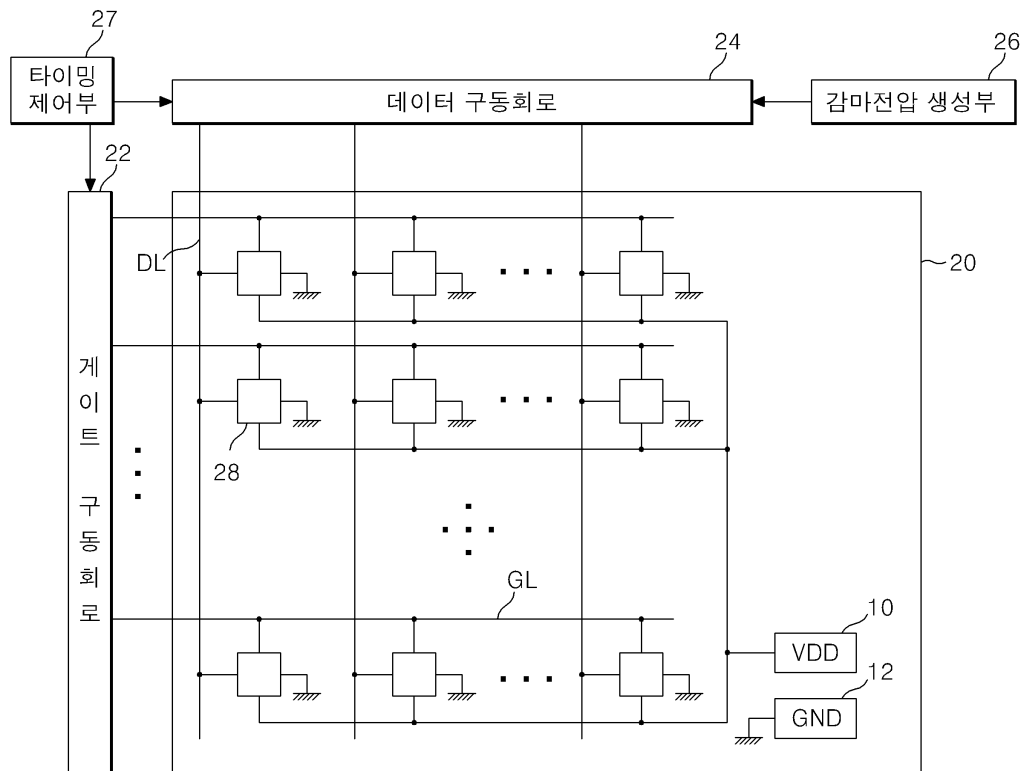
C2 : 제2 커패시터

도면

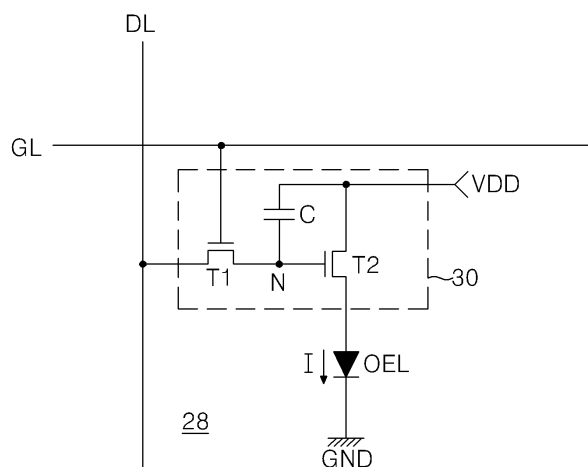
도면1



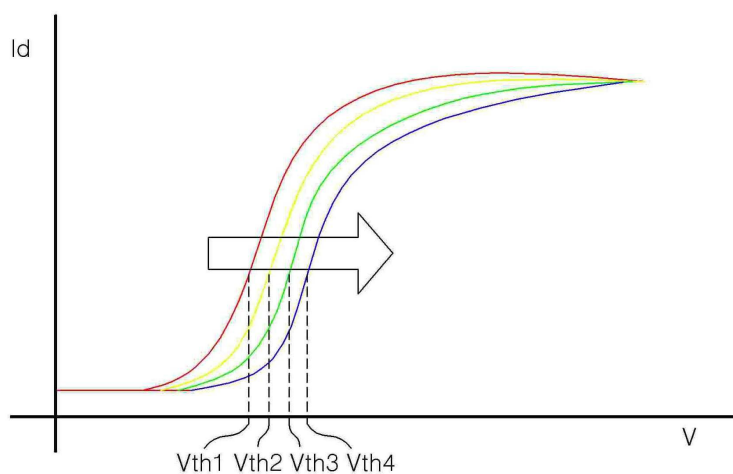
도면2



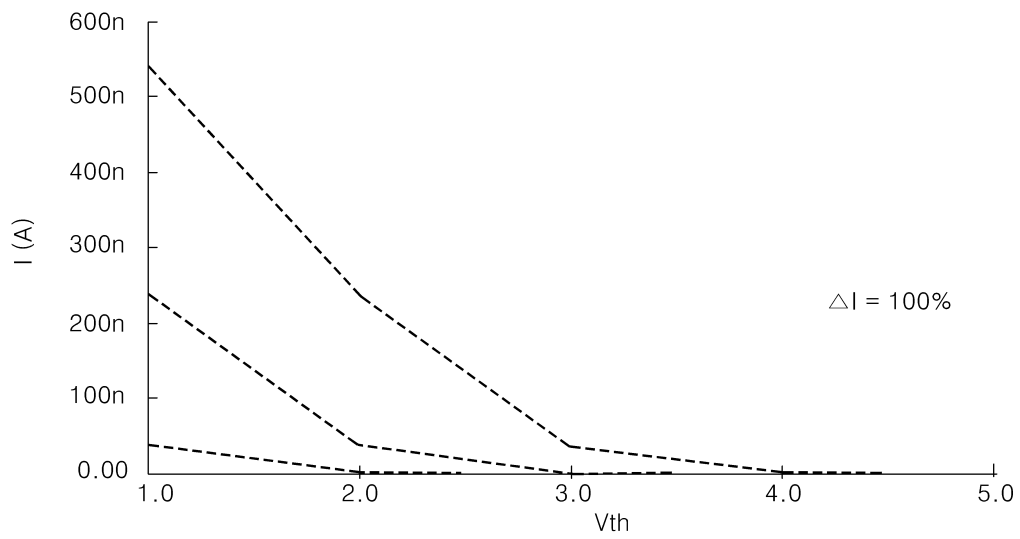
도면3



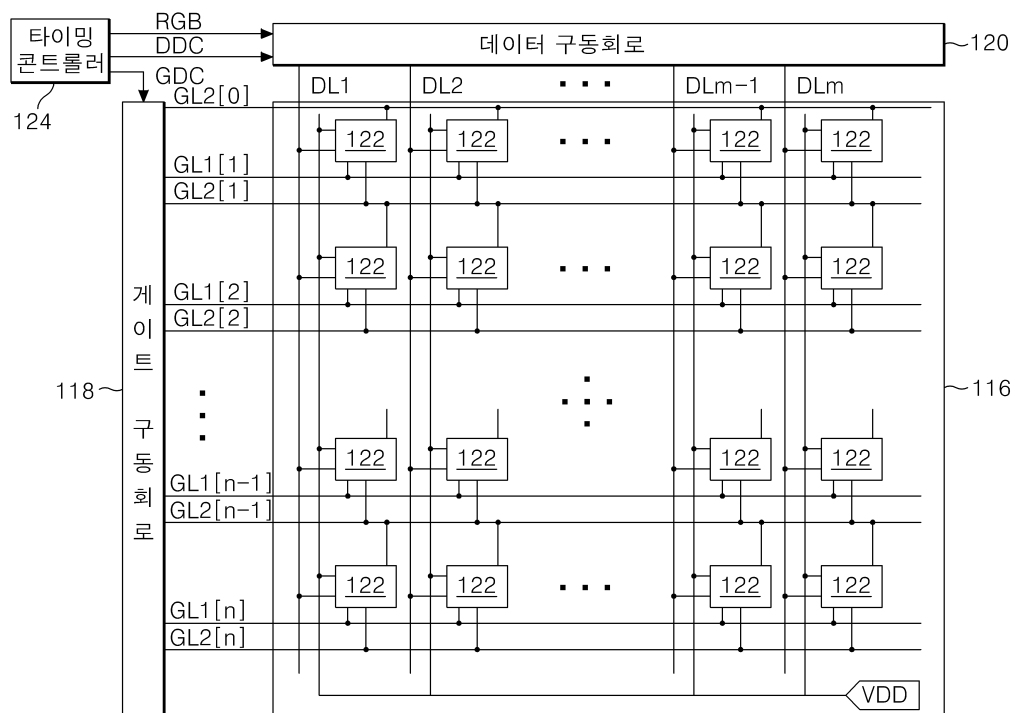
도면4



도면5

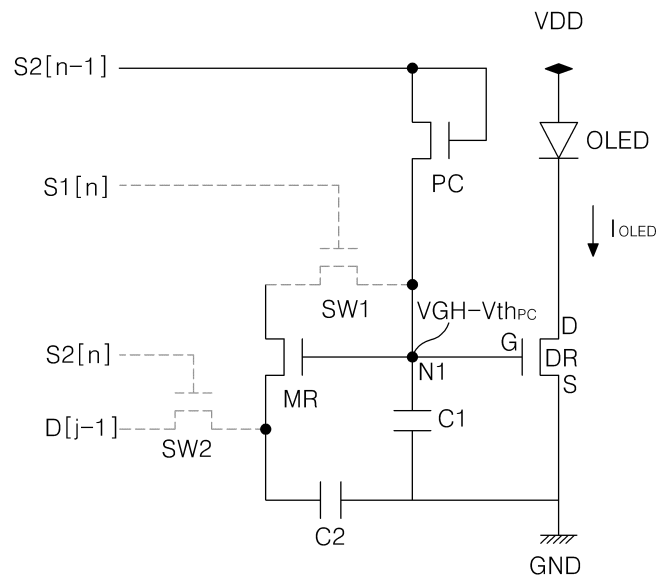


도면6



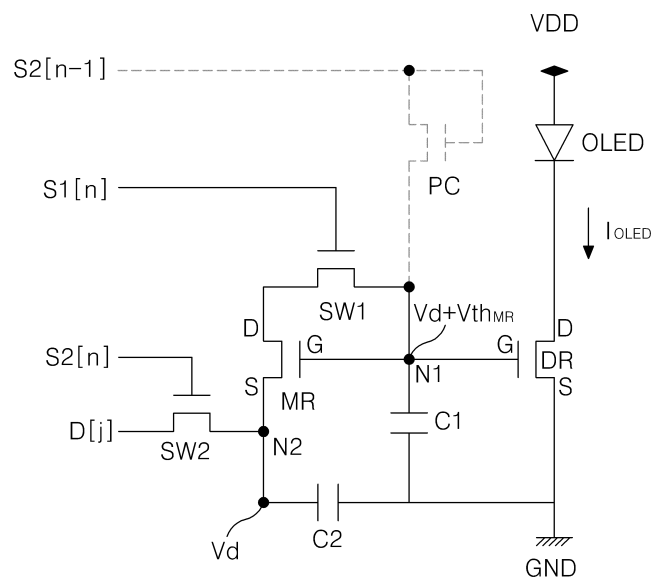
도면9

122



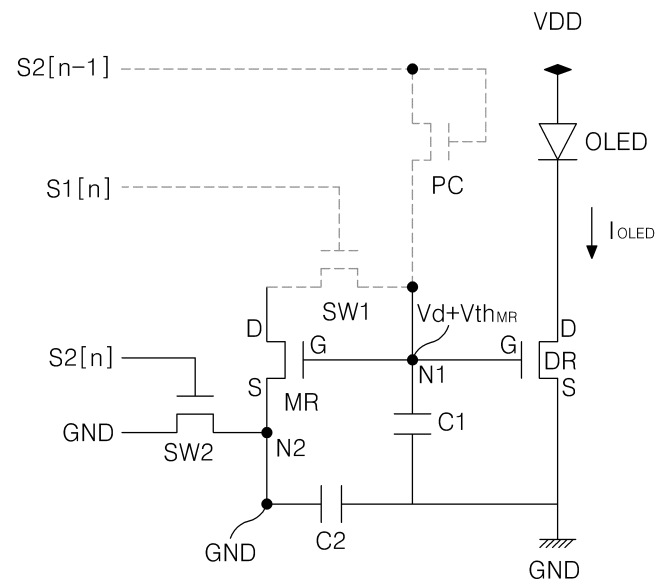
도면10

122



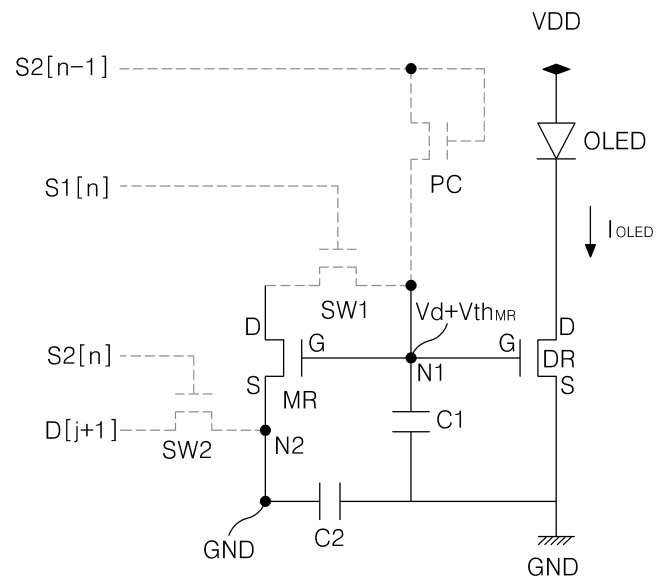
도면11

122

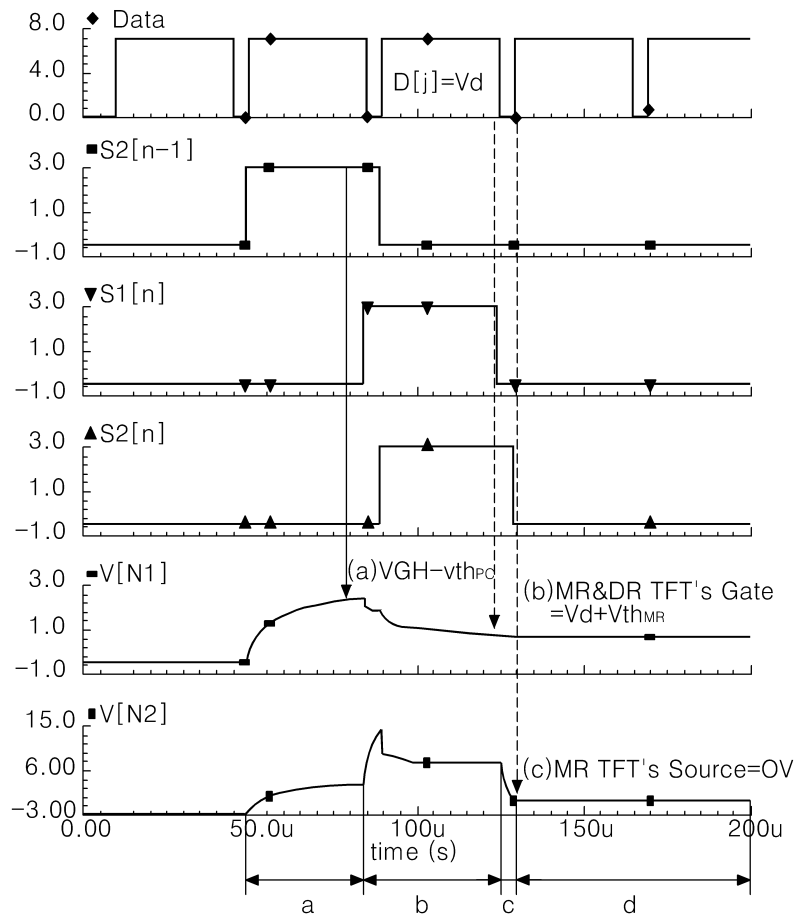


도면12

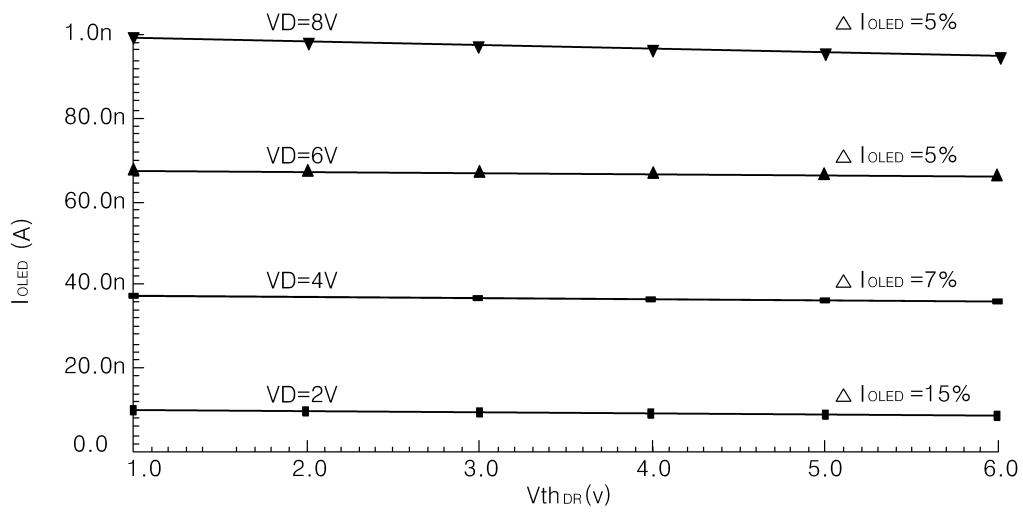
122



도면13



도면14



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 명세서

【보정세부항목】 [0055]문단

【변경전】

제2 기간 동안 제2 기간 동안

【변경후】

제2 기간 동안

专利名称(译)	标题：有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR101298302B1	公开(公告)日	2013-08-26
申请号	KR1020060086241	申请日	2006-09-07
[标]申请(专利权)人(译)	乐金显示有限公司 密歇根大学 摄政大学密西根		
申请(专利权)人(译)	LG显示器有限公司 摄政大学密西根		
当前申请(专利权)人(译)	LG显示器有限公司 摄政大学密西根		
[标]发明人	YOO JUHN SUK 유준석 JERZY KANICKI 저지카니키 LEE HO JIN 이호진		
发明人	유준석 저지카니키 이호진		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/08		
CPC分类号	Y02B20/345		
其他公开文献	KR1020080022718A		
外部链接	Espacenet		

摘要(译)

用途：有机发光显示装置及其驱动方法，提供了通过最小化在驱动电流，由于在驱动TFT的阈值电压变化改善图像质量（薄膜晶体管）。构成：数据电压的第二期和基准电压时提供给数据线第三期间提供给数据线。多个门线跨越数据线。OLED在驱动电压源和基极电压源之间形成，并根据驱动电流发出光。第一电容器（C1）连接在第一节点和基极电压源之间。第二电容器（C2）连接在第二节点和基极电压源之间。驱动元件根据在第一个节点上施加在栅极上的电压来控制流过OLED（有机发光二极管）的电流。数据驱动电路向数据线提供数据电压。栅极驱动电路的第一栅极线提供第一扫描脉冲，第二脉冲扫描第二栅极线和第三扫描脉冲第三门线。开关驱动电路的费用，减去预充电的扫描脉冲高电压开关逻辑元件的阈值电压得到的电压，在第一个节点之前的二期第一期。开关驱动电路充电第一节数据电压，通过添加镜像开关元件的阈值电压得到二期。开关驱动电路放电的第二开关元件和第三期的基准电压的第二电容之间的第二节点。然后，开关驱动电路关闭开关元件和第二开关元件的第四期第三期后，使OLED是在向第一节在第二和第三阶段的

122

