(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년03월16일
(11) 등록번호 10-0888558
(24) 등록일자 2009년03월06일

(51) Int. Cl.
G09G 3/30 (2006.01)
(21) 출원번호 10-2002-0030682
(22) 출원일자 2002년05월31일
심사청구일자 2007년05월31일
(65) 공개번호 10-2002-0092248
(43) 공개일자 2002년12월11일
(30) 우선권주장
JP-P-2001-00163955 2001년05월31일 일본(JP)
JP-P-2002-00134918 2002년05월10일 일본(JP)
(56) 선행기술조사문헌
JP12138572 A
JP08227283A

(73) 특허권자
소니 가부시끼 가이샤
일본국 도쿄도 미나토쿠 코난 1-7-1
(72) 발명자
아사노미추루
일본국도쿄도시나가와쿠키타시나가와6쵸메7반35고
(74) 대리인
이병호, 장훈

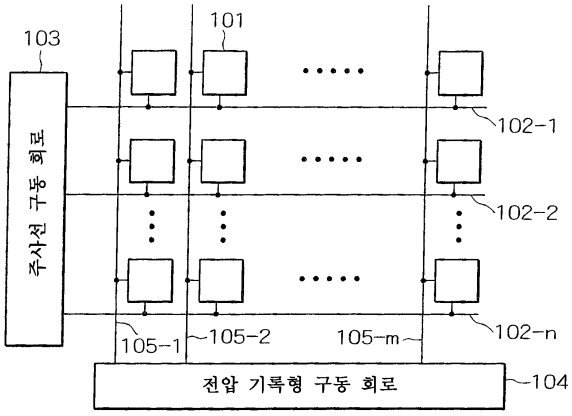
전체 청구항 수 : 총 40 항 심사관 : 박부식

(54) 능동 매트릭스형 디스플레이 장치, 능동 매트릭스형 유기전자발광 디스플레이 장치 및 그 구동 방법

(57) 요 약

전류 기록형 화소 회로들을 사용하는 본 발명에 따른 능동 매트릭스형 유기 EL 디스플레이 장치는 화소 회로들에 접속된 각 데이터선들에 대해 전류 제어 회로를 구비하고 있다. 전류 제어 회로는 데이터선 전류의 일부를 바이패스 전류(bypass current)로서 화소 회로에 공급한다. 전류 제어 회로는 (데이터선 전류 = 데이터 전류 + 바이패스 전류)로 표현된 데이터선 전류의 바이패스 전류를 처리한다. 그러므로, 데이터선 구동 전류가 화소 회로에 제공된 TFT들을 통해 흐르는 데이터 전류보다 크게 설정될 수 있으므로, 휘도 데이터 기록 시간을 감소시킨다. 또한, 기록 시간이 변하지 않게 설정될 때, 화소 회로에 제공된 TFT들의 트랜지스터 크기는 감소될 수 있다.

대 표 도 - 도1



특허청구의 범위

청구항 1

능동 매트릭스형 디스플레이 장치에 있어서,

화소 회로들을 매트릭스 방식으로 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 전자광학 소자를 갖는, 상기 화소 유닛;

휘도 데이터를 데이터선 전류로서 데이터선들을 통해 상기 화소 회로들에 공급하는 데이터선 구동 수단; 및

상기 데이터선 구동 수단으로부터 공급되는 상기 데이터선 전류를 상기 화소 회로들 각각에 대한 휘도 데이터를 기록하는 데이터 전류와, 나머지 바이패스 전류로 공간적으로 분할하여 상기 데이터선 전류를 구동하는 전류 제어 수단을 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 2

제1 항에 있어서,

상기 전류 제어 수단은 상기 화소 유닛의 동일한 데이터선에 접속된 복수의 화소 회로들에 의해 형성된 각 블럭에 제공되는, 능동 매트릭스형 디스플레이 장치.

청구항 3

제1 항에 있어서,

상기 데이터선 전류 중 상기 바이패스 전류는 상기 데이터 전류와 같거나, 또는 상기 바이패스 전류는 상기 데이터 전류보다 큰, 능동 매트릭스형 디스플레이 장치.

청구항 4

제1 항에 있어서,

상기 화소 회로는:

상기 데이터선에 한쪽 끝이 접속되어, 제1 주사선에 의해 선택 또는 비선택되도록 제어되는 제1 아날로그 스위치;

상기 제1 아날로그 스위치의 다른쪽 끝에 접속되어 상기 제1 아날로그 스위치를 통해 입력된 데이터 전류를 데이터 전압으로 변환하는 전류-전압 변환 수단(current to voltage conversion means);

상기 전류-전압 변환 수단의 출력 단자에 한쪽 끝이 접속되어, 제2 주사선에 의해 선택 또는 비선택되도록 제어되는 제2 아날로그 스위치;

상기 제2 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제2 아날로그 스위치를 통해 상기 전류-전압 변환 수단으로부터 공급된 데이터 전압을 유지하는 데이터 유지 수단; 및

상기 데이터 유지 수단에 의해 유지된 데이터 전압에 따라 상기 전자광학 소자를 구동하는 구동 수단을 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 5

제4 항에 있어서,

상기 제1 아날로그 스위치 및 상기 제2 아날로그 스위치는 각각 제1 전계 효과 트랜지스터 및 제2 전계 효과 트랜지스터에 의해 형성되고;

상기 전류-전압 변환 수단은 드레인과 게이트가 서로 전기적으로 접속되어, 상기 데이터선으로부터 상기 제1 아날로그 스위치를 통해 데이터 전류가 공급됨으로써 상기 게이트와 소스간에 데이터 전압을 발생시키는 제3 전계 효과 트랜지스터에 의해 형성되고;

상기 데이터 유지 수단은 상기 제3 전계 효과 트랜지스터의 게이트와 소스 간에 발생된 데이터 전압을 유지하는

캐패시터에 의해 형성되고;

상기 구동 수단은 상기 전자광학 소자와 직렬로 접속되어, 상기 제3 전계 효과 트랜지스터와 함께 전류 미러 회로(current mirror circuit)를 형성하는 제4 전계 효과 트랜지스터에 의해 형성되는. 능동 매트릭스형 디스플레이 장치.

청구항 6

제5 항에 있어서,

상기 제1 아날로그 스위치는 CMOS 트랜지스터에 의해 형성되는, 능동 매트릭스형 디스플레이 장치.

청구항 7

제5 항에 있어서,

상기 전류 미러 회로는 상기 제3 전계 효과 트랜지스터에 흐르는 드레인 전류가 상기 제4 전계 효과 트랜지스터에 흐르는 드레인 전류보다 크도록 미러 비율(mirror ratio)을 설정하는, 능동 매트릭스형 디스플레이 장치.

청구항 8

제5 항에 있어서,

상기 제1 전계 효과 트랜지스터 및 상기 제3 전계 효과 트랜지스터는 서로 역도전형인, 능동 매트릭스형 디스플레이 장치.

청구항 9

제5 항에 있어서,

상기 제1 전계 효과 트랜지스터, 상기 제2 전계 효과 트랜지스터, 상기 제3 전계 효과 트랜지스터 및 상기 제4 전계 효과 트랜지스터는 폴리실리콘 박막 트랜지스터에 의해 각각 형성되는, 능동 매트릭스형 디스플레이 장치.

청구항 10

능동 매트릭스형 디스플레이 장치에 있어서,

전자광학 소자;

화소 회로들을 매트릭스 방식으로 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 데이터선을 통해 공급된 데이터 전류에 의해 휘도 데이터를 상기 전자광학 소자에 기록하는, 상기 화소 유닛; 및

상기 데이터선을 구동하는 데이터선 전류를 공간적으로 분할하여 그 일부를 휘도 데이터를 기록하는 상기 화소 회로에 데이터 전류로서 공급하고, 나머지 바이패스 전류가 동일한 데이터선에 접속된 다른 화소 회로의 일부분을 통해 통과되도록 제어를 수행하는 전류 제어 수단을 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 11

제10 항에 있어서,

상기 데이터선 전류 중 상기 바이패스 전류는 상기 데이터 전류와 같거나, 또는 상기 바이패스 전류는 상기 데이터 전류보다 큰, 능동 매트릭스형 디스플레이 장치.

청구항 12

제10 항에 있어서,

상기 화소 회로들 각각은:

상기 데이터선에 한쪽 끝이 접속되어, 제1 주사선에 의해 선택 또는 비선택되도록 제어되는 제1 아날로그 스위치;

상기 제1 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제1 아날로그 스위치를 통해 입력된 데이터 전류를 데이터 전압으로 변환하는 전류-전압 변환 수단;

상기 전류-전압 변환 수단의 출력 단자에 한쪽 끝이 접속되어, 제2 주사선에 의해 선택 또는 비선택되도록 제어되는 제2 아날로그 스위치;

상기 제2 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제2 아날로그 스위치를 통해 상기 전류-전압 변환 수단으로부터 공급된 데이터 전압을 유지하는 데이터 유지 수단; 및

상기 데이터 유지 수단에 의해 유지된 데이터 전압에 따른 상기 전자광학 소자를 구동하는 구동 수단을 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 13

제12 항에 있어서,

상기 제1 주사선은 휘도 데이터가 기록되는 화소 회로와 휘도 데이터가 기록되지 않는 화소 회로 사이에서 공유되는, 능동 매트릭스형 디스플레이 장치.

청구항 14

제12 항에 있어서,

상기 제1 아날로그 스위치 및 상기 제2 아날로그 스위치는 각각 제1 전계 효과 트랜지스터 및 제2 전계 효과 트랜지스터에 의해 형성되고;

상기 전류-전압 변환 수단은 드레인과 게이트가 서로 전기적으로 접속되어, 상기 데이터선으로부터 상기 제1 아날로그 스위치를 통해 데이터 전류가 공급됨으로써 게이트와 소스간에 데이터 전압을 발생시키는 제3 전계 효과 트랜지스터에 의해 형성되고;

상기 데이터 유지 수단은 상기 제3 전계 효과 트랜지스터의 게이트와 소스간에 발생된 데이터 전압을 유지하는 캐패시터에 의해 형성되고;

상기 구동 수단은 상기 전자광학 소자와 직렬로 접속되어, 상기 제3 전계 효과 트랜지스터와 함께 전류 미러 회로를 형성하는 제4 전계 효과 트랜지스터에 의해 형성되는, 능동 매트릭스형 디스플레이 장치.

청구항 15

제12 항에 있어서,

상기 제1 아날로그 스위치는 CMOS 트랜지스터에 의해 형성되는, 능동 매트릭스형 디스플레이 장치.

청구항 16

제14 항에 있어서,

상기 전류 미러 회로는 상기 제3 전계 효과 트랜지스터에 흐르는 드레인 전류가 상기 제4 전계 효과 트랜지스터에 흐르는 드레인 전류보다 크도록 미러 비율을 설정하는, 능동 매트릭스형 디스플레이 장치.

청구항 17

제14 항에 있어서,

상기 제1 전계 효과 트랜지스터 및 상기 제3 전계 효과 트랜지스터는 서로 역도전형인, 능동 매트릭스형 디스플레이 장치.

청구항 18

제14 항에 있어서,

상기 제1 전계 효과 트랜지스터, 상기 제2 전계 효과 트랜지스터, 상기 제3 전계 효과 트랜지스터 및 상기 제4 전계 효과 트랜지스터는 폴리실리콘 박막 트랜지스터에 의해 각각 형성되는, 능동 매트릭스형 디스플레이 장치.

청구항 19

능동 매트릭스형 디스플레이 장치의 구동 방법으로서, 상기 능동 매트릭스형 디스플레이 장치는 전자광학 소자

및 매트릭스 방식으로 배열된 전류 기록형 화소 회로들을 포함하고, 상기 화소 회로들 각각은 데이터선을 통해 공급된 데이터 전류에 의해 휘도 데이터를 상기 전자광학 소자로 기록하는, 상기 능동 매트릭스형 디스플레이 장치의 구동 방법에 있어서,

상기 데이터선을 구동하는 데이터선 전류를 상기 화소 회로들 각각에 대한 휘도 데이터를 기록하는 데이터 전류와 나머지 바이패스 전류로 공간적으로 분할하여 상기 데이터선 전류를 공급하는 단계를 포함하는, 능동 매트릭스형 디스플레이 장치의 구동 방법,

청구항 20

능동 매트릭스형 디스플레이 장치의 구동 방법으로서, 상기 능동 매트릭스형 디스플레이 장치는 전자광학 소자 및 매트릭스 방식으로 배열된 전류 기록형 화소 회로들을 포함하고, 상기 화소 회로들 각각은 데이터선을 통해 공급된 데이터 전류에 의해 휘도 데이터를 상기 전자광학 소자로 기록하는, 상기 능동 매트릭스형 디스플레이 장치의 구동 방법에 있어서,

상기 데이터선을 구동하는 데이터선 전류를 공간적으로 분할하여 그 일부를 휘도 데이터를 기록하는 화소 회로로 데이터 전류로서 공급하고, 데이터선 전류의 나머지를 바이패스 전류로서 동일한 데이터선에 접속된 다른 화소 회로의 일부분을 통해 통과시키는 단계를 포함하는, 능동 매트릭스형 디스플레이 장치의 구동 방법,

청구항 21

능동 매트릭스형 유기 전자발광 디스플레이 장치에 있어서,

전류 기록형 화소 회로들을 매트릭스 방식으로 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 제 1 전극, 제 2 전극, 및 제 1 전극과 제 2 전극 간의 발광층을 포함한 유기층을 갖는 유기 전자발광 소자를 갖고, 상기 화소 회로들 각각은 데이터선을 통해 공급되는 데이터 전류에 의해 휘도 데이터를 기록하는, 상기 화소 유닛;

상기 화소 회로들에 대한 휘도 데이터를 데이터선 전류로서 데이터선들을 통해 공급하는 데이터선 구동 수단; 및

상기 데이터선 구동 수단으로부터 공급되는 데이터선 전류를 상기 화소 회로들 각각에 대한 휘도 데이터를 기록하는 데이터 전류와 나머지 바이패스 전류로 공간적으로 분할하여 데이터선 전류를 구동하는 전류 제어 수단을 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 22

제21 항에 있어서,

상기 전류 제어 수단은 상기 화소 유닛의 동일한 데이터선에 접속된 복수의 화소 회로들에 의해 형성된 각각의 블럭에 제공되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 23

제21 항에 있어서,

상기 데이터선 전류 중 상기 바이패스 전류는 상기 데이터 전류와 같거나, 또는 상기 바이패스 전류는 상기 데이터 전류보다 큰, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 24

제21 항에 있어서,

상기 화소 회로는:

상기 데이터선에 한쪽 끝이 접속되어, 제1 주사선에 의해 선택 또는 비선택되도록 제어되는 제1 아날로그 스위치;

상기 제1 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제1 아날로그 스위치를 통해 입력된 데이터 전류를 데이터 전압으로 변환하는 전류-전압 변환 수단;

상기 전류-전압 변환 수단의 출력 단자에 한쪽 끝이 접속되어, 제2 주사선에 의해 선택 또는 비선택되도록 제어

되는 제2 아날로그 스위치;

상기 제2 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제2 아날로그 스위치를 통해 상기 전류-전압 변환 수단으로부터 공급된 데이터 전압을 유지하는 데이터 유지 수단; 및

상기 데이터 유지 수단에 의해 유지된 데이터 전압에 따라 상기 전자광학 소자를 구동하는 구동 수단을 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 25

제24 항에 있어서,

상기 제1 아날로그 스위치 및 상기 제2 아날로그 스위치는 각각 제1 전계 효과 트랜지스터 및 제2 전계 효과 트랜지스터에 의해 형성되고;

상기 전류-전압 변환 수단은 드레인과 게이트가 서로 전기적으로 접속되어, 상기 데이터선으로부터 상기 제1 아날로그 스위치를 통해 데이터 전류가 공급됨으로써 상기 게이트와 소스간에 데이터 전압을 발생시키는 제3 전계 효과 트랜지스터에 의해 형성되고;

상기 데이터 유지 수단은 상기 제3 전계 효과 트랜지스터의 게이트와 소스간에 발생된 데이터 전압을 유지하는 캐패시터에 의해 형성되고;

상기 구동 수단은 상기 전자광학 소자와 직렬로 접속되어, 상기 제3 전계 효과 트랜지스터와 함께 전류 미러 회로를 형성하는 제4 전계 효과 트랜지스터에 의해 형성되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 26

제25 항에 있어서,

상기 제1 아날로그 스위치는 CMOS 트랜지스터에 의해 형성되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 27

제25 항에 있어서,

상기 전류 미러 회로는 상기 제3 전계 효과 트랜지스터에 흐르는 드레인 전류가 상기 제4 전계 효과 트랜지스터에 흐르는 드레인 전류보다 크도록 미러 비율을 설정하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 28

제25 항에 있어서,

상기 제1 전계 효과 트랜지스터 및 상기 제3 전계 효과 트랜지스터는 서로 역도전형인, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 29

제25 항에 있어서,

상기 제1 전계 효과 트랜지스터, 상기 제2 전계 효과 트랜지스터, 상기 제3 전계 효과 트랜지스터 및 상기 제4 전계 효과 트랜지스터는 폴리실리콘 박막 트랜지스터에 의해 각각 형성되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 30

능동 매트릭스형 유기 전자발광 디스플레이 장치에 있어서,

전류 기록형 화소 회로들을 매트릭스 방식으로 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 제1 전극, 제 2 전극, 및 제 1 전극과 제 2 전극간의 발광층을 포함한 유기층을 갖는 유기 전자발광 소자를 가지고, 상기 화소 회로들 각각은 데이터선을 통해 공급된 데이터 전류에 의해 휘도 데이터를 기록하는, 상기 화소 유닛; 및

상기 데이터선을 구동하는 데이터선 전류를 공간적으로 분할하여 그 일부를 휘도 데이터를 기록하는 화소 회로에 데이터 전류로서 공급하고, 나머지 바이패스 전류가 동일한 데이터선에 접속된 다른 화소 회로의 일부분을 통해 통과되도록 제어를 수행하는 전류 제어 수단을 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 31

제30 항에 있어서,

상기 전류 제어 수단으로부터 상기 화소 회로로 공급된 데이터 전류는 구동 수단에 의해 구동된 전류보다 큰, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 32

제30 항에 있어서,

상기 화소 회로들 각각은:

상기 데이터선에 한쪽 끝이 접속되어, 제1 주사선에 의해 선택 또는 비선택되도록 제어되는 제1 아날로그 스위치;

상기 제1 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제1 아날로그 스위치를 통해 입력된 데이터 전류를 데이터 전압으로 변환하는 전류-전압 변환 수단;

상기 전류-전압 변환 수단의 출력 단자에 한쪽 끝이 접속되어, 제2 주사선에 의해 선택 또는 비선택되도록 제어되는 제2 아날로그 스위치;

상기 제2 아날로그 스위치의 다른쪽 끝에 접속되어, 상기 제2 아날로그 스위치를 통해 상기 전류-전압 변환 수단으로부터 공급된 데이터 전압을 유지하는 데이터 유지 수단; 및

상기 데이터 유지 수단에 의해 유지된 데이터 전압에 따라 상기 전자광학 소자를 구동하는 구동 수단을 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 33

제32 항에 있어서,

상기 제1 주사선은 휘도 데이터를 기록하는 화소 회로와 휘도 데이터를 기록하지 않는 화소 회로 사이에서 공유되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 34

제32 항에 있어서,

상기 제1 아날로그 스위치 및 상기 제2 아날로그 스위치는 각각 제1 전계 효과 트랜지스터 및 제2 전계 효과 트랜지스터에 의해 형성되고;

상기 전류-전압 변환 수단은 드레인과 게이트가 서로 전기적으로 접속되어, 상기 데이터선으로부터 상기 제1 아날로그 스위치를 통해 데이터 전류가 공급됨으로써 게이트와 소스간에 데이터 전압을 발생시키는 제3 전계 효과 트랜지스터에 의해 형성되고;

상기 데이터 유지 수단은 상기 제3 전계 효과 트랜지스터의 게이트와 소스간에 발생된 상기 데이터 전압을 유지하는 캐패시터에 의해 형성되고;

상기 구동 수단은 상기 전자광학 소자와 직렬로 접속되어, 상기 제3 전계 효과 트랜지스터와 함께 전류 미러 회로를 형성하는 제4 전계 효과 트랜지스터에 의해 형성되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 35

제32 항에 있어서,

상기 제1 아날로그 스위치는 CMOS 트랜지스터에 의해 형성되는, 능동 매트릭스형 유기 전자발광 디스플레이 장

치.

청구항 36

제34 항에 있어서,

상기 전류 미러 회로는 상기 제3 전계 효과 트랜지스터에 흐르는 드레인 전류가 상기 제4 전계 효과 트랜지스터에 흐르는 드레인 전류보다 크도록 미러 비율을 설정하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 37

제34 항에 있어서,

상기 제1 전계 효과 트랜지스터 및 상기 제3 전계 효과 트랜지스터는 서로 역도전형인, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 38

제34 항에 있어서,

상기 제1 전계 효과 트랜지스터, 상기 제2 전계 효과 트랜지스터, 상기 제3 전계 효과 트랜지스터 및 상기 제4 전계 효과 트랜지스터는 폴리실리콘 박막 트랜지스터에 의해 각각 형성되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 39

능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법으로서,

상기 능동 매트릭스형 유기 전자발광 디스플레이 장치는 매트릭스 방식으로 배열된 전류 기록형 화소 회로들을 포함하고, 상기 화소 회로들 각각은 제1 전극, 제2 전극 및 제1 전극과 제2 전극간에 발광층을 포함하는 유기층을 갖는 유기 전자발광 소자를 갖고, 상기 화소 회로들 각각은 데이터선을 통해 공급된 데이터 전류에 의해 휘도 데이터를 기록하는, 상기 능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법에 있어서,

상기 데이터선을 구동하는 데이터선 전류를 상기 화소 회로들 각각에 대한 휘도 데이터를 기록하는 데이터 전류와 나머지 바이패스 전류로 공간적으로 분할하여, 상기 데이터선 전류를 공급하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법.

청구항 40

능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법으로서,

상기 능동 매트릭스형 유기 전자발광 디스플레이 장치는 매트릭스 방식으로 배열된 전류 기록형 화소 회로들을 포함하고, 상기 각 화소 회로들 각각은 제1 전극, 제2 전극 및 제1 전극과 제2 전극간에 발광층을 포함하는 유기층을 갖는 유기 전자발광 소자를 갖는 유기 전자발광 소자를 갖고, 상기 화소 회로들 각각은 데이터선을 통해 공급된 데이터 전류에 의해 휘도 데이터를 기록하는, 상기 능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법에 있어서,

상기 데이터선을 구동하는 데이터선 전류를 공간적으로 분할하여 그 일부를 휘도 데이터를 기록하는 화소 회로에 데이터 전류로서 공급하고, 상기 데이터선 전류의 나머지 부분을 바이패스 전류로서 동일 데이터선에 접속된 다른 화소 회로의 일부분을 통해 통과시키는, 능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<25> 본 발명은 각 화소에서 능동 소자를 갖고, 능동 소자에 의해 화소 유닛의 디스플레이를 제어하는 능동 매트릭스형 디스플레이 장치에 관한 것이며, 특히 유기 재료 전자발광 소자를 전기 광학 소자로서 사용하는 능동 매트릭

스형 유기 EL(유기 EL(전자발광)로 이하에서 설명됨) 디스플레이 장치 및 그 구동 방법에 관한 것이다.

<26> 예를 들어, 화소의 디스플레이 장치로서 액정 셀을 사용하는 액정 디스플레이는 매트릭스 방식으로 배열된 다수의 화소를 가지며, 디스플레이되는 이미지 정보에 따라 각 화소의 광 강도를 제어하여, 이미지 디스플레이를 위해 구동된다. 같은 디스플레이 구동은 전류-제어형 전기 광학 소자, 예를 들어 유기 EL 장치를 화소의 디스플레이 소자로서 사용하는 유기 EL 디스플레이에 의해 이루어진다.

<27> 유기 EL 소자는 2개의 전극들간에 발광층을 포함하는 유기 재료로 제조된 유기층을 삽입해서 형성된 구조를 갖는다. 그 소자에 전압이 인가될 때, 전자는 캐소드로부터 유기층으로 주입되고 홀이 애노드로부터 유기층으로 주입된 후, 그 전자 및 홀이 서로 재결합하여 광을 방출한다. 유기 EL 소자는 수 백 내지 수천 cd/m^2의 휘도를 10 볼트 이하의 구동 전압으로 제공하고, 자발광 소자이다. 유기 EL 소자는 높은 이미지 컨트라스트(contrast) 및 높은 응답 속도 등과 같은 장점을 갖는다. 그러므로, 디스플레이 소자로서 유기 EL 소자를 사용하는 유기 EL 디스플레이는 다음 세대의 평평한 패널 디스플레이로서 고려될 수 있다.

<28> 유기 EL 디스플레이의 구동 방법으로서 수동 매트릭스 방법 및 능동 매트릭스 방법이 있다. 각 화소의 발광 소자가 선택될 때 수동 매트릭스 방법이 순간적으로 광만을 방출한다. 수동 매트릭스 방법이 단순한 구성을 갖는 반면에, 수동 매트릭스 방법이 높은 고선명 디스플레이를 실현할 때 곤란한 문제를 갖는다. 다른 한편으로, 능동 매트릭스 방법은 하나의 프레임 주기동안 각 화소에서 유기 EL 소자의 휘도를 보유할 수 있어서, 디스플레이의 크기, 해상도 및 휘도를 증가시키기에 알맞은 구동 방법이라고 말할 수 있다.

<29> 능동 매트릭스형 유기 EL 디스플레이에서 폴리실리콘 박막 트랜지스터(TFT)는 각 화소의 휘도를 제어하는 화소 회로에서 능동 소자로서 일반적으로 사용된다. 박막 트랜지스터의 특성 변화를 제어하는 것과 회로 수단에 의해 박막 트랜지스터의 특성 변화를 보상하는 것이 화소 회로에서 박막 트랜지스터를 사용하는 능동 매트릭스형 유기 EL 소자에서의 주요한 문제로 된다. 이는 후술된 이유 때문이다.

<30> 액정 셀을 화소의 디스플레이 소자로서 사용하는 액정 디스플레이는 전압값에 의해 각 화소의 휘도 데이터를 제어한다. 다른 한편으로, 유기 EL 소자는 전류값으로 각 화소의 휘도 데이터를 제어한다. 전압 기록형 화소 회로를 사용하는 가장 간단한 능동 매트릭스형 유기 EL 디스플레이의 구성은 도 1에서 개략적으로 도시된다. 전압 기록형 화소 회로의 회로 구성은 도 2에 도시된다.

<31> 도 1에 도시하는 바와 같이, 능동 매트릭스형 유기 EL 디스플레이는 매트릭스 방식으로 배열된 다수의 화소 회로(101)를 갖고, 주사선 구동 회로(103)에 의해 순차적으로 주사선(102-1 내지 102-n)을 선택하는 동안 휘도 데이터를 전압 구동형 데이터선 구동 회로(104)로부터 데이터선(105-1 내지 105-m)으로 전압 형태로 공급함에 의해 휘도 데이터의 기록을 반복한다. m개의 열 및 n개의 행으로된 화소 배열은 상기 경우에 도시된다. 물론, 이 경우에 데이터선 수는 m이고, 주사선수는 n이다.

<32> 도 2에 명백히 도시하는 바와 같이, 전압 기록형 화소 회로(101)는, 제1 전원(예를 들어, 음의 전원)에 접속된 캐소드를 갖는 유기 EL 소자(111)와; 유기 EL 소자(111)의 애노드에 접속된 드레인 및 제2 전원(예를 들어, 접지)에 접속된 소스를 갖는 P-채널 TFT(112)와; TFT(112)의 게이트 와 제2 전원 간에 접속된 캐패시터(113)와; TFT(112)의 게이트에 접속된 드레인, 데이터선(105)(105-1 내지 105-m)에 접속된 소스, 및 주사선(102)(102-1 내지 102-n)에 접속된 게이트를 갖는 N-채널 TFT(114)를 포함하고 있다.

<33> 그렇게 형성된 화소 회로(101)에서 TFT(114)는 휘도 데이터를 기록하는 화소를 선택하고, 캐패시터(113)를 제어하여 휘도 데이터 전압을 보유한다. 캐패시터(113)는 TFT(114)를 통해 공급된 휘도 데이터 전압을 보유한다. TFT(112)는 캐피시터(113)에 의해 보유된 휘도 데이터 전압에 따른 유기 EL 소자(111)를 구동한다.

<34> 이 경우에, Le1가 유기 EL 소자(111)의 발광 휘도이고, Ie1이 유기 EL 소자(111)를 통해 흐르는 전류이고, Vth가 TFT(112)의 임계 전압이고, k가 비례 상수이고, Vdata가 캐패시터(113)에 의해 보유된 데이터 전압이고, TFT(112)를 포화 영역으로 사용하면, 다음의 식이 이루어진다.

<35> $Le1 \propto Ie1$

<36> $= k(Vdata - Vth)^2 \quad ....(1)$

<37> 여기서 $k = 1/2 \cdot \mu \cdot Cox \cdot W/L$ 이고, 여기서 μ가 TFT(112)의 이동도이고, Cox가 유닛 영역당 게이트 캐패시턴스이고, W는 게이트폭이고; L가 게이트 길이이다.

<38> 식(1)에서 명백한 바와 같이, 유기 EL 소자(111)에 공급된 전류값 즉 유기 EL 소자(111)의 발광 휘도는

TFT(112)의 이동도 μ(∝ k) 및 임계 전압(Vth)의 변화에 의해 이루어진다. 사실상, TFT를 형성하기 위해 사용된 아몰퍼스 실리콘 및 폴리실리콘이 단일-결정 실리콘에 비해 전도하는 메카니즘에 있어서 열등한 결정도 및 제어 능력을 갖고, 그러므로 TFT가 트랜지스터 특성에 있어서 큰 변화를 갖는 것으로 알려져 있다. 그러므로, 전압 기록형 화소 회로를 사용해서 자연스런 화상의 디스플레이를 가능하게 하는 다수의 등급 레벨을 갖는 고품질의 유기 EL 디스플레이를 제조하는 것이 어렵다.

<39> 그 문제를 해결하는 방법으로서, 본 출원인은 휘도 데이터를 전류의 형태(국제 공개 번호 제01/06484호 참조)로 기록하는 전류 기록형 화소 회로를 제안하고 있다. 전류 기록형 화소 회로의 구성예가 도 3에 도시된다.

<40> 도 3에 명백히 도시한 바와 같이, 전류 기록형 화소 회로는, 제1 전원(예를 들어, 음의 전원)에 접속된 캐소드를 갖는 유기 EL 소자(121)와; 유기 EL 소자(121)의 애노드에 접속된 드레인 및 제2 전원(예를 들어, 접지)에 접속된 소스를 갖는 P-채널 TFT(112)와; TFT(122)의 게이트 및 제2 파워 서플라이간에 접속된 캐패시터(123)와; 데이터선(128)에 접속된 드레인 및 제1 주사선(127A)에 접속된 게이트를 갖는 N-채널 TFT(124); TFT(124)의 소스에 접속된 드레인 및 게이트, 및 제2 전원에 접속된 소스를 갖는 P-채널 TFT(125); TFT(125)의 드레인 및 게이트에 접속된 드레인, TFT(122)의 게이트에 접속된 소스, 및 제2 주사선(127B)에 접속된 게이트를 갖는 N-채널 TFT(126)를 포함하고 있다.

<41> 그렇게 형성된 전류 기록형 화소 회로의 TFT(124 및 126)는 아날로그 스위치로서 각기 기능한다. TFT(125)는 휘도 데이터 전류를 전압으로 기록되게 하기 위해 변환한다. 캐패시터(123)는 휘도 데이터 전류를 전압으로 변환함으로써 TFT(125)에 의해 얻어진 휘도 데이터 전압을 보유한다. TFT(122)는 캐패시터(123)에 의해 보유된 휘도 데이터 전압을 전류로 변환하고 변환에 의해 얻어진 전류를 유기 EL 소자(121)로 공급한다. TFT(125 및 122)는 전류 미러 회로를 형성한다.

<42> 도 4에 도시된 능동 매트릭스형 유기 EL 디스플레이는 전류 기록형 화소 회로를 매트릭스 방식으로 배열함에 의해 형성된다. 도 4에서 제1 주사선(127A-1 내지 127A-n) 및 제2 주사선(127B-1 내지 127B-n) 모두는 m열 × n행의 수에서 대응하고 매트릭스 방식으로 배열된 전류 기록형 화소 회로(131)의 행 각각에 대해 하나씩 배열된다. 각 화소에서 도 3의 TFT(124)의 게이트는 제1 주사선(127A-1 내지 127A-n)에 접속되고, 도 3의 TFT(126)의 게이트는 제2 주사선(127B-1 내지 127B-n)에 접속된다.

<43> 제1 주사선 구동 회로(132A)는 화소 유닛의 좌측상에 제공되어 제1 주사선(127A-1 내지 127A-n)을 구동하는 반면에 제2 주사선 구동 회로(132B)는 화소 유닛의 우측상에 제공되어 제2 주사선(127B-1 내지 127B-n)을 구동한다. 데이터선(133-1 내지 133-m)이 화소 회로(131)의 각 열에 대해 하나씩 배열된다. 각 데이터선(133-1 내지 133-m)의 하나의 단부는 전류 구동형 데이터선 구동 회로(134)의 각 열을 위한 출력 단자에 접속된다. 데이터선 구동 회로(134)는 데이터선(133-1 내지 133-m)을 통해 각 화소에 휘도 데이터 전류를 기록한다.

<44> 그렇게 형성된 능동 매트릭스형 유기 EL 디스플레이에서 i번째-열 데이터선(128-i)에 접속된 복수의 화소 회로(131-k-1 내지 131-k+2)의 회로 구성이 도 5에 도시된다. 화소 회로들간의 구동 타이밍 관계가 도 6에 도시된다.

<45> 휘도 데이터 전류가 데이터선(128-i)을 통해 선택된 화소 회로에 기록될 때, 제1 주사선(도면에서 WS(Write Scan)로 표시) 및 제2 주사선(도면에서 ES(Erase Scan)로 표시)이 TFT(124 및 126)를 턴 온하기 위해 선택된다(도 3 참조). 이 경우에 TFT(125)는 휘도 데이터 전류를 전압으로 변환한다. 캐패시터(123)는 변환에 의해 얻어진 휘도 데이터 전압을 변환하고, 휘도 데이터 전류를 유기 EL 소자(121)에 공급하여 유기 EL 소자(121)를 구동시킨다.

<46> W1이 TFT(125)의 게이트 폭이고, L1이 TFT(125)의 게이트 길이이고, W2가 TFT(122)의 게이트 폭이고 L2가 TFT(122)의 게이트 길이이고, 기록 데이터 전류(Iw), 각 화소 회로(131-k-1 내지 131-k+2)의 유기 EL 소자(121)의 발광 휘도(Le1), 및 유기 EL 소자(121)를 통해 흐르는 전류(Ie1)가 다음의 관계를 만족한다.

<47> $Le1 \propto Ie1$

<48> $= (W2/L2)/(W1/L1) \cdot Iw$ ....(2)

<49> 식(2)에서 명백한 바와 같이, 기록된 데이터 전류(Iw)는 유기 EL 소자 (121)를 통해 흐르는 전류(Ie1)에 비례한다. 화소내의 국부 영역에 배치되고 전류 미러 회로를 형성하는 TFT(125 및 122)의 트랜지스터 특성에 변화가 없을 때, 디스플레이의 발광 휘도 변화가 보상된다. 그러므로, 전류 기록형 화소 회로를 사용함에 의해, 다수의 등급 레벨수, 즉 자연스런 화상의 디스플레이를 가능하게 하는 다수의 등급 레벨을 갖는 유기 EL 디스플레이를

실현하는 것이 가능하다.

발명이 이루고자 하는 기술적 과제

<50> 그러나, 적은 휘도 데이터가 상기 설명한 바와 같이 전류 기록형 화소 회로를 사용하는 능동 매트릭스형 유기 EL 디스플레이에서 화소 회로에 기록될 때, 데이터선의 임피던스가 증가되고, 그러므로 데이터 전류를 기록하는데 필요한 기록 시간이 더 길어진다. 실제로, 하나의 화소 크기가 수 100μm ⇒ 이하일 때, 하나의 화소의 유기 EL 소자를 통해 흐르는 전류가 대개는 수 10μA 이하이다. 다수의 등급 레벨, 예를 들어 256개의 등급 레벨을 표시하기 위해, 수 내지 수 10 nA 이하의 전류를 제어하기 위해 필요로 한다.

<51> 데이터 전류 기록 시간을 단축하기 위해, 그것은 전류 미러 회로의 미러 비율을 (W2/L2) < (W1/L1)으로 되도록 설정하기에 충분하고 기록 데이터 전류를 증가시킨다. 그러나, 기록 전류를 증가시키는 것은 큰 전류가 TFT(124 및 125)를 통해 통과될 필요가 있다는 것을 의미한다. 그후, TFT(124 및 125)의 크기는 증가될 필요가 있어서, 화소 회로의 크기를 증가시킨다. 그러므로, 전류 기록형 화소 회로를 사용하는 유기 EL 디스플레이에서 데이터 기록 시간을 단축하고 화소 회로의 크기를 감소하는 것이 서로 트레이드 오프 관계에 있다.

<52> 주사선수를 Nscan로 및 프레임 주파수를 f로 놓으면, 데이터 기록 시간(Twrite)이 다음식으로 표현된다.

<53> $$Twrite = 1/(f \cdot Nscan) \qquad ....(3)$$

<54> 식(3)에서 명백한 바와 같이, 유기 EL 디스플레이의 크기 및 해상도를 증가시키기 위해, 데이터 기록 시간(Twrite)을 단축하고 동시에 화소 회로의 크기를 감소하는 것이 필요하다. 그러므로, 트레이드 오프 관계에서 데이터 기록 시간을 단축하고 화소 회로의 크기를 감소하는 것이 동시에 만족해야한다.

<55> 본 발명의 목적은 전류 기록형 화소 회로를 사용할 때 화소 회로의 트랜지스터 크기의 증가를 억제하면서 데이터 기록 시간을 감소함에 의해 디스플레이 크기 및 해상도를 증가시키게 하는 능동 매트릭스형 디스플레이 장치, 능동 매트릭스형 유기 EL 디스플레이 장치 및 그 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

<56> 본 발명에 따라 상기 목적을 이루기 위해, 능동 매트릭스형 디스플레이 장치가 제공되고, 그 장치는 전자광학 소자를 각기 갖는 화소 회로를 매트릭스 방식으로 배열함에 의해 형성된 화소 유닛과; 휘도 데이터를 데이터선 전류로서 데이터선을 통해 화소 회로에 공급하는 데이터선 구동 수단과; 상기 데이터선 구동 수단으로부터 공급된 상기 데이터선 전류를, 상기 화소 회로들 각각에 대해 휘도 데이터를 기록하는 데이터 전류와 나머지의 바이패스 전류로 분할하는 전류 제어 수단(실시예에서 "데이터선 제어 회로"로 이하에서 설명됨)을 포함하고 있다.

<57> 본 발명의 특징 부분인 전류 제어 수단이 데이터선 전류의 바이패스 전류를 처리한다. 그러므로 화소 회로상에 제공된 TFT들을 통해 흐르는 데이터 전류를 기록하는 시간을 상당히 감소하는 것이 가능하다. 또한, 기록 시간이 변하지 않을 때, 예를 들어, 화소 회로상에 제공된 TFT들의 트랜지스터 크기는 감소될 수 있다. 제1 전극, 제2 전극, 및 제1 전극 및 제2 전극간에 발광층을 포함하는 유기층을 갖는 유기 EL 소자는 본 발명에서 전자광학 소자로서 사용된다.

<58> 본 발명의 양호한 실시예는 도면을 참조해서 이하에서 상세하게 설명된다.

<59> [제1 실시예]

<60> 도 7은 본 발명의 제1 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구성의 개략도이다. 다음의 설명은 유기 EL 소자를 전류-제어형 전자광학 소자로서 및 폴리실리콘 박막 트랜지스터를 능동 소자로서 사용하고 폴리실리콘 박막을 형성하는 기판상에 유기 EL 소자를 형성함에 의해 형성된 능동 매트릭스형 유기 EL 디스플레이 장치를 예로써 이루어진다. 같은 것이 하기에서 설명되는 실시예에서도 적용된다.

<61> 도 7에서 m 열 ×n 행의 수에 대응하는 전류 기록형 화소 회로(11)는 매트릭스 방식으로 배열된다. 제1 주사선(12A-1 내지 12A-n) 및 제2 주사선(12B-1 내지 12B-n) 모두가 화소 회로(11)의 행 각각에 대해 하나씩 배열된다. 제1 주사선 구동 회로(13A)는 화소 유닛의 좌측상에 제공되어 제1 주사선(12A-1 내지 12A-n)을 구동하는 반면에 제2 주사선 구동 회로(13B)는 화소 유닛의 우측상에 제공되어 제2 주사선(12B-1 내지 12B-n)을 구동한다.

<62> 데이터선(14-1 내지 14-m)이 화소 회로(11)의 열 각각에 대해 하나씩 배열된다. 데이터선(14-1 내지 14-m) 각각

의 하나의 단부가 데이터선 구동 회로(15)의 각 열용 출력 단자에 접속된다. 데이터선 구동 회로(15)는 데이터선(14-1 내지 14-m)을 통해 각 화소 회로(11)에 휘도 데이터 전류를 기록한다. 데이터 전류 제어 회로(16)가 예를 들어 화소 유닛의 상단부에서 화소 유닛의 각 열에 대해 예를 들어 하나씩 제공된다. 전류 제어 주사선(17)은 데이터 전류 제어 회로들(16)에 공통으로 배치된다. 전류 제어 주사선(17)은 제1 주사 구동 회로(13A)에 의해 구동된다.

<63> 그렇게 형성된 능동 매트릭스형 유기 EL 디스플레이 장치에서 i번째 열 데이터선(14-i)에 접속된 복수의 화소 회로(11-k-1 내지 11-k+2)의 회로 구성이 도 8a 및 8b에 도시된다.

<64> 화소 회로(11-k)는, 제1 전원(예를 들어, 음의 전원)에 접속된 캐소드를 갖는 유기 EL 소자(21)와; 유기 EL 소자(21)의 애노드에 접속된 드레인 및 제2 전원(예를 들어, 접지)에 접속된 소스를 갖는 P-채널 TFT(22)와; TFT(22)의 게이트 및 제2 전원 간에 접속된 캐패시터(23)와; 데이터선(14-i)에 접속된 드레인 및 제1 주사선(12A-k)에 접속된 게이트를 갖는 N-채널 TFT(24)와; TFT(24)의 소스에 접속된 드레인 및 게이트, 및 제2 전원에 접속된 소스를 갖는 P-채널 TFT(25)와; TFT(25)의 드레인 및 게이트에 접속된 드레인, TFT(22)의 게이트에 접속된 소스, 및 제2 주사선(12B-k)에 접속된 게이트를 갖는 P-채널 TFT(26)를 포함하고 있다.

<65> 그렇게 형성된 전류 기록형 화소 회로(11-k)의 TFT(24 및 26) 각각이 아날로그 스위치로서 기능한다. TFT(25)는 휘도 데이터 전류를 전압으로 기록되도록 변환한다. 캐패시터(23)는 휘도 데이터 전류를 전압으로 변환함에 의해 TFT(25)에 의해 얻어진 휘도 데이터 전압을 보유한다. TFT(22)는 캐패시터(23)에 의해 보유된 휘도 데이터 전압을 전류로 변환하여 유기 EL 소자(21)를 구동한다. TFT(25 및 22)는 사실상 같은 특성을 갖고, 전류 미러 회로를 형성한다.

<66> 이 경우에, TFT(24)의 게이트 폭을 W11, TFT(24)의 게이트 길이를 L11, TFT(25)의 게이트 폭을 W12, TFT(25)의 게이트 길이를 L12로 놓는다. 또한, TFT들(24 및 25)을 통해 흐르는 전류를 Iw1로 놓는다. 게이트 길이가 소자 제조 과정에 의해 일반적으로 제어되므로, 다음 설명에서는 게이트 길이(L)가 변화하지 않는다고 가정한다.

<67> 도 8a에서 명백한 바와 같이, 데이터 전류 제어 회로(16)는, 데이터선(14-i)에 접속된 드레인 및 전류 제어 주사선(17)에 접속된 게이트를 갖는 N-채널 TFT(27); 및 TFT(27)의 소스에 접속된 드레인 및 게이트, 및 접지된 소스를 갖는 P-채널 TFT(28)를 포함하고 있다. 데이터 전류 제어 회로(16)의 TFT들(27 및 28)간의 크기 비율은 화소 회로(11-k)의 TFT들(24 및 25)간의 크기 비율과 같게 되도록 설정된다. 이 경우에 TFT(27)의 게이트 폭을 W21, TFT(27)의 게이트 길이를 L21, TFT(28)의 게이트 폭을 W22, TFT(28)의 게이트 길이를 L22로 놓는다. 또한, TFT들(27 및 28)을 통해 흐르는 전류를 Iw2로 놓는다.

<68> 도 8b는 본 발명의 회로 동작의 개념도이다. 도 8b에 도시한 바와 같이, 데이터선을 통해 흐르는 데이터선 전류(I 데이터선), 데이터선 제어 회로(16)를 통해 흐르는 바이패스 전류(I 바이패스) 및 화소 회로를 통해 흐르는 데이터 전류(I 데이터)가 다음 식에 의해 표현될 수 있다.

<69> I 데이터선 = I 데이터 + I 바이패스(양호하게는 I 데이터 ≤ I 바이패스)

<70> 데이터선 제어 회로(16)를 통해 흐르는 바이패스 전류 및 화소 회로를 통해 흐르는 데이터 전류가 데이터선 제어 회로(16) 및 화소 회로의 입력 임피던스 각각에 의해 결정된다. (데이터선 제어 회로(16)의 입력 임피던스에 결정된 전류가 바이패스 전류로서 정의된다.) 그러므로, 바이패스 전류를 데이터선 전류의 일부로서 사용함으로써, 화소 회로(11)에서 TFT들(24 및 25)을 통해 흐르는 데이터 전류보다 큰 데이터선 전류를 설정하여, 휘도 데이터 기록 시간을 감소하는 것이 가능하다. 또한, 기록 시간이 변하지 않는 채로 설정될 때, 화소 회로에서 제공된 TFTs(24 및 25)의 트랜지스터 크기는 감소될 수 있고 임의로 설정될 수 있다.

<71> 도 9는 i번째 열 화소 회로들(11-k-1 내지 11-k+2)간의 구동 타이밍 관계를 도시한다. 도 8a 및 9에서 제1 주사선(12A-k-1 내지 12A-k+2)은 WSk-1 내지 WSk+2로 표현되고; 제2 주사선(12B-k-1 내지 12B-k+2)은 ESk-1 내지 ESk+2로 표현되고; 전류 제어 주사선(17)은 LS로 표현된다.

<72> 휘도 데이터를 k번째 행의 화소 회로에 기록한다고 가정하면, 제1 주사선(WSk) 및 제2 주사선(ESk) 모두가 선택된다. 전류 제어 주사선(LS)이 항시 선택된다. 데이터선(14-i)을 구동하는 데이터선 전류가 Iw0이고, 화소 회로(11-k)에서 흐르는 데이터선 전류(Iw0)의 데이터 전류(Iw1) 및 데이터 전류 제어 회로(16)에서 흐르는 데이터선 전류(Iw0)의 여분 전류(Iw2)간의 비율(R)은 R = Iw1/Iw2이고, 다음의 관계식이 성립한다.

<73> R:1:(R + 1) = Iw1:Iw2:Iw0

<74> 종래예(도 3 참조)에 따른 화소 회로에서 TFT(24)에 대응하는 TFT(124)의 게이트 폭을 W01로, TFT(25)에 대응하

는 TFT(125)의 게이트 폭을 W02로, TFT(125)의 게이트 길이를 L02로 놓으면,

<75> R:1:(R + 1) = (W11/L11):(W21/L21):(W01/L01)

<76> = (W12/L12):(W22/L22):(W02/L02)로 된다.

<77> 이 경우에 예를 들어 R=1로 설정하고 상기 설명한 바와 같이 게이트 길이(L)가 변화하지 않는다고 가정하면,

<78> W11 = W21 = 1/2 · W01

<79> L11 = L21 =L01

<80> W12 = W22 = 1/2 · W02

<81> L12 = L22 =L02

<82> 그러므로, 전류(Iw2)와 같은 전류값을 갖는 데이터 전류(Iw1)가 화소 회로(11-k)를 통해 통과한다고 가정하면, 화소 회로(11-k)에서 TFT들(24 및 25)의 게이트 폭(W11 및 W12)이 종래의 회로에서 TFT들(124 및 125)의 게이트 폭(W01 및 W02)의 1/2(절반)로 감소될 수 있다. 환언해서, 화소 회로에서 트랜지스터의 크기가 종래의 회로와 같이 설정될 때, 데이터선(14-i)을 구동하는 데이터선 전류(Iw0)는 실제로 증가될 수 있다.

<83> 상기 설명한 바와 같이, 전류 기록형 화소 회로(11)를 사용하는 능동 매트릭스형 유기 EL 디스플레이 장치에서 데이터 전류 제어 회로(16)는 데이터선(14-1 내지 14-m) 각각에 대해 제공되고, 데이터선(14-1 내지 14-m)을 구동하는 데이터선 전류(Iw0)의 일부가 휘도 데이터를 기록하는 화소 회로에 공급되고 데이터선 전류(Iw0)의 나머지가 데이터 전류 제어 회로(16)를 통해 통과된다. 그러므로 TFT(24 및 25)의 크기 증가를 방지하면서 화소 회로(11)에서 TFT(24 및 25)를 통해 흐르는 데이터 전류(Iw1)보다 큰 데이터선 전류(Iw0)를 설정하는 것이 가능하다. 그럼에 의해 데이터 기록 시간을 실제로 감소시켜서 유기 EL 디스플레이 장치의 크기 및 해상도를 증가시키는 것이 가능하다.

<84> 그러나, 트랜지스터의 특성 변화를 보상하기 위해, 전류 미러 회로를 형성하는 기록측의 TFT(25 및 28)가 구동측상의 TFT(22)와 같은 트랜지스터 특성을 갖도록 요구된다. 환언해서, TFT(28)를 포함하는 데이터 전류 제어 회로(16)가 화소 회로(11)로부터 먼 위치로 배치될 때, 트랜지스터의 특성 변화는 충분히 보상되지 않는다.

<85> 따라서, 화소 회로(11)가 열 방향으로 소정의 영역으로 분할되어 복수의 화소 회로를 블럭으로 결합할 때, 즉 같은 데이터선에 접속된 복수의 화소 회로를 블럭으로 결합할 때, 및 데이터 전류 제어 회로(16)가 예를 들어 단일 데이터선에서 각 블럭에 대해 하나씩 제공될 때, 트랜지스터의 특성 변화를 충분히 보상하는 것이 가능하다. 이 경우에 화소 회로를 매트릭스 방식 즉 수직 방향으로 배열함에 의해 형성된 화소 유닛의 데이터선(14-1 내지 14-m)을 따르는 방향이 열 방향으로 정의된다.

<86> [제2 실시예]

<87> 본 발명의 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치는 다음에 설명된다. 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치는 도 4에 도시된 종래예에 따른 능동 매트릭스형 디스플레이 장치와 같은 구성 즉 도 7에 도시된 제1 실시예에 따른 능동 매트릭스형 디스플레이 장치에서 데이터 전류 제어 회로(16)를 생략함에 의해 얻어진 회로 구성을 사용한다.

<88> 상기 구성에 의해, 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치가 기록하지 않은 화소 회로를 데이터 전류 제어 회로(바이패스 전류)로서 사용함에 의해 제1 실시예에 따른 능동 매트릭스형 디스플레이 장치의 기능과 같은 기능을 실현한다. 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구동 방법은 다음에서 특정하게 설명된다.

<89> 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치에서 i번째 열 데이터선(14-i)에 접속된 복수의 화소 회로(11-k-1 내지 11-k+2)의 회로 구성은 도 10에 도시된다. 각 화소 회로(11-k-1 내지 11-k+2)는 제1 실시예에 따른 화소 회로와 같은 4개의 트랜지스터(TFT들)를 갖는 전류 기록형 화소 회로의 구성을 갖는다. 도 11 및 12는 복수의 화소 회로들(11-k-1 내지 11-k+2)간의 구동 타이밍 관계를 도시한다.

<90> 도 11 및 12의 모든 예에서 열 방향으로 연속되는 x(예에서 x=2) 화소 회로는 동시에 선택된다. 2개의 화소 회로가 동시에 선택될 때, 데이터선을 구동하는 데이터선 전류의 일부가 화소 회로들 중 하나에 휘도 데이터 전류로서 기록된다. 이 경우에 휘도 데이터 전류가 화소 회로의 나머지 부분에 기록되지 않을지라도, 화소 회로는 데이터선 전류의 나머지가 공급되는 바이패스 전류 회로(데이터 전류 제어 회로)로서 사용된다.

<91> 특히 도 12의 예에서 열 방향으로 연속되는 x(예에서 x=2) 화소 회로가 하나의 블럭으로 그룹화되고 데이터 전류가 블럭에서 화소 회로의 하나에 기록될 때, 데이터 전류가 같은 블럭의 나머지 화소 회로에 기록되지 않으나 나머지 화소 회로가 바이패스 전류 회로로서 사용된다. 이 경우에 데이터 전류를 기록하는 화소 회로의 제1 주사선(WS) 및 제2 주사선(ES) 모두가 선택된다. 도 10의 화소 회로(11-k-1)가 예를 들어 데이터 전류를 기록하는 화소 회로이고, WSk-1 및 ESk-1 모두가 선택된다.

<92> 다른 한편으로, 데이터 전류를 기록하지 않으나 바이패스 전류 회로로서 사용되는 화소 회로에서 제1 주사선(WS)만이 선택된다. 도 10의 예에서 제1 주사선(WSk)이 선택되고 제2 주사선(ESk)이 선택되지 않는다. 그러므로, TFT(24 및 25)는 바이패스 전류용으로 사용된 데이터 전류 제어 회로(바이패스 전류 회로)로서 기능한다.

<93> 특히, 도 10에 도시된 화소 회로의 제2 주사선(ESk)이 선택되지 않아 TFT(26)가 오프 상태에 있기 때문에, 휘도 데이터에 대응하고 캐패시터(23)에 의해 보유된 전하는 TFT(26)를 통해 방전되지 않고 보유된 채로 있다. 이 경우에 회로의 일부 또는 TFT(24 및 25)만이 데이터 전류 제어 회로(바이패스 전류 회로)로서 기능한다.

<94> TFT(24)의 게이트 폭이 W11이고; TFT(24)의 게이트 길이가 L11이고; TFT(25)의 게이트 폭이 W12이고; TFT(25)의 게이트 길이가 L12이고; TFT(25 및 26)를 통해 흐르는 데이터 전류가 Iw1이다. 이 경우에 다음의 관계식이 데이터 전류(Iw1) 및 데이터선 전류(Iw0)간에 다음과 같이 보유된다.

<95> $Iw0 = x \cdot Iw1$

<96> 이고, 그러므로

<97> $1:x = Iw1:Iw0$ 이다.

<98> 다음의 관계식이 종래예(도 3 참조)에 따른 화소 회로에서 TFT(24)의 게이트 폭(W11) 및 게이트 길이(L11)간에, TFT(25)의 게이트 폭(W12) 및 게이트 길이(L12)간에, TFT(124)의 게이트 폭(W01) 및 게이트 길이(L01)간에 및 TFT(125)의 게이트 폭(W02) 및 게이트 길이(L02)간에 보유한다.

<99> $Iw0 = x \cdot Iw1$

<100> $= (W11/L11):(W01/L01)$

<101> $= (W12/L12):(W02/L02)$로 된다.

<102> 예를 들어 상기 설명한 바와 같이 게이트 길이가 변화하지 않는다고 가정하면,

<103> $W11 = 1/x \cdot W01$

<104> $L11 = L01$

<105> $W12 = 1/2 \cdot W02$

<106> $L12 = L02$

<107> 그러므로, 바이패스 전류와 같은 전류값을 갖는 데이터 전류가 화소 회로(11-k)에 기록된다고 가정하면, 화소 회로(11-k)에서 TFT들(24 및 25)의 게이트 폭(W11 및 W12)이 종래의 회로에서 TFT들(124 및 125)의 게이트 폭(W01 및 W02)의 1/x로 감소될 수 있다. 환언해서, 화소 회로에서 트랜지스터의 크기가 종래의 회로와 같이 설정될 때, 데이터선 전류(Iw0)는 실제로 증가될 수 있다.

<108> 상기 설명한 바와 같이, 전류 기록형 화소 회로(11)를 사용하는 능동 매트릭스형 유기 EL 디스플레이 장치에서 열 방향으로 서로 인접하는 2개의 화소 회로가 동시에 선택되고, 데이터선 전류(Iw0)의 일부가 휘도 데이터를 기록하는 화소 회로에 공급되고 나머지 전류가 나머지 화소 전류의 일부로서 바이패스 전류로서 공급된다. 그러므로, TFT(24 및 25)의 크기 증가를 방지하면서 화소 회로(11)에서 TFT(24 및 25)를 통해 흐르는 데이터 전류(Iw1)보다 큰 데이터선 전류(Iw0)를 설정하는 것이 가능하다. 결국에는 데이터 기록 시간을 실제로 감소시켜서 유기 EL 디스플레이 장치의 크기 및 해상도를 증가시키는 것이 가능하다.

<109> 데이터 전류를 기록할 때 제2 실시예가 열 방향으로 서로 인접한 2개의(x=2) 화소 회로를 동시에 선택하는 동안, 본 발명이 2개의 화소 회로로 제한되지 않고, 더 많은 화소 회로가 동시에 선택될 수 있음을 알아야한다. 선택되는 화소 회로수를 증가시켜서 데이터 전류 경로로서 사용된 화소 회로수를 증가함에 의해, 화소 회로에서 트랜지스터의 크기를 더 감소시키거나 데이터선 전류(Iw0)의 전류값을 더 감소시키는 것이 가능하다. 그러나,

트레이드-오프 관계로부터, 전류 미러 회로를 형성하는 트랜지스터들간의 거리가 증가하기 때문에, 트랜지스터의 특성 변화에 대한 보상 효과는 대응해서 감소된다.

<110> 더구나, 제2 실시예에서 휘도 데이터를 기록하지 않으나 바이패스 전류 회로로서 사용된 화소 회로로서 선택되는 화소 회로가 휘도 데이터를 기록하는 화소 회로에 열 방향으로 인접한 화소 회로인 반면에, 화소 회로가 인접한 것에 반드시 제한되지는 않는다.

<111> 또한, 서로 인접한 2개의 화소 회로가 제2 실시예에서처럼 동시에 선택될 때조차도, 전류 미러 회로를 형성하는 트랜지스터의 특성이 변화되어 문제를 발생한다. 박막 트랜지스터가 화소 회로에서 트랜지스터로서 사용되는 경우에 N형 트랜지스터 특성이 강해질 때, P형 트랜지스터 특성이 약해지거나 P형 트랜지스터 특성이 강해질 때, N형 트랜지스터 특성이 약해져서 P 채널 및 N 채널 트랜지스터의 특성 변화가 서로 반대 방향으로 된다는 것이 일반적으로 알려져 있다.

<112> 그후, 반대 방향 전도 형태의 전계 효과 트랜지스터를 도 10에 도시된 화소 회로에서 주사 스위치용 TFT(24) 및 전류-전압 변환용 TFT(25)로 사용함에 의해, 즉 N채널 전계 효과 트랜지스터를 TFT(24)로 및 P채널 전계 효과 트랜지스터를 TFT(25)로 사용함에 의해, 트랜지스터의 특성 변화가 서로 상쇄되어, 데이터선의 전위 변화가 제어될 수 있다. 상기 이유로 인해, 반대 방향 전도 형태의 전계 효과 트랜지스터를 TFT(24 및 25)로 사용하는 것이 바람직하다.

<113> 제2 실시예가 4개의 트랜지스터로 구성된 전류 기록형 화소 회로로 제공된 능동 매트릭스형 디스플레이 장치를 예로 함에 의해 상기 설명되었지만, 전류 기록형 화소 회로가 4개의 트랜지스터로 구성된 화소 회로에 제한되지 않는다. 4개로 구성된 트랜지스터를 제외한 화소 회로가 다음에서 설명된다.

<114> 도 13은 4개의 트랜지스터로 구성된 전류 기록형 화소 회로를 제외한 구성예의 회로도이다. 본 예에 따른 화소 회로는 주사 TFT(24) 및 전류-전압 변환 TFT(25)가 예를 들어 각 열에서 서로 인접한 2개의 화소들간에 공유되도록 구성된다. 특히, 제1 주사선(12A)에 대해, 주사선(12Ak-1, 12Ak+1, ...)이 2개의 화소마다 하나씩 배열된다. 예를 들어, k-1 및 k 화소의 경우에 주사 TFT(24)의 게이트가 주사선(12Ak-1)에 접속되고, 주사 TFT(24)의 소스는 전류-전압 변환 TFT(25)의 드레인 및 게이트, 및 2개의 화소의 TFT(26 및 26)의 드레인과 접속된다.

<115> 도 14는 주사 TFT(24) 및 전류-전압 변환 TFT(25)가 2개의 화소간에 공유되는 화소 구성이 사용될 때 구동 타이밍 관계를 도시한 것이다. 이 경우에 기본적인 동작은 이전의 예와 같다. 이 경우에 전류-전압 변환 TFT(25)는 2개의 화소들간에 공유될 수 있는 데, 왜냐하면 TFT(25)가 데이터 전류를 기록하는 순간에만 사용될 수 있기 때문이다.

<116> 예를 들어, 주사 TFT(24) 및 전류-전압 변환 TFT(25)가 서로 인접하는 2개의 화소간에 공유되는 화소 구성을 사용함에 의해, 2개의 화소마다 2개의 트랜지스터를 생략하는 것이 가능하다. 2개의 화소내의 트랜지스터수는 6개이고, 그러므로 화소당 트랜지스터수는 3개이다.

<117> 데이터선(14-i)을 통해 흐르는 전류가 유기 EL 소자(21)를 통해 흐르는 전류보다 매우 크다. 그러므로, 큰 트랜지스터가 큰 전류를 직접 처리하는 주사 TFT(24) 및 전류-전압 변환 TFT(25)로서 사용되어, 트랜지스터의 점유 영역을 불가피하게 넓게 한다.

<118> 다른 한편으로, 주사 TFT(24) 및 전류-전압 변환 TFT(25)가 본 예에 따른 화소 회로에서처럼 2개의 화소간에 공유되는 화소 구성을 사용함에 의해, TFT들에 의해 점유된 화소 회로의 영역을 크게 감소하는 것이 가능하여 발광 유닛의 적층 배열을 확장하거나 화소 크기를 감소하는 것이 가능하므로 해상도를 증가시킨다.

<119> 본 예는 주사 TFT(24) 및 전류-전압 변환 TFT(25)가 2개의 화소간에 공유되는 회로 예이지만, 주사 TFT(24) 및 전류-전압 변환 TFT(25)가 3개 이상의 화소간에 공유될 수 있음은 명백하다. 이 경우에, 트랜지스터수를 감소시키는 효과는 또한 증가된다. 또한, 주사 TFT(24) 및 전류-전압 변환 TFT(25) 모두를 공유하는 대신에, 복수의 화소간에 TFT들 중 하나만을 공유하는 것이 가능하다.

<120> [제3 실시예]

<121> 도 15는 본 발명의 제3 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구성의 개략도이다.

<122> 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치와 같이, 제3 실시예에 따른 능동 매트릭스형 디스플레이 장치는 열 방향으로 연속적인 x 화소 회로가 하나의 블럭으로 형성되고 동시에 선택될 때 같은 블럭에서 x 화소 회로들간에 제1 주사선(WS)을 공유하기 위해 구성되고, 데이터 전류가 화소 회로들 중 하나에 기록되고, 나머지

의 화소 회로가 바이패스 전류 회로로서 사용된다.

<123> 제2 실시예에 따른 능동 매트릭스형 디스플레이 장치에 관해서 상기 설명한 바와 같이, 같은 블럭의 2개의 화소 회로가 동시에 선택될 때, 구동된 회로의 주사선(WS)이 같은 방식으로 동작하여, 주사선(WS)이 같은 블럭에서 공유될 수 있다. 본 예에서 x=2이고, 주사선(12A-1, 12A-2)이 제1 행 및 제2 행의 화소 회로 .....간에 공유되고, 주사선(12A-n-1, 12A-n)이 (n-1)번째 행 및 n번째 행의 화소 회로간에 공유된다.

<124> 제3 실시예에 따른 능동 매트릭스형 디스플레이 장치의 i번째 열 데이터선(14-i)에 접속된 복수의 화소 회로(11-k-1 내지 11-k+2)의 회로 구성이 도 16에 도시된다. 화소 회로(11-k-1 내지 11-k+2) 각각이 제1 실시예에 따른 화소 회로와 같은 구성, 즉 4개의 트랜지스터(TFT들)를 갖는 전류 기록형 화소 회로의 구성을 갖는다. 도 17은 복수의 화소 회로(11-k-1 내지 11-k+2)의 구동 타이밍을 도시한다.

<125> 삭제

<126> 상기 설명한 바와 같이, 능동 매트릭스형 유기 EL 디스플레이 장치에서 열 방향으로 연속적인 x 화소 회로가 하나의 블럭으로 형성되고 동시에 선택되고, 데이터선 전류 중 일부가 휘도 데이터를 기록하는 화소 회로에 데이터 전류로서 기록되고 그 나머지 화소 회로가 바이패스 전류 회로로서 사용되고, 제1 주사선(WS)이 같은 블럭에서 x 화소 회로들간에 공유된다. 그러므로 제1 주사선(WS)수를 1/x로 감소시키는 것이 가능하다. 그러므로, 제2 실시예에 의해 얻어진 효과와 더불어, 주사선(WS)수의 감소에 대응하는 양만큼 열 방향(수직 방향)으로 디스플레이 크기를 감소시키는 것이 가능하다.

<127> 제3 실시예에서 열 방향으로 연속적인 x 화소 회로가 블럭으로 형성되지만, 화소 회로가 열 방향으로 연속적으로 반드시 될 필요가 없고; 분리된 x 화소 회로가 블럭으로 형성될 수 있다. 이 경우에 역시, 와이어 루팅이 화소 회로 각각에서 필요로 되지만, 제1 주사선(WS)이 같은 블럭의 x 화소 회로들간에 공유될 수 있다.

<128> [제4 실시예]

<129> 본 발명의 제4 실시예에 따른 능동 매트릭스형 디스플레이 장치는 다음에 설명된다. 제4 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구성은 도 15에 도시한 바와 같이 제3 실시예에 따른 능동 매트릭스형 디스플레이 장치의 그것과 거의 동일하다.

<130> 제4 실시예에 따른 능동 매트릭스형 디스플레이 장치에서 i 번째 열 데이터선(14-i)에 접속된 복수의 화소 회로(11-k-1 내지 11-k+2)의 회로 구성은 도 18에 도시된다. 본 예에 따른 화소 회로(11-k-1 내지 11-k+2)가 도 16에 도시된 화소 회로에서 N-채널 TFT(24)을 대신해서 서로 병렬로 N-채널 TFT(24A) 및 P-채널 TFT(24B)를 접속함으로써 형성된 CMOS 트랜지스터(27)를 아날로그 스위치로서 사용한다. 제1 주사선(WSk-1)의 전위인 k는 N-채널 TFT(24A)의 게이트에 직접 공급되고 인버터(28)에 의해 인버트된 후 P-채널 TFT(24B)의 게이트에 공급된다.

<131> 보통, 화소 회로는 영역 등의 제한 때문에 유니폴라 스위치를 아날로그 스위치로서 사용한다. 다른 한편으로, 예를 들어, 제2 실시예의 효과로서 설명한 바와 같이, 서로 인접한 2개의 화소를 열 방향으로 동시 선택하고, 데이터 전류를 화소들중 하나에 기록하고 그 데이터 전류를 그 나머지 화소 회로에 기록하지 않으나 그 나머지 화소 회로를 바이패스 전류 회로로서 사용함에 의해, 트랜지스터의 크기 증가를 방지하는 동안 화소의 트랜지스터를 통해 흐르는 전류보다 큰 기록 데이터 전류를 설정하는 것이 가능하다. 환언해서, 기록 데이터 전류의 전류값이 변하지 않게 설정될 때, 화소의 트랜지스터 영역을 감소하는 것이 가능하다. 그러므로, CMOS 트랜지스터(27)는 화소의 아날로그 스위치로서 사용될 수 있다.

<132> 저전류가 제3 실시예에 따른 화소 회로에서 TFT(24 및 25)를 통해 통과될 때, TFT(24)의 소스 전위는 증가되고 TFT(24)의 게이트 대 소스 전위는 감소되어, TFT(24)가 충분히 턴 온되지 못한다. 다른 한편으로, 제4 실시예에 따른 화소 회로에서 아날로그 스위치는 CMOS 트랜지스터(27)를 사용해서 형성된다. 그러므로, 저전류가 CMOS 트랜지스터(27) 및 TFT(24)를 통해 통과될 때, TFT(24A)가 충분히 턴 온되지 않을지라도 TFT(24B)가 충분히 턴 온되어, CMOS 트랜지스터(27)는 충분히 턴 온될 수 있다.

<133> 앞선 실시예는 유기 EL 소자가 화소의 디스플레이 소자로서 사용되는 경우를 예를 들어 설명되었고, 폴리실리콘 박막 트랜지스터가 화소의 능동 소자로서 사용되어 본 발명은 폴리실리콘 박막 트랜지스터를 형성하는 기판상에 유기 EL 소자를 형성함에 의해 얻어진 능동 매트릭스형 유기 EL 디스플레이 장치에 인가되나; 본 발명은 능동 매트릭스형 유기 EL 디스플레이 장치에 사용하는 것으로 제한되지 않고, 본 발명은 거기에 흐르는 전류에 따라 휘도를 변화시키는 소위 전류 제어형 전자광학 소자를 화소의 디스플레이 소자로서 사용하는 능동 매트릭스형

디스플레이 장치에 일반적으로 사용될 수 있다.

발명의 효과

<134> 상기 설명한 바와 같이, 본 발명에 따른 능동 매트릭스형 디스플레이 장치 또는 능동 매트릭스형 유기 EL 디스플레이 장치는 데이터선을 바이패스 전류로서 구동하는 데이터선 전류의 일부를 공급한다. 그럼에 의해 화소 회로에 제공된 TFT들을 통해 흐르는 데이터 전류보다 큰 데이터선 구동 전류를 설정하는 것이 가능하여, 휘도 데이터 기록 시간을 실제로 감소시킨다. 또한, 기록 시간이 변하지 않은 채로 설정될 때, 화소 회로에 제공된 TFT들의 트랜지스터 크기는 감소될 수 있다. 그러므로 디스플레이의 크기 및 해상도를 증가하는 것이 가능하다.

<135> 본 발명의 양호한 실시예가 특정 용어를 사용해서 설명했지만, 그 설명은 예시용만이며, 변화 및 변형이 다음의 청구항의 정신 또는 범위에서 벗어남이 없이 이루어질 수 있다.

<136>

도면의 간단한 설명

<1> 도 1은 전압 기록형 화소 회로들을 사용하는 능동 매트릭스형 유기 EL 디스플레이의 구성을 도시하는 블록도.

<2> 도 2는 전압 기록형 화소 회로의 회로 구성을 도시하는 도면.

<3> 도 3은 전류 기록형 화소 회로의 회로 구성을 도시하는 도면.

<4> 도 4는 전류 기록형 화소 회로를 사용하는 능동 매트릭스형 유기 EL 디스플레이의 구성을 도시하는 블록도.

<5> 도 5는 종래의 예에서 i번째 열 데이터에 접속된 복수의 화소 회로의 회로 구성을 도시하는 도면.

<6> 도 6은 종래의 예에서 i번째 열에서의 구동 타이밍 관계를 도시하는 타이밍도.

<7> 도 7은 본 발명의 제1 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구성의 개략도.

<8> 도 8a은 제1 실시예에서 i번째 열 데이터선에 접속된 복수의 화소 회로의 회로 구성도.

<9> 도 8b는 본 발명의 회로 동작의 개념적인 도시도.

<10> 도 9는 제1 실시예에서 i번째 열에서의 구동 타이밍 관계의 타이밍도.

<11> 도 10은 제2 실시예에서 i번째 열 데이터선에 접속된 복수의 화소 회로의 회로 구성도.

<12> 도 11은 제2 실시예에서 i번째 열에서의 구동 타이밍 관계의 타이밍도(1).

<13> 도 12는 제2 실시예에서 i번째 열에서의 구동 타이밍 관계의 타이밍도(2).

<14> 도 13은 4개의 트랜지스터로 구성된 화소 회로를 제외한 구성예의 회로도.

<15> 도 14는 주사 TFT 및 전류-전압 변환 TFT가 2개의 화소간에 공유될 때 구동 타이밍 관계의 타이밍도.

<16> 도 15는 본 발명의 제3 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구성의 개략도.

<17> 도 16은 제3 실시예에서 i번째 열 데이터선에 접속된 복수의 화소 회로의 회로 구성도.

<18> 도 17은 제3 실시예에서 i번째 열에서의 구동 타이밍 관계의 타이밍도.

<19> 도 18은 제4 실시예에서 i번째 열 데이터선에 접속된 복수의 화소 회로의 회로 구성도.

<20> * 도면의 주요 부분에 대한 부호의 설명 *

<21> 103, 132A, 132B, 13A, 13B: 주사선 구동 회로

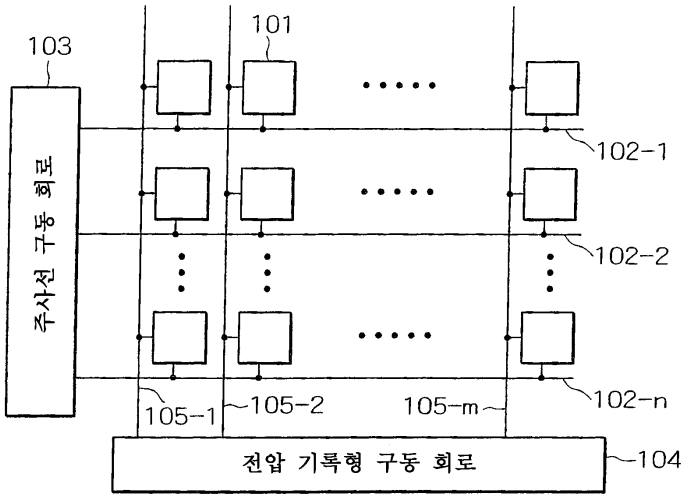
<22> 104: 전압 기록형 구동 회로

<23> 134: 전류 기록형 구동 회로

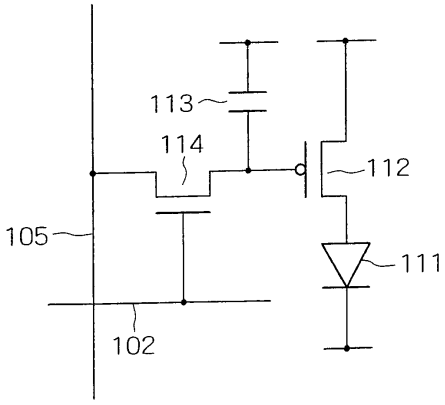
<24> 15: 데이터선 구동 회로

도면

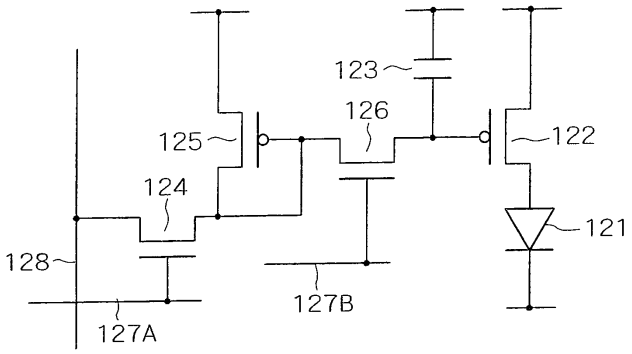
도면1



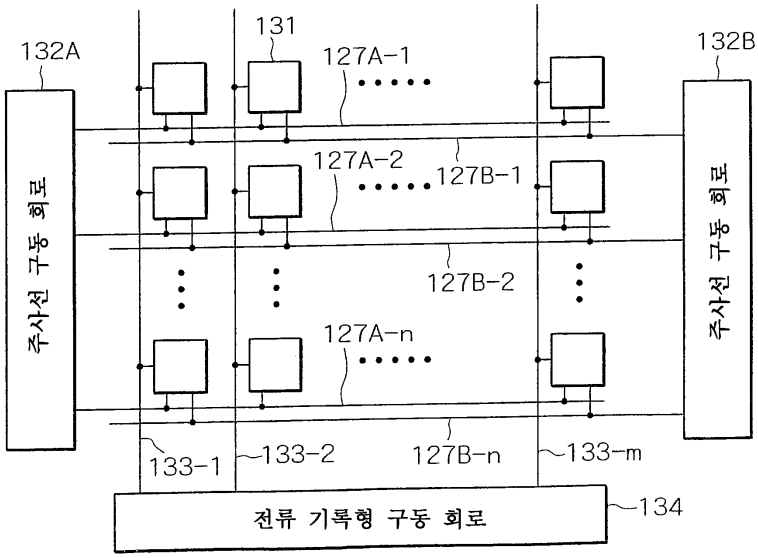
도면2



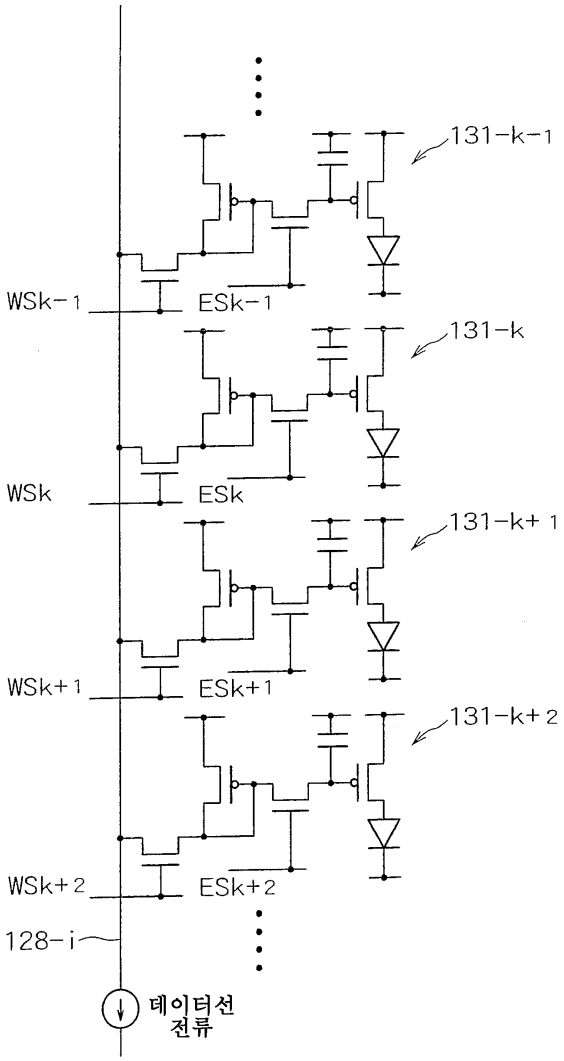
도면3



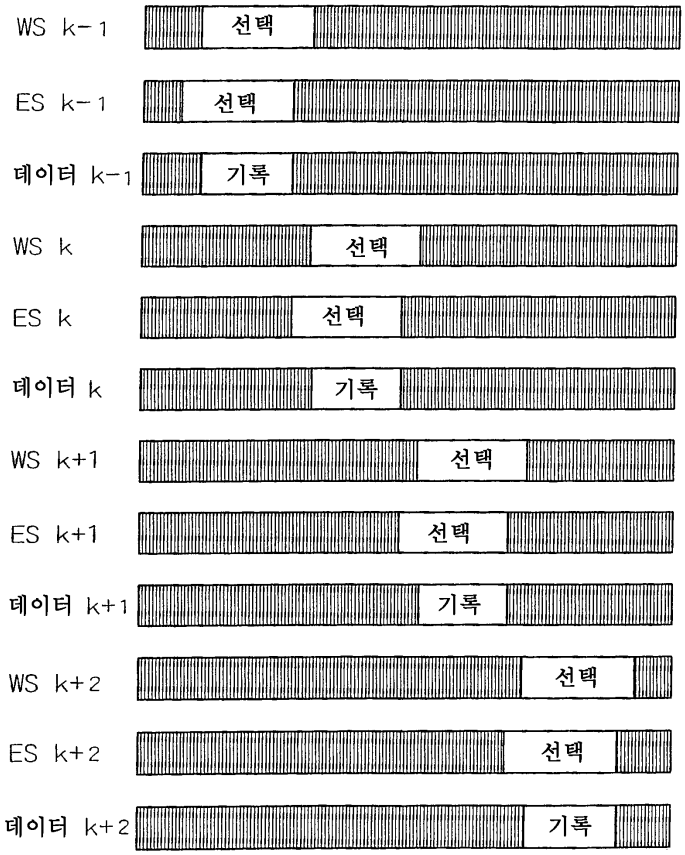
도면4


132A
131
127A-1
132B
127A-2
127B-1
주사선 구동 회로
주사선 구동 회로
127B-2
127A-n
133-1
133-2
127B-n
133-m
전류 기록형 구동 회로
134

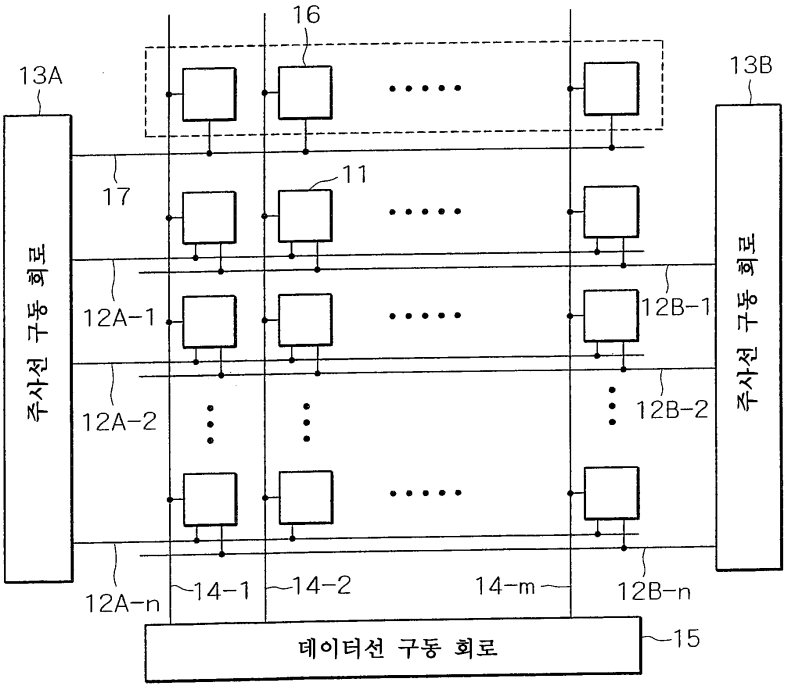
도면5


131-k-1
WSk-1
ESk-1
131-k
WSk
ESk
131-k+1
WSk+1
ESk+1
131-k+2
WSk+2
ESk+2
128-i
데이터선
전류

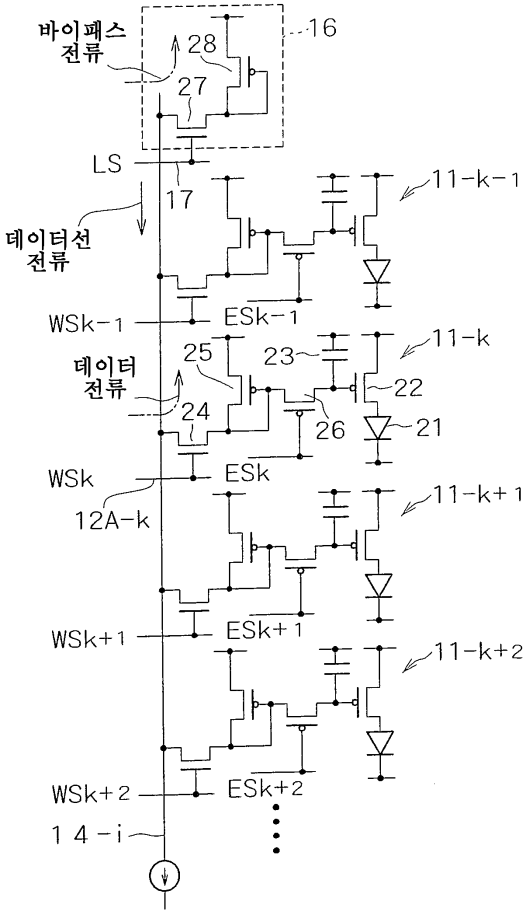
도면6


WS k-1
선택
ES k-1
선택
데이터 k-1
기록
WS k
선택
ES k
선택
데이터 k
기록
WS k+1
선택
ES k+1
선택
데이터 k+1
기록
WS k+2
선택
ES k+2
선택
데이터 k+2
기록

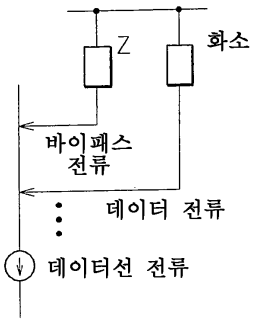
도면7


16
13A
13B
17
11
12A-1
12A-2
12A-n
12B-1
12B-2
12B-n
14-1
14-2
14-m
15
주사선 구동 회로
주사선 구동 회로
데이터선 구동 회로

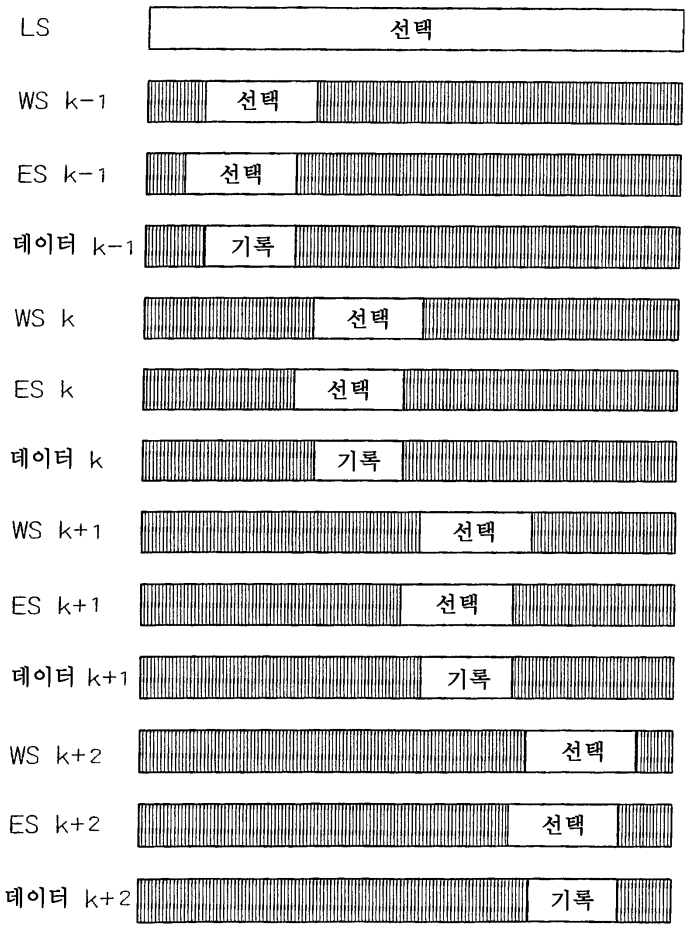
도면8a


바이패스
전류
28
16
27
LS
17
데이터선
전류
11-k-1
WSk-1
ESk-1
25
23
11-k
데이터
전류
22
24
26
21
WSk
ESk
12A-k
11-k+1
WSk+1
ESk+1
11-k+2
WSk+2
ESk+2
14-i

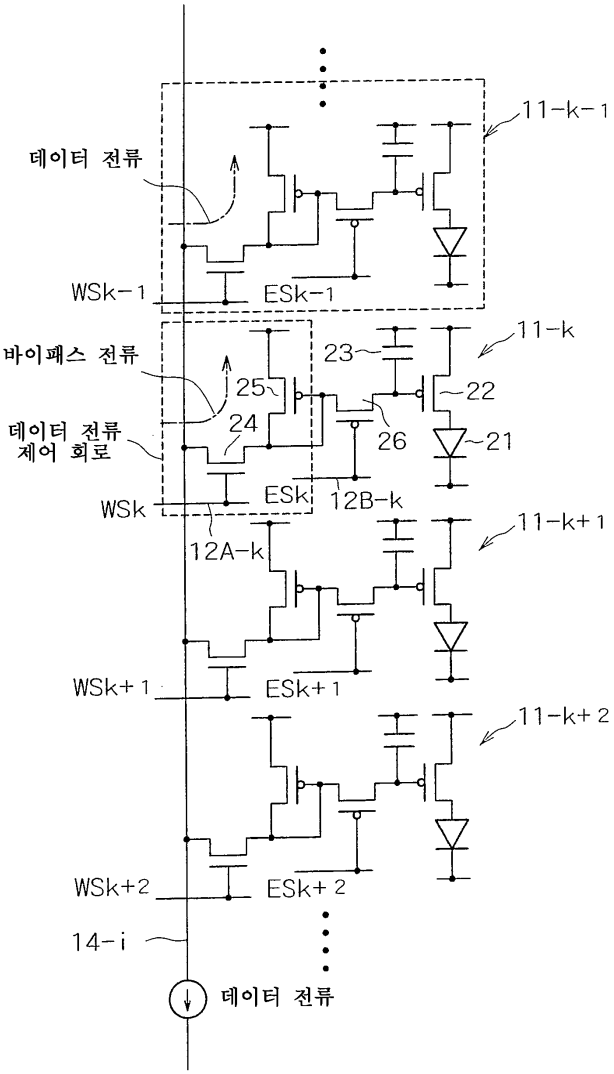
도면8b


Z
화소
바이패스
전류
데이터 전류
데이터선 전류

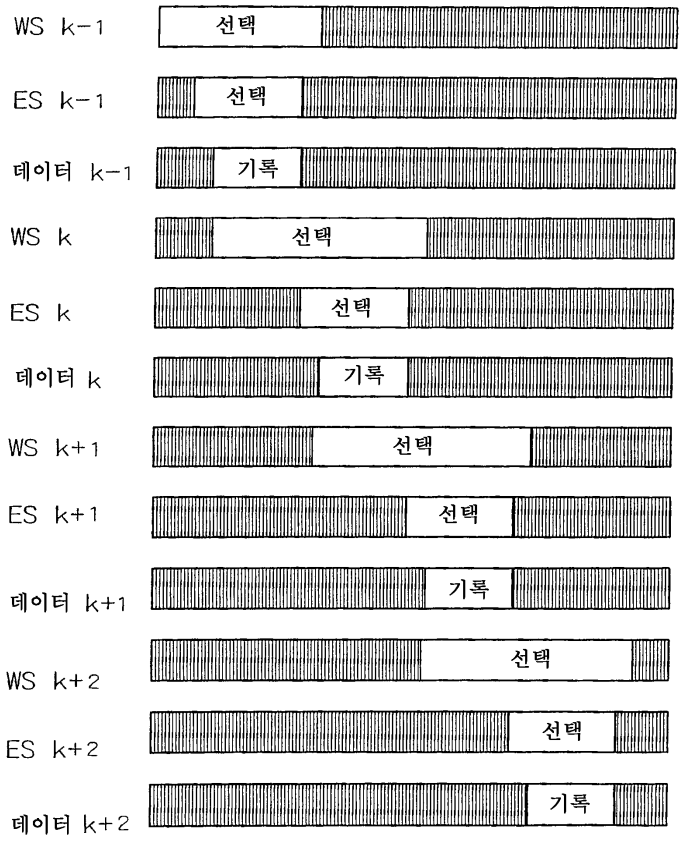
도면9


LS
선택
WS k-1
선택
ES k-1
선택
데이터 k-1
기록
WS k
선택
ES k
선택
데이터 k
기록
WS k+1
선택
ES k+1
선택
데이터 k+1
기록
WS k+2
선택
ES k+2
선택
데이터 k+2
기록

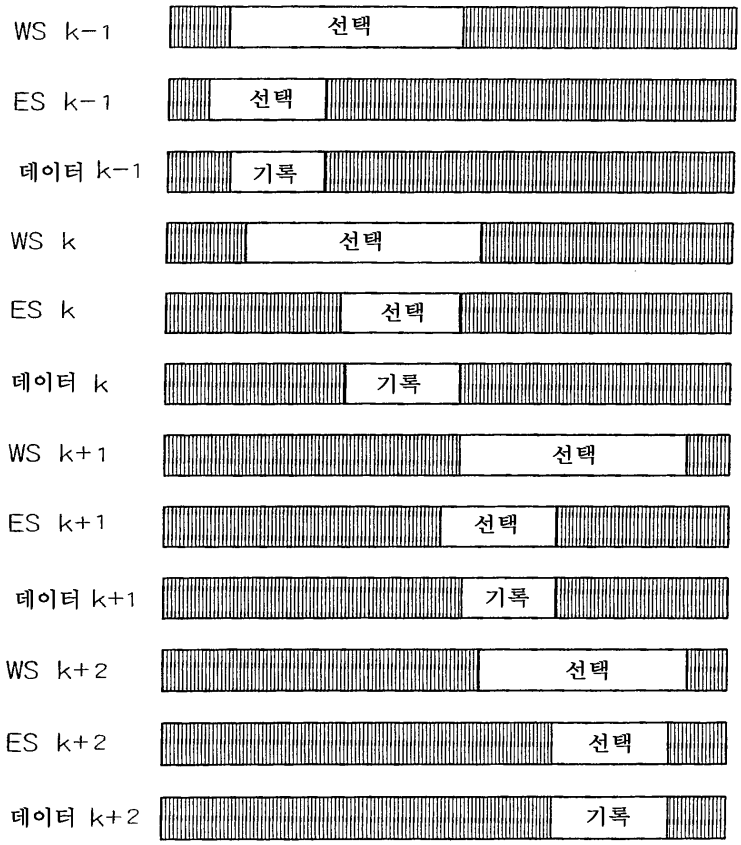
도면10


11-k-1
데이터 전류
WSk-1
ESk-1
11-k
바이패스 전류
23
25
22
24
26
데이터 전류
제어 회로
21
WSk
ESk
12B-k
12A-k
11-k+1
WSk+1
ESk+1
11-k+2
WSk+2
ESk+2
14-i
데이터 전류

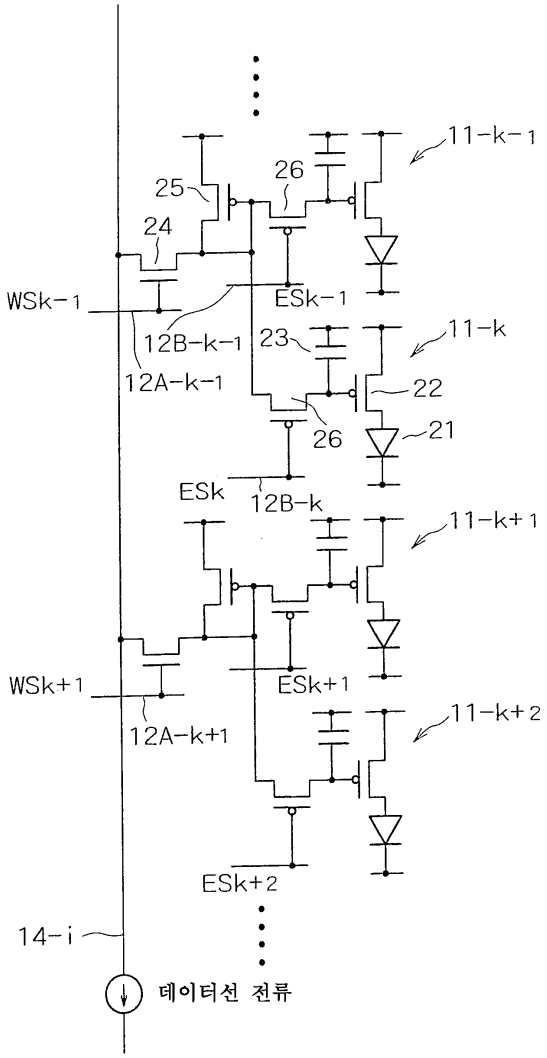
도면11


WS k-1
선택
ES k-1
선택
데이터 k-1
기록
WS k
선택
ES k
선택
데이터 k
기록
WS k+1
선택
ES k+1
선택
데이터 k+1
기록
WS k+2
선택
ES k+2
선택
데이터 k+2
기록

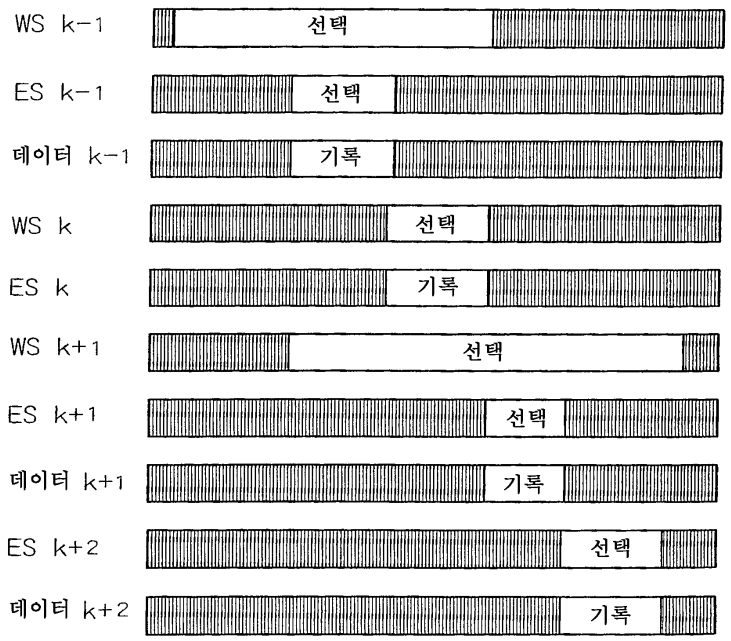
도면12


WS k-1
선택
ES k-1
선택
데이터 k-1
기록
WS k
선택
ES k
선택
데이터 k
기록
WS k+1
선택
ES k+1
선택
데이터 k+1
기록
WS k+2
선택
ES k+2
선택
데이터 k+2
기록

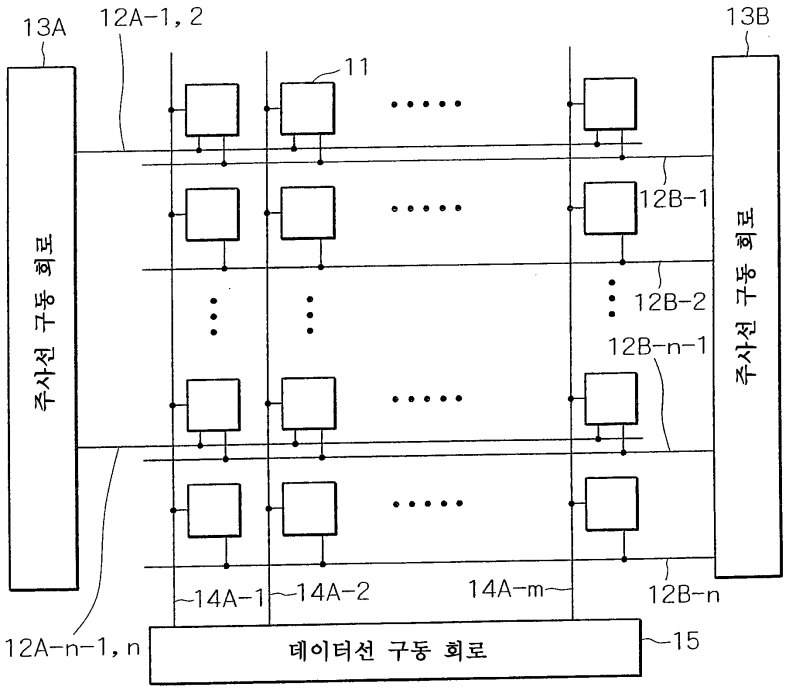
도면13


11-k-1
26
25
24
WSk-1
ESk-1
12B-k-1
23
11-k
12A-k-1
22
26
21
ESk
12B-k
11-k+1
WSk+1
ESk+1
12A-k+1
11-k+2
ESk+2
14-i
데이터선 전류

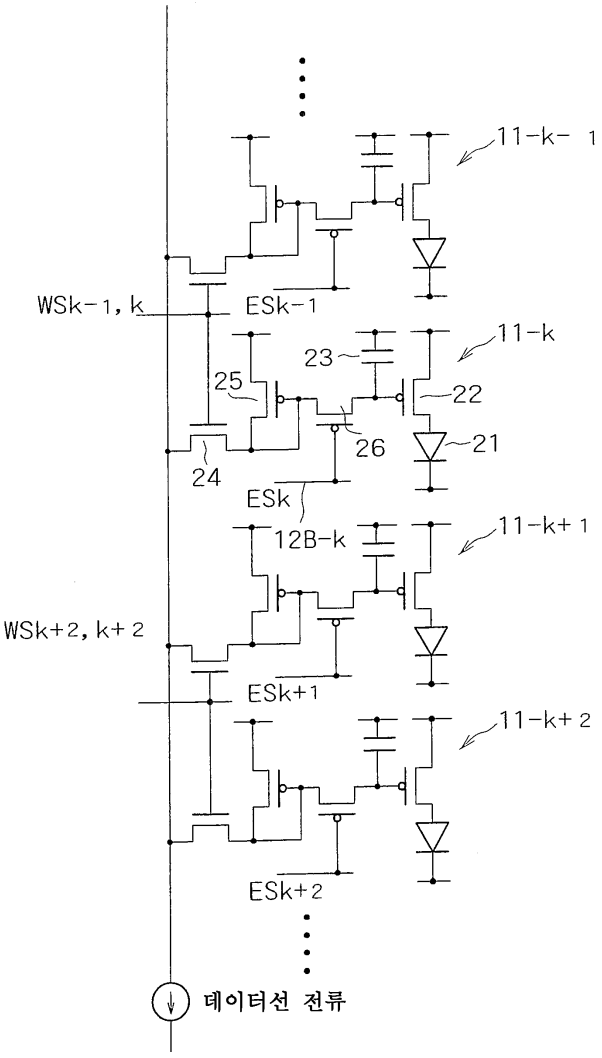
도면14


WS k-1
선택
ES k-1
선택
데이터 k-1
기록
WS k
선택
ES k
기록
WS k+1
선택
ES k+1
선택
데이터 k+1
기록
ES k+2
선택
데이터 k+2
기록

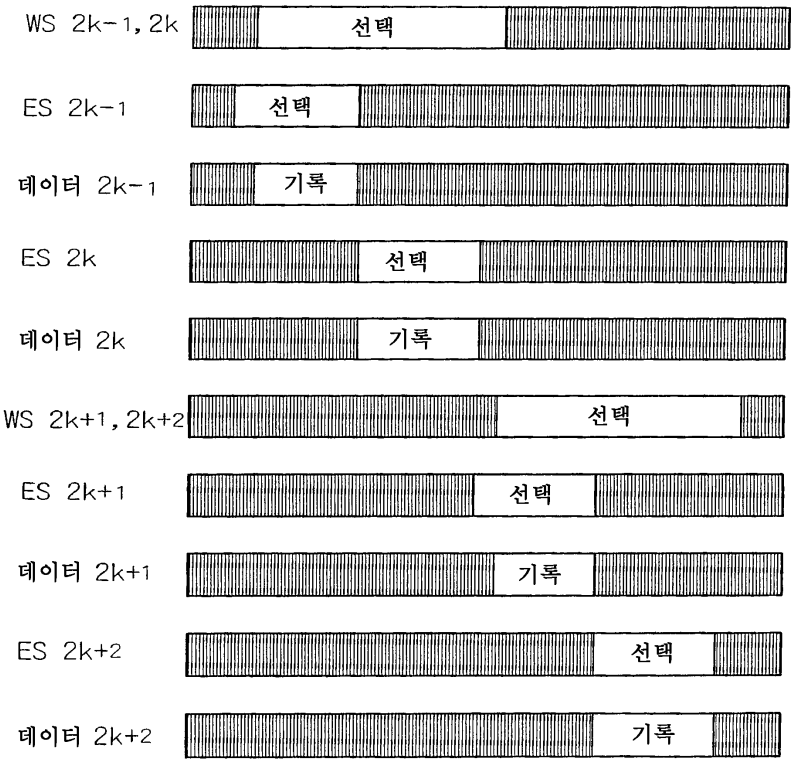
도면15


13A
12A-1, 2
11
13B
12B-1
12B-2
12B-n-1
주사선 구동 회로
주사선 구동 회로
14A-1
14A-2
14A-m
12B-n
12A-n-1, n
데이터선 구동 회로
15

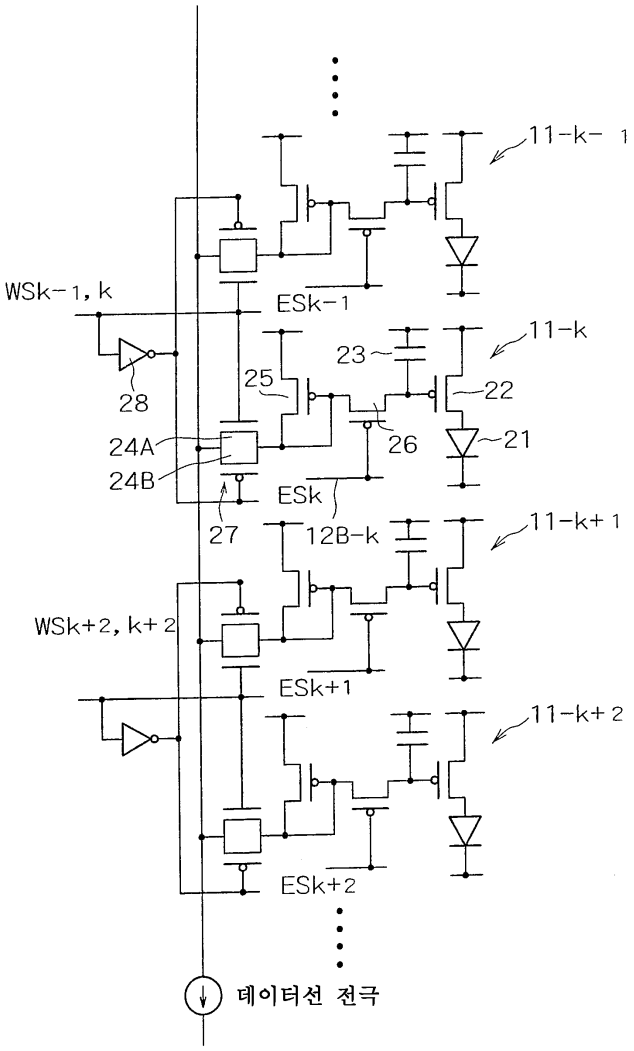
도면16


11-k- 1
WSk-1, k
ESk-1
11-k
23
25
22
26
21
24
ESk
12B-k
11-k+1
WSk+2, k+2
ESk+1
11-k+2
ESk+2
데이터선 전류

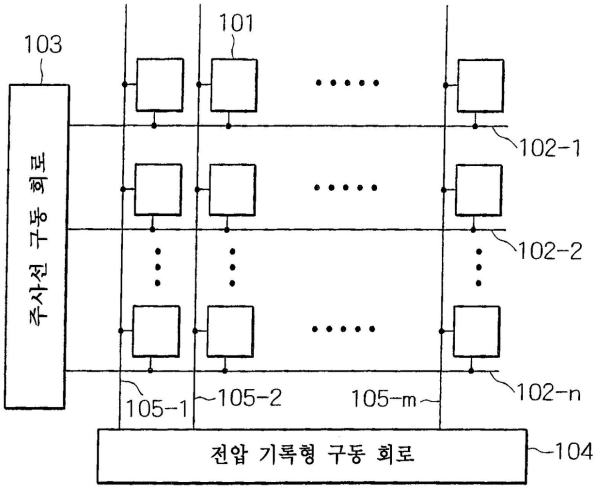
도면17


WS 2k-1, 2k
선택
ES 2k-1
선택
데이터 2k-1
기록
ES 2k
선택
데이터 2k
기록
WS 2k+1, 2k+2
선택
ES 2k+1
선택
데이터 2k+1
기록
ES 2k+2
선택
데이터 2k+2
기록

도면18


11-k-1
WSk-1, k
ESk-1
11-k
23
25
22
28
26
21
24A
24B
ESk
27
12B-k
11-k+1
WSk+2, k+2
ESk+1
11-k+2
ESk+2
데이터선 전극

专利名称(译)	有源矩阵型显示装置，有源矩阵型有机电致发光显示装置及其驱动方法		
公开(公告)号	KR100888558B1	公开(公告)日	2009-03-16
申请号	KR1020020030682	申请日	2002-05-31
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	ASANO MITSURU		
发明人	ASANO,MITSURU		
IPC分类号	G09G3/30 H01L51/50 G09F9/30 G09G3/20 G09G3/32 H01L27/32		
CPC分类号	G09G2300/0842 G09G2300/0814 G09G2300/0804 G09G2310/0262 G09G2320/0252 G09G3/3241 G09G2300/0417 G09G2320/0223		
代理人(译)	李，何炳 李昌勋		
优先权	2002134918 2002-05-10 JP 2001163955 2001-05-31 JP		
其他公开文献	KR1020020092248A		
外部链接	Espacenet		

摘要(译)

根据本发明的使用电流写入型像素电路的有源矩阵型有机EL显示装置具有用于与像素电路连接的每条数据线的电流控制电路。电流控制电路将一部分数据线电流作为旁路电流提供给像素电路。电流控制电路（数据线电流=数据电流+旁路电流）数据线电流。因此，可以将数据线驱动电流设置为大于流过设置在像素电路中的TFT的数据电流，由此减少亮度数据写入时间。 此外，当记录时间被设定为不变时，可以减小在像素电路中提供的TFT的晶体管尺寸。