# (19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。Int. Cl. *H05B 33/26* (2006.01)

(45) 공고일자

2006년10월17일

(11) 등록번호

10-0635510

(24) 등록일자

2006년10월11일

(21) 출원번호

10-2005-0074969

(65) 공개번호

(22) 출원일자

2005년08월16일

(43) 공개일자

(73) 특허권자

삼성에스디아이 주식회사 경기 수원시 영통구 신동 575

(72) 발명자

정보용

경기 용인시 기흥읍 공세리 삼성SDI중앙연구소

(74) 대리인

박상수

심사관 : 추장희

## (54) 유기전계발광장치의 패널

#### 요약

주사 라인과 수직으로 교차하는 보상 전원 라인을 가지는 유기전계발광장치의 패널이 개시된다. 보상 전원 라인은 유기전 계발광소자의 발광에 요구되는 구동 전류를 제어하는데 사용된다. 하나의 주사 신호에 의해 선택된 다수의 화소들에 개별 적으로 보상 전원 전압을 인가하여 각각의 화소의 전기적 특성에 적합한 구동 전류를 발생할 수 있다.

#### 대표도

도 3

## 명세서

#### 도면의 간단한 설명

도 1은 종래 기술에 따라 보상 전원 라인을 구비하는 유기전계발광장치의 패널을 도시한 평면도이다.

도 2은 본 발명의 바람직한 실시예에 따른 유기전계발광장치의 패널을 도시한 평면도이다.

도 3은 본 발명의 바람직한 실시예에 따른 유기전계발광장치의 패널을 도시한 블록도이다.

도 4은 본 발명의 바람직한 실시예에 따라 상기 도 2 및 도 3에 도시된 패널에 사용되는 화소를 도시한 회로도이다.

\* 도면의 주요부분에 대한 부호의 설명 \*

101, 201 : 주사 라인 211 : 제1 보상 전원 라인

301: 데이터 라인

#### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광장치에 관한 것으로, 더욱 상세하게는 유기전계발광장치의 배선구조에 관한 것이다. 한 프레임의 영상을 디스플레이하기 위한 유기전계발광장치는 다수의 화소들이 구비된 패널과 각각의 화소들에 전원 전압, 제어신호 및 데이터 신호를 인가하기 위한 다수의 라인들을 가진다.

다수의 화소들을 가지는 라인들의 배치에 관련된 기술은 대한민국 공개특허 제2005-0008040호, 대한민국 공개특허 제2002-0038304호에 개시되어 있다.

박동진에 의해 발명된 대한민국 공개특허 제2005-0008040호는 필드 순차형 액정 디스플레이 패널에 관한 것이다. 또한, 박동진의 발명은 각각의 화소가 화소전극에 인가되는 전압을 유지하기 위해 저장 커패시터를 구비하는 것을 특징으로 하고 있다.

이길재 등에 의해 발명된 대한민국 공개특허 제2002-0038304호는 유기전계발광장치의 배선구조에 관한 것이다. 이길재 등의 발명은 패널을 대형 화면으로 구성하는 경우, 발생될 수 있는 데이터 전극의 신호 지연 현상을 방지하기 위해 데이터 라인이 패널의 양측에 연장되어 구성된 것을 특징으로 하고 있다. 또한, 데이터 라인과 주사 라인은 서로 수직으로 교차하며 형성되는 배선 구조를 가진다.

화소의 구성이 능동 매트릭스형인 경우, 화소는 구동 트랜지스터의 문턱 전압의 변화에 따른 특성의 저하가 문제가 된다. 또한, 패널의 면적이 커질수록 전원 라인의 길이도 길어지므로, 전원 라인에서의 전압 강하가 발생한다. 전원 라인에서의 전압 강하에 의해 패널에 디스플레이되는 영상은 계조의 불균일이 발생한다. 이를 위해 데이터 신호를 저장하는 커패시터 에 보상 전원 전압을 인가하는 회로구조를 가지는 화소가 구비되기도 한다.

도 1은 종래 기술에 따라 보상 전원 라인을 구비하는 유기전계발광장치의 패널을 도시한 평면도이다.

도 1을 참조하면, 보상 전원 라인은 주사 라인과 수평으로 배치된다. 또한, 패널(100)에는 다수의 화소들(미도시)이 규칙적으로 배치된다. 예컨대, 제1 보상 전원 라인(103)은 제1 주사 라인(101)과 평행하며, 제1 주사 라인(101)에 연결된 제1행의 화소들에 보상 전원 전압을 인가한다. 제1 보상 전원 라인(103)을 통해 보상 전원 전압이 인가되는 경우, 제1행에 배치된 모든 화소들은 보상 전원 전압을 수신하여 각각의 커패시터에 보상 전원 전압을 저장한다. 따라서, 하나의 라인에 대한 주사 동작이 수행되기 위해서는 하나의 라인에 연결된 모든 화소들의 커패시터들을 충전하여야 한다. 패널의 면적이 커지고, 하나의 라인에 연결된 화소의 수가 증가하는 경우, 화소의 커패시터를 충전하기 위해 소모되는 시간은 증가한다. 따라서, 대형 패널의 경우, 하나의 라인에 연결된 화소들의 커패시터를 충전하기 위해 과도한 시간이 요구되는 문제가 발생한다.

#### 발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위한 본 발명의 목적은, 하나의 주사 라인에 연결된 화소들에 개별적으로 보상 전원 전압을 인가하는 유기전계발광장치 패널을 제공하는데 있다.

# 발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명은, 영상을 디스플레이하기 위한 다수의 화소들; 상기 화소들에 주사 신호들을 공급하기 위한 주사 라인들; 상기 화소들에 데이터 신호들을 공급하기 위한 데이터 라인들; 및 상기 주사 라인들에 수직으로 교차하며, 상기 화소들에 보상 전원 전압을 공급하기 위한 보상 전원 라인들을 포함하는 유기전계발광장치의 패널을 제공한다.

이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

#### 실시예

도 2은 본 발명의 바람직한 실시예에 따른 유기전계발광장치의 패널을 도시한 평면도이다.

도 2를 참조하면, 다수의 화소들, 전원 라인들 및 화소의 구동에 요구되는 다수의 제어 라인들은 본 발명의 용이한 이해를 위해 생략된 것에 불과하다. 따라서, 상기 도 2에 개시되는 평면도는 패널을 구성하는 화소 및 다수의 전원 라인들과 제어라인들을 포함한다.

상기 도 2에서, 수평 방향으로 다수의 주사 라인들이 배치된다. 또한, 수직 방향으로는 다수의 보상 전원 라인이 배치된다. 제1 주사 라인(201)을 통해 제1 주사 신호가 인가되면, 상기 제1 주사 라인(201)에 연결된 각각의 화소에는 보상 전원 전 압이 인가된다. 즉, 제1 주사 라인(201)에 연결된 화소들에는 제1 보상 전원 라인(211)을 통하여 제1 보상 전원 전압, 제2 보상 전원 라인(213)을 통하여 제1 보상 전원 전압, 제3 보상 전원 라인(215)을 통하여 제3 보상 전원 전압이 인가된다. 따라서, 수평 방향으로 배열되고, 제1 주사 라인(201)에 연결된 각각의 화소에는 보상 전원 라인을 달리하는 보상 전원 전압이 인가된다.

도 3은 본 발명의 바람직한 실시예에 따른 유기전계발광장치의 패널을 도시한 블록도이다.

도 3을 참조하면, 유기전계발광장치의 패널은 다수의 데이터 라인들, 보상 전원 라인들, 다수의 주사 라인들 및 다수의 화소들을 가진다.

화소는 데이터 라인(301)과 주사 라인(303,305)이 교차하는 영역에 형성된다. 각각의 화소에는 2개의 주사 신호, 하나의데이터 신호 및 보상 전원 전압이 인가된다. 예컨대, 화소 P11에는 이전 주사 신호 S[1] 및 현재 주사 신호 S[2]가 인가되며, 데이터 신호 D[1] 및 보상 전원 전압 Vsus[1]이 인가된다.

또한, 보상 전원 라인(307)은 주사 라인들(303,305)에 수직으로 교차하며 형성된다. 또한, 상기 보상 전원 라인(307)은 상기 주사 라인들(303,305)과 전기적으로 연결되지 않으므로, 제조 공정시 서로 다른 층으로 형성된다.

상기 보상 전원 라인(307)은 데이터 라인(301)과 한 쌍을 이루어 각각의 화소에 공급된다. 따라서, 구비되는 보상 전원 라인(307)의 수는 데이터 라인(301)의 수와 실질적으로 동일하다.

또한, 상기 도 3에서 도시되지 아니하였으나, 본 실시예에 따른 유기전계발광장치의 패널은 발광 제어 라인을 더 구비할 수 있다. 즉, 각각의 화소에 발광제어신호를 공급하는 발광 제어 라인이 각각의 화소에 연결될 수 있다.

이전 주사 신호 S[1]의 인가에 의해 화소들 P11,..., P1m에는 보상 전원 전압 Vsus[1],..., Vsus[m]이 인가된다. 즉, 화소 P11에는 Vsus[1], 화소 P12에는 Vsus[2], 화소 P1m에는 Vsus[m]이 각각 인가된다. 계속해서, 현재 주사 신호 S [2]가 인가되면, 각각의 화소에는 데이터 신호가 인가된다. 즉, 화소 P11에는 D[1], 화소 P12에는 D[2], 화소 P1m에는 D[m]이 인가된다.

따라서, 보상 전원 전압은 각각의 화소에 개별적으로 인가됨을 알 수 있다.

도 4은 본 발명의 바람직한 실시예에 따라 상기 도 2 및 도 3에 도시된 패널에 사용되는 화소를 도시한 회로도이다.

도 4을 참조하면, 화소 회로는 5개의 트랜지스터들, 2개의 커페시터들 및 유기전계발광소자 OLED를 가진다. 또한, 상기 화소 회로에는 양의 전원 전압 ELVDD, 음의 전원 전압 ELVSS, 보상 전원 전압 Vsus, 데이터 신호 D[m], 현재 주사 신호 S[n] 및 이전 주사 신호 S[n-1]이 인가된다.

제1 트랜지스터 Q1은 데이터 라인(401)과 제1 노드 N1 사이에 연결되며, 게이트 단자를 통해 현재 주사 신호 S[n]을 입력받는다. 따라서, 현재 주사 신호 S[n]에 따라 상기 제1 트랜지스터 Q1은 온/오프 동작을 수행한다.

제2 트랜지스터 Q2는 보상 전원 라인(403)과 제1 노드 N1 사이에 연결된다. 또한, 제2 트랜지스터 Q2의 게이트 단자에는 이전 주사 신호 S[n-1]이 인가된다. 따라서, 제2 트랜지스터 Q2는 이전 주사 신호 S[n-1]에 따라 온/오프 동작을 수행한다.

제3 트랜지스터 Q3은 제2 노드 N2 및 제3 노드 N3 사이에 연결된다. 상기 제3 트랜지스터 Q3의 게이트 단자에는 이전 주사 신호 S[n-1]이 인가된다. 즉, 이전 주사 신호 S[n-1]은 제2 트랜지스터 Q2의 게이트 단자 및 제3 트랜지스터 Q3의 게이트 단자에 공통으로 인가된다.

제4 트랜지스터 Q4는 양의 전원 전압 ELVDD 및 제3 노드 N3 사이에 연결된다. 제4 트랜지스터 Q4의 게이트 단자는 제2 노드 N2에 연결된다.

제5 트랜지스터 Q5는 제3 노드 N3 및 유기전계발광소자 OLED 사이에 연결된다. 또한, 제5 트랜지스터 Q5의 게이트 단자에는 발광제어신호 E[n]이 인가된다. 상기 제5 트랜지스터 Q5는 발광제어신호 E[n]에 따라 온/오프 동작을 수행하고, 트랜지스터 Q4에서 발생되는 구동 전류 Idr을 유기전계발광소자 OLED에 전달한다.

유기전계발광소자 OLED는 트랜지스터 Q5와 음의 전원 전압 ELVSS 사이에 연결된다. 상기 유기전계발광소자 OLED는 유기발광층을 가지며, 유기발광층을 흐르는 구동 전류 Idr에 따라 발광 동작을 수행한다.

제1 커패시터 Cst는 양의 전원 전압 LEVDD와 제1 노드 N1 사이에 연결되고, 제2 커패시터 Cth는 제1 노드 N1과 제2 노드 N2 사이에 연결된다.

먼저, 이전주사신호 S[n-1]이 로우 레벨이고, 현재주사신호 S[n]이 하이 레벨인 경우, 제2 트랜지스터 Q2 및 제3 트랜지스터 Q3은 턴온되고, 제1 트랜지스터 Q1은 턴오프된다. 턴온된 제2 트랜지스터 Q2를 통해 보상 전원 전압 Vsus는 제1 노드 N1에 인가된다. 또한, 턴온된 제3 트랜지스터 Q3에 의해 제4 트랜지스터 Q4는 다이오드 연결된 구성을 가진다. 따라서, 제2 노드 N2의 전압은 ELVDD - | Vth4 | 이다( | Vth4 | 는 트랜지스터 Q4의 문턱전압의 절대치임). 즉, 제2 커패시터 Cth는 ELVDD - | Vth4 | - Vsus의 전압차를 저장한다.

계속해서, 이전주사신호 S[n-1]이 하이 레벨이고, 현재주사신호 S[n]이 로우 레벨인 경우, 제2 및 제3 트랜지스터들 Q2 및 Q3는 턴오프되고, 제1 트랜지스터 Q1은 턴온된다. 턴온된 제1 트랜지스터 Q1을 통해 데이터 신호 D[m]은 제1 노드 N1에 인가된다. 제2 커패시터 Cth는 일정한 전압차 ELVDD - |Vth4| - Vsus를 유지하여야 하므로, 제2 노드 N2는 ELVDD - |Vth4| - Vsus + D[m]의 레벨을 가진다. 또한, 제4 트랜지스터 Q4의 Vsg는 Vsus + |Vth4| - D[m]이 다.

계속해서 발광제어신호 E[m]이 로우 레벨을 가지면, 트랜지스터 Q5는 트랜지스터 Q4에 의해 발생된 구동 전류 Idr을 유기전계발광장치에 공급한다. 상기 구동 전류 Idr은 다음의 수학식 1에 따른다.

# 수학식 1 Idr=K(Vsg- | Vth4 | )²(K는상수)

#### $Idr = K(Vsus - D[m])^2$

상기 수학식 1을 살펴보면, 구동 전류 Idr에서 양의 전원 전압 ELVDD 및 구동 전류 Idr을 형성하는 제4 트랜지스터 Q4의 문턱 전압 Vth4의 영향은 배제된다. 양의 전원 전압 ELVDD를 전달하는 전원 라인은 구동 전류 Idr의 형성에 필요한 전력을 공급하므로 패널내에서 전압 강하가 발생된다. 그러나, 보상 전원 라인(403)은 화소내의 커패시터에 바이어스 전압만을 인가하므로 패널내에서의 전압 강하는 거의 미미한 수준이다. 이러한 보상 전원 라인을 이용하여 화소에서 구동 전류를 형성한다.

이전주사신호 S[n-1] 및 현재주사신호 S[n]의 인가에 따른 화소의 선택과 데이터 신호의 기입 및 해당하는 화소에서의 발광 동작은 주사 라인을 바꾸어 순차적으로 수행된다. 다만, 영상을 디스플레이하는 방법에 따라, 화소의 선택동작은 비월 주사의 방식을 취할 수도 있다.

예컨대, 상기 도 4에서 이전주사신호 S[n-1] 및 현재주사신호 S[n]이 순차적으로 인가되면, 상기 주사신호들 S[n-1] 및 S[n]에 연결된 화소들은 선택된다. 또한, 보상 전원 전압 Vsus가 전송되는 보상 전원 라인은 주사 신호가 전송되는 주사라인과 교차되게 형성된다. 따라서, 주사신호들 S[n-1] 및 S[n]에 연결된 화소들에 대해 보상 전원 전압 Vsus는 개별적으로 인가될 수 있다.

이전주사신호 S[n-1] 및 현재주사신호 S[n]에 연결된 다수의 화소들이 동일한 양의 전원 전압 ELVDD를 유지하지 않는다. 따라서, 각각의 화소에 인가되는 보상 전원 전압 Vsus는 인가되는 화소에 적합하게 적절히 조절되어 인가될 수 있다.

만일, 다수의 화소들이 구비된 패널에서 해당하는 화소가 패널의 중앙 부위에 위치하는 경우, 해당하는 화소의 양의 전원 전압 ELVDD는 원하는 전압 레벨을 유지하지 않는 문제를 가진다. 즉, 양의 전원 라인에서 발생되는 전압 강하로 인해 해당하는 화소에 인가되는 양의 전원 전압은 원하는 전압 레벨보다 낮은 수치를 가지게 된다. 따라서, 보상 전원 전압 Vsus를 이용하여 패널의 중앙 부위에서도 원하는 구동 전류를 발생할 수 있다. 또한, 보상 전원 전압 Vsus를 공급하는 보상 전원 라인을 주사 라인과 교차되게 형성하여, 하나의 주사 라인에 연결된 다수의 화소들에 대해 개별적으로 보상 전원 전압 Vsus를 인가할 수 있다.

#### 발명의 효과

상기와 같은 본 발명에 따르면, 유기전계발광장치는 주사 신호를 화소에 공급하는 주사 라인과 교차하도록 보상 전원 라인이 배치된다. 따라서, 주사 라인에 의해 선택된 다수의 화소에 대해 개별적으로 보상 전원 라인을 통해 보상 전원 전압을 인가할 수 있다. 각각의 화소에 대해 개별적으로 보상 전원 전압을 인가함에 따라 각각의 화소에서의 양의 전원 전압의 변동을 적절히 보상할 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음 을 이해할 수 있을 것이다.

#### (57) 청구의 범위

## 청구항 1.

영상을 디스플레이하기 위한 다수의 화소들;

상기 화소들에 주사 신호들을 공급하기 위한 주사 라인들;

상기 화소들에 데이터 신호들을 공급하기 위한 데이터 라인들; 및

상기 주사 라인들에 수직으로 교차하며, 상기 화소들에 보상 전원 전압을 공급하기 위한 보상 전원 라인들을 포함하는 유기전계발광장치의 패널.

### 청구항 2.

제1 항에 있어서, 상기 화소는,

데이터 라인과 제1 노드 사이에 연결되고, 현재주사신호에 따라 온/오프 동작을 수행하여 상기 데이터 신호를 수신하기 위한 제1 트랜지스터;

보상 전원 라인과 상기 제1 노드 사이에 연결되고, 이전주사신호에 따라 온/오프 동작을 수행하며, 보상 전원 전압을 수신하기 위한 제2 트랜지스터;

양의 전원 전압과 상기 제1 노드 사이에 연결되고, 상기 보상 전원 전압 또는 상기 데이터 신호를 저장하기 위한 제1 커패 시터;

상기 제1 노드 및 제2 노드 사이에 연결되고, 보상 전원 전압의 인가 또는 상기 데이터 신호의 인가에 대해 상기 제2 노드의 전압을 변화시켜 동일한 전압차를 유지하기 위한 제2 커패시터;

상기 제2 노드 및 제3 노드 사이에 연결되고, 이전주사신호에 따라 온/오프 동작을 수행하기 위한 제3 트랜지스터;

양의 전원 전압 및 상기 제3 노드 사이에 연결되고, 상기 제2 노드에 인가되는 전압에 따라 구동 전류를 발생하기 위한 제4 트랜지스터;

상기 제3 노드 및 음의 전원 전압 사이에 연결되고, 발광제어신호에 따라 상기 구동 전류를 수신하기 위한 제5 트랜지스터; 및

상기 제5 트랜지스터로부터 공급되는 상기 구동 전류에 따라 발광 동작을 수행하기 위한 유기전계발광소자를 포함하는 것을 특징으로 하는 유기전계발광장치의 패널.

# 청구항 3.

제2항에 있어서, 상기 보상 전원 라인들은 상기 데이터 라인들의 수와 동일한 것을 특징으로 하는 유기전계발광장치의 패널.

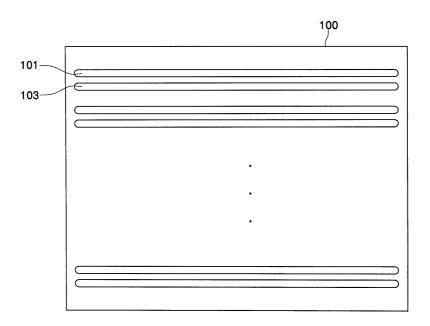
# 청구항 4.

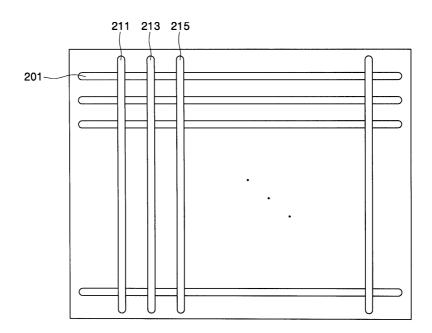
제3항에 있어서, 상기 보상 전원 라인들은 상기 주사 라인들과 층을 달리하여 형성되는 것을 특징으로 하는 유기전계발광 장치의 패널.

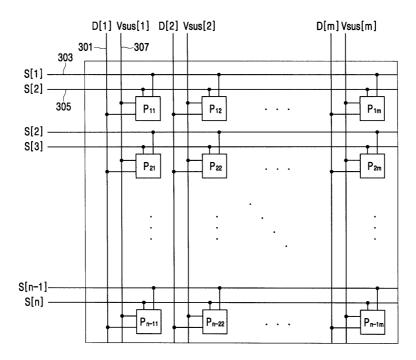
# 청구항 5.

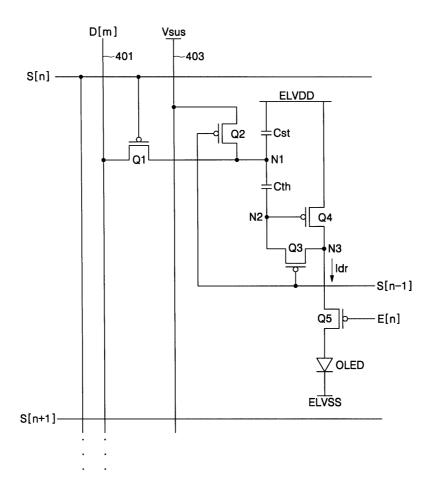
제4항에 있어서, 상기 보상 전원 전압은 상기 이전 주사 신호에 의해 선택된 화소들에 개별적으로 인가되는 것을 특징으로 하는 유기전계발광장치의 패널.

# 도면1











专利名称(译)	有机电致发光器件面板		
公开(公告)号	KR100635510B1	公开(公告)日	2006-10-17
申请号	KR1020050074969	申请日	2005-08-16
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUNG BO YONG		
发明人	CHUNG BO YONG		
IPC分类号	H05B33/26		
CPC分类号	G09G3/3233 H01L27/3211 H01L27/3248 H01L2924/12044		
代理人(译)	PARK,常树		
外部链接	<u>Espacenet</u>		

### 摘要(译)

公开了一种有机电致发光器件的面板,其具有垂直于扫描线交叉的补偿 电源线。补偿电源线用于控制有机电致发光器件发光所需的驱动电流。 补偿电源电压可以单独地施加到由一个扫描信号选择的多个像素,以产 生适合于每个像素的电特性的驱动电流。 3

