

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년07월14일 10-0600350 2006년07월05일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2004-0034560 2004년05월15일	(65) 공개번호 (43) 공개일자	10-2005-0109372 2005년11월21일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	신동용 서울특별시관악구봉천1동969-37
(74) 대리인	신영무

심사관 : 조지은

(54) 역다중화 및 이를 구비한 유기 전계발광 표시 장치

요약

본 발명은 유기 전계발광 표시장치 및 역다중화부에 관한 것이다.

본 발명은 복수의 화소, 상기 복수의 화소에 주사신호를 전달하는 복수의 주사선, 상기 복수의 화소에 출력데이터전류를 전달하는 복수의 출력데이터선, 상기 복수의 주사선에 주사신호를 출력하는 주사 구동부, 입력데이터전류를 역다중화한 출력데이터전류를 상기 복수의 출력데이터선에 전달하며 복수의 역다중화 회로를 포함하는 역다중화부, 및 상기 역다중화부에 입력데이터전류를 전달하는 데이터 구동부를 포함하는 유기 전계발광 표시장치를 제공한다. 상기 역다중화 회로는 1개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화하여 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 출력데이터선으로 전달한다.

본 발명에 의한 유기 전계발광 표시장치 및 역다중화부는 데이터 구동부의 복잡도를 감소시키며, 역다중화로 인하여 발생하는 화상의 고정 패턴을 제거할 수 있다는 장점이 있다.

대표도

도 3

색인어

유기 전계발광 표시장치, OLED, 화소 회로, 문턱전압, 역다중화부

명세서

도면의 간단한 설명

도 1은 종래기술에 의한 능동 매트릭스 방식의 $n \times m$ 유기 전계발광 표시장치를 도시한 도면이다.

도 2는 도 1의 유기 전계발광 표시장치에 채용된 화소의 회로도이다.

도 3은 본 발명의 일실시예에 의한 $n \times m$ 능동 매트릭스 방식의 유기 전계발광 표시장치의 회로도이다.

도 4는 도 3의 유기 전계발광 표시장치에 채용된 부화소의 회로도이다.

도 5는 도 4의 부화소 회로를 구동하기 위한 시간에 따른 신호도이다.

도 6은 도 3의 유기 전계발광 표시장치에 채용된 역다중화부의 회로도이다.

도 7은 도 6의 역다중화 회로의 입출력 신호가 시간에 따라 도시된 신호도이다.

도 8은 1:2 역다중화 회로를 사용하는 역다중화부의 회로도이다.

도 9는 도 6에 채용된 샘플 및 홀드 회로를 도시한 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광 표시장치(organic electroluminescent display) 및 역다중화부에 관한 것이다. 특히 가로줄 무늬 및 세로줄 무늬 등의 고정 패턴이 발생하지 아니하는 유기 전계발광 표시장치에 관한 것이다.

유기 전계발광 표시장치는 유기물 박막에 음극과 양극을 통하여 주입된 전자와 정공이 재결합(recombination)하여 여기자(exciton)을 형성하고 형성된 여기자로부터 특정한 파장의 빛이 발생하는 현상을 이용한 표시장치이다. 유기 전계발광 표시장치는 자체 발광소자를 이용하여 구성되므로 LCD(liquid crystal display)와 달리 별도의 광원을 필요로 하지 않는다는 특징을 가지고 있다. 또한, 유기 전계발광 표시장치를 구성하는 유기 전계발광 소자의 휘도는 유기 전계발광 소자에 흐르는 전류량에 의하여 제어된다는 특징을 가지고 있다.

유기 전계발광 표시장치의 구동 방식으로는 수동 매트릭스 방식과 능동 매트릭스 방식이 있다. 이 중에서, 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는 방식이다. 수동 매트릭스 방식에 의한 유기 전계발광 표시장치는 그 구조가 단순하므로 구현이 용이한 반면에, 대화면 구현시 많은 전류량이 소모되고 각 발광 소자를 구동할 수 있는 시간이 줄어든다는 문제점이 있다. 능동 매트릭스 방식은 능동 소자를 이용하여 발광 소자에 흐르는 전류량을 제어하는 방식이다. 능동 소자로는 박막 트랜지스터(thin film transistor, 이하 TFT라 함)가 주로 사용된다. 능동 매트릭스 방식은 다소 복잡하나 전류 소모량이 적고 발광 시간이 길어진다는 장점이 있다.

이하 도 1 및 2를 참조하여 종래기술에 의한 유기 전계발광 표시장치를 설명한다.

도 1은 종래기술에 의한 능동 매트릭스 방식의 $n \times m$ 유기 전계발광 표시장치를 도시한 도면이다.

도 1을 참조하면, 유기 전계발광 표시장치는 유기 전계발광 표시장치 패널(11), 주사 구동부(scan driver)(12) 및 데이터 구동부(data driver)(13)를 포함한다. 유기 전계발광 표시장치 패널(11)은 $n \times m$ 개의 화소(14), 가로 방향으로 형성된 n 개의 주사선(SCAN[1], SCAN[2], ... SCAN[n]) 및 세로 방향으로 형성된 m 개의 데이터선(DATA[1], DATA[2], ... DATA[m])을 포함한다. 주사선(SCAN1)은 주사신호를 화소(14)에 전달한다. 데이터선(DATA)은 데이터전압을 화소(14)에 전달한다. 주사 구동부(22)는 주사선(SCAN)에 주사신호를 인가한다. 데이터 구동부(23)는 데이터선(DATA)에 데이터전압을 인가한다.

도 2는 도 1의 유기 전계발광 표시장치에 채용된 화소의 회로도이다.

도 2를 참조하면, 유기 전계발광 표시장치의 화소는 유기 전계발광 소자(OLED), 구동 트랜지스터(MD), 캐패시터(C) 및 스위칭 트랜지스터(MS)를 포함한다. 유기 전계발광 소자(OLED)에 구동 트랜지스터(MD)가 연결되어, 구동 트랜지스터(MD)가 유기 전계발광 소자(OLED)에 발광을 위한 전류를 공급한다. 구동 트랜지스터(MD)의 전류량은 스위칭 트랜지스터(MS)를 통해 인가되는 데이터전압에 의해 제어된다. 캐패시터(C)가 구동 트랜지스터(MD)의 소오스와 게이트 사이에 연결되어, 데이터 전압에 의하여 인가된 전압을 일정 기간 유지한다.

이와 같은 구성으로 인하여, 스위칭 트랜지스터(MS)의 게이트에 인가되는 주사 신호에 의하여 스위칭 트랜지스터(MS)가 온 되면, 데이터선을 통해 데이터 전압이 구동 트랜지스터(MD)의 게이트에 인가된다. 그리고, 구동 트랜지스터(MD)의 게이트에 인가되는 데이터 전압에 대응하여 구동 트랜지스터(MD)를 통해 유기 전계발광 소자(OLED)에 전류가 흘러 발광이 이루어진다.

이때, 유기 전계발광 소자에 흐르는 전류는 수학식 1과 같다.

수학식 1

$$I_{OLED} = I_D = (\beta/2)(V_{GS} - V_{TH})^2 = (\beta/2)(V_{DD} - V_{DATA} - |V_{TH}|)^2$$

여기서, I_{OLED} 는 유기 전계발광 소자(OLED)에 흐르는 전류, I_D 는 구동 트랜지스터의 소오스에서 드레인방향으로 흐르는 전류, V_{GS} 는 구동 트랜지스터(MD)의 게이트와 소오스 사이의 전압, V_{TH} 는 구동 트랜지스터(MD)의 문턱 전압, V_{DD} 는 전원 전압, V_{DATA} 는 데이터 전압, β 는 이득 계수(gain factor)를 나타낸다.

상술한 종래기술에 의한 유기 전계발광 표시장치는 데이터 구동부(13)가 직접 픽셀의 데이터선(DATA)에 연결되어 있다. 따라서, 데이터선(DATA)의 수가 늘어나면 데이터 구동부(13)의 복잡도가 데이터선(DATA)의 수에 비례하여 증가하게 된다. 또한, 데이터 구동부(13)가 유기 전계발광 표시장치 패널(11)과는 별도의 칩으로 구현되는 경우에는 데이터선(DATA)의 수가 늘면 데이터 구동부(13)의 핀 수와 데이터 구동부(13)와 유기 전계발광 표시장치 패널(11)를 접속시키는 배선의 수가 늘어야 한다. 이는 많은 비용과 공간을 소모한다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상술한 문제점을 해결하기 위한 것으로, 본 발명의 목적은 데이터 구동부와 유기 전계발광 표시장치 패널 사이에 역다중화부를 포함하되, 역다중화로 인하여 발생하는 화상의 고정 패턴을 제거한 유기 전계발광 표시장치 및 이에 사용되는 역다중화부를 제공하는데 있다.

발명의 구성 및 작용

상술한 목적을 달성하기 위한 기술적 수단으로서, 본 발명의 제 1 측면은 복수의 화소, 상기 복수의 화소에 주사신호를 전달하는 복수의 주사선, 상기 복수의 화소에 출력데이터전류를 전달하는 복수의 출력데이터선, 상기 복수의 주사선에 주사신호를 출력하는 주사 구동부, 입력데이터전류를 역다중화한 출력데이터전류를 상기 복수의 출력데이터선에 전달하며 복수의 역다중화 회로를 포함하는 역다중화부, 및 상기 역다중화부에 입력데이터전류를 전달하는 데이터 구동부를 포함하는 유기 전계발광 표시장치를 제공한다. 상기 역다중화 회로는 1 개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화하여 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 출력데이터선으로 전달한다.

본 발명의 제 2 측면은 복수의 화소에 출력데이터전류를 전달하는 복수의 역다중화 회로, 상기 역다중화 회로에 샘플신호를 전달하며, 그 개수가 상기 화소에 포함된 부화소의 개수의 짝수배인 복수의 샘플 신호선, 및 상기 역다중화 회로에 홀드신호를 전달하는 제 1 및 2 홀드 신호선을 포함한다. 상기 역다중화 회로는 상기 샘플신호 및 홀드신호에 응답하여 1 개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화하여 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 출력데이터선으로 전달한다.

이하, 도 3 내지 9를 참조하여 본 발명의 일실시예에 의한 유기 전계발광 표시장치를 설명한다.

도 3은 본 발명의 일실시예에 의한 $n \times m$ 능동 매트릭스 방식의 유기 전계발광 표시장치의 회로도이다.

도 3을 참조하면, 유기 전계발광 표시장치는 유기 전계발광 표시장치 패널(21), 주사 구동부(scan driver)(22), 데이터 구동부(data driver)(23) 및 역다중화부(24)를 포함한다.

유기 전계발광 표시장치 패널(21)은 $n \times m$ 개의 화소(25), 가로 방향으로 형성된 n 개의 제 1 주사선(SCAN1[1], SCAN1[2], ... SCAN1[n])과 n 개의 제 2 주사선(SCAN2[1], SCAN2[2], ... SCAN2[n]), 및 세로 방향으로 형성된 $3m$ 개의 출력데이터선(DoutR[1], DoutG[1], DoutB[1], ... DoutR[m], DoutG[m], DoutB[m])을 포함한다. 각 화소(25)는 원하는 색채를 표현할 수 있는 최소 단위로서, 3개의 부화소(26R, 26G, 26B) 즉 적색을 발광하는 부화소(26R), 녹색을 발광하는 부화소(26G) 및 청색을 발광하는 부화소(26B)를 포함한다. 제 1 및 2 주사선(SCAN1, SCAN2)은 제 1 및 2 주사신호를 화소(25)에 전달한다. 적색, 녹색 및 청색 출력데이터선(DoutR, DoutG, DoutB)은 출력 데이터전류를 적색, 녹색 및 청색 부화소(26R, 26G, 26B)에 전달한다. 부화소(26R, 26G, 26B)는 전류 기입방식으로 동작한다. 즉, 선택 기간동안 출력데이터선(DoutR, DoutG, DoutB)에 흐르는 전류에 대응하는 전압을 캐패시터(미도시)에 기록하였다가, 발광 기간동안 상기 캐패시터의 전압에 대응하는 전류를 유기 전계발광 소자(미도시)에 공급하는 방식으로 동작한다.

주사 구동부(22)는 제 1 및 2 주사선(SCAN1, SCAN2)에 제 1 및 2 주사신호를 인가한다.

데이터 구동부(23)는 m 개의 입력데이터선(Din[1], Din[2], ... Din[m])에 입력데이터전류를 전달한다.

역다중화부(24)는 입력데이터전류를 전달받고, 이를 역다중화한 출력데이터전류를 $3m$ 개의 출력데이터선(DoutR[1], DoutG[1], DoutB[1], ... DoutR[m], DoutG[m], DoutB[m])으로 전달한다. 역다중화부(24)는 m 개의 샘플 및 홀드 방식의 역다중화 회로(미도시)를 가진다. 각 역다중화 회로는 1:3 역다중화 회로이므로, 1개의 입력데이터선(Din)으로 전달된 입력데이터전류가 역다중화되어 3개의 출력데이터선(DoutR, DoutG, DoutB)으로 전달된다.

도 4는 도 3의 유기 전계발광 표시장치에 채용된 부화소의 회로도이다.

도 4를 참조하면, 부화소는 유기 전계발광 소자(OLED) 및 부화소 회로를 포함한다. 부화소 회로는 구동 트랜지스터(MD), 제 1 내지 3 스위칭 트랜지스터(MS1, MS2, MS3) 및 캐패시터(C)를 포함한다. 구동 트랜지스터(MD) 및 제 1 내지 3 스위칭 트랜지스터(MS1, MS2, MS3)는 각자 게이트, 소오스 및 드레인을 가진다. 캐패시터(C)는 제 1 단자 및 제 2 단자를 가진다.

제 1 스위칭 트랜지스터(MS1)의 게이트는 제 1 주사선(SCAN1)에 접속되고 소오스는 제 1 노드(N1)에 접속되고 드레인은 출력데이터선(Dout)에 접속된다. 출력데이터선(Dout)은 도 3의 적색, 녹색 및 청색 출력데이터선 중 하나이다. 제 1 스위칭 트랜지스터(MS1)는 제 1 주사선(SCAN1)에 인가되는 제 1 주사신호에 응답하여 캐패시터(C)에 전하를 충전하는 기능을 수행한다.

제 2 스위칭 트랜지스터(MS2)의 게이트는 제 1 주사선(SCAN1)에 접속되고 소오스는 제 2 노드(N2)에 접속되고 드레인은 출력데이터선(Dout)에 접속된다. 제 2 스위칭 트랜지스터(MS2)는 제 1 주사선(SCAN1)에 인가되는 제 1 주사신호에 응답하여 출력데이터선(Dout)에 흐르는 출력데이터전류(I_{Dout})를 구동 트랜지스터(MD)에 전달하는 기능을 수행한다.

제 3 스위칭 트랜지스터(MS3)의 게이트는 제 2 주사선(SCAN2)에 접속되고 소오스는 제 2 노드(N2)에 접속되고 드레인은 유기 전계발광 소자에 접속된다. 제 3 스위칭 트랜지스터(MS3)는 제 2 주사선(SCAN2)에 인가되는 제 2 주사신호에 응답하여 구동 트랜지스터(MD)에 흐르는 전류를 유기 전계발광 소자(OLED)에 공급하는 기능을 수행한다.

캐패시터(C)의 제 1 단자에는 전원전압(VDD)이 인가되고, 제 2 단자는 제 1 노드(N1)에 접속된다. 캐패시터(C)는 제 1 및 2 스위칭 트랜지스터(MS1, MS2)가 온 상태인 기간에 구동 트랜지스터(MD)에 흐르는 출력데이터전류(I_{Dout})에 대응하는 게이트 소오스간 전압(V_{GS})에 해당하는 전하량을 충전하고, 제 1 및 2 스위칭 트랜지스터(MS1, MS2)가 오프 상태인 기간동안에 상기 전압을 유지하는 기능을 수행한다.

구동 트랜지스터(MD)의 게이트는 제 1 노드(N1)에 접속되고, 소오스에는 전원전압이 인가되고, 드레인은 제 2 노드(N2)에 접속된다. 구동 트랜지스터(MD)는 제 3 스위칭 트랜지스터(MS3)가 온 상태인 기간동안에 캐패시터의 제 1 단자와 제 2 단자 사이에 걸린 전압에 대응하는 전류를 유기 전계발광 표시장치에 공급하는 기능을 수행한다.

도 5는 도 4의 부화소 회로를 구동하기 위한 시간에 따른 신호도이다. 도 5에는 제 1 및 2 주사신호(scan1, scan2)가 표현되어 있다.

도 4 및 5를 참조하여 부화소 회로의 동작을 설명하면, 제 1 주사신호(scan1)가 로우(low)이고, 제 2 주사신호(scan2)가 하이(high)인 선택 기간에는 제 1 및 2 스위칭 트랜지스터(MS1, MS2)가 온(on) 상태가 되고, 제 3 스위칭 트랜지스터(MS3)는 오프(off) 상태가 된다. 이 기간에 출력데이터선(Dout)에 흐르는 출력데이터전류(I_{Dout})가 구동 트랜지스터(MD)에 전달된다. 수학적 식 2에 의하여 구동 트랜지스터(MD)의 게이트 및 소오스 사이의 전압(V_{GS})이 결정되고, 게이트 및 소오스 사이의 전압(V_{GS})에 상응하는 전하가 캐패시터(C)에 충전된다.

수학적 식 2

$$I_D = I_{Dout} = (\beta/2)(V_{GS} - V_{TH})^2$$

제 1 주사신호(scan1)가 하이이고, 제 2 주사신호(scan2)가 로우인 발광 기간에는 제 3 스위칭 트랜지스터(MS3)가 온 상태가 되고, 제 1 및 2 스위칭 트랜지스터(MS1, MS2)는 오프 상태가 된다. 선택 기간동안 캐패시터(C)에 충전된 전하가 발광 기간동안 유지되므로, 선택 기간에 정해진 캐패시터(C)의 제 1 단자와 제 2 단자 사이의 전압 즉 구동 트랜지스터(MD)의 게이트와 소오스 사이의 전압이 발광 기간동안 유지된다. 구동 트랜지스터(MD)에 흐르는 전류(I_D)는 수학적 식 2에 표현된 바와 같이 게이트와 소오스 사이의 전압(V_{GS})에 의하여 결정되므로, 선택 기간에 구동 트랜지스터에 흐르는 출력데이터전류(I_{Dout})가 발광 기간동안에도 구동 트랜지스터(MD)에 흐르게 된다. 따라서, 유기 전계발광 소자(OLED)에 흐르는 전류 I_{OLED} 는 수학적 식 3과 같다.

수학적 식 3

$$I_{OLED} = I_D = I_{Dout}$$

상기 수학적 식 3에 표현된 바와 같이, 도 4에 표현된 부화소의 유기 전계발광 소자(OLED)에 흐르는 전류(I_{OLED})는 출력데이터전류(I_{Dout})와 같으므로, 유기 전계발광 소자(OLED)에 흐르는 전류(I_{OLED})는 구동 트랜지스터(MD)의 문턱전압(V_{TH}) 및 이득계수(β)에 영향을 받지 않는다. 즉, 상기의 부화소 회로를 사용하면, 구동 트랜지스터(MD)의 문턱전압(V_{TH}) 및 이득계수(β)의 영향을 받지 않으므로, 화소간의 휘도 불균일성 문제가 개선된 유기 전계발광 표시장치를 구현할 수 있다.

도 6은 도 3의 유기 전계발광 표시장치에 채용된 역다중화부의 회로도이다.

도 6에서, 역다중화부는 m개의 역다중화 회로(31)를 가진다. 각 역다중화 회로(31)는 샘플 및 홀드 방식의 1:3 역다중화 회로이다. 1:3 역다중화 회로이므로, 1개의 입력데이터선(Din)으로 전달된 입력데이터전류가 역다중화되어 3개의 출력데이터선(DoutR, DoutG, DoutB)으로 전달된다. 각 역다중화 회로(31)는 제 1 내지 6 샘플 및 홀드 회로(S/H1 내지 S/H6)를 가진다. 각 역다중화 회로(31)에는 제 1 내지 6 샘플선(S1 내지 S6) 및 제 1 및 2 홀드선(H1, H2)이 접속된다.

제 1 샘플 및 홀드 회로(S/H1)는 제 1 샘플선(S1)에 인가되는 제 1 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 1 홀드선(H1)에 인가되는 제 1 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 적색 출력데이터선(DoutR)에 전달한다.

제 2 샘플 및 홀드 회로(S/H2)는 제 2 샘플선(S2)에 인가되는 제 2 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 1 홀드선(H1)에 인가되는 제 1 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 녹색 출력데이터선(DoutG)에 전달한다.

제 3 샘플 및 홀드 회로(S/H3)는 제 3 샘플선(S3)에 인가되는 제 3 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 1 홀드선(H1)에 인가되는 제 1 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 청색 출력데이터선(DoutB)에 전달한다.

제 4 샘플 및 홀드 회로(S/H4)는 제 4 샘플선(S4)에 인가되는 제 4 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 2 홀드선(H2)에 인가되는 제 2 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 적색 출력데이터선(DoutR)에 전달한다.

제 5 샘플 및 홀드 회로(S/H5)는 제 5 샘플선(S5)에 인가되는 제 5 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 2 홀드선(H2)에 인가되는 제 2 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 녹색 출력데이터선(DoutG)에 전달한다.

제 6 샘플 및 홀드 회로(S/H6)는 제 6 샘플선(S6)에 인가되는 제 6 샘플신호에 응답하여 입력데이터선(Din)으로 전달되는 전류에 대응하는 전압을 캐패시터(미도시)에 기록한 후, 제 2 홀드선(H2)에 인가되는 제 2 홀드신호에 응답하여 상기 캐패시터의 전압에 대응하는 전류를 청색 출력데이터선(DoutB)에 전달한다.

도 7은 도 6의 역다중화 회로의 입출력 신호가 시간에 따라 도시된 신호도이다.

도 7에는 입력데이터전류(I_{Din}), 제 1 내지 6 샘플신호(s_1, s_2, \dots, s_6), 제 1 및 2 홀드신호(h_1, h_2) 및 적색, 녹색 및 청색 출력데이터전류($I_{DoutR}, I_{DoutG}, I_{DoutB}$)가 도시되어 있다.

도 6 및 7을 참조하여 역다중화 회로의 동작을 설명하면, 제 1 샘플신호(s_1)가 로우(low)인 기간에 입력데이터전류(I_{Din})의 전류값(R1)을 샘플링하여 제 1 샘플 및 홀드 회로(S/H1)에 저장하고, 제 2 샘플신호(s_2)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(G1)을 샘플링하여 제 2 샘플 및 홀드 회로(S/H2)에 저장하고, 제 3 샘플신호(s_3)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(B1)을 샘플링하여 제 3 샘플 및 홀드 회로(S/H3)에 저장한다.

그 후, 제 4 샘플신호(s_4)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(R2)을 샘플링하여 제 4 샘플 및 홀드 회로(S/H4)에 저장하고, 제 5 샘플신호(s_5)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(G2)을 샘플링하여 제 5 샘플 및 홀드 회로(S/H5)에 저장하고, 제 6 샘플신호(s_6)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(B2)을 샘플링하여 제 6 샘플 및 홀드 회로(S/H6)에 저장한다. 이 기간동안 제 1 홀드신호(h_1)는 하이(high)이므로, 제 1 홀드신호(h_1)가 입력되는 제 1 내지 3 샘플 및 홀드 회로(S/H1, S/H2, S/H3)는 샘플링된 전류값(R1, G1, B1)에 해당하는 전류를 출력데이터선(DoutR, DoutG, DoutB)으로 공급한다.

그 후, 제 1 샘플신호(s_1)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(R3)을 샘플링하여 제 1 샘플 및 홀드 회로(S/H1)에 저장하고, 제 2 샘플신호(s_2)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(G3)을 샘플링하여 제 2 샘플 및 홀드 회로(S/H2)에 저장하고, 제 3 샘플신호(s_3)가 로우인 기간에 입력데이터전류(I_{Din})의 전류값(B3)을 샘플링하여 제 3 샘플 및 홀드 회로(S/H3)에 저장한다. 이 기간동안 제 2 홀드신호(h_2)는 하이이므로, 제 2 홀드신호(h_2)가 입력되는 제 4 내지 6 샘플 및 홀드 회로(S/H4, S/H5, S/H6)는 각각 샘플링된 전류값(R2, G2, B2)에 해당하는 전류를 출력데이터선(DoutR, DoutG, DoutB)으로 공급한다.

이와 같은 방식으로 동작하여, 샘플 및 홀드 방식의 역다중화 회로는 입력데이터선(Din)으로 입력되는 전류를 역다중화하여 출력데이터선(Dout)으로 전달한다.

도 6에 표현된 역다중화 회로(31)에 포함된 제 1 내지 3 샘플 및 홀드 회로(S/H1, S/H2, S/H3)는 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가질 수 있다. 그 원인 중 하나는 다음과 같다. 제 1 샘플 및 홀드 회로(S/H1)는 입력데이터전류(I_{Din})를 샘플링 한 후 소정 기간이 경과된 후에 출력데이터전류(I_{Dout})를 출력하므로, 입력데이터전류(I_{Din})에 대응하는 전압을 저장하는 캐패시터에서 방전이 발생하여 출력데이터전류(I_{Dout})는 입력데이터전류(I_{Din})보다 작은 값을 가질 수 있다. 이에 반하여, 제 3 샘플 및 홀드 회로(S/H3)는 입력데이터전류(I_{Din})를 샘플링한 직후에 출력데이터전류(I_{Dout})를 출력하므로, 캐패시터에서 방전이 적게 발생하여 제 1 샘플 및 홀드 회로(S/H1)에 비하여 동일한 입력데이터전류(I_{Din})에 대하여 큰 출력데이터전류(I_{Dout})를 가질 수 있다. 같은 이유로 인하여, 제 2 샘플 및 홀드 회로(S/H2)는 동일한 입력데이터전류(I_{Din})에 대하여 제 1 샘플 및 홀드 회로(S/H1)에 비해서는 크고, 제 3 샘플 및 홀드 회로(S/H3)에

비해서는 작은 출력데이터전류(I_{Dout})를 가질 수 있다. 이와 같이 제 1 내지 3 샘플 및 홀드 회로(S/H1, S/H2, S/H3)가 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가지고, 같은 이유로 인하여 제 4 내지 6 샘플 및 홀드 회로(S/H4, S/H5, S/H6)가 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가지게 되면, 각 데이터선에 공급되는 출력데이터전류(I_{Dout})가 상호 다르게 되어, 유기 전계발광 표시장치 패널에 세로줄 무늬가 발생할 것으로 예측될 수 있다. 그러나, 도 6에 표현된 역다중화 회로(31)는 1:3의 역다중화 회로이므로, 세로줄 무늬가 거의 발생하지 않는다. 왜냐하면, 출력데이터전류(I_{Dout})의 차이는 역다중화 회로(31) 내에 위치한 제 1 내지 3 샘플 및 홀드 회로(S/H1, S/H2, S/H3) 사이에서 발생하므로, 적색, 녹색 및 청색의 비율이 달라져 색좌표 즉 색채만이 달라질 뿐이기 때문이다. 또한, 역다중화부에 포함된 모든 역다중화 회로(31)는 상호 동일한 특성을 가지므로, 상호 동일한 색채의 변화를 가진다. 이로 인하여, 유기 전계발광 표시장치 패널 전체의 색채가 변화하되, 세로줄 무늬는 거의 발생하지 아니하게 된다. 또한, 이러한 색채의 변화는 데이터 구동부의 색좌표 설정을 변화시키면 용이하게 극복 가능하다.

이에 반하여, 1:2 역다중화 회로를 사용하는 경우에는 세로줄 무늬가 발생하게 된다. 1:2 역다중화 회로를 포함하는 역다중화부를 도시한 도 8을 참조하여, 세로줄 무늬가 발생하는 이유를 설명한다. 도 8에서, 제 1 적색 출력데이터선(DoutR[1]) 및 제 1 녹색 출력데이터선(DoutG[1])은 첫번째 역다중화 회로에 접속되고, 제 1 청색 출력데이터선(DoutB[1])은 두번째 역다중화 회로에 접속된다. 제 2 적색 출력데이터선(DoutR[2])은 두번째 역다중화 회로에 접속되고, 제 2 녹색 출력데이터선(DoutG[2]) 및 제 2 청색 출력데이터선(DoutB[2])은 세번째 역다중화 회로에 접속된다. 각 역다중화 회로(31)에서 동일한 입력데이터전류에 대하여 제 1 샘플 및 홀드 회로(S/H1)의 출력데이터전류가 제 2 샘플 및 홀드 회로(S/H2)의 출력데이터전류보다 크면, 제 1 녹색 출력데이터선(DoutG[1])의 출력데이터전류는 제 1 적색 및 청색 출력데이터선(DoutR[1], DoutB[1])의 출력데이터전류보다 작게 되어 녹색이 약하게 나타난다. 이에 반하여, 제 2 녹색 출력데이터선(DoutG[2])의 출력데이터전류는 제 2 적색 및 청색 출력데이터선(DoutR[2], DoutB[2])의 출력데이터전류보다 크게 되어 녹색이 강하게 나타난다. 이러한 색채의 차이는 유기 전계발광 표시장치 패널에 세로줄을 만든다. 이와 같은 형상은 1:4 역다중화 회로, 1:5 역다중화 회로 등에서도 발생한다.

상기한 바와 같이, 1:3 역다중화 회로를 사용하는 경우 유기 전계발광 표시장치 패널 전체의 색채만이 변화할 뿐, 세로줄 무늬는 거의 발생하지 않는다. 1:3 역다중화 회로가 세로줄 무늬가 발생하지 아니하는 이유와 같은 이유로 인하여, 1:6, 1:9 역다중화 회로 또한 세로줄 무늬가 발생하지 아니한다. 만일, 각 화소가 3개의 부화소로 구성되지 아니하고, 4개의 부화소 즉 적색 부화소, 녹색 부화소, 청색 부화소 및 백색 부화소로 구성되는 경우에는 1:4, 1:8, 1:12 등의 역다중화 회로를 사용하면 세로줄 무늬가 발생하지 아니한다. 이를 일반화하면, 세로줄 무늬가 발생하지 아니하는 역다중화 비는 수학적 4와 같이 표현될 수 있다.

수학적 4
역다중화 비 = 1 : k×y

여기에서 k는 자연수, y는 각 화소에 포함된 부화소 개수를 의미한다. 적색 부화소, 녹색 부화소 및 청색 부화소를 포함하는 화소를 사용하는 경우 y는 3이다. 또한, 적색 부화소, 녹색 부화소, 청색 부화소 및 백색 부화소를 포함하는 화소를 사용하는 경우 y는 4이다.

즉, 도 6에 표현된 바와 같이 각 역다중화 회로에 연결된 출력데이터선의 개수가 각 화소에 포함된 부화소의 개수의 정수 배이면 유기 전계발광 표시장치 패널에 세로줄 무늬가 발생하지 아니하고, 도 8에 표현된 바와 같이 각 역다중화 회로에 연결된 출력데이터선의 개수가 각 화소에 포함된 부화소의 개수의 정수배가 아니면 유기 전계발광 표시장치 패널에 세로줄 무늬가 발생한다.

도 6에 표현된 역다중화 회로(31)에 포함된 제 1 및 4 샘플 및 홀드 회로(S/H1, S/H4)는 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가질 수 있다. 그 원인 중 하나는 다음과 같다. 회로의 연결관계 또는 레이아웃 등의 차이로 인하여 제 1 및 4 샘플 및 홀드 회로(S/H1, S/H4)는 상호 다른 기생 캐패시터 연결을 가지게 되므로, 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가질 수 있다. 같은 이유로, 제 2 및 5 샘플 및 홀드 회로(S/H2, S/H5)는 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가질 수 있으며, 제 3 및 6 샘플 및 홀드 회로(S/H3, S/H6)는 동일한 입력데이터전류(I_{Din})에 대하여 서로 다른 출력데이터전류(I_{Dout})를 가질 수 있다. 이러한 원인으로 인하여, 유기 전계발광 표시장치 패널에 가로줄 무늬가 발생할 수 있다. 즉, 동일한 입력데이터전류

(I_{Din})에 대하여 제 1 샘플 및 홀드 회로(S/H1)의 출력데이터전류(I_{Dout})가 제 4 샘플 및 홀드 회로(S/H4)의 출력데이터전류(I_{Dout})보다 크다면, 홀수번째 행은 휘도가 높을 것이고, 짝수번째 행은 휘도가 낮게 될 것이므로, 가로줄 무늬가 발생하게 된다.

이러한 문제점은 다음과 같은 방법으로 쉽게 해결할 수 있다. 첫번째 프레임에서는 제 1 샘플 및 홀드 회로(S/H1)의 출력데이터전류(I_{Dout})를 홀수번째 행에 전달하고 제 4 샘플 및 홀드 회로(S/H4)의 출력데이터전류(I_{Dout})를 짝수번째 행에 전달하며, 두번째 프레임에서는 제 1 샘플 및 홀드 회로(S/H1)의 출력데이터전류(I_{Dout})를 짝수번째 행에 전달하고 제 4 샘플 및 홀드 회로(S/H4)의 출력데이터전류(I_{Dout})를 홀수번째 행에 전달한다. 이와 같은 동작을 두 프레임 기간 단위로 반복하면 홀수번째 행과 짝수번째 행에 평균적으로 동일한 출력데이터전류가 전달되고 휘도가 동일하게 된다.

도 9는 도 6에 채용된 샘플 및 홀드 회로를 도시한 도면이다.

도 9를 참조하면, 샘플 및 홀드 회로는 제 1 내지 5 스위치(SW1, SW2, ... SW5), 제 1 트랜지스터(M1) 및 저장 캐패시터(C_{hold})를 포함한다.

제 1 스위치(SW1)는 샘플신호(s)에 응답하여 입력데이터선(Din)을 제 1 트랜지스터(M1)의 드레인에 접속시킨다. 제 2 스위치(SW2)는 샘플신호(s)에 응답하여 제 1 트랜지스터(M1)의 소오스를 고전압(V_{DD})선에 접속시킨다. 제 3 스위치(SW3)는 샘플신호(s)에 응답하여 입력데이터선(Din)을 저장 캐패시터(C_{hold})의 제 2 단자에 접속시킨다. 제 4 스위치(SW4)는 홀드신호(h)에 응답하여 출력데이터선(Dout)을 제 1 트랜지스터(M1)의 소오스에 접속시킨다. 제 5 스위치(SW5)는 홀드신호(h)에 응답하여 제 1 트랜지스터(M1)의 드레인은 저전압(V_{SS})선에 접속시킨다. 저장 캐패시터(C_{hold})의 제 1 단자는 구동 트랜지스터(M1)의 소오스에, 제 2 단자는 구동 트랜지스터(M2)의 게이트에 접속된다.

제 1 내지 3 스위치(SW1, SW2, SW3)가 온 상태가 되도록 샘플신호(s)가 주어지고 제 4 및 5 스위치(SW4, SW5)가 오프 상태가 되도록 홀드신호(h)가 주어지는 샘플 기간에는 고전압(V_{DD})선으로부터 제 1 트랜지스터(M1)를 경유하여 입력데이터선(Din)으로 전류 경로(current path)가 형성되어 입력데이터선(Din)의 입력데이터전류(I_{Din})가 제 1 트랜지스터(M1)로 전달된다. 제 1 트랜지스터(M1)에 흐르는 전류에 대응하는 전압이 저장 캐패시터(C_{hold})에 저장된다.

이후, 제 1 내지 3 스위치(SW1, SW2, SW3)가 오프 상태가 되도록 샘플신호(s)가 주어지고 제 4 및 5 스위치(SW4, SW5)가 온 상태가 되도록 홀드신호(h)가 주어지는 홀드 기간에는 출력데이터선(Dout)으로부터 제 1 트랜지스터(M1)를 경유하여 저전압(V_{SS})선으로 전류 경로(current path)가 형성되어 저장 캐패시터(C_{hold})에 저장된 전압에 대응하는 전류 즉 입력데이터전류(I_{Din})와 동일한 전류가 출력데이터선(Dout)으로 전달된다.

이와 같이, 샘플 및 홀드 회로는 샘플 신호(s)에 응답하여 입력데이터전류(I_{Din})에 대응하는 전압을 저장 캐패시터(C_{hold})에 저장하고, 홀드 신호(h)에 응답하여 저장 캐패시터(C_{hold})에 저장된 전압에 대응하는 전류를 출력데이터선(Dout)에 전달한다. 데이터 구동부의 출력단은 전류 싱크(sink) 방식 즉 데이터 구동부의 출력단을 통하여 외부에서 데이터 구동부의 내부로 전류가 유입되는 방식이 선호된다. 왜냐하면, 전류 싱크 방식의 출력단을 가지는 데이터 구동부는 출력 전류의 편차를 줄일 수 있고, 전원장치의 전압 레벨을 낮출 수 있고, 저전압 소자를 사용함으로써 칩의 면적을 줄일 수 있고, 데이터 구동부용 칩의 가격을 낮출 수 있기 때문이다. 따라서, 도 9의 샘플 및 홀드 회로는 전류 싱크 방식의 출력단을 가지는 데이터 구동부에 적합한 전류 소오스 방식의 입력단을 가진다. 즉, 샘플 및 홀드 회로의 입력단을 통하여 전류가 외부로 흐른다.

본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

발명의 효과

본 발명에 의한 유기 전계발광 표시장치 및 역다중화부는 데이터 구동부의 복잡도를 감소시키며, 역다중화로 인하여 발생하는 화상의 고정 패턴을 제거할 수 있다는 장점이 있다.

(57) 청구의 범위

청구항 1.

복수의 화소에 출력데이터전류를 전달하는 복수의 역다중화 회로;

상기 역다중화 회로에 샘플신호를 전달하며, 그 개수가 상기 화소에 포함된 부화소의 개수의 짝수배인 복수의 샘플 신호선; 및

상기 역다중화 회로에 홀드신호를 전달하는 제 1 및 2 홀드 신호선을 포함하며,

상기 역다중화 회로는 상기 샘플신호 및 홀드신호에 응답하여 1 개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화하여 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 출력데이터선으로 전달하는 역다중화부.

청구항 2.

제 1 항에 있어서,

상기 화소는 적색 부화소, 녹색 부화소 및 청색 부화소를 포함하고, 상기 화소에 포함된 부화소의 개수는 3인 역다중화부.

청구항 3.

제 1 항에 있어서,

상기 화소는 적색 부화소, 녹색 부화소, 청색 부화소 및 백색 부화소를 포함하고, 상기 화소에 포함된 부화소의 개수는 4인 역다중화부.

청구항 4.

제 1 내지 3 항 중 어느 한 항에 있어서,

상기 역다중화 회로는

그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 제 1 그룹 샘플 및 홀드 회로 및 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 제 2 그룹 샘플 및 홀드 회로를 포함하며,

상기 제 1 그룹 샘플 및 홀드 회로가 순차적으로 입력데이터전류를 샘플링하는 동안에 상기 제 2 그룹 샘플 및 홀드 회로가 이전에 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 출력하고, 상기 제 2 그룹 샘플 및 홀드 회로가 순차적으로 입력데이터전류를 샘플링하는 동안에 상기 제 1 그룹 샘플 및 홀드 회로가 이전에 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 출력하는 역다중화부.

청구항 5.

제 4 항에 있어서,

상기 샘플 및 홀드 회로는

제 1 트랜지스터;

제 1 단자는 상기 제 1 트랜지스터의 소오스에 접속되고 제 2 단자는 상기 제 1 트랜지스터의 게이트에 접속된 저장 캐패시터;

상기 샘플신호에 응답하여 상기 입력데이터선을 상기 제 1 트랜지스터의 드레인에 접속시키는 제 1 스위치;

상기 샘플신호에 응답하여 상기 제 1 트랜지스터의 소오스를 고전압선에 접속시키는 제 2 스위치;

상기 샘플신호에 응답하여 상기 입력데이터선을 상기 저장 캐패시터의 제 2 단자에 접속시키는 제 3 스위치;

상기 홀드신호에 응답하여 상기 출력데이터선을 상기 제 1 트랜지스터의 소오스에 접속시키는 제 4 스위치; 및

상기 홀드신호에 응답하여 상기 제 1 트랜지스터의 드레인을 저전압선에 접속시키는 제 5 스위치를 포함하는 역다중화부.

청구항 6.

제 5 항에 있어서,

상기 샘플신호 및 홀드신호는 주기적인 신호이고, 1 주기는 샘플 기간 및 홀드 기간을 포함하며,

상기 제 1 내지 3 스위치가 샘플 기간동안에는 온 상태가 되고 홀드 기간동안에는 오프 상태가 되도록 상기 샘플신호가 설정되고,

상기 제 4 및 5 스위치가 홀드 기간동안에는 온 상태가 되고 샘플 기간동안에는 오프 상태가 되도록 상기 홀드신호가 설정되는 역다중화부.

청구항 7.

복수의 화소;

상기 복수의 화소에 주사신호를 전달하는 복수의 주사선;

상기 복수의 화소에 출력데이터전류를 전달하는 복수의 출력데이터선;

상기 복수의 주사선에 주사신호를 출력하는 주사 구동부;

입력데이터전류를 역다중화한 출력데이터전류를 상기 복수의 출력데이터선에 전달하며 복수의 역다중화 회로를 포함하는 역다중화부; 및

상기 역다중화부에 입력데이터전류를 전달하는 데이터 구동부를 포함하며,

상기 역다중화 회로는 1 개의 입력데이터선으로 전달되는 입력데이터전류를 샘플 및 홀드 방식으로 역다중화하여 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 출력데이터선으로 전달하는 유기 전계발광 표시장치.

청구항 8.

제 7 항에 있어서,

상기 화소는 적색 부화소, 녹색 부화소 및 청색 부화소를 포함하고, 상기 화소에 포함된 부화소의 개수는 3인 유기 전계발광 표시장치.

청구항 9.

제 7 항에 있어서,

상기 화소는 적색 부화소, 녹색 부화소, 청색 부화소 및 백색 부화소를 포함하고, 상기 화소에 포함된 부화소의 개수는 4인 유기 전계발광 표시장치.

청구항 10.

제 7 항에 있어서,

상기 복수의 주사선은 복수의 제1 주사선 및 복수의 제 2 주사선을 포함하며,

상기 부화소는 유기 전계발광 소자, 제 1 내지 3 스위칭 트랜지스터, 구동 트랜지스터 및 캐패시터를 포함하는 유기 전계발광 표시장치.

청구항 11.

제 10 항에 있어서,

상기 제 1 스위칭 트랜지스터는 상기 제 1 주사선에 인가되는 제 1 주사신호에 응답하여 상기 캐패시터에 전하를 충전하며,

상기 제 2 스위칭 트랜지스터는 상기 제 1 주사선에 인가되는 제 1 주사신호에 응답하여 상기 출력데이터선에 흐르는 출력 데이터전류를 상기 구동 트랜지스터에 전달하며,

상기 제 3 스위칭 트랜지스터는 상기 제 2 주사선에 인가되는 제 2 주사신호에 응답하여 상기 구동 트랜지스터에 흐르는 전류를 유기 전계발광 소자에 전달하며,

상기 캐패시터는 상기 제 1 및 2 스위칭 트랜지스터가 온 상태인 기간에 상기 구동 트랜지스터에 흐르는 전류에 대응하는 게이트 소오스간 전압에 해당하는 전하량을 충전하고 상기 제 1 및 2 스위칭 트랜지스터가 오프 상태인 기간동안에 상기 전압을 유지하며,

상기 구동 트랜지스터는 상기 제 3 스위칭 트랜지스터가 온 상태인 기간동안에 상기 캐패시터의 제 1 단자와 제 2 단자 사이에 걸린 전압에 대응하는 전류를 유기 전계발광 표시장치에 공급하는 유기 전계발광 표시장치.

청구항 12.

제 10 항에 있어서,

상기 제 1 스위칭 트랜지스터의 게이트는 상기 제 1 주사선에 접속되고 소오스는 제 1 노드에 접속되고 드레인은 상기 출력데이터선에 접속되며,

상기 제 2 스위칭 트랜지스터의 게이트는 상기 제 1 주사선에 접속되고 소오스는 제 2 노드에 접속되고 드레인은 상기 출력데이터선에 접속되며,

상기 제 3 스위칭 트랜지스터의 게이트는 상기 제 2 주사선에 접속되고 소오스는 상기 제 2 노드에 접속되고 드레인은 상기 유기 전계발광 소자에 접속되며,

상기 캐패시터의 제 1 단자에는 전원전압이 인가되고, 제 2 단자는 상기 제 1 노드에 접속되며,

상기 구동 트랜지스터의 게이트는 상기 제 1 노드에 접속되고, 소오스에는 전원전압이 인가되고, 드레인은 상기 제 2 노드에 접속되는 유기 전계발광 표시장치.

청구항 13.

제 10 내지 12 항 중 어느 한 항에 있어서,

상기 제 1 주사선에 인가되는 제 1 주사신호 및 상기 제 2 주사선에 인가되는 제 2 주사신호는 주기적인 신호이고, 1 주기는 선택 기간 및 발광 기간을 포함하며,

상기 제 1 및 2 스위칭 트랜지스터가 상기 선택 기간동안에는 온 상태가 되고, 상기 발광 기간동안에는 오프 상태가 되도록 상기 제 1 주사신호가 설정되고,

상기 제 3 스위칭 트랜지스터가 상기 선택 기간동안 오프 상태가 되고, 상기 발광 기간동안 온 상태가 되도록 상기 제 2 주사신호가 설정된 유기 전계발광 표시장치.

청구항 14.

제 7 내지 12 항 중 어느 한 항에 있어서,

상기 역다중화 회로는

그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 제 1 그룹 샘플 및 홀드 회로 및 그 개수가 상기 화소에 포함된 부화소의 개수의 정수배인 제 2 그룹 샘플 및 홀드 회로를 포함하며,

상기 제 1 그룹 샘플 및 홀드 회로가 순차적으로 입력데이터전류를 샘플링하는 동안에 상기 제 2 그룹 샘플 및 홀드 회로가 이전에 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 출력하고, 상기 제 2 그룹 샘플 및 홀드 회로가 순차적으로 입력데이터전류를 샘플링하는 동안에 상기 제 1 그룹 샘플 및 홀드 회로가 이전에 샘플링된 입력데이터전류에 대응하는 출력데이터전류를 출력하는 유기 전계발광 표시장치.

청구항 15.

제 14 항에 있어서,

상기 제 1 그룹 샘플 및 홀드 회로는 프레임이 바뀔 때 따라 홀수번째 행에 위치한 화소 및 짝수번째 행에 위치한 화소에 번갈아 출력데이터전류를 전달하며,

상기 제 2 그룹 샘플 및 홀드 회로는 프레임이 바뀔 때 따라 홀수번째 행에 위치한 화소 및 짝수번째 행에 위치한 화소에 번갈아 출력데이터전류를 전달하는 유기 전계발광 표시장치.

청구항 16.

제 14 항에 있어서,

상기 샘플 및 홀드 회로는

제 1 트랜지스터;

제 1 단자는 상기 제 1 트랜지스터의 소오스에 접속되고 제 2 단자는 상기 제 1 트랜지스터의 게이트에 접속된 저장 캐패시터;

샘플신호에 응답하여 상기 입력데이터선을 상기 제 1 트랜지스터의 드레인에 접속시키는 제 1 스위치;

상기 샘플신호에 응답하여 상기 제 1 트랜지스터의 소오스를 고전압선에 접속시키는 제 2 스위치;

상기 샘플신호에 응답하여 상기 입력데이터선을 상기 저장 캐패시터의 제 2 단자에 접속시키는 제 3 스위치;

홀드신호에 응답하여 상기 출력데이터선을 상기 제 1 트랜지스터의 소오스에 접속시키는 제 4 스위치; 및

상기 홀드신호에 응답하여 상기 제 1 트랜지스터의 드레인을 저전압선에 접속시키는 제 5 스위치를 포함하는 유기 전계발광 표시장치.

청구항 17.

제 16 항에 있어서,

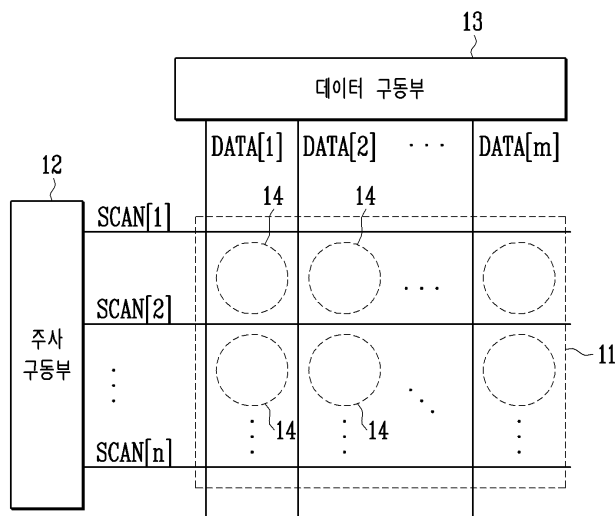
상기 샘플신호 및 홀드신호는 주기적인 신호이고, 1 주기는 샘플 기간 및 홀드 기간을 포함하며,

상기 제 1 내지 3 스위치가 샘플 기간동안에는 온 상태가 되고 홀드 기간동안에는 오프 상태가 되도록 상기 샘플신호가 설정되고,

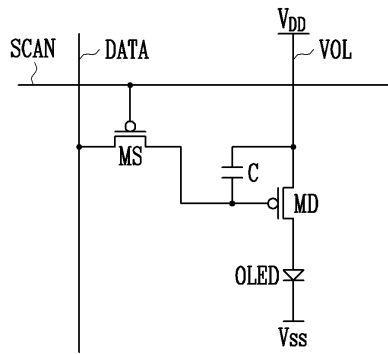
상기 제 4 및 5 스위치가 홀드 기간동안에는 온 상태가 되고 샘플 기간동안에는 오프 상태가 되도록 상기 홀드신호가 설정되는 유기 전계발광 표시장치.

도면

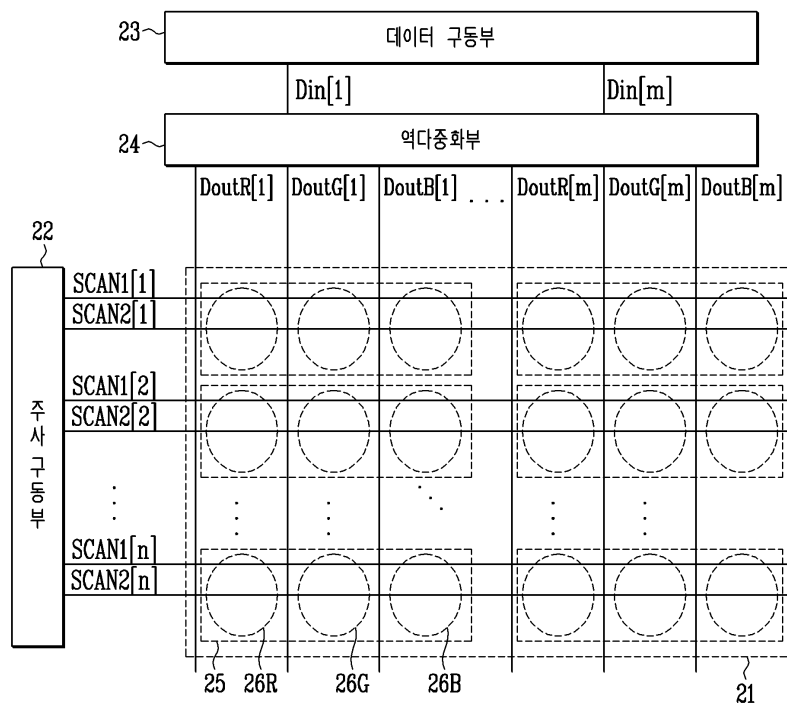
도면1



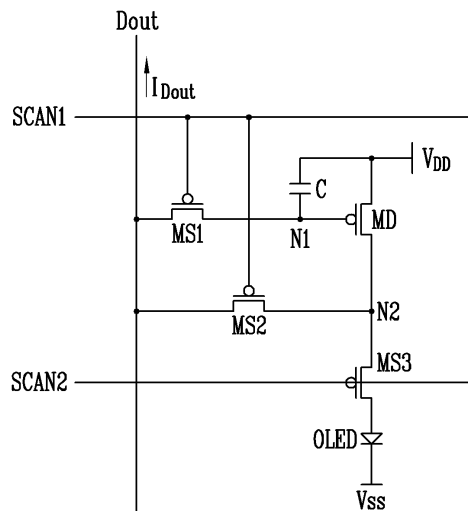
도면2



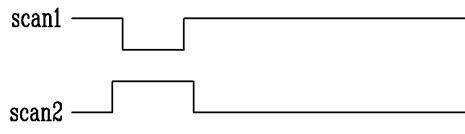
도면3



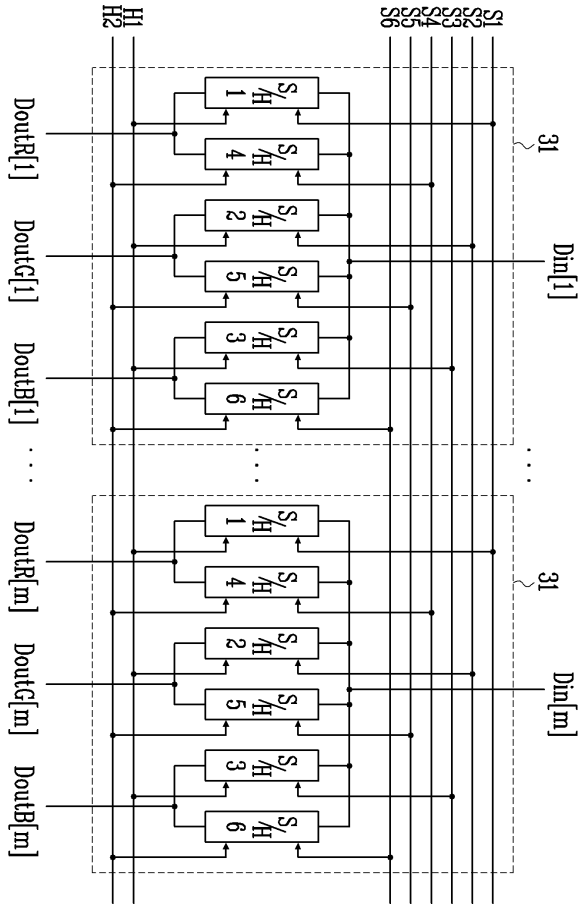
도면4



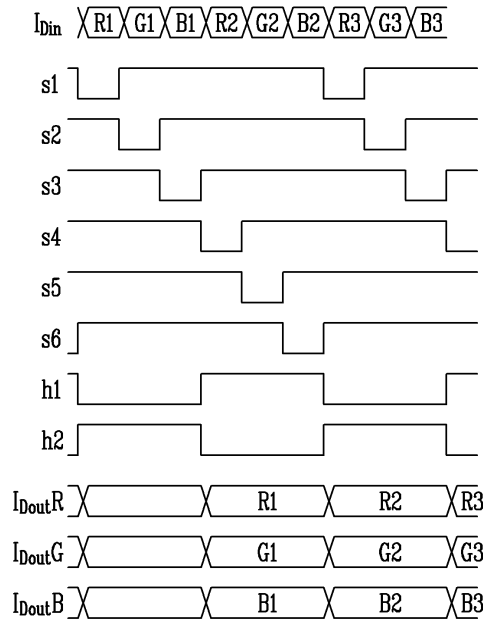
도면5



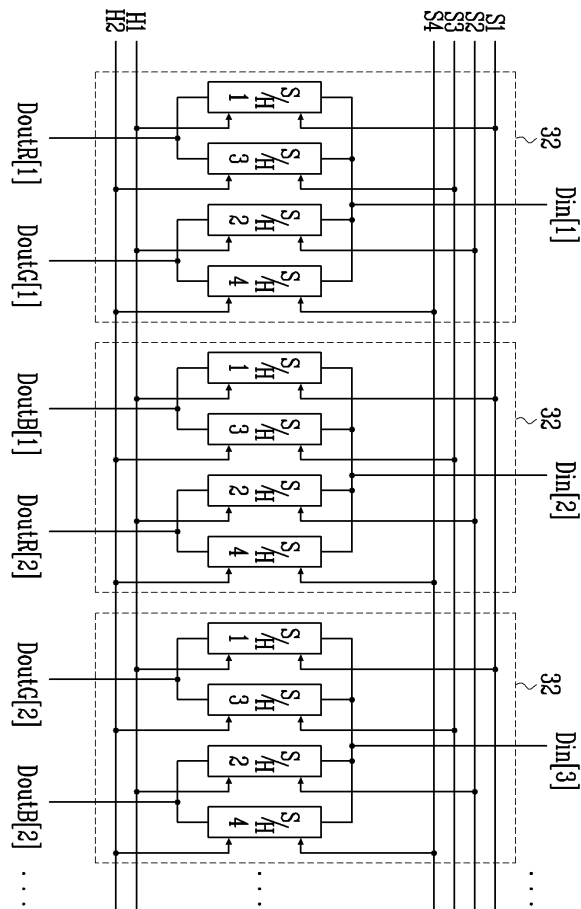
도면6



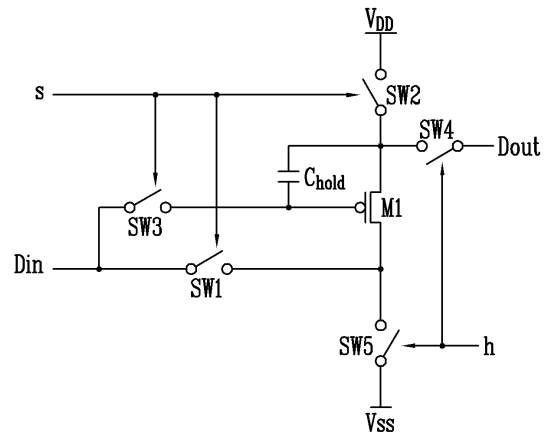
도면7



도면8



도면9



专利名称(译)	解复用和具有该解复用的有机发光显示装置		
公开(公告)号	KR100600350B1	公开(公告)日	2006-07-14
申请号	KR1020040034560	申请日	2004-05-15
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SHIN DONGYONG		
发明人	SHIN,DONGYONG		
IPC分类号	G09G3/30 G09G3/32 G09G5/02		
CPC分类号	G09G5/02 G09G2300/0842 G09G2300/0861 G09G3/325 G09G3/3275 G09G2320/0233 G09G2310/0297		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR1020050109372A		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置和解复用器。本发明提供了一种有机电致发光显示装置，包括数据驱动器，其将输入数据电流传送到包括多个像素的多路分解器和多路分解器，以及多个多路分解电路，多个输出数据线将输出数据电流传送到扫描线。多个传送扫描信号的多个像素，扫描驱动器将扫描信号输出到多个扫描线，并且将输入数据电流多路分解的输出数据电流传送到多个像素到多个输出数据线。解复用电路将一条输入数据线传送到输出数据线，称为子像素数的整数倍，其中传送的输入数据电流被多路分解为采样和保持类型，并且数字包括在像素中。根据本发明的有机电致发光显示装置和多路分解器具有降低数据驱动器复杂性的优点。并且可以去除由于反向多路复用而产生的图像的固定图案。有机电致发光显示装置，OLED，像素电路，阈值电压，多路分解器。

