

도면의 간단한 설명

도 1은 종래의 유기 발광 표시 장치에 대한 구성도이다.

도 2는 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소 회로에 대한 회로도이다.

도 3은 본 발명의 제2 실시예에 따른 유기 발광 표시 장치의 화소 회로에 대한 회로도이다.

도 4는 도 3의 화소 회로의 동작을 설명하기 위한 파형도이다.

도 5는 본 발명의 제2 실시예에 따른 화소 회로의 변형예에 대한 회로도이다.

도 6은 도 5의 화소 회로의 동작을 설명하기 위한 파형도이다.

도 7은 본 발명의 제2 실시예에 따른 화소 회로를 채용한 유기 발광 표시 장치에 대한 구성도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화소 회로 및 유기 발광 표시 장치에 관한 것으로서, 보다 구체적으로는, 화소 스위칭 소자의 오프 영역의 누설 전류에 의해 발생하는 크로스 토크를 인식 불가능한 정도로 감소시키며 문턱 전압을 자체 보상하여 고계조를 표현할 수 있는 화소 회로 및 그것을 채용한 유기 발광 표시 장치에 관한 것이다.

최근 전기, 전자, 반도체 기술 등의 발전에 힘입어 모니터, 텔레비전, 휴대 단말기 등의 전자 기기에 장착되는 평판 디스플레이 장치에 대한 많은 연구가 진행되고 있다. 그 가운데, 유기 발광 표시 장치는 평판 디스플레이의 일종으로 휘도와 발광 효율이 높고 선명도가 우수하며 시야각이 넓다는 장점이 있다.

도 1은 종래의 유기 발광 표시 장치에 대한 구성도이다. 도 1에서 유기 발광 표시 장치는 액티브 매트릭스(active matrix) 구동 방식의 유기 발광 표시 장치로 형성되어 있다.

도 1을 참조하면, 유기 발광 표시 장치(100)는 복수의 주사선(S1, S2, Sn; 112)을 통해 화상표시부(130)에 주사 신호를 전달하는 주사 구동부(110)와, 복수의 데이터선(D1, D2, D3, Dm; 122)을 통해 화상표시부(130)에 데이터 신호를 전달하는 데이터 구동부(120), 그리고 데이터 신호에 상응하여 화상을 표시하는 복수의 유기 발광 소자(132)와 각각의 유기 발광 소자(132)를 제어하기 위한 복수의 화소 회로(134)를 구비한 화상표시부(130)를 포함한다. 유기 발광 소자(132)는 화소 회로(134)에 인가되는 주사 신호와 데이터 신호에 따라 소정 휘도의 백색, 적색, 녹색 또는 청색 등의 색을 표현한다.

상술한 화상표시부(130)는 예를 들어 반도체 공정을 이용한 박막 트랜지스터(thin film transistor: TFT) 어레이(array) 상에 형성된다. 이러한 경우, 화소 회로(134)는 스위칭 트랜지스터(M2), 스토리지 캐패시터(C), 그리고 구동 트랜지스터(M1)를 포함한다. 스위칭 트랜지스터(M2)는 데이터를 샘플링하고, 이때 스토리지 캐패시터(C)에는 데이터가 프로그래밍되며, 구동 트랜지스터(M1)는 전류원으로서 동작한다.

그러나, 상술한 종래의 유기 발광 표시 장치(100)는 레이저 어닐링 공정에 의한 TFT 어레이의 제조 공정상의 한계로 인하여 각 화소 회로(134) 내의 구동 트랜지스터(M1)가 서로 다른 특성을 가지며, 전원전압(VDD)을 공급하는 소정의 전압원으로부터 각 화소 회로(134)에 이르는 거리가 달라 각 화소 회로(134)에 인가되는 전원전압(VDD)에 소정의 전압차 즉, 전압 강하가 발생된다는 문제점이 있다. 이를 위해, 종래 기술에서는 화소 회로 내에 구동 트랜지스터의 문턱 전압과 전원전압의 전압 강하를 보상하기 위한 다양한 구조의 회로들을 제안하고 있다.

또한, 종래의 유기 발광 표시 장치(100)는, 도 1에 도시한 바와 같이, 화소 회로(134) 내의 스위칭 트랜지스터(M2)가 데이터선(Dm)과 구동 트랜지스터(M1)의 게이트 간에 연결되도록 이루어진다. 따라서, 화소 회로(134)에 인가되는 소정 레벨의 전압 또는 전류의 화상 데이터는 스위칭 트랜지스터(M2)를 통해 구동 트랜지스터(M1)의 게이트에 인가된다. 이러한

경우, 종래의 유기 발광 표시 장치의 화소 회로(134)에서는 스위칭 트랜지스터(M2)의 오프 영역 전류 또는 누설 전류로 인해 구동 트랜지스터(M1)의 게이트 전압이 변하게 된다. 따라서, 종래의 유기 발광 표시 장치에서는 스위칭 트랜지스터의 누설 전류로 인하여 인접한 화소 간에 크로스 토크가 발생된다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상술한 종래 기술의 문제점을 해결하기 위해 도출된 것으로, 본 발명의 목적은 스위칭 트랜지스터의 누설 전류에도 불구하고 구동 트랜지스터의 게이트 전압을 유지할 수 있는 화소 회로 및 이를 채용한 유기 발광 표시 장치를 제공하는 것이다.

본 발명의 다른 목적은 제조 공정의 변수에 관계없이 구동 트랜지스터의 문턱 전압의 편차를 보상할 수 있는 화소 회로 및 이를 채용한 유기 발광 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

상술한 목적을 달성하기 위하여, 본 발명의 일 측면에 따르면, 게이트에 인가되는 전압에 상응하여 유기 발광 소자에 전류를 공급하는 제1 트랜지스터, 제1 주사 신호에 응답하여 제1 트랜지스터의 제1 전극에 데이터 전압을 전달하는 제2 트랜지스터, 제1 트랜지스터의 제2 전극 및 게이트를 연결시키는 제3 트랜지스터, 그리고 제1 주사 신호가 인가되는 기간 동안에 데이터 전압에 상응하는 전압을 저장하며 유기 발광 소자가 발광하는 기간 동안에 제1 트랜지스터의 게이트에 저장된 전압을 인가하는 캐패시터를 포함하는 유기 발광 표시 장치의 화소 회로가 제공된다.

바람직하게, 화소 회로는 발광 제어신호에 응답하여 제2 트랜지스터의 턴온 기간 동안에 전원전압이 제1 트랜지스터의 제1 전극에 인가되는 것을 차단하기 위한 제4 트랜지스터를 추가적으로 포함한다. 또한, 화소 회로는 발광 제어신호에 응답하여 제3 트랜지스터의 턴온 기간 동안에 제1 트랜지스터의 제2 전극과 유기 발광 소자의 전기적인 연결을 차단하는 제5 트랜지스터를 추가적으로 포함한다. 또한, 화소 회로는 제2 주사 신호에 응답하여 캐패시터에 저장된 전압을 방전시키는 제6 트랜지스터를 추가적으로 포함한다. 제6 트랜지스터는 다이오드 연결되는 것이 바람직하다.

본 발명의 다른 측면에 따르면, 전원전압이 인가되는 제1 전극, 유기 발광 소자에 전기적으로 연결되는 제2 전극, 및 게이트를 구비하는 제1 트랜지스터와, 데이터 전압이 인가되는 제1 전극, 제1 트랜지스터의 제1 전극에 연결되는 제2 전극, 및 제1 주사 신호가 인가되는 게이트를 구비하는 제2 트랜지스터와, 제1 트랜지스터의 제2 전극 및 게이트 간에 연결되어 제1 트랜지스터를 다이오드 연결시키는 제3 트랜지스터와, 전원전압이 인가되는 제1 전극, 및 제1 트랜지스터의 게이트에 연결되는 제2 전극을 구비하는 캐패시터와, 전원전압이 인가되는 제1 전극, 제1 트랜지스터의 제1 전극에 연결되는 제2 전극, 및 발광 제어신호가 인가되는 게이트를 구비하는 제4 트랜지스터, 그리고 제1 트랜지스터의 제2 전극에 연결되는 제1 전극, 유기 발광 소자의 애노드에 연결되는 제2 전극, 및 발광 제어신호가 인가되는 게이트를 구비하는 제5 트랜지스터를 포함하는 유기 발광 표시 장치의 화소 회로가 제공된다.

바람직하게, 화소 회로는 캐패시터의 제2 전극에 연결되는 제1 전극과, 제2 전극, 그리고 제2 전극에 연결되고 제2 주사 신호가 인가되는 게이트를 구비하는 제6 트랜지스터를 추가적으로 포함한다.

본 발명의 또 다른 측면에 따르면, 데이터 전압을 전달하는 복수의 데이터선, 제1 주사 신호를 전달하는 복수의 주사선, 데이터 전압에 상응하여 화상을 표시하는 복수의 유기 발광 소자, 그리고 데이터선, 주사선, 및 유기 발광 소자에 전기적으로 연결되는 복수의 화소 회로를 포함하며, 화소 회로는, 유기 발광 소자에 전류를 공급하는 제1 트랜지스터와, 제1 주사 신호에 응답하여 데이터 전압을 제1 트랜지스터의 제1 전극에 전달하는 제2 트랜지스터와, 제1 트랜지스터의 제2 전극 및 게이트를 연결시키는 제3 트랜지스터, 그리고 제1 주사 신호가 인가되는 기간 동안에 데이터 전압에 상응하는 전압을 저장하며 유기 발광 소자가 발광하는 기간 동안에 제1 트랜지스터의 게이트에 저장된 전압을 인가하는 캐패시터를 포함하는 유기 발광 표시 장치가 제공된다.

이하, 본 발명의 실시예를 도면을 참조하여 상세히 설명한다. 이하의 설명에서, 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 이하의 설명에서, 트랜지스터는 소오스, 드레인, 및 게이트를 구비하거나 소오스 또는 드레인을 나타내는 제1 전극, 드레인 또는 소오스를 나타내는 제2 전극, 및 게이트를 구비한 것으로 설명한다. 또한, 도면에서 본 발명과 관계없는 부분은 본 발명의 설명을 명확하게 하기 위하여 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

도 2는 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소 회로에 대한 회로도이다.

도 2를 참조하면, 화소 회로는 제1 내지 제5의 트랜지스터(M1, M2, M3, M4, M5)와 하나의 캐패시터(C)로 이루어진다. 제1 트랜지스터(M1)는 제2 전원전압(VSS)에 캐소드가 연결되는 유기 발광 소자(organic light emitting diode: OLED)에 전류를 공급하는 구동 트랜지스터이고, 제2 내지 제5 트랜지스터(M2, M3, M4, M5)는 스위칭 트랜지스터이다. 제1 내지 제5 트랜지스터(M1 ~ M5)는 P-타입의 트랜지스터로 형성되어 있다. 유기 발광 소자(OLED)는 형광성 또는 인광성 유기 화합물을 포함하는 다층 구조의 유기 박막과 이 유기 박막의 양단에 연결되는 애노드 및 캐소드로 형성된다.

구체적으로, 제1 트랜지스터(M1)의 소오스는 제2 트랜지스터의 드레인에 연결되며, 드레인은 제5 트랜지스터의 소오스에 연결되며, 게이트는 캐패시터의 제2 전극에 연결된다. 제2 트랜지스터(M2)의 소오스는 데이터선(Dm)에 연결되며, 게이트는 n번째 주사 신호를 인가하는 n번째 주사선(Sn)에 연결된다. 여기서, n은 임의의 자연수이다. 제3 트랜지스터의 소오스는 제1 트랜지스터의 드레인에 연결되며, 드레인은 제1 트랜지스터의 게이트에 연결되며, 게이트는 주사선(Sn)에 연결된다. 제4 트랜지스터의 소오스는 제1 전원전압(VDD)을 인가하는 제1 전원전압선에 연결되며, 드레인은 제1 트랜지스터(M1)의 소오스에 연결되며, 게이트는 발광 제어신호를 전달하는 발광제어선(En)에 연결된다. 제5 트랜지스터의 소오스는 제1 트랜지스터의 드레인에 연결되며, 드레인은 유기 발광 소자(OLED)의 애노드에 연결되며, 게이트는 발광제어선(En)에 연결된다. 캐패시터(C)의 제1 전극은 제1 전원전압(VDD)을 인가하는 제1 전원전압선에 연결된다. 유기 발광 소자(OLED)의 캐소드는 제2 전원전압(VSS)을 인가하는 제2 전원전압선에 연결된다.

상술한 바와 같이, 본 실시예에 따른 화소 회로에서 제2 트랜지스터(M2)는 데이터선(Dm)과 제1 트랜지스터(M1)의 소오스에 연결된다(301). 또한, 제1 트랜지스터(M1)의 드레인과 게이트가 제3 트랜지스터(M3)에 의해 다이오드 연결되며, 제1 트랜지스터(M1)의 게이트에 캐패시터(C)의 일단이 연결된다(303). 그리고, 제2 및 제3 트랜지스터(M2, M3)의 게이트는 n번째 주사 신호를 인가하는 n번째 주사선(Sn)에 연결된다. 여기서, n은 임의의 자연수이다.

이러한 구성은 예를 들어 데이터선(Dm)의 데이터 전압이 변화될 때 제2 트랜지스터(M2)를 통해 제1 트랜지스터(M1)의 소오스에 누설 전류가 유입 또는 유출되는 경우에도 실질적으로 제1 트랜지스터(M1)의 게이트 전압은 거의 변화되지 않게 한다. 따라서, 본 발명의 화소 회로를 이용하면, 유기 발광 표시 장치에 있어서, 구동 트랜지스터의 게이트에서의 누설 전류로 인한 크로스 토크 문제가 크게 감소된다. 예를 들면, 종래의 화소 회로에서, 데이터선과 구동 트랜지스터의 게이트 간에 스위칭 트랜지스터가 연결되어 있는 경우, 약 2% 정도의 인식 가능한 정도의 크로스 토크가 발생되지만, 본 발명의 화소 회로에서는 약 0.8% 정도의 인식 불가능한 정도의 크로스 토크가 발생되어 실질적으로 크로스 토크의 문제를 해결한다.

게다가, 상술한 구성은 제2 트랜지스터(M2)에서 샘플링된 데이터 신호가 다이오드 연결된 제1 트랜지스터(M1) 및 제3 트랜지스터(M3)를 통해 캐패시터(C)에 인가되기 때문에, 구동 트랜지스터(M1)의 문턱 전압이 자체적으로 보상되어 구동 트랜지스터(M1)의 문턱 전압에 상관없이 캐패시터(C)에 데이터 신호에 상응하는 전압을 저장할 수 있게 한다. 따라서, 본 발명의 화소 회로를 이용하면, 제조 공정의 변수에 상관없이 구동 트랜지스터의 문턱 전압의 편차를 보상할 수 있다.

또한, 상술한 구성에서 유기 발광 소자(OLED)에 흐르는 전류는 아래의 수학적 식 1 및 수학적 식 2와 같이 나타낼 수 있다.

수학적 식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2$$

수학적 식 2

$$I_{OLED} = \frac{\beta}{2} [(V_{DD} - V_{DATA} + V_{TH}) - V_{TH}]^2 = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

여기서, I_{OLED} 는 유기 발광 소자에 흐르는 전류, V_{GS} 는 제1 트랜지스터의 게이트와 소오스 간의 전압, V_{TH} 는 제1 트랜지스터의 문턱 전압, V_{DD} 는 제1 전원전압, V_{DATA} 는 데이터 전압, 그리고 β 는 상수를 각각 나타낸다.

수학적 식 1 및 수학적 식 2를 참조하면, 구동 트랜지스터인 제1 트랜지스터(M1)의 문턱 전압에 관계없이 데이터선(Dm)에 인가되는 데이터 전압에 상응하여 전류가 유기 발광 소자(OLED)에 흐르는 것을 알 수 있다.

또한, 상술한 바와 같이, 본 발명에 따른 화소 회로에 있어서, 제1 전원전압(VDD)이 인가되는 제1 트랜지스터(M1)의 소오스에는 제2 트랜지스터(M2)의 턴온 주기 동안에 제1 전원전압(VDD)을 차단하기 위한 수단이 연결된다. 다시 말해서, 본 실시예에서 제4 트랜지스터(M4)는 캐패시터(C)에 데이터 신호에 상응하는 전압이 저장되는 기간 동안에 턴오프 상태가 되며, 캐패시터(C)에 저장된 전압에 기초하여 제1 트랜지스터(M1)가 소정의 정전류원으로 동작할 때, 턴온 상태가 된다.

또한, 본 발명에 따른 화소 회로에서는 제1 트랜지스터(M1)가 다이오드 연결되는 기간 동안에 제1 트랜지스터(M1)의 드레인과 유기 발광 소자(OLED)의 애노드 간의 전기적인 연결을 차단하는 수단을 포함한다. 예를 들면, 본 실시예에서, 제5 트랜지스터(M5)는 캐패시터(C)에 데이터 전압이 저장되는 기간 동안에 턴오프 상태가 되며, 캐패시터(C)에 저장된 전압에 기초하여 제1 트랜지스터(M1)가 소정의 정전류원으로 동작할 때, 턴온 상태가 된다. 이에 의해 유기 발광 소자(OLED)가 소정의 휘도로 발광한다.

이와 같이, 본 발명에 따른 화소 회로에서는 제2 트랜지스터(M2)와 같은 화소 스위칭 소자의 오프 영역에서의 누설 전류로 인해 구동 트랜지스터의 게이트 전압이 변하는 것을 실질적으로 방지한다. 이러한 구성에 의해, 본 발명에 따른 화소 회로를 채용한 유기 발광 표시 장치에서는 크로스 토크가 인식 불가능한 정도로 감소된다.

또한, 본 발명에서는 제2 트랜지스터(M2)와 같은 화소 스위칭 소자를 구동 트랜지스터(P-타입 또는 N-타입 트랜지스터)의 소오스 또는 드레인에 연결할 뿐만 아니라 구동 트랜지스터를 다이오드 연결시켜 캐패시터에 데이터 전압을 저장한다. 이러한 구성에 의해, 구동 트랜지스터의 문턱 전압은 자체 보상된다. 이로써, 본 발명에 따른 화소 회로를 채용한 유기 발광 표시 장치에서는 구동 트랜지스터의 문턱 전압에 상관없이 고계조의 표현이 가능하게 된다.

도 3은 본 발명의 제2 실시예에 따른 유기 발광 표시 장치의 화소 회로에 대한 회로도이다. 본 실시예에 따른 화소 회로는 캐패시터(C)를 초기화하기 위한 수단(305)을 제외하고 실질적으로 제1 실시예의 화소 회로와 동일하다. 따라서, 본 실시예에 따른 화소 회로에서 제1 실시예의 화소 회로의 구성 요소 및 이들의 연결관계와 중복되는 설명은 가능한 생략한다.

도 3을 참조하면, 화소 회로는 제1 내지 제6의 트랜지스터(M1, M2, M3, M4, M5, M6)와 하나의 캐패시터(C)로 이루어진다. 제1 트랜지스터(M1)는 제2 전원전압(VSS)에 캐소드가 연결되는 유기 발광 소자(OLED)에 전류를 공급하는 구동 트랜지스터이고, 제2 내지 제6 트랜지스터(M2 ~ M6)는 스위칭 트랜지스터이다. 제1 내지 제6 트랜지스터(M1 ~ M6)는 P-타입의 트랜지스터로 형성되어 있다.

제6 트랜지스터(M6)의 소오스는 제1 트랜지스터(M1)의 게이트에 연결되어 있는 캐패시터(C)의 한쪽 전극에 연결된다. 또한, 제6 트랜지스터(M6)의 드레인과 게이트는 서로 연결되어, 제6 트랜지스터(M6)를 다이오드 연결시킨다. 또한, 제6 트랜지스터(M6)의 게이트는 제2 주사선(Sn-1)에 연결된다. 여기서, 제2 주사선(Sn-1)은 라인 어드레싱(line addressing) 방식으로 구동되는 유기 발광 표시 장치에 있어서, 제2 트랜지스터(M2)의 게이트에 주사 신호를 인가하는 현재의 화소 회로의 주사선(Sn)을 제1 주사선이라 할 때, 제1 주사선의 직전 화소 회로에 주사 신호를 인가하는 직전 주사선을 나타낸다.

한편, 제6 트랜지스터(M6)의 게이트는 별도의 제어 신호 또는 주사 신호를 전달하는 다른 제어선 또는 다른 주사선에 연결될 수 있다. 하지만, 이러한 구성은 화소 회로 내에 또 다른 라인을 추가시킴으로써 개구율을 감소시킨다는 문제가 있다. 따라서, 본 실시예에서는 개구율을 감소시키지 않는 효율적인 레이아웃 배선을 위하여, 제6 트랜지스터(M6)의 게이트는 제2 주사선에 연결되도록 이루어지는 것이 바람직하다.

또한, 본 실시예에서 제4 및 제5 트랜지스터는 P-타입의 트랜지스터 이외에 N-타입의 트랜지스터로 형성할 수 있다. 이러한 경우, N-타입의 제4 및 제5 트랜지스터는 P-타입의 제4 및 제5 트랜지스터에 인가되던 발광 제어신호에 대하여 반전된 발광 제어신호에 따라 동작된다.

이와 같이, 본 실시예에 따른 화소 회로에서는 캐패시터에 화상 데이터를 프로그래밍하기 전에 캐패시터에 다이오드 연결되는 트랜지스터를 통해 캐패시터 내에 저장된 전압을 방전시켜 초기화함으로써, 다음 프레임의 데이터 신호에 상응하는 전압이 저장될 때에 앞서 캐패시터에 저장된 전압에 의해 다음 프레임의 데이터 전압이 캐패시터에 제대로 저장되지 않는 문제를 해결할 뿐만 아니라, 이를 위한 별도의 제어선과 초기화 라인을 형성할 필요가 없고, 따라서 개구율을 높일 수 있다는 이점이 있다.

도 4는 도 3의 화소 회로의 동작을 설명하기 위한 파형도이다. 본 실시예에서, 현재 주사선(Sn)에 인가되는 주사 신호를 제 1 주사 신호, 이전 주사선(Sn-1)에 인가되는 주사 신호를 제2 주사 신호, 그리고 발광제어선(En)에 인가되는 신호를 발광 제어신호라 한다.

도 4를 참조하면, 화소 회로는 캐패시터(C)를 초기화하기 위한 초기화 기간 또는 제1 기간과, 캐패시터(C)에 데이터 신호에 상응하는 전압을 저장하기 위한 프로그래밍 기간 또는 제2 기간, 그리고 캐패시터(C)에 저장된 전압에 기초하여 구동 트랜지스터(M1)가 소정의 정전류원으로 기능하여 유기 발광 소자(OLED)에 전류를 공급하며, 이 전류에 의해 유기 발광 소자(OLED)가 소정의 휘도로 발광하는 발광 기간 또는 제3 기간으로 동작한다. 여기서, 제2 주사 신호 및 제1 주사 신호는 서로 중첩되지 않고 순차적으로 인가되며, 발광 제어신호는 제2 및 제1 주사 신호의 인에이블 레벨의 기간 동안에 디스에이블 레벨로 인가된다. 그리고, 제1 및 제2 주사 신호는 서로 시프트된 형태를 가지며, 실질적으로 동일한 신호로 형성된다.

구체적으로, 제1 기간에서, 제1 주사선(Sn)에 하이 레벨의 제1 주사 신호가 인가되며, 발광제어선(En)에 하이 레벨의 발광 제어신호가 인가되며, 제2 주사선(Sn-1)에 로우 레벨의 제2 주사 신호가 인가되면, 제1 주사 신호에 의해 제2 및 제3 트랜지스터(M2, M3)는 턴오프되며, 발광 제어신호에 의해 제4 및 제5 트랜지스터(M4, M5)는 턴오프된다. 그리고, 제2 주사 신호에 응답하여 제6 트랜지스터(M6)는 턴온된다.

이때, 캐패시터(C)에 저장된 전압은 제2 주사선(Sn-1)을 통해 방전되며, 캐패시터(C)는 초기화된다. 따라서, 캐패시터(C)의 일단에 연결되어 있는 제1 트랜지스터(M1)의 게이트 전압도 초기화된다.

다음, 제2 기간에서, 제1 주사선(Sn)에 로우 레벨의 제1 주사 신호가 인가되며, 제1 기간에서 로우 레벨의 제2 주사 신호가 인가되었던 제2 주사선(Sn-1)에 하이 레벨의 제2 주사 신호가 인가되며, 발광제어선(En)에 하이 레벨의 발광 제어신호가 인가되면, 제1 주사 신호에 응답하여 제2 및 제3 트랜지스터(M2, M3)는 턴온되며, 제2 주사 신호에 의해 제6 트랜지스터(M6)는 턴오프되며, 발광 제어신호에 의해 제4 및 제5 트랜지스터(M4, M5)는 턴오프된다.

이때, 데이터선(Dm)에 인가되는 데이터 전압은 제2 트랜지스터(M2), 제1 트랜지스터(M1), 및 제3 트랜지스터(M3)를 통해 캐패시터(C)의 한쪽 전극에 인가된다. 따라서, 캐패시터(C)는 제2 기간 동안에 제1 전원전압(VDD)과 데이터 전압의 전압차에 상응하는 전압을 저장한다. 이러한 구성에 의하면, 캐패시터(C)는 구동 트랜지스터(M1)의 문턱 전압에 상관없이 데이터 전압에 상응하는 전압을 저장하게 된다.

다음, 제3 기간에서, 제2 기간에서 로우 레벨의 제1 주사 신호가 인가되었던 제1 주사선(Sn)에 하이 레벨의 제1 주사 신호가 인가되며, 제2 주사선(Sn-1)에 하이 레벨의 제2 주사 신호가 인가되며, 제1 및 제2 기간에서 하이 레벨의 발광 제어신호가 인가되었던 발광제어선(En)에 로우 레벨의 발광 제어신호가 인가되면, 제1 주사 신호에 의해 제2 및 제3 트랜지스터(M2, M3)는 턴오프되며, 제2 주사 신호에 의해 제6 트랜지스터(M6)는 턴오프되며, 발광 제어신호에 응답하여 제4 및 제5 트랜지스터(M4, M5)는 턴온된다.

이때, 제1 트랜지스터(M1)는, 제1 트랜지스터(M1)의 게이트와 소스 간에 연결되며 화상 데이터에 상응하는 전압을 저장하는 캐패시터(C)에 의해, 제1 전원전압(VDD)으로부터 유기 발광 소자(OLED)에 소정 세기의 전류를 공급하는 정전류원으로서 동작한다. 이러한 구성에 의해, 유기 발광 소자(OLED)는 화상 데이터를 높은 계조로 표현한다. 다시 말해서, 본 발명에 따른 유기 발광 소자(OLED)는 소정의 그레이 레벨의 계조를 가진 적색, 녹색, 청색, 백색의 색 중 어느 하나의 색을 보다 명확하게 표현할 수 있다.

도 5는 본 발명의 제2 실시예에 따른 화소 회로의 변형예에 대한 회로도이다. 그리고, 도 6은 도 5의 화소 회로의 동작을 설명하기 위한 파형도이다.

도 5를 참조하면, 본 발명에 따른 화소 회로는 제1 내지 제6의 트랜지스터(M1, M2, M3, M4, M5, M6)와 하나의 캐패시터(C)로 이루어진다. 제1 트랜지스터(M1)는 유기 발광 소자(OLED)에 전류를 공급하는 구동 트랜지스터이고, 제2 내지 제6 트랜지스터(M2 ~ M6)는 스위칭 트랜지스터이다. 제1, 제4, 및 제5 트랜지스터(M1, M4, M5)는 N-타입의 트랜지스터로 형성되고, 제2, 제3, 및 제6 트랜지스터(M2, M3, M6)는 P-타입의 트랜지스터로 형성되어 있다. 유기 발광 소자(OLED)는 형광성 또는 인광성 유기 화합물을 포함하는 다층 구조의 유기 박막과 이 유기 박막의 양단에 연결되는 애노드 및 캐소드로 형성된다.

구체적으로, 제1 트랜지스터(M1)의 소오스는 제2 트랜지스터의 드레인에 연결되며, 드레인은 제5 트랜지스터의 소오스에 연결되며, 게이트는 캐패시터의 제1 전극에 연결된다. 제2 트랜지스터(M2)의 소오스는 데이터선(Dm)에 연결되며, 게이트는 n번째 주사 신호를 인가하는 n번째 주사선(Sn)에 연결된다. 여기서, n은 임의의 자연수이다. 제3 트랜지스터의 소오스는 제1 트랜지스터의 드레인에 연결되며, 드레인은 제1 트랜지스터의 게이트에 연결되며, 게이트는 주사선(Sn)에 연결된다. 제4 트랜지스터의 드레인은 제1 트랜지스터(M1)의 소오스에 연결되며, 드레인은 제2 전원전압(VSS)을 인가하는 제2 전원전압선에 연결되며, 게이트는 발광 제어신호를 전달하는 발광제어선(En)에 연결된다. 제5 트랜지스터의 드레인은 유기 발광 소자(OLED)의 애노드에 연결되며, 소오스는 제1 트랜지스터의 드레인에 연결되며, 게이트는 발광제어선(En)에 연결된다. 캐패시터(C)의 제2 전극은 제2 전원전압선에 연결된다. 유기 발광 소자(OLED)의 애노드는 제1 전원전압(VDD)을 인가하는 제1 전원전압선에 연결된다.

또한, 상술한 구성에 있어서, 유기 발광 소자(OLED)에 흐르는 전류는 수학식 1로부터 아래의 수학식 3과 같이 나타낼 수 있다.

수학식 3

$$I_{OLED} = \frac{\beta}{2} [(V_{DATA} + V_{TH} - V_{SS}) - V_{TH}]^2 = \frac{\beta}{2} (V_{DATA} - V_{SS})^2$$

여기서, I_{OLED} 는 유기 발광 소자에 흐르는 전류, V_{GS} 는 제1 트랜지스터의 게이트와 소오스 간의 전압, V_{TH} 는 제1 트랜지스터의 문턱 전압, V_{DATA} 는 데이터 전압, V_{SS} 는 제2 전원전압, 그리고 β 는 상수를 각각 나타낸다.

수학식 1 및 수학식 2를 참조하면, 구동 트랜지스터인 제1 트랜지스터(M1)의 문턱 전압에 관계없이 데이터선(Dm)에 인가되는 데이터 전압에 상응하여 전류가 유기 발광 소자(OLED)에 흐르는 것을 알 수 있다.

또한, 도 6에 도시한 바와 같이, 본 실시예에 따른 회소 회로는 캐패시터(C)를 초기화하기 위한 초기화 기간 또는 제1 기간과, 캐패시터(C)에 데이터 신호에 상응하는 전압을 저장하기 위한 프로그래밍 기간 또는 제2 기간, 그리고 캐패시터(C)에 저장된 전압에 기초하여 구동 트랜지스터(M1)가 소정의 정전류원으로 기능하여 유기 발광 소자(OLED)에 전류를 공급하며, 이 전류에 의해 유기 발광 소자(OLED)가 소정의 휘도로 발광하는 발광 기간 또는 제3 기간으로 동작한다. 여기서, 제2 주사 신호 및 제1 주사 신호는 서로 중첩되지 않고 순차적으로 인가되며, 발광 제어신호는 제2 및 제1 주사 신호의 인에이블 레벨의 기간 동안에 디스에이블 레벨로 인가된다. 그리고, 제1 및 제2 주사 신호는 서로 시프트된 형태를 가지며, 실질적으로 동일한 신호로 형성된다.

상술한 초기화 기간, 프로그래밍 기간, 및 발광 기간에 대하여는, 화소 회로에 인가되는 발광 제어신호가 반전된다는 것을 제외하고 도 3 및 도 4를 참조한 제2 실시예의 화소 회로와 실질적으로 동일하므로, 그에 대한 구체적인 설명은 생략한다.

한편, 도 5를 참조한 본 실시예에서 제2 및 제3 트랜지스터(M2, M3)는 제6 트랜지스터(M6)의 게이트에 인가되는 주사 신호와 실질적으로 동일한 시프트된 주사 신호를 사용하기 위하여 P-타입의 트랜지스터로 형성되어 있다. 따라서, 제2, 제3 및 제6 트랜지스터(M2, M3, M6)에 서로 다른 주사선에 의한 주사 신호가 인가되는 경우, 제2, 제3 및 제6 트랜지스터(M2, M3, M6)는 N-타입이나 P-타입의 트랜지스터 중에서 선택되어 형성될 수 있다. 여기서, 제6 트랜지스터(M6)는 이전 주사선을 이용하여 캐패시터(C)에 저장된 전압을 방전시키는 경우, P-타입의 트랜지스터로 형성하는 것이 바람직하다.

또한, 본 실시예에서 제4 및 제5 트랜지스터는 N-타입의 트랜지스터 이외에 P-타입의 트랜지스터로 형성할 수 있다. 이러한 경우, P-타입의 제4 및 제5 트랜지스터는 N-타입의 제4 및 제5 트랜지스터에 인가되던 발광 제어신호에 대하여 반전된 발광 제어신호에 따라 동작된다.

도 7은 본 발명의 제2 실시예에 따른 화소 회로를 채용한 유기 발광 표시 장치에 대한 구성도이다.

도 7을 참조하면, 유기 발광 표시 장치는 데이터 구동부(701)에 연결되어 데이터 신호를 각 화소 회로에 전달하는 복수의 데이터선(D1, Dm), 주사 구동부(703)에 연결되어 제1 주사 신호, 제2 주사 신호 및 발광 제어신호를 각 화소 회로에 전달하는 제1 및 제2 주사선(S1, ..., Sn-1, Sn)과 발광제어선(E1, ..., En), 그리고 NxM개의 화소 회로를 포함한다. 여기서, Dm은 m(m은 임의의 자연수)번째 데이터선을 나타내고, Sn은 n(n은 임의의 자연수)번째 주사선을 나타낸다. 그리고 제1 및

제2 주사선은 라인 어드레싱 구동 방식에서 현재의 화소 회로에 연결되는 주사선을 제1 주사선이라 할 때, 현재의 화소 회로에 인가되는 주사 신호보다 앞선 주사 신호가 인가되는 이전 화소 회로에 연결되는 주사선을 제2 주사선이라 한다. 또한, 유기 발광 표시 장치의 각 화소 회로는 제1 전원전압(VDD) 및 제2 전원전압(VSS)에 각각 전기적으로 연결된다.

화소 회로는 제1 내지 제6 트랜지스터(M1, M2, M3, M4, M5, M6) 및 캐패시터(C)를 포함한다. 제1 내지 제6 트랜지스터(M1 ~ M6)는 P-타입의 트랜지스터로 형성되어 있다. 이하에서는, n번째 주사선(Sn)과 m번째 데이터선(Dm)에 의해 정의되는 화소 영역에 형성되어 있는 화소 회로를 중심으로 설명한다.

제1 트랜지스터(M1)는 유기 발광 소자(OLED)에 구동 전류를 공급한다. 제2 트랜지스터(M2)는 제1 주사선(Sn) 상의 로우 레벨의 제1 주사 신호에 응답하여 데이터 전압을 제1 트랜지스터(M1)의 소오스에 전달한다. 제3 트랜지스터(M3)는 제1 주사선(Sn) 상의 로우 레벨의 제1 주사 신호에 응답하여 제1 트랜지스터(M1)를 다이오드 연결시키도록 제1 트랜지스터(M1)의 드레인과 게이트 간에 연결된다.

캐패시터(C)는 제1 전원전압(VDD)과 제1 트랜지스터(M1)의 게이트 간에 연결된다. 또한, 캐패시터(C)는 제2 트랜지스터(M2), 제1 트랜지스터(M1) 및 제3 트랜지스터(M3)를 통해 인가되는 데이터 전압에 상응하는 전압, 즉 제1 전원전압(VDD)과 데이터 전압 간의 전압차에 상응하는 전압을 저장한다.

제4 트랜지스터(M4)는 제1 트랜지스터(M1)의 소오스와 제1 전원전압(VDD) 간에 연결되며, 발광제어선(En) 상의 하이 레벨의 발광 제어신호에 응답하여 제2 트랜지스터(M2)의 턴온 기간에서 턴오프된다. 이러한 구성에 의해, 제4 트랜지스터(M4)는 제2 트랜지스터(M2)의 턴온 기간 동안에 제1 트랜지스터(M1)의 소오스에 제1 전원전압(VDD)이 인가되는 것을 차단한다.

제5 트랜지스터(M5)는 제1 트랜지스터(M1)의 드레인과 유기 발광 소자(OLED)의 애노드 간에 연결되며, 발광제어선(En) 상의 하이 레벨의 발광 제어신호에 응답하여 제2 및 제3 트랜지스터(M2, M3)의 턴온 기간 동안에 턴오프된다. 이러한 구성에 의해, 제5 트랜지스터(M5)는 제2 및 제3 트랜지스터(M2, M3)의 턴온 기간 동안에 제2 및 제1 트랜지스터(M2, M1)를 통해 흐르는 전류가 유기 발광 소자(OLED)에 흐르는 것을 방지한다. 또한, 제5 트랜지스터(M5)는 외부로부터 유기 발광 소자(OLED)를 통해 제1 트랜지스터(M1)의 드레인에 이상 전압이 인가되는 것을 방지한다. 상술한 구성에 의해, 본 발명의 제1 실시예에 따른 화소 회로를 채용한 유기 발광 표시 장치가 형성된다.

제6 트랜지스터(M6)는 캐패시터(C)의 일전극에 연결되는 소오스와, 다이오드 연결되는 드레인, 및 게이트를 구비한다. 제6 트랜지스터(M6)의 게이트는 제2 주사선(Sn-1)에 연결된다. 또한, 제6 트랜지스터(M6)는 캐패시터(C)에 저장되어 있는 전압을 제2 주사선(Sn-1)을 통해 방전시키며, 이와 함께 제1 트랜지스터(M1)의 게이트 전압을 초기화시키기 위하여, 제2 주사선(Sn-1) 상에 인가되는 제2 주사 신호에 응답하여 다이오드 연결된다. 이러한 구성에 의해, 본 발명의 제2 실시예에 따른 화소 회로를 채용한 유기 발광 표시 장치가 형성된다.

이와 같이 본 발명에 따른 유기 발광 표시 장치는 누설 전류로 구동 트랜지스터의 게이트 전압이 변하여 크로스 토크가 발생하는 것을 방지하며, 구동 트랜지스터의 문턱 전압에 상관없이 화상 데이터에 상응하는 전류를 발광 소자에 공급함으로써, 높은 계조의 실현이 가능하다.

한편, 본 발명의 화소 회로에서 MOS 트랜지스터는 일례로서 언급된 것이다. 따라서, 본 발명의 화소 회로는 MOS 트랜지스터 이외에 다른 종류의 트랜지스터로 형성될 수 있다. 예를 들면, 제1 전극, 제2 전극, 및 제3 전극을 구비하고, 제1 전극 및 제2 전극 간에 인가되는 전압에 의하여 제2 전극에서 제3 전극으로 흐르는 전류의 양을 제어할 수 있는 능동 소자로 구현될 수 있다.

또한, 상술한 제2 내지 제6 트랜지스터(M2, M3, M4, M5, M6)는 주사 신호에 응답하여 양측의 전극을 스위칭하기 위한 소자로서, 이와 동일한 기능을 수행할 수 있는 여러 스위칭 소자를 이용하여 구현될 수 있다.

이상, 본 발명의 바람직한 실시예를 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되는 것은 아니며, 본 발명의 기술적 사상의 범위내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 변형이 가능하다.

발명의 효과

본 발명에 의하면, 스위칭 트랜지스터의 누설 전류로 인해 구동 트랜지스터의 게이트 전압이 변화되고, 그로 인해 인접한 화소 간에 발생하는 크로스 토크의 문제를 해결할 수 있다.

또한, 본 발명에 의하면, 박막 트랜지스터의 문턱 전압을 자체 보상하도록 화소 회로를 구성함으로써, 고계조를 표현할 수 있다.

또한, 본 발명에 의하면, 다이오드 연결되는 트랜지스터를 이용하여 데이터 전압을 저장하는 캐패시터를 초기화함으로써, 별도의 초기화 라인을 사용하는 경우에 비해 개구율을 높일 수 있다는 이점이 있다.

(57) 청구의 범위

청구항 1.

게이트에 인가되는 전압에 상응하여 유기 발광 소자에 전류를 공급하는 제1 트랜지스터;

제1 주사 신호에 응답하여 상기 제1 트랜지스터의 제1 전극에 데이터 전압을 전달하는 제2 트랜지스터;

상기 제1 트랜지스터의 제2 전극 및 게이트를 연결시키는 제3 트랜지스터; 및

상기 제1 주사 신호가 인가되는 기간 동안에 상기 데이터 전압에 상응하는 전압을 저장하며, 상기 유기 발광 소자의 발광 기간 동안에 상기 제1 트랜지스터의 상기 게이트에 상기 저장된 전압을 인가하는 캐패시터를 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 2.

제1항에 있어서,

발광 제어신호에 응답하여 전원전압이 상기 제1 트랜지스터의 상기 제1 전극에 인가되는 것을 차단하기 위한 제4 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 3.

제2항에 있어서,

상기 발광 제어신호에 응답하여 상기 제1 트랜지스터의 제2 전극과 상기 유기 발광 소자의 전기적인 연결을 차단하는 제5 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 4.

제3항에 있어서,

제2 주사 신호에 응답하여 상기 캐패시터에 저장된 상기 전압을 방전시키는 제6 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 5.

제4항에 있어서,

상기 제6 트랜지스터는 상기 캐패시터에 연결되는 제1 전극, 상기 제2 주사 신호가 인가되는 게이트, 및 상기 제2 주사 신호를 전달하는 주사선에 연결되는 제2 전극을 구비하는 유기 발광 표시 장치의 화소 회로.

청구항 6.

제5항에 있어서,

상기 제1 내지 제6 트랜지스터는 서로 동일한 타입의 채널을 갖는 트랜지스터로 이루어지는 유기 발광 표시 장치의 화소 회로.

청구항 7.

제5항에 있어서,

상기 제1 내지 제6 트랜지스터 중 적어도 어느 하나는 나머지 트랜지스터와 다른 타입의 채널을 갖는 트랜지스터로 이루어지는 유기 발광 표시 장치의 화소 회로.

청구항 8.

제4항에 있어서,

상기 제2 주사 신호 및 상기 제1 주사 신호는 서로 중첩되지 않고 순차적으로 인가되며, 상기 발광 제어신호는 상기 제2 및 제1 주사 신호의 인에이블 레벨의 기간 동안에 디스에이블 레벨로 인가되는 유기 발광 표시 장치의 화소 회로.

청구항 9.

전원전압이 인가되는 제1 전극, 유기 발광 소자에 전기적으로 연결되는 제2 전극, 및 게이트를 구비하는 제1 트랜지스터;

데이터 전압이 인가되는 제1 전극, 상기 제1 트랜지스터의 상기 제1 전극에 연결되는 제2 전극, 및 제1 주사 신호가 인가되는 게이트를 구비하는 제2 트랜지스터;

상기 제1 트랜지스터의 상기 제2 전극 및 상기 게이트 간에 연결되어 상기 제1 트랜지스터를 다이오드 연결시키는 제3 트랜지스터;

상기 전원전압이 인가되는 제1 전극, 및 상기 제1 트랜지스터의 상기 게이트에 연결되는 제2 전극을 구비하는 캐패시터;

상기 전원전압이 인가되는 제1 전극, 상기 제1 트랜지스터의 상기 제1 전극에 연결되는 제2 전극, 및 발광 제어신호가 인가되는 게이트를 구비하는 제4 트랜지스터; 및

상기 제1 트랜지스터의 상기 제2 전극에 연결되는 제1 전극, 상기 유기 발광 소자의 애노드에 연결되는 제2 전극, 및 상기 발광 제어신호가 인가되는 게이트를 구비하는 제5 트랜지스터를 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 10.

제9항에 있어서,

상기 캐패시터의 상기 제2 전극에 연결되는 제1 전극, 제2 전극, 및 상기 제2 전극에 연결되고 제2 주사 신호가 인가되는 게이트를 구비하는 제6 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치의 화소 회로.

청구항 11.

데이터 전압을 전달하는 복수의 데이터선;

제1 주사 신호를 전달하는 복수의 주사선;

상기 데이터 전압에 반응하여 화상을 표시하는 복수의 유기 발광 소자; 및

상기 데이터선, 상기 주사선, 및 상기 유기 발광 소자에 전기적으로 연결되는 복수의 화소 회로를 포함하며,

상기 화소 회로는,

상기 유기 발광 소자에 전류를 공급하는 제1 트랜지스터;

상기 제1 주사 신호에 응답하여 상기 데이터 전압을 상기 제1 트랜지스터의 제1 전극에 전달하는 제2 트랜지스터;

상기 제1 트랜지스터의 제2 전극 및 게이트를 연결시키는 제3 트랜지스터; 및

상기 제1 주사 신호가 인가되는 기간 동안에 상기 데이터 전압에 반응하는 전압을 저장하며, 상기 유기 발광 소자의 발광 기간 동안에 상기 제1 트랜지스터의 게이트에 상기 저장된 전압을 인가하는 캐패시터를 포함하는 유기 발광 표시 장치.

청구항 12.

제11항에 있어서,

발광제어선에 의해 전달되는 발광 제어신호에 응답하여 전원전압이 상기 제1 트랜지스터의 상기 제1 전극에 인가되는 것을 차단하기 위한 제4 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치.

청구항 13.

제12항에 있어서,

상기 발광 제어신호에 응답하여 상기 제1 트랜지스터의 상기 제2 전극과 상기 유기 발광 소자의 전기적인 연결을 차단하는 제5 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치.

청구항 14.

제13항에 있어서,

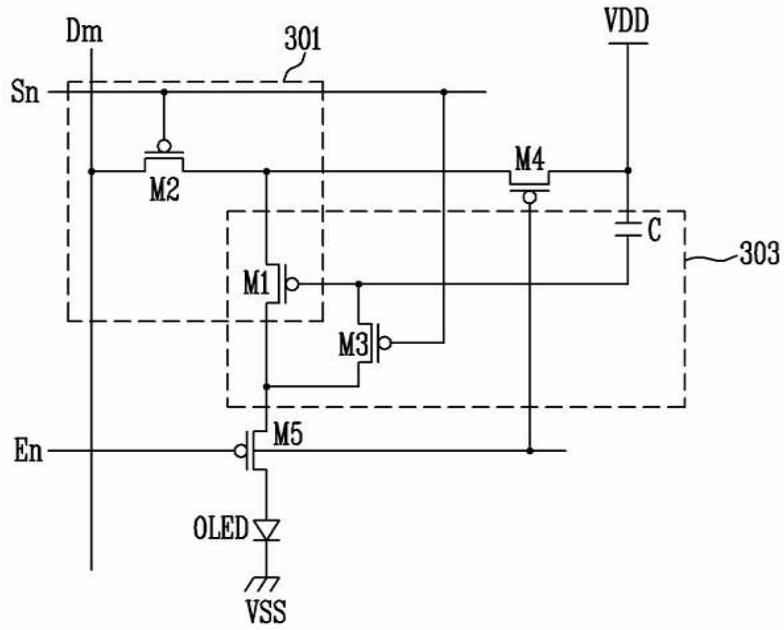
제2 주사 신호에 응답하여 상기 캐패시터에 저장된 상기 전압을 방전시키는 제6 트랜지스터를 추가적으로 포함하는 유기 발광 표시 장치.

청구항 15.

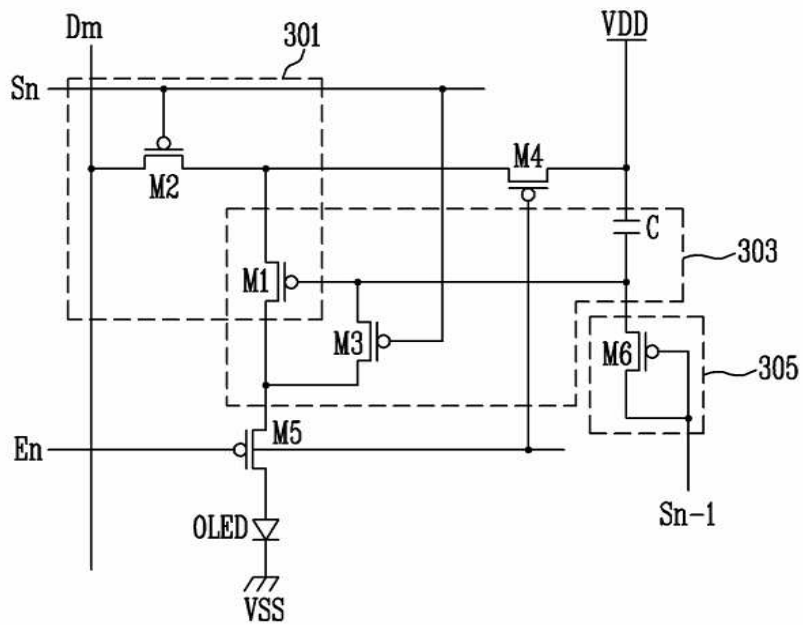
제14항에 있어서,

상기 제6 트랜지스터는 상기 캐패시터에 연결되는 제1 전극, 상기 제2 주사 신호가 인가되는 게이트, 및 상기 제2 주사 신호를 전달하는 제2 주사선에 연결되는 제2 전극을 구비하는 유기 발광 표시 장치.

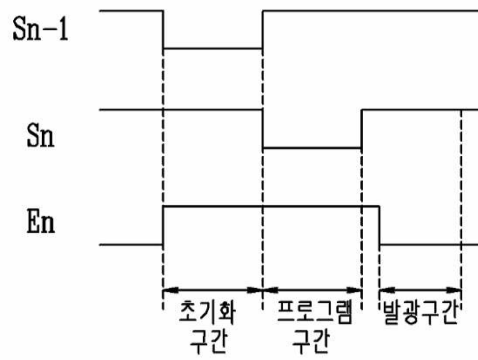
도면2



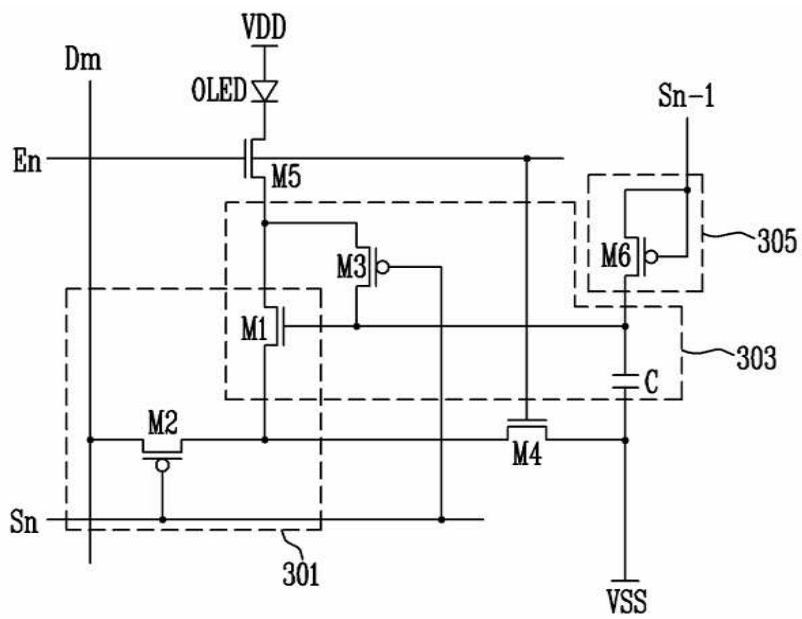
도면3



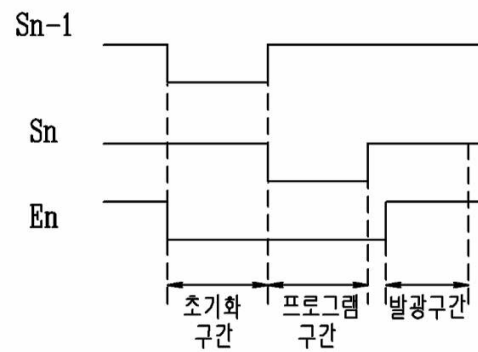
도면4



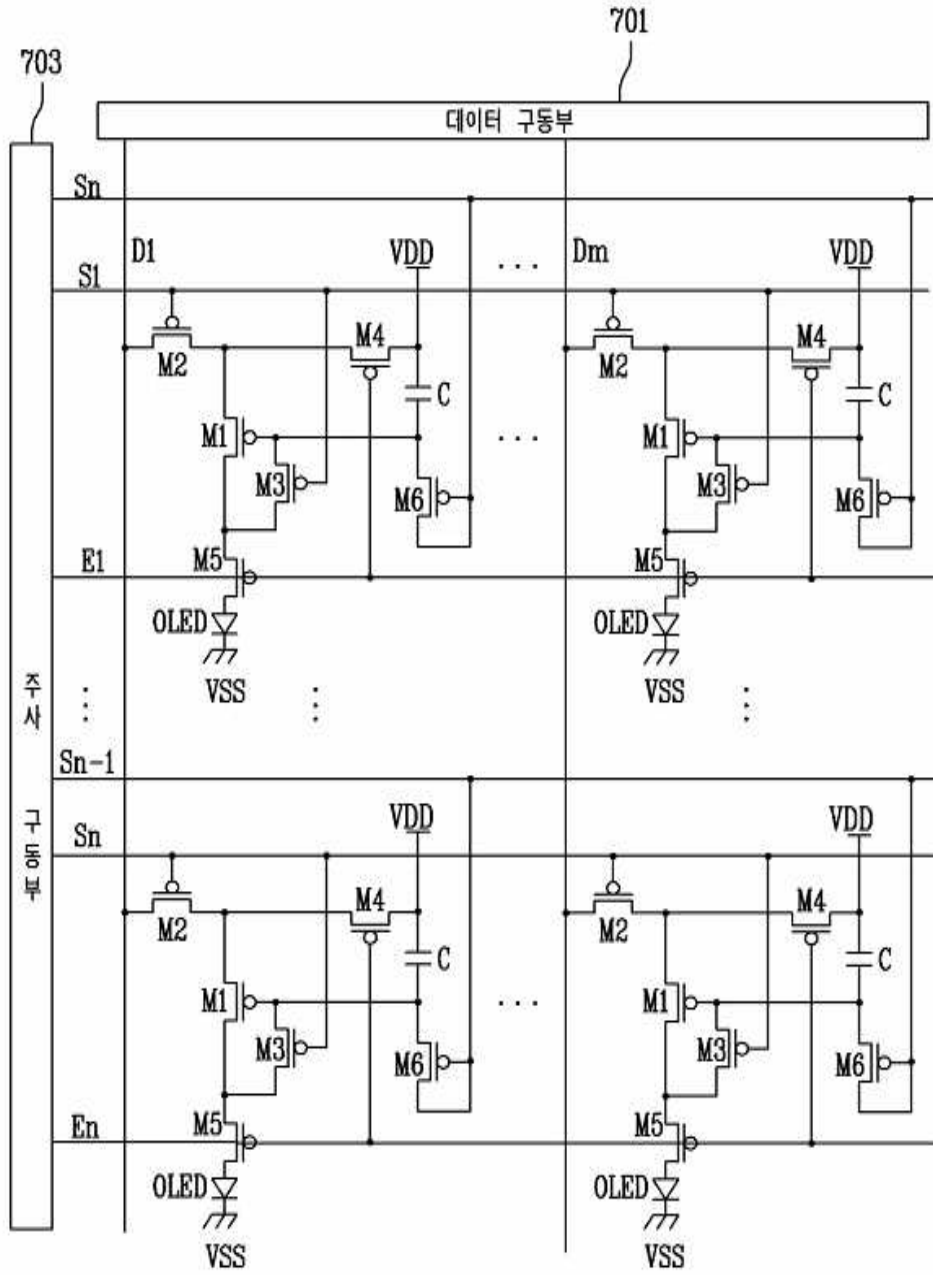
도면5



도면6



도면7



专利名称(译)	像素电路和采用它们的有机发光显示装置		
公开(公告)号	KR100592641B1	公开(公告)日	2006-06-26
申请号	KR1020040059018	申请日	2004-07-28
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM YANGWAN		
发明人	KIM, YANGWAN		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2320/043 G09G3/3233 G09G2300/0819		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR1020060010353A		
外部链接	Espacenet		

摘要(译)

像素电路和使用该像素电路的有机发光显示器将由于像素开关器件的截止区域中的泄漏电流引起的串扰降低到不可检测（或不可见）的水平，并补偿其内部阈值电压的变化 提供均匀的亮度。 像素电路包括：第一晶体管，适于将对应于施加到其栅极的电压的电流提供给有机发光器件；第二晶体管，适于响应于第一扫描信号而向第一晶体管的第一电极提供数据电压；第三晶体管，用于将所述第一晶体管的第二电极与所述第一晶体管的栅极连接；电容器，其适于在将第一扫描信号施加到第二晶体管时存储与数据电压相对应的电压，并且适于将所存储的电压提供给第一晶体管的栅极以使有机发光器件发光。

