

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년03월13일 10-0560447 2006년03월07일
(21) 출원번호 (22) 출원일자	10-2004-0030227 2004년04월29일	(65) 공개번호 (43) 공개일자	10-2005-0104816 2005년11월03일

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	김양완 경기도용인시기홍읍공세리428-5 박용성 서울특별시송파구신천동한신코아아파트1425호
(74) 대리인	유미특허법인

심사관 : 천대식

(54) 발광 표시 장치

요약

본 발명은 발광 표시 장치에 관한 것으로 상세하게는 추가의 전원선 없이 주사선을 이용하여 전압 강하를 보상할 수 있는 발광 표시 장치에 관한 것이다.

본 발명에 따른 발광 표시 장치는 화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선 그리고 상기 데이터선과 상기 주사선에 각각 연결되는 복수의 화소 회로를 포함하며, 이 화소 회로는 트랜지스터의 제2 주 전극을 제1 전압을 공급하는 제1 전원에 전기적으로 연결하고 트랜지스터의 제1 주 전극에 발광 소자를 전기적으로 연결한다. 그리고 트랜지스터의 제어 전극에 커패시터의 제1단을 전기적으로 연결하여 주사선으로부터 인가되는 선택 신호의 제1 레벨에 응답하여 커패시터의 제1단을 제1 전원에 연결하고, 커패시터의 제2단에 데이터 전압을 인가한 다음 주사선으로부터 인가되는 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단을 상기 제2 레벨 전압으로 변경하고 커패시터의 제1단을 제1 전원과 차단시킨다. 이와 같이 전원선의 추가없이도 전압 강하를 보상할 수 있다.

대표도

도 8

색인어

발광 표시 장치, 유기 EL, 전압 강하, 문턱 전압, 화소 회로, 주사선

명세서

도면의 간단한 설명

도 1은 유기 전계발광 소자의 개념도이다.

도 2는 종래의 전압 구동 방식의 화소 회로의 등가 회로도이다.

도 3은 본 발명의 실시 예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 4는 본 발명의 제1 실시 예에 따른 화소 회로의 등가 회로도이다.

도 5는 본 발명의 제2 실시 예에 따른 화소 회로의 등가 회로도이다.

도 6은 본 발명의 제3 실시 예에 따른 화소 회로의 등가 회로도이다.

도 7은 도 6의 화소 회로를 구동하기 위한 구동 파형도이다.

도 8은 본 발명의 제4 실시 예에 따른 화소 회로의 등가 회로도이다.

도 9는 도 8의 화소 회로를 구동하기 위한 구동 파형도이다.

도 10은 도 8의 화소 회로가 적용된 패널을 도시한 것이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광 표시 장치에 관한 것으로, 특히 유기 물질의 전계 발광(이하, "유기 EL"이라 함) 표시 장치에 관한 것이다.

일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, 행렬 형태로 배열된 $N \times M$ 개의 유기 발광셀들을 전압 기입 혹은 전류 기입하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 다이오드 특성을 가져서 유기 발광 다이오드(OLED)로 불리며, 도 1에 나타낸 바와 같이 애노드(ITO), 유기 박막, 캐소드 전극층(금속)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, TFT) 또는 MOSFET를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터와 커패시터를 각 ITO(indium tin oxide) 화소 전극에 연결하여 커패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 본 발명이 속하는 능동 구동 방식은 커패시터에 전압을 기입하여 유지시키기 위해 인가되는 신호의 형태에 따라 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 나뉘어진다.

도 2는 유기 EL 소자를 구동하기 위한 종래의 전압 기입 방식의 화소 회로로서, $N \times M$ 개의 화소 중 하나를 대표적으로 도시한 것이다.

도 2를 참조하면, 종래의 화소 회로는 유기 EL 소자(OLED), 트랜지스터(M1, M2), 및 커패시터(Cst)를 포함한다.

트랜지스터(M1)는 전원 전압(V_{DD})과 유기 EL 소자(OLED) 사이에 연결되어 유기 EL 소자(OLED)에 흐르는 전류를 제어한다. 트랜지스터(M2)의 게이트에는 온/오프 형태의 선택 신호를 전달하는 선택 주사선(S_n)이 연결되고 소스 측에는 데이

터선(D_m)이 연결되어 주사선(S_n)으로부터 인가되는 선택 신호에 응답하여 데이터선 전압을 트랜지스터(M1)의 게이트로 전달한다. 그리고 커패시터(Cst)는 트랜지스터(M1)의 소스 및 게이트 간에 접속되고, 데이터 전압을 충전하여 일정 기간 유지한다.

이와 같은 구조의 화소 회로의 동작을 살펴보면, 스위칭 트랜지스터(M2)의 게이트에 인가되는 선택 신호에 의해 트랜지스터(M2)가 턴온 되면, 데이터선(D_m)으로부터의 데이터 전압이 트랜지스터(M1)의 게이트에 인가된다. 그러면 커패시터(Cst)에 의해 게이트와 소스 사이에 충전된 전압(V_{GS})에 대응하여 트랜지스터(M1)에 전류(I_{OLED})가 흐르고, 이 전류(I_{OLED})에 대응하여 유기 EL 소자(OLED)가 발광한다.

이때, 유기 EL 소자(OLED)에 흐르는 전류는 다음의 수학적 식 1과 같다.

수학적 식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - |V_{TH}|)^2$$

여기서, I_{OLED}는 유기 EL 소자(OLED)에 흐르는 전류, V_{GS}는 트랜지스터(M1)의 소스와 게이트 사이의 전압, V_{TH}는 트랜지스터(M1)의 문턱전압, V_{DATA}는 데이터 전압, β는 상수 값, V_{DD}는 화소의 전원 전압을 나타낸다.

수학적 식 1에 나타낸 바와 같이, 도 2에 도시한 화소 회로에 의하면 인가되는 데이터 전압에 대응하는 전류가 유기 EL 소자(OLED)에 공급되고, 공급된 전류에 대응하는 휘도로 유기 EL 소자(OLED)가 발광하게 된다. 이때, 인가되는 데이터 전압은 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그러나, 이러한 종래의 전압 기입 방식의 화소 회로에서는 제조 공정의 불균일성에 의해 화소마다 생기는 박막 트랜지스터의 문턱 전압(V_{TH})에 편차가 발생하여 유기 EL 소자(OLED)에 공급되는 전류의 양이 달라져 발광 휘도가 달라지는 문제점이 있다. 또한, 종래의 전압 기입 방식의 화소 회로에서는 유기 EL 소자(OLED)에 흐르는 전류가 전원 전압(V_{DD})의 영향을 받기 때문에, 전원 전압(V_{DD})을 공급하기 위한 라인에서 전압 강하(IR-drop)가 발생하여 복수의 화소 회로에 인가되는 전원 전압(V_{DD})이 동일하지 않을 경우, 원하는 양의 전류가 유기 EL 소자(OLED)에 흐르지 않게 되어 화질이 저하되는 문제점이 있다. 그리고 이러한 전압 강하는 유기 EL 표시 장치의 면적이 커질수록, 휘도가 높아질수록 전원 전압(V_{DD}) 라인에서 더 심해져 더욱 문제가 되고 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 목적은 트랜지스터의 문턱 전압 및 전압 강하를 보상하는 발광 표시 장치를 제공하기 위한 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위해 본 발명의 한 특징에 따르면, 화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선 그리고 상기 데이터선과 상기 주사선에 각각 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치가 제공된다. 이 화소 회로는, 인가되는 전류에 대응하여 빛을 발광하는 발광 소자, 제1 주전극에 제어전극과 제2 주전극 사이의 전압에 대응하는 전류가 흐르며, 상기 제2 주전극은 제1 전압을 공급하는 제1 전원과 전기적으로 연결되는 트랜지스터, 상기 주사선으로부터 인가되는 선택 신호의 제1 레벨에 응답하여 상기 데이터선으로부터의 데이터 전압을 상기 화소 회로로 전달하는 제1 스위칭소자, 및 상기 데이터 전압과 상기 선택 신호의 제2 레벨 전압으로 상기 트랜지스터의 상기 제어 전극과 상기 제2 주전극 사이의 전압을 결정하는 전압 보상부를 포함한다.

상기 전압 보상부는, 상기 트랜지스터의 상기 제어 전극에 제1단이 연결되는 커패시터를 포함하며, 상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단에 상기 제1 전압을 인가하고, 상기 커패시터의 제2단에 상기 데이터 전압을 인가하며, 상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단의 전압을 상기 선택 신호의 제2 레벨 전압으로 변경한다. 이 때, 상기 전압 보상부는, 상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단에 상기 제1 전압을 인가하는 제2 스위칭 소자, 그리고 상기 커패시터의 상기 제2단과 상기 주사선 사이에 연결되어 상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단에 상기 제2 레벨 전압을 인가하는 제3 스위칭 소자를 더 포함할 수 있다.

또한, 상기 전압 보상부는, 상기 트랜지스터의 상기 제어 전극에 제1단이 연결되는 제1 커패시터, 그리고 상기 제1 전원과 상기 제1 커패시터의 제2단 사이에 전기적으로 연결되는 제2 커패시터를 포함하며, 상기 선택 신호가 상기 제1 레벨로 되기 전에 상기 상기 트랜지스터를 다이오드 연결시키고 상기 제1 커패시터의 제2단에 상기 선택 신호의 제2 레벨 전압을 인가하며, 상기 선택 신호의 제1 레벨에 응답하여 상기 제1 커패시터의 제2단에 상기 데이터 전압을 인가한다. 이 때, 상기 전압 보상부는, 직전 주사선으로부터 인가되는 선택 신호의 제1 레벨에 응답하여 상기 트랜지스터를 다이오드 연결시키는 제2 스위칭 소자, 그리고 주사선과 상기 제1 커패시터의 제2단 사이에 전기적으로 연결되어 상기 직전 주사선으로부터 인가되는 상기 선택 신호의 제1 레벨에 응답하여 턴온되는 제3 스위칭 소자를 더 포함할 수 있으며, 상기 트랜지스터의 제1 주 전극과 상기 발광 소자 사이에 전기적으로 연결되어 제어 신호에 응답하여 턴온되는 제4 스위칭 소자를 더 포함할 수 있다. 그리고 상기 제어 신호는 직전 주사선의 제2 레벨의 선택 신호일 수 있다.

본 발명의 다른 특징에 따른 발광 표시 장치의 화소 회로는, 인가되는 전류의 크기에 대응하는 빛을 발광하는 발광 소자, 제1 주전극에 제어 전극과 제2 주 전극 사이의 전압에 대응하는 전류가 흐르며, 상기 제2 주 전극은 제1 전압을 공급하는 제1 전원에 전기적으로 연결되는 트랜지스터, 그리고 제1단이 상기 제어 전극에 전기적으로 연결되는 커패시터를 포함하며, 상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단을 상기 제1 전원에 연결하고, 상기 커패시터의 제2단에 데이터 전압을 인가하는 제1 기간, 그리고 상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단을 상기 제2 레벨 전압으로 변경하고 상기 커패시터의 제1단을 상기 제1 전원과 차단하는 제2 기간 순으로 동작한다.

그리고 본 발명의 또 다른 특징에 따르면, 발광 표시 장치의 화소 회로는, 인가되는 전류의 크기에 대응하는 빛을 발광하는 발광 소자, 제1 주전극에 제어 전극과 제2 주 전극 사이의 전압에 대응하는 전류가 흐르며, 상기 제2 주 전극은 제1 전압을 공급하는 제1 전원에 전기적으로 연결되는 트랜지스터, 제1단이 상기 제어 전극에 전기적으로 연결되는 제1 커패시터, 그리고 상기 제1 전원과 상기 제1 커패시터의 제2단 사이에 전기적으로 연결되는 제2 커패시터를 포함하며, 상기 트랜지스터를 다이오드 연결시키고 상기 제1 커패시터의 제2단에 상기 선택 신호의 제1 레벨 전압을 인가하는 제1 기간, 그리고 상기 선택 신호의 제2 레벨에 응답하여 상기 제1 커패시터의 제2단의 전압을 데이터 전압으로 변경하는 제2 기간 순으로 동작한다.

이 때, 상기 제2 기간 중에 상기 제1 주전극을 상기 발광 소자에 연결할 수도 있고, 상기 제2 기간이 끝난 후에 상기 제1 주전극을 상기 발광 소자에 연결할 수도 있다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.

먼저, 도 3을 참조하여 본 발명의 실시예에 따른 유기 EL 표시 장치에 대하여 설명한다. 도 3은 본 발명의 실시예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 3에 나타낸 바와 같이, 본 발명의 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 패널(100), 주사 구동부(200), 및 데이터 구동부(300)를 포함한다.

유기 EL 표시 패널(100)은 열 방향으로 뻗어 있는 복수의 데이터선(D_1-D_m), 행 방향으로 뻗어 있는 복수의 주사선(S_1-S_n), 및 복수의 화소 회로(10)를 포함한다. 데이터선(D_1-D_m)은 화상 신호에 대응되는 데이터 전압을 화소 회로(10)로 전달하며, 주사선(S_1-S_n)은 화소 회로(10)를 선택하기 위한 선택 신호를 화소 회로(10)로 전달한다. 화소 회로(10)는 이웃한 두 데이터선(D_1-D_m)과 이웃한 두 주사선(S_1-S_n)에 의해 정의되는 화소 영역에 형성되어 있다.

주사 구동부(200)는 주사선(S_1-S_n)에 선택 신호를 순차적으로 인가하며, 데이터 구동부(300)는 데이터선(D_1-D_m)에 화상 신호에 대응되는 데이터 전압을 인가한다.

다음, 도 4를 참조하여 본 발명의 제1 실시예에 따른 유기 EL 표시 장치의 화소 회로(11)에 대하여 상세하게 설명한다.

도 4는 본 발명의 실시 예에 따른 화소 회로를 개략적으로 나타낸 도면이다. 그리고 도 4에서는 설명의 편의상 m번째 데이터선(D_m)과 n번째 선택 주사선(S_n)에 연결된 화소 회로만을 도시하였다.

도 4에 나타난 바와 같이, 본 발명의 실시 예에 따른 화소 회로는 유기 EL 소자(OLED), 트랜지스터(M1, M2), 및 전압 보상부(11)를 포함한다. 도 4에서는 트랜지스터(M1)를 P 타입 채널을 갖는 트랜지스터로 도시하였으나 N 타입 채널을 갖는 트랜지스터로 구현될 수 있다.

트랜지스터(M1)는 유기 EL 소자(OLED)에 흐르는 전류를 제어하기 위한 구동 트랜지스터로서, 트랜지스터(M1)의 소스가 전원(V_{DD})에 연결되고, 트랜지스터(M1)의 드레인이 유기 EL 소자(OLED)의 애노드에 접속된다. 그리고 유기 EL 소자(OLED)의 캐소드는 기준 전압(V_{SS})에 연결되어 트랜지스터(M1)로부터 인가되는 전류의 양에 대응하는 빛을 방출한다. 이 때, 기준 전압(V_{SS})은 전원 전압(V_{DD})보다 낮은 레벨의 전압으로서, 그라운드 전압, 음의 전압 등이 사용될 수 있다.

트랜지스터(M2)는 주사선(S_n)으로부터의 선택 신호의 로우레벨에 응답하여 데이터선(D_m)에 인가되는 데이터 전압을 전압 보상부(11)로 전달한다.

전압 보상부(11)는 트랜지스터(M1)의 게이트와 트랜지스터(M2)의 드레인 사이에 연결되어 트랜지스터(M2)에 의하여 전달된 데이터 전압과 전원 전압(V_{DD})에 대응되는 보상 전압을 트랜지스터(M1)의 게이트에 인가한다.

그리고 전압 보상부(11)는 트랜지스터(M3, M4)와 커패시터(Cst)를 포함한다.

커패시터(Cst)의 일전극(A)은 트랜지스터(M1)의 게이트에 연결되고, 타전극(B)은 트랜지스터(M2)의 드레인에 연결된다.

트랜지스터(M3)는 게이트가 주사선(S_n)과 연결되고, 소스 및 드레인이 전원 전압(V_{DD}) 및 커패시터(Cst)의 일전극(A)에 각각 연결되어 주사선(S_n)으로부터의 선택 신호의 로우레벨에 응답하여 전원 전압(V_{DD})을 커패시터(Cst)의 일전극(A)에 인가한다.

트랜지스터(M4)는 트랜지스터(M3)와 반대 타입의 트랜지스터로서, 게이트가 주사선(S_n)과 연결되고, 트랜지스터(M4)의 드레인 및 소스가 보상 전압(V_{SUS}) 및 커패시터(Cst)의 타전극(B) 사이에 연결되어 주사선(S_n)으로부터 하이레벨의 선택 신호에 응답하여 보상 전압(V_{SUS})을 커패시터(Cst)의 타전극(B)에 인가한다.

도 4에서는 트랜지스터(M3, M4)에 주사선(S_n)으로부터의 선택 신호가 동일하게 인가되는 것으로 도시하였으나, 트랜지스터(M3, M4)에 선택 신호와 다른 별도의 제어 신호가 인가될 수 있다. 또한, 도 4에서는 트랜지스터(M3, M4)를 서로 반대 타입의 채널을 갖는 트랜지스터를 사용하였지만 서로 반전된 두 개의 제어 신호를 이용하여 트랜지스터(M3, M4)를 서로 동일 타입의 채널을 갖는 트랜지스터로 구현할 수 있다.

본 발명의 제1 실시예에 따른 화소 회로의 동작을 설명한다.

먼저, 주사선(S_n)으로부터 선택 신호가 로우 레벨이 되면, 트랜지스터(M2)가 턴온되어 커패시터(Cst)의 타전극(B)에 데이터 전압(V_{DATA})이 인가된다. 그리고 트랜지스터(M3)가 턴온되어 커패시터(Cst)의 일전극(A)에 전원 전압(V_{DD})이 인가된다. 그러면, 커패시터(Cst)에는 전원 전압(V_{DD})과 데이터 전압(V_{DATA})의 차에 해당되는 전압이 충전된다. 이 때, 트랜지스터(M1)의 게이트와 소스에 전원 전압(V_{DD})이 인가되므로, 유기 EL 소자(OLED)에는 전류가 흐르지 않게 된다.

이 후, 주사선(S_n)으로부터 선택 신호가 하이 레벨이 되면, 트랜지스터(M4)가 턴온되어, 커패시터(Cst)의 타전극(B)에 보상 전압(V_{SUS})이 인가된다.

따라서, 커패시터(Cst)의 타전극(B)에 인가되는 전압은 데이터 전압에서 보상 전압(V_{SUS})으로 변경된다. 이 때, 화소 회로에 전류 패스가 형성되지 않으므로 커패시터(Cst)에 충전된 전하량은 일정하게 유지된다. 즉, 커패시터(Cst)의 양전극의 전압(V_{AB})이 일정하게 유지되며, 커패시터(Cst) 일전극(A)의 전압이 타전극(B)의 전압 변화량(ΔV_B)만큼 변경된다. 커패시터(Cst)의 일전극(A)의 전압 값(V_A)은 수학식 2와 같다.

수학식 2

$$V_A = V_{DD} - \Delta V_B$$

여기서, ΔV_B 는 커패시터(Cst)의 타전극(B)의 전압 변화량으로서, 수학식 3과 같다.

수학식 3

$$\Delta V_B = V_{SUS} - V_{DATA}$$

이 때, 트랜지스터(M1)를 통하여 유기 EL 소자(OLED)에는 전류가 흐르게 되며, 유기 EL 소자(OLED)에 흐르는 전류의 값은 수학식 4와 같다.

수학식 4

$$\begin{aligned} I_{OLED} &= \frac{\beta}{2} (V_{GS1} - V_{TH1})^2 = \frac{\beta}{2} ((V_{DD} + \Delta V_B) - V_{DD} - V_{TH1})^2 \\ &= \frac{\beta}{2} (\Delta V_B - V_{TH1})^2 = \frac{\beta}{2} (V_{SUS} - V_{DATA} - V_{TH1})^2 \end{aligned}$$

여기서, V_{GS1} 은 트랜지스터(M1)의 게이트 및 소스 간의 전압을 의미하고, V_{TH1} 는 트랜지스터(M1)의 문턱 전압을 나타낸다.

수학식 4로부터 알 수 있듯이, 유기 EL 소자(OLED)에 흐르는 전류가 전원 전압(V_{DD})에 영향을 받지 않는다. 또한, 보상 전압(V_{SUS})은 전원 전압(V_{DD})과 달리 전류 패스를 형성하고 있지 않으므로, 기생 저항에 의한 전압 강하의 문제가 발생되지 않는다. 따라서, 모든 화소 회로에 실질적으로 동일한 보상 전압(V_{SUS})이 인가되며, 데이터 전압에 대응되는 전류가 유기 EL 소자(OLED)에 흐르게 된다.

또한, 트랜지스터(M1)가 P 타입의 채널을 가지므로, 트랜지스터(M1)를 턴온시키기 위해서는 트랜지스터(M1)의 소스 및 게이트 간 전압(V_{GS})이 문턱 전압(V_{TH1})보다 낮아야 한다.

이러한 제1 실시 예에 따른 화소 회로는 전원 전압(V_{DD}), 기준 전압(V_{SS}) 이외에 보상 전압(V_{SUS})이 별도로 더 추가되어야 한다. 이와 같이 추가로 전원 라인이 추가되면 화소 회로의 개구율을 감소시키게 되는 원인이 된다. 아래에서는 추가로 전원 라인을 사용하지 않고 전압 강하를 보상할 수 있는 화소 회로에 대해 도 5를 참고로 하여 상세하게 설명한다. 이 때, 도 4에 도시된 화소 회로와 중복되는 부분에 대한 설명은 생략한다.

도 5는 본 발명의 제2 실시 예에 따른 화소 회로의 등가 회로도이다.

도 5에 나타낸 바와 같이, 본 발명의 제2 실시 예에 따른 화소 회로는 트랜지스터(M1, M2), 전압 보상부(11) 및 유기 EL 소자(OLED)를 포함하며, 전압 보상부(11)는 트랜지스터(M3, M4) 및 커패시터(Cst)를 포함하며 트랜지스터(M4)의 소스가 주사선(S_n)에 연결되어 있는 점을 제외하면 도 4의 화소 회로와 동일하다.

구체적으로 설명하면, 트랜지스터(M4)의 게이트를 주사선(S_n)과 연결하고, 트랜지스터(M4)의 드레인 및 소스를 주사선(S_n)과 커패시터(Cst)의 타전극(B)에 각각 연결하여 주사선(S_n)으로부터 하이 레벨의 선택 신호에 응답하여 커패시터(Cst)의 타전극(B)에 선택신호의 하이 레벨 신호 전압(V_{HIGH})을 인가한다.

이렇게 하면 주사선(S_n)의 선택 신호가 하이 레벨이 될 때, 트랜지스터(M4)가 턴온되어 커패시터(Cst)의 타전극(B)에 주사선(S_n)의 하이 레벨 신호 전압(V_{HIGH})이 인가된다. 이 때, 양전극 전압(V_{AB})이 일정하게 유지되므로 커패시터(Cst)의 일전극(A)의 전압은 타전극(B)의 전압 변화량만큼 변동된다. 이 때, 구동 트랜지스터(M1)가 턴온되어 유기 EL 소자(OLED)에 전류가 흐르게 되며, 유기 EL 소자(OLED)에 흐르는 전류의 양은 수학식 5과 같다.

수학식 5

$$I_{OLED} = \frac{\beta}{2} (V_{HIGH} - V_{DATA} - V_{TH})^2$$

수학식 5로부터 알 수 있듯이, 도 4와 같이 별도로 보상 전압(V_{SUS})을 위한 전원 라인을 사용하지 않고도 유기 EL 소자에 흐르는 전류가 전원 전압(V_{DD})에 영향을 받지 않는다. 또한, 주사선(S_n)의 하이 레벨 신호 전압(V_{HIGH})은 전류 패스를 형성하고 있지 않기 때문에 기생 저항에 의한 전압 강하의 문제가 발생하지 않는다. 이 때, 트랜지스터(M1)가 P 타입의 채널을 가지므로, 트랜지스터(M1)를 턴온시키기 위해서는 트랜지스터(M1)의 게이트 및 소스 간 전압(V_{GS1})이 문턱 전압(V_{TH1})보다 낮아야 한다.

본 발명의 제1 및 제2 실시 예에 따른 화소 회로는 전원 전압(V_{DD})의 공급 라인의 전압 강하에 의해 발생하는 휘도차를 방지할 수 있지만, 일반적으로 화소 회로는 제조 공정의 불균일성에 의해 생기는 트랜지스터(M1)의 문턱 전압(V_{TH})의 편차에 의하여 유기 EL 소자(OLED)에 공급되는 전류의 양이 달라져 발광 휘도가 달라진다. 아래에서는 문턱 전압(V_{TH})의 편차 및 전압 강하를 보상할 수 있는 화소 회로에 대해 도 6 내지 도 9를 참고로 하여 상세하게 설명한다. 여기서, 현재 선택 신호를 전달하려고 하는 주사선을 "현재 주사선"이라 하고, 현재 선택 신호가 전달되기 전에 선택 신호를 전달한 주사선을 "직전 주사선"이라 한다.

먼저, 도 6 내지 도 7을 참조하여 본 발명의 제3 실시 예에 따른 화소 회로에 대해 상세하게 설명한다.

도 6은 본 발명의 제3 실시 예에 따른 화소 회로의 등가 회로도이고, 도 7은 도 6의 화소 회로를 구동하기 위한 구동 파형도이다.

본 발명의 제3 실시 예에 따른 화소 회로는 트랜지스터(M1, M2, M5), 전압 보상부(11) 및 유기 EL 소자(OLED)를 포함하며, 전압 보상부(11)는 트랜지스터(M3, M4) 및 커패시터(Cst, Cvth)를 포함한다.

트랜지스터(M1)는 유기 EL 소자(OLED)를 구동하기 위한 구동 트랜지스터로서, 트랜지스터(M1)의 소스 및 드레인이 전원 전압(V_{DD})과 유기 EL 소자(OLED) 사이에 연결되어 게이트에 인가되는 전압에 의하여 트랜지스터(M5)를 통하여 유기 EL 소자(OLED)에 흐르는 전류를 제어한다. 그리고 트랜지스터(M1)의 게이트는 커패시터(Cvth)의 일전극(A)과 연결된다.

트랜지스터(M3)는 직전 주사선(S_{n-1})으로부터의 선택 신호에 응답하여 트랜지스터(M1)를 다이오드 연결시킨다.

트랜지스터(M2)는 커패시터(Cvth)의 타전극(B)과 연결되고 현재 주사선(S_n)으로부터의 선택 신호에 응답하여 데이터선(D_m)으로부터의 데이터 전압(V_{DATA})을 커패시터(Cvth)의 타단(B)으로 전달한다.

트랜지스터(M4)는 소스 및 드레인이 각각 주사선(S_n) 및 커패시터(Cvth)의 타전극(B)에 연결되고 직전 주사선(S_{n-1})으로부터의 선택 신호에 응답하여 현재 주사선(S_n)의 하이 레벨 신호 전압(V_{HIGH})을 커패시터(Cvth)의 타단(B)으로 전달한다.

트랜지스터(M5)는 트랜지스터(M1)의 드레인과 유기 EL 소자(OLED)의 애노드 사이에 연결되고, 유기 EL 소자(OLED)의 캐소드는 기준 전압(V_{SS})에 연결되어 직전 주사선(S_{n-1})으로부터의 선택 신호에 응답하여 트랜지스터(M1)의 드레인과 유기 EL 소자(OLED)를 차단한다.

유기 EL 소자(OLED)는 입력되는 전류에 대응하는 빛을 방출한다.

다음, 도 7을 참조하여 본 발명의 제3 실시 예에 따른 화소 회로의 동작을 설명한다.

구간(T_1)에서, 직전 주사선(S_{n-1})으로부터 로우 레벨의 선택 신호가 인가되면, 트랜지스터(M3, M4)가 턴온된다. 먼저, 트랜지스터(M3)가 턴온되면 트랜지스터(M1)은 다이오드 연결 상태가 된다. 따라서, 트랜지스터(M1)의 게이트-소스 간 전압(V_{GS})이 트랜지스터(M1)의 문턱 전압(V_{TH})이 될 때까지 변하게 된다. 이 때, 트랜지스터(M1)의 소스가 전원 전압(V_{DD})에 연결되어 있으므로 트랜지스터(M1)의 게이트 전압 즉, 커패시터(C_{vth})의 일전극(A)에 인가되는 전압은 ($V_{DD} + V_{TH}$)가 된다. 그리고 트랜지스터(M4)가 턴온되면 현재 주사선(S_n)의 하이 레벨 신호 전압(V_{HIGH})이 커패시터(C_{vth})의 타전극(B)에 인가된다.

따라서, 커패시터(C_{vth})에 충전되는 전압은 수학식 6과 같다.

수학식 6

$$V_{Cvth} = V_{CvthA} - V_{CvthB} = V_{DD} + V_{TH} - V_{HIGH}$$

여기서, V_{Cvth} 는 커패시터(C_{vth})에 충전되는 전압, V_{CvthA} 는 커패시터(C_{vth})의 일전극(A)에 인가되는 전압, V_{CvthB} 는 커패시터(C_{vth})의 타전극(B)에 인가되는 전압, V_{HIGH} 는 현재 주사선(S_n)의 하이 레벨 신호 전압, V_{DD} 는 전원 전압(V_{DD})에 의해 트랜지스터(M1)에 공급되는 전압이다.

그리고 트랜지스터(M5)가 N 타입의 채널을 갖는 트랜지스터로, 구간(T_1)에서 트랜지스터(M5)가 오프되어 트랜지스터(M1)에 흐르는 전류가 유기 EL 소자(OLED)에 흐르는 것을 방지한다.

구간(T_2)에서, 현재 주사선(S_n)으로부터 로우 레벨의 선택 신호가 인가되면, 트랜지스터(M2)가 턴온되어 데이터선(D_m)으로부터 데이터 전압(V_{DATA})이 커패시터(C_{vth})의 타전극(B)에 인가된다. 또한, 커패시터(C_{vth})에는 수학식 6과 같은 전압이 충전되어 있으므로 커패시터(C_{vth})의 일전극(A) 즉, 트랜지스터(M1)의 게이트 전압은 데이터 전압(V_{DATA})과 커패시터(C_{vth})에 충전되어 있는 전압의 합으로 변경된다.

따라서, 트랜지스터(M1)의 게이트-소스 간 전압(V_{GS})은 수학식 7과 같다.

수학식 7

$$V_{GS} = V_{DATA} + (V_{DD} + V_{TH} - V_{HIGH}) - V_{DD} = V_{DATA} + V_{TH} - V_{HIGH}$$

이 때, N 타입의 채널을 갖는 트랜지스터(M5)가 턴온되어 트랜지스터(M1)를 통하여 유기 EL 소자(OLED)에 전류가 흐르게 되며, 유기 EL 소자(OLED)에 흐르는 전류의 값은 수학식 8과 같다.

수학식 8

$$\begin{aligned} I_{OLED} &= \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} ((V_{DATA} + V_{TH} - V_{HIGH}) - V_{TH})^2 \\ &= \frac{\beta}{2} (V_{DATA} - V_{HIGH})^2 \end{aligned}$$

여기서, I_{OLED} 는 유기 EL 소자(OLED)에 흐르는 전류, V_{GS} 는 트랜지스터(M1)의 게이트-소스 간 전압, V_{TH} 는 트랜지스터(M1)의 문턱 전압, V_{DATA} 는 데이터 전압, beta는 상수 값이다.

수학식 8에서 알 수 있듯이, 각 화소에 위치하는 트랜지스터(M1)의 문턱 전압(V_{TH})이 서로 다르더라도 이 문턱 전압(V_{TH})의 편차가 커패시터(C_{vth})에 의하여 보상되므로, 유기 EL 소자(OLED)에 공급되는 전류는 일정하게 된다. 그리고

유기 EL 소자에 흐르는 전류가 전원 전압(V_{DD})에 영향을 받지 않으며, 주사선(S_n)의 하이 레벨 신호 전압(V_{HIGH}) 또한 전류 패스를 형성하고 있지 않기 때문에 기생 저항에 의한 전압 강하의 문제가 발생하지 않는다. 따라서, 화소 위치에 따른 휘도 불균형 및 전압 강하의 문제를 해결할 수 있다.

도 8은 본 발명의 제4 실시 예에 따른 화소 회로의 등가 회로도이고, 도 9는 도 8의 화소 회로를 구동하기 위한 구동 파형도이다.

도 8에 나타난 바와 같이, 본 발명의 제4 실시 예에 따른 화소 회로는 트랜지스터(M5)가 별도의 신호선인 발광 주사선(E_n)에 연결되어 있는 점을 제외하면 도 6의 화소 회로와 동일한 구조를 가진다.

도 9를 보면, 구간(T_1)에서, 현재 주사선(S_{n-1}) 및 발광 주사선(E_n)으로부터 로우 레벨의 선택 신호가 인가되면, 트랜지스터(M2, M4)는 턴온되고 트랜지스터(M5)는 턴오프되어 유기 EL 소자(OLED)로의 전류 공급을 차단한다.

그리고 구간(T_2)에서, 현재 주사선(S_n)으로부터 로우 레벨의 선택 신호가 인가되고, 발광 주사선(E_n)으로부터 하이 레벨의 선택 신호가 인가되면, 트랜지스터(M5)가 턴온되어 트랜지스터(M1)의 게이트-소스 간 전압(V_{GS})은 수학적 식 7과 같고 트랜지스터(M1)를 통하여 유기 EL 소자(OLED)에 전류가 흐르게 되며, 유기 EL 소자(OLED)에 흐르는 전류의 값은 수학적 식 8과 같다.

그리고 도 9에 도시된 바와 달리, 구간(T_2)까지 발광 주사선(E_n)으로부터 로우 레벨의 선택 신호를 인가하고 구간(T_2) 이후에 발광 주사선(E_n)으로부터 하이 레벨의 선택 신호를 인가할 수도 있다.

그리고 본 발명의 제4 실시 예에 따른 화소 회로는 트랜지스터(M5)의 특성을 P 타입 또는 N 타입으로 설정할 수 있고, 화소 회로의 발광 기간을 직전 주사선(S_{n-1})의 선택 기간과 독립하여 제어할 수 있다.

도 10은 본 발명의 제4 실시 예에 따른 화소 회로가 적용된 패널을 도시한 것이다.

도 10에 도시된 바와 같이, 복수의 화소 회로가 전원 전압(V_{DD}) 공급선에 연결되어 있다. 이러한 표시 패널에서 전원 전압(V_{DD}) 공급선에는 기생 성분이 존재하고 이러한 기생 성분 때문에 전압 강하가 발생하나 본 발명에 따르면, 유기 EL 소자(OLED)에 흐르는 전류가 이러한 전원 전압(V_{DD})의 영향을 받지 않음으로써 전원 전압(V_{DD}) 공급선의 전압 강하로 인한 표시 패널의 휘도 불균일 현상을 개선할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

본 발명에 의하면, 전원 전압에 의한 전압 강하, 구동 트랜지스터의 문턱 전압의 편차를 보상함으로써 유기 EL에 흐르는 전류를 보다 세밀하게 제어할 수 있어 표시 패널의 휘도 불균일 현상을 해소할 수 있다.

(57) 청구의 범위

청구항 1.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선 그리고 상기 데이터선과 상기 주사선에 각각 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 빛을 발광하는 발광 소자,

제1 주 전극에 제어 전극과 제2 주 전극 사이의 전압에 대응하는 전류가 흐르며, 상기 제2 주전극은 제1 전압을 공급하는 제1 전원과 전기적으로 연결되는 트랜지스터,

상기 주사선으로부터 인가되는 선택 신호의 제1 레벨에 응답하여 상기 데이터선으로부터의 데이터 전압을 상기 화소 회로로 전달하는 제1 스위칭소자, 및

상기 데이터 전압과 상기 선택 신호의 제2 레벨 전압으로 상기 트랜지스터의 상기 제어 전극과 상기 제2 주 전극 사이의 전압을 결정하는 전압 보상부

를 포함하는 발광 표시 장치.

청구항 2.

제 1항에 있어서, 상기 전압 보상부는,

상기 트랜지스터의 상기 제어 전극에 제1단이 연결되는 커패시터를 포함하며,

상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단에 상기 제1 전압을 인가하고, 상기 커패시터의 제2단에 상기 데이터 전압을 인가하며,

상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단의 전압을 상기 선택 신호의 제2 레벨 전압으로 변경하는 발광 표시 장치.

청구항 3.

제 2항에 있어서, 상기 전압 보상부는,

상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단에 상기 제1 전압을 인가하는 제2 스위칭 소자, 그리고

상기 커패시터의 상기 제2단과 상기 주사선 사이에 연결되어 상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단에 상기 제2 레벨 전압을 인가하는 제3 스위칭 소자

를 더 포함하는 발광 표시 장치.

청구항 4.

제 3항에 있어서,

상기 제1 스위칭 소자와 상기 제3 스위칭 소자는 서로 반대 타입의 채널을 갖는 트랜지스터인 발광 표시 장치.

청구항 5.

제 2항에 있어서,

상기 트랜지스터의 상기 제어 전극 및 상기 제2 주 전극 사이의 전압이 상기 데이터 전압과 상기 제2 레벨 전압의 차에 의해 결정되는 발광 표시 장치.

청구항 6.

제 2항에 있어서, 상기 전압 보상부는,

상기 트랜지스터의 상기 제어 전극에 제1단이 연결되는 제1 커패시터, 그리고

상기 제1 전원과 상기 제1 커패시터의 제2단 사이에 전기적으로 연결되는 제2 커패시터를 포함하며,

상기 선택 신호가 상기 제1 레벨로 되기 전에 상기 상기 트랜지스터를 다이오드 연결시키고 상기 제1 커패시터의 제2단에 상기 선택 신호의 제2 레벨 전압을 인가하며,

상기 선택 신호의 제1 레벨에 응답하여 상기 제1 커패시터의 제2단에 상기 데이터 전압을 인가하는 발광 표시 장치.

청구항 7.

제 6항에 있어서, 상기 전압 보상부는,

직전 주사선으로부터 인가되는 선택 신호의 제1 레벨에 응답하여 상기 트랜지스터를 다이오드 연결시키는 제2 스위칭 소자, 그리고

주사선과 상기 제1 커패시터의 제2단 사이에 전기적으로 연결되어 상기 직전 주사선으로부터 인가되는 상기 선택 신호의 제1 레벨에 응답하여 턴온되는 제3 스위칭 소자

를 더 포함하는 발광 표시 장치.

청구항 8.

제 7항에 있어서,

상기 트랜지스터의 제1 주 전극과 상기 발광 소자 사이에 전기적으로 연결되어 제어 신호에 응답하여 턴온되는 제4 스위칭 소자

를 더 포함하는 발광 표시 장치.

청구항 9.

제 8항에 있어서,

상기 제어 신호는 직전 주사선의 제2 레벨의 선택 신호인 발광 표시 장치.

청구항 10.

제 6항에 있어서,

상기 트랜지스터의 상기 제어 전극 및 상기 제2 주 전극 사이의 전압이 상기 데이터 전압과 상기 제2 레벨 전압의 차에 의해 결정되는 발광 표시 장치.

청구항 11.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선 그리고 상기 데이터선과 상기 주사선에 각각 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류의 크기에 대응하는 빛을 발광하는 발광 소자,

제1 주전극에 제어 전극과 제2 주 전극 사이의 전압에 대응하는 전류가 흐르며, 상기 제2 주 전극은 제1 전압을 공급하는 제1 전원에 전기적으로 연결되는 트랜지스터, 그리고

제1단이 상기 제어 전극에 전기적으로 연결되는 커패시터를 포함하며,

상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단을 상기 제1 전원에 연결하고, 상기 커패시터의 제2단에 데이터 전압을 인가하는 제1 기간, 그리고

상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단을 상기 제2 레벨 전압으로 변경하고 상기 커패시터의 제1단을 상기 제1 전원과 차단하는 제2 기간 순으로 동작하는 발광 표시 장치.

청구항 12.

제 11항에 있어서, 상기 화소 회로는,

상기 선택 신호의 제1 레벨에 응답하여 상기 커패시터의 제1단에 제1 전압을 인가하고 제2단에 상기 데이터 전압을 인가하는 제1 스위칭 소자, 그리고

상기 선택 신호의 제2 레벨에 응답하여 상기 커패시터의 제2단에 상기 제2 레벨 전압을 인가하는 제2 스위칭 소자

를 포함하는 발광 표시 장치.

청구항 13.

화상 신호에 대응되는 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선 그리고 상기 데이터선과 상기 주사선에 각각 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류의 크기에 대응하는 빛을 발광하는 발광 소자,

제1 주전극에 제어 전극과 제2 주 전극 사이의 전압에 대응하는 전류가 흐르며, 상기 제2 주 전극은 제1 전압을 공급하는 제1 전원에 전기적으로 연결되는 트랜지스터,

제1단이 상기 제어 전극에 전기적으로 연결되는 제1 커패시터, 그리고

상기 제1 전원과 상기 제1 커패시터의 제2단 사이에 전기적으로 연결되는 제2 커패시터를 포함하며,

상기 트랜지스터를 다이오드 연결시키고 상기 제1 커패시터의 제2단에 상기 선택 신호의 제1 레벨 전압을 인가하는 제1 기간, 그리고

상기 선택 신호의 제2 레벨에 응답하여 상기 제1 커패시터의 제2단의 전압을 데이터 전압으로 변경하는 제2 기간 순으로 동작하는 발광 표시 장치.

청구항 14.

제 13항에 있어서,

상기 제2 기간 중에 상기 제1 주전극을 상기 발광 소자에 연결하는 발광 표시 장치.

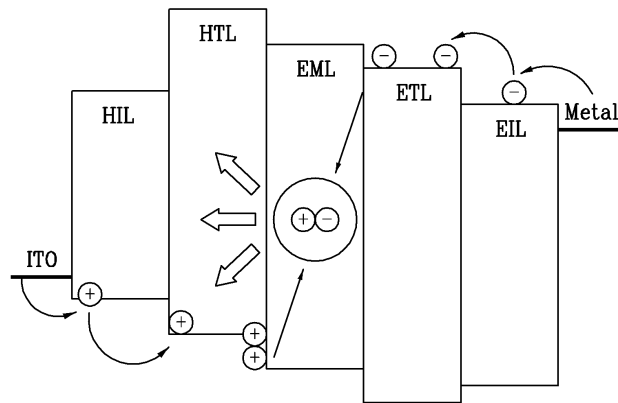
청구항 15.

제 13항에 있어서,

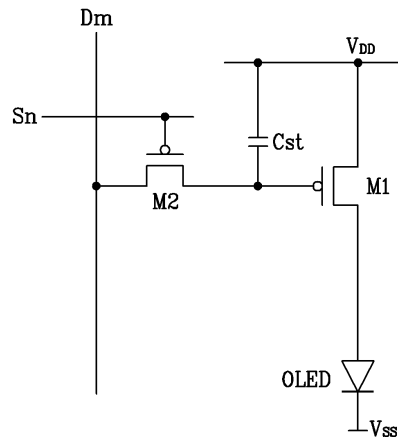
상기 제2 기간이 끝난 후에 상기 제1 주전극을 상기 발광 소자에 연결하는 발광 표시 장치.

도면

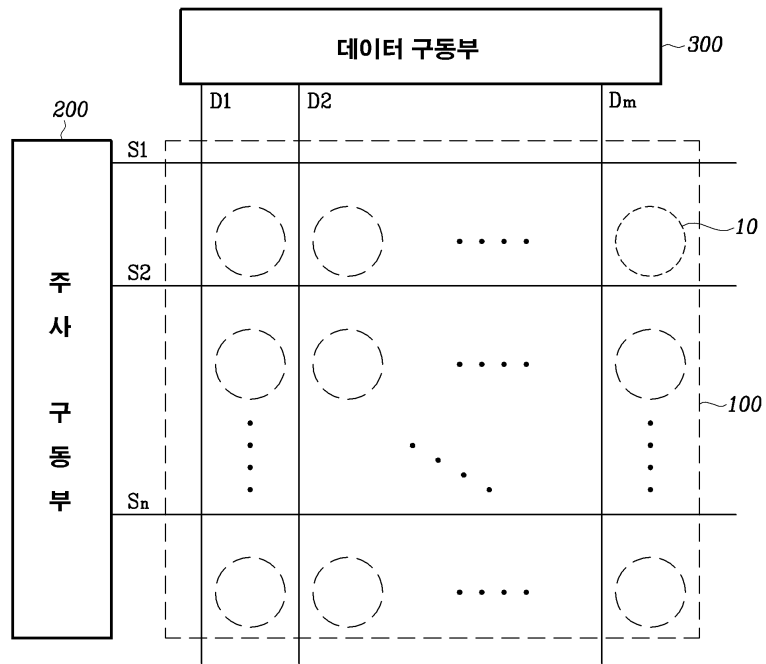
도면1



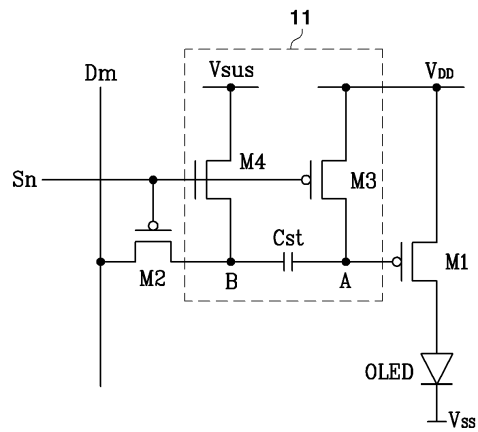
도면2



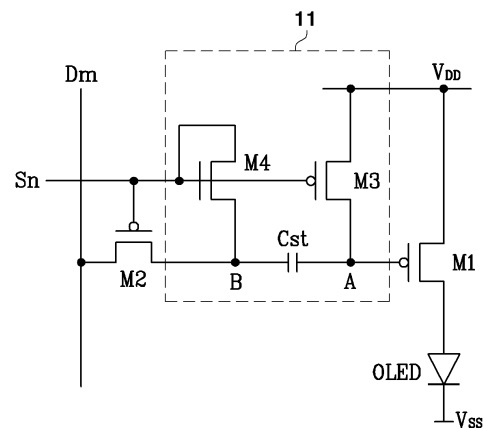
도면3



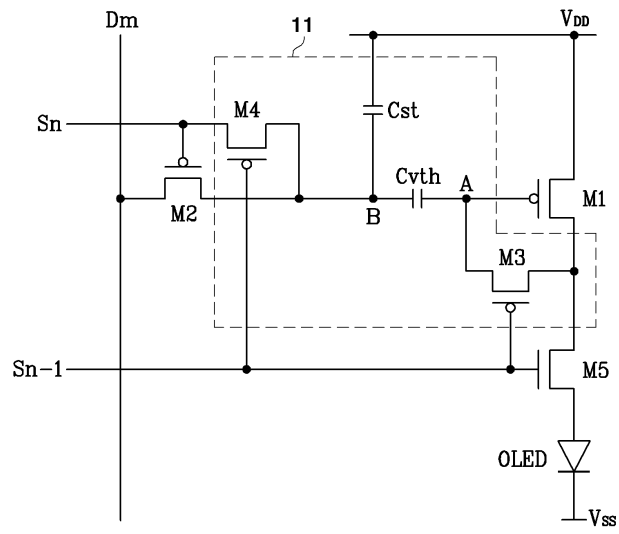
도면4



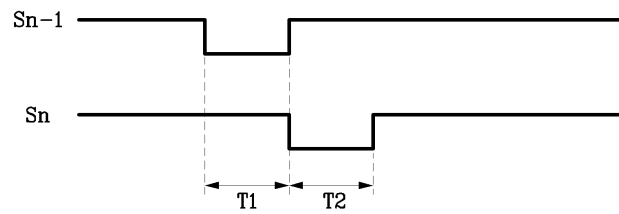
도면5



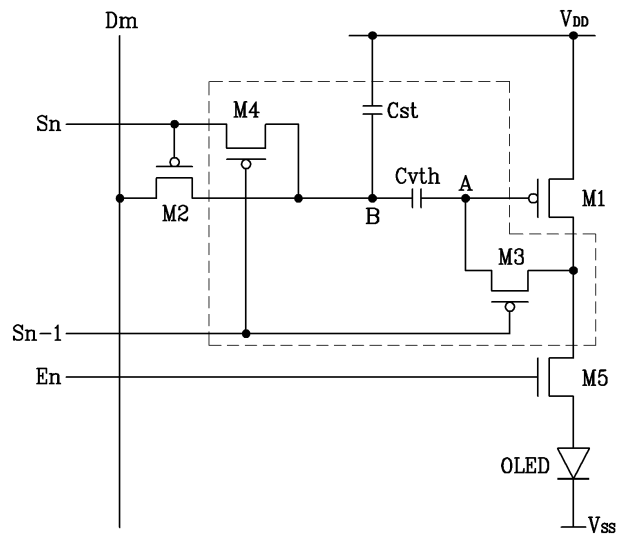
도면6



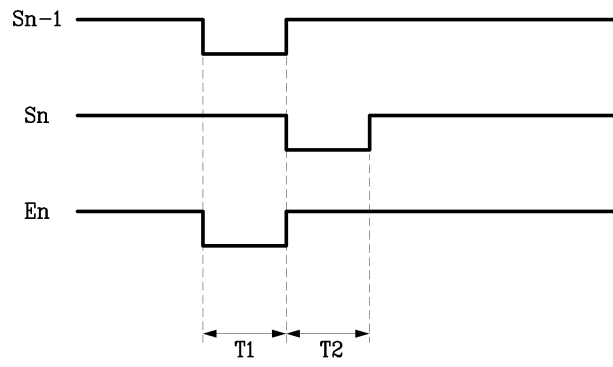
도면7



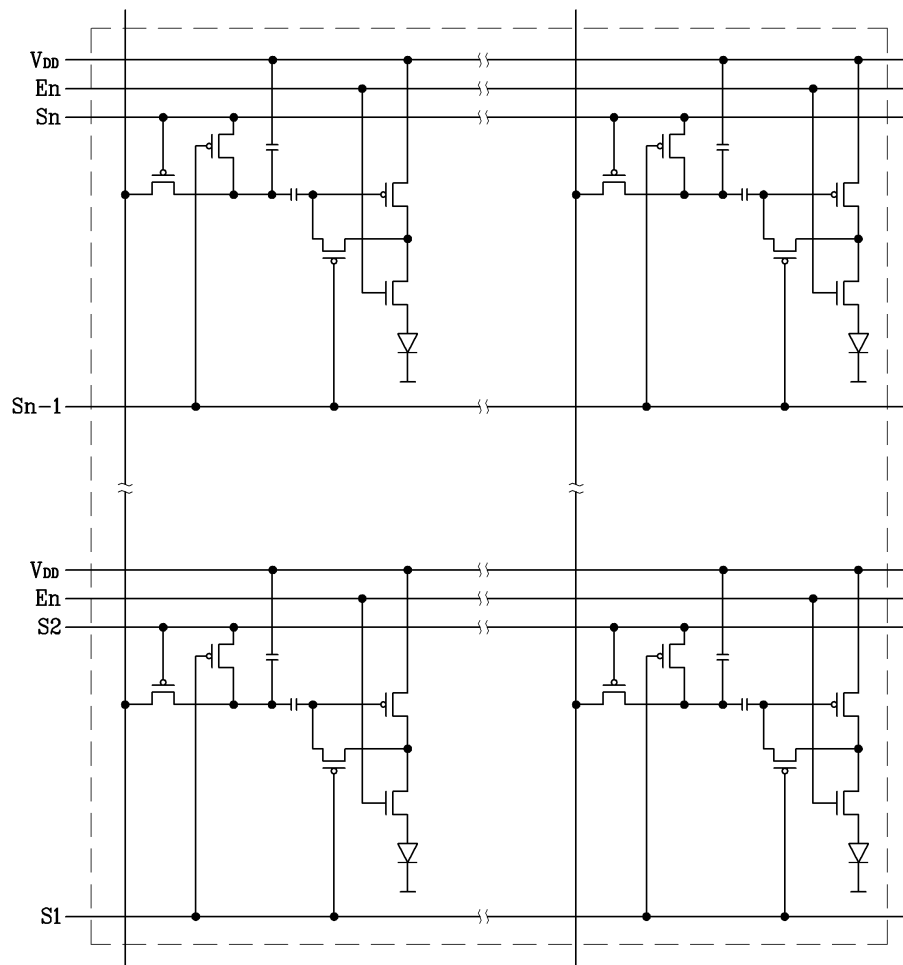
도면8



도면9



도면10



发光显示器技术领域本发明涉及一种发光显示器，更具体地，涉及一种能够使用扫描线补偿电压降而无需额外的电源线的发光显示器。根据本发明的发光显示器包括：多条数据线，用于传输对应于图像信号的数据电压；多条扫描线，用于传输选择信号；以及多个像素电路，分别连接到数据线和扫描线，像素电路将晶体管的第二主电极电连接到提供第一电压的第一电源，并将发光元件电连接到晶体管的第一主电极。电容器的第一端电连接到晶体管的控制电极，以响应从扫描线施加的选择信号的第一电平将电容器的第一端连接到第一电源，然后，响应于从扫描线施加的选择信号的第二电平，将电容器的第二端改变为第二电平电压，并将电容器的第一端与第一电源断开。因此，可以在不添加电力线的情况下补偿电压降。8 指数方面 发光显示器，有机EL，电压降，阈值电压，像素电路，扫描线

