(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.7
H05B 33/00

(45) 공고일자 2004년06월07일
(11) 등록번호 10-0434891
(24) 등록일자 2004년05월27일

(21) 출원번호 10-2001-0060912
(22) 출원일자 2001년09월29일

(65) 공개번호 10-2002-0025840
(43) 공개일자 2002년04월04일

(30) 우선권주장 JP-P-2000-00298823 2000년09월29일 일본(JP)

(73) 특허권자 샤프 가부시키가이샤
일본 오사까후 오사까시 아베노꾸 나가이께쪼 22방 22고

(72) 발명자 후지타요시마사
일본나라634-0812카시하라시이마이초4초메12-24-612

반카주오
일본나라631-0833나라시사이다이지노가미초1-3-8

(74) 대리인 백덕열
이태희

심사관 : 정택렬

# (54) 액티브 매트릭스 구동형 발광표시장치 및 그 제조방법

## 요약

액티브 매트릭스 구동형 발광표시장치는: 기판; 상기 기판상에 제공된, 스위칭용 박막 트랜지스터, 전류제어용 박막 트랜지스터, 커패시터, 신호선, 주사선 및 공통선; 상기 전류제어용 박막 트랜지스터를 통해 상기 공통선에 접속된 화소전극, 적어도 1층의 발광층으로 이루어지는 일렉트로 루미네슨트층 및 대향전극으로 구성되는 일렉트로 루미네슨트 소자; 및 상기 일렉트로 루미네슨트 소자로부터의 발광이 상기 스위칭용 박막 트랜지스터와 전류제어용 박막 트랜지스터에 도달하는 것을 방지하기 위한 차광층이 제공된다.

## 대표도

도 1

## 명세서

## 도면의 간단한 설명

도1은 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제2 실시예를 도시한 개략적인 평면도이다.
도2는 도1의 A-A'선 단면도이다.
도3은 도1의 B-B'선 단면도이다.
도4는 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제2 실시예를 도시한 개략적인 평면도이다.
도5는 도4의 A-A'선 단면도이다.
도6은 도4의 B-B'선 단면도이다.

도7은 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제3 실시예를 도시한 개략적인 평면도이다.
도8은 도7의 A-A'선 단면도이다.
도9는 도7의 B-B'선 단면도이다.
도10은 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제4 실시예를 도시한 개략적인 평면도이다.
도11은 도10의 A-A'선 단면도이다.
도12는 도10의 B-B'선 단면도이다.
도13은 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제5 실시예를 도시한 개략적인 평면도이다.
도14는 도13의 A-A'선 단면도이다.
도15는 도13의 B-B'선 단면도이다.
도16은 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제6 실시예를 도시한 개략적인 평면도이다.
도17은 도16의 A-A'선 단면도이다.
도18은 도16의 B-B'선 단면도이다.
도19는 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제7 실시예를 도시한 개략적인 평면도이다.
도20은 도19의 A-A'선 단면도이다.
도21은 도19의 B-B'선 단면도이다.
도22는 본 발명의 액티브 매트릭스 구동형 발광표시장치의 제8 실시예를 도시한 개략적인 평면도이다.
도23은 도22의 A-A'선 단면도이다.
도24는 도22의 B-B'선 단면도이다.
도25는 본 발명의 액티브 매트릭스 구동형 발광표시장치의 등가회로도이다.
도26은 본 발명의 액티브 매트릭스 구동형 발광표시장치의 등가회로도이다.
도27은 종래의 액티브 매트릭스 구동형 발광표시장치의 개략적인 평면도이 다.
도28은 도27의 A-A'선 단면도이다.
도29는 도27의 B-B'선 단면도이다.
도30은 종래의 다른 액티브 매트릭스 구동형 발광표시장치의 개략적인 평면도이다.
도31은 도30의 A-A'선 단면도이다.
도32는 도30의 B-B'선 단면도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액티브 매트릭스 구동형 발광표시장치 및 그 제조방법에 관한 것으로, 보다 구체적으로, 박막 트랜지스터를 이용한 액티브 매트릭스 구동형 발광표시장치 및 그 제조방법에 관한 것이다.
최근, 고도 정보화에 따라, 평판 표시장치에 대한 요구가 급증하고 있다.
상기 종류의 표시소자로서는, 액정디스플레이(LCD)를 포함하는 비발광형 표시장치, 플라즈마 디스플레이(PDP) 및 무기 일렉트로 루미네슨트 디스플레이(IOEL) 또는 유기 일렉트로 루미네슨트 디스플레이(OEL) 등의 일렉트로 루미네슨트 디스플레이(EL)를 포함하는 발광형 표시장치 등이 알려지고 있다. 상기 표시장치들 중에서도, 유기 EL 소자는 현저히 진보하고 있다.
유기 EL 디스플레이에 있어서는, 단순 매트릭스 구동에 의해 동화상 표시를 행하는 기술이 알려지고 있다(예컨대, 일본 공개특허공보 제1990- 37385호, '유기 EL 소자에 대한 중요 과제와 실용화전략', p55).
그러나, 상기 구동방법으로서는, 선순차 구동을 하기 때문에, 많은 수의 주사선을 구동하기 위해, 필요한 순간 휘도가 수십만 수백만 cd/m $^2$ 에 달하게 되어, 다음과 같은 문제에 직면한다.
(1) 구동전압이 높게 되어, 배선에서의 전압강하가 커진다.
(2) 고휘도측의 저발광효율의 영역에서의 구동이 요구되기 때문에, 소비전력이 커진다.
상기 문제를 해결하기 위해, 박막 트랜지스터를 사용한 액티브 매트릭스구동을 행하는 유기 EL 디스플레이가 개발되어 있다(예컨대, 일본 공개특허공보 제1995-122360호, 일본 공개특허공보 제1995-122361호, 일본 공개특허공보 제1995-153576호, 일본 공개특허공보 제1996-241047호, 일본 공개특허공보 제1996-227276호, '유기 EL 소자에 대한 중요과제와 실용화 전략', p.62, IEDM98, p.875).
이러한 액티브 매트릭스 구동방법을 행하는 유기 EL 디스플레이는, 단순 매트릭스 구동에 비해, 저전압구동이 가능하고, 발광효율이 높은 영역에서의 구동이 가능하기 때문에, 소비전력이 대폭 감소될 수 있는 등의 우수한 특징이 있다.
그러나, 액정 디스플레이에 비해, 유기 EL 디스플레이의 경우는, 단위 셀의 구동을 위한 박막 트랜지스터가 2개 이상 사용되고 있기 때문에, 개구율이 상당히 감소한다(일본 공개특허공보 제1995-111341호, SID98, p.11).
또한, 화소의 개구율을 향상시키기 위해, 도27 도29 또는 도30 도32 등에 도시한 바와 같이, 전류제어용 박막 트랜지스터(212), 또는 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)에까지, 절연막(12)을 통

해 화소전극(5), EL층(6) 및 대향전극(7)으로 이루어지는 유기 EL소자(8)를 배치하여, 기판(1)의 반대측에서 발광광을 얻는 구조도 제안되어 있다(예컨대, 일본 공개특허공보 제1998-189252호).
그러나, 도27 도29 및 도30 도32에 도시한 바와 같이, 무기 EL 소자 또는 유기 EL 소자와 같은 발광의 EL 소자(8)와 박막 트랜지스터를 조합한 경우, 통상, 박막 트랜지스터의 활성층에 사용되는 비정질 실리콘, 폴리실리콘 등의 반도체층(9)에는 감광성이 있기 때문에, EL소자(8)로부터의 발광광이 반도체층(9)에 입사된다. 이에 의해, 반도체층(9)의 특성이 변화 또는 열화하여, 누설 전류(오프 전류)가 증가한다. 여기서, 스위칭용 박막 트랜지스터에서 리크 전류가 증가하면, 커패시터에 축적된 전하가 스위칭용 박막 트랜지스터를 통해 방전한다. 이에 의해, 화소를 적절한 시간동안 계속 발광시키는 것이 불가능하게 되어, 화질이 변한다. 또한, 전류제어용 박막 트랜지스터에 리크 전류가 증가하면, EL 소자에 계속 전류가 흘러, 화소가 OFF된 후에도 EL 소자가 계속 발광하여, 크로스토크가 발생한다. 또한, EL 소자가 발광하지 않을 때에도, 전력이 소비되어, 패널에서의 소비전력이 상승한다.

## 발명이 이루고자 하는 기술적 과제

본 발명은, 상기 과제의 관점에서, 광에 기인하는 박막 트랜지스터의 활성층의 열화를 방지하고, 이에 의해 박막 트랜지스터의 특성악화를 방지함으로써, 특성 향상을 실현할 수 있는 액티브 매트릭스 구동형 발광표시장치 및 그 제조방법을 제공하는 것을 목적으로 한다.
본 발명의 일 실시예에 의하면, 기판; 상기 기판에 제공된 스위칭용 박막 트랜지스터, 전류제어용 박막 트랜지스터, 커패시터, 신호선, 주사선, 및 공통선; 기판상에 제공되고, 상기 전류제어용 박막 트랜지스터를 통해 상기 공통선에 접속된 화소전극, 적어도 하나의 발광층으로 이루어지는 일렉트로 루미네슨트층 및 대향전극으로 구성되는 일렉트로 루미네슨트 소자; 및 상기 일렉트로 루미네슨트 소자로부터 방출되는 광이 상기 스위칭용 박막 트랜지스터와 전류제어용 박막 트랜지스터에 도달하는 것을 방지하기 위한 차광층을 포함하는 액티브 매트릭스 구동형 발광표시장치가 제공된다.
또한, 본 발명의 다른 실시예에 의하면, 일렉트로 루미네슨트층을 구성하는 적어도 하나의 발광층이, 증착법, 레이저 전사법 또는 인쇄법에 의해 형성되는 상기 액티브 매트릭스 구동형 발광표시장치의 제조방법이 제공된다.

## 발명의 구성 및 작용

본 발명의 액티브 매트릭스 구동형 발광표시장치는, 주로, 기판상에 제공되는 스위칭용 박막 트랜지스터, 전류제어용 박막 트랜지스터, 커패시터, 신호선, 주사선, 공통선 및 EL 소자, 및 EL 소자로부터의 발광이 스위칭용 및 전류제어용 박막 트랜지스터에 도달하는 것을 방지하는 차광층이 제공되고 있다.
본 발명의 표시장치에 사용되는 기판으로서는, 특히 한정되지 않지만, 예컨대, 유리, 석영 등의 무기재료, 폴리에틸렌 테레프탈레이트 등의 플라스틱 재료, 및 알루미나 등의 세라믹 재료로 형성되는 절연성 기판; 알루미늄, 철 등의 금속기판에 $SiO_2$, 유기 절연 재료 등의 절연물을 피복한 기판; 및 알루미늄 등의 금속기판의 표면에 양극산화 등의 절연화 처리를 행한 기판 등을 들 수 있다. 상기 기판은 투명, 반투명, 비투명, 또는 차광성일 수 있다.
저온 프로세스로 형성한 폴리실리콘을 채용하여 박막 트랜지스터를 형성하는 경우에는, 기판은, 500℃ 이하의 온도에서 융해하지 않고, 왜곡이 발생하지 않는 것이 바람직하다. 또한, 고온 프로세스로 형성한 폴리실리콘을 채용한 박막 트랜지스터를 형성하는 경우에는, 기판이, 1000℃ 이하의 온도에서 융해하지 않고, 왜곡이 발생하지 않는 것이 바람직하다.
특히, 본 발명의 표시장치에 있어서, 상기 EL 소자로부터의 발광을 기판과 반대측에서 얻는 경우에는, 기판이 차광성을 겸비한 차광성 기판일 수 있다. 차광성 기판의 예로서, 알루미나 등의 세라믹기판, 금속기판에 절연물을 피복한 기판, 금속기판의 표면에 산화 등의 절연화 처리를 행한 기판, 유리, 석영, 플라스틱 등의 투명기판의 표면에 차광성 절연물을 피복한 기판 등의 차광성 기판 등을 들 수 있다. 상기 기판을 사용하는 것에 의해, 외광이 상기 스위칭용 및 전류제어용 박막 트랜지스터에 입사하는 것을 막을 수 있다.
본 발명의 표시장치에 있어서의 스위칭용 및 전류제어용의 박막 트랜지스터로서, 공지된 박막 트랜지스터를 사용할 수 있다. 구체적으로는, 주로, 활성층, 게이트 절연막 및 게이트전극으로 구성되는 박막 트랜지스터를 들 수 있다. 박막 트랜지스터의 구조로서는, 특히 한정되지 않지만, 예컨대, 스태거형, 역 스태거형, 탑게이트형, 코플래너(coplanar)형 등을 들 수 있다.
활성층은, 특히 한정되지 않지만, 예컨대, 비정질실리콘, 다결정실리콘, 미결정실리콘, 셀렌화 카드뮴 등의 무기반도체재료 또는 티오펜 올리고머 또는 폴리(p-페닐렌 비닐렌) 등의 유기 반도체 재료에 의해 형성될 수 있다. 상기 활성층은, 예컨대, 비정질 실리콘을 플라즈마 CVD 법에 의해 적층한 후, 이온도핑하는 방법; $SiH_4$ 가스를 사용하여 LPCVD법에 의해 비정질 실리콘을 형성하고, 고상성장법에 의해 비정질 실리콘을 결정화하여 폴리실리콘을 형성한 후, 상기 폴리실리콘을 이온 주입법에 의해 이온도핑하는 방법; $Si_2H_6$ 가스를 사용하여 LPCVD법에 의해, 또는 $SiH_4$ 가스를 사용하여 PECVD법에 의해 비정질 실리콘을 형성하고, 엑시머 레이저 등의 레이저에 의해 어닐링하고, 또한 비정질 실리콘을 결정화하여 폴리실리콘을 얻은 후, 상기 폴리실리콘을 이온도핑법에 의해 이온도핑하는 방법(저온 프로세스); 또는 감압 CVD법 또는 LPCVD법에 의해 폴리실리콘을 적층하고, 1OOO℃ 이상으로 열산화하여 게이트 절연막을 형성하고, 상기 게이트 절연막 위해 $n^+$ 폴리실리콘의 게이트전극을 형성한 후, 이온주입법에 의해 상기 폴리실리콘을 이온도핑하는 방법(고온 프로세스) 등을 들 수 있다.
게이트 절연막은, 종래의 게이트절연막일 수 있으며, 예컨대, PECVD법, LPCVD법 등에 의해 형성된 $SiO_2$, 폴리실리콘막을 열산화하여 얻어지는 $SiO_2$ 등일 수 있다. 또, 후술하는 바와 같이, 게이트절연막이 차광층으로서 기능하는

경우에는, 상기 게이트 절연막이 기판상에서 활성영역과 EL 소자가 형성되는 영역을 덮도록 형성되는 것이 바람직하다.
게이트전극은, 종래의 게이트전극일 수 있으며, 예컨대, 폴리실리콘; 티탄, 탄탈, 텅스텐 등의 고융점 금속의 실리사이드와 폴리사이드; 및 알루미늄, 구리 등의 금속 등일 수 있다.
본 발명의 박막 트랜지스터는, 단일 게이트구조, 더블 게이트구조, 또는 게이트전극이 3층 이상인 멀티 게이트구조일 수 있다. 또한, LDD구조, DDT 구조, 또는 옵셋구조일 수 있다.
또, 본 발명에서는, 1개의 화소를 구동하기 위해 스위칭용 박막 트랜지스터와 전류제어용 박막 트랜지스터의 2개의 박막 트랜지스터가 필요하지만, 상기 박막 트랜지스터의 전기적 특성의 격차를 억제시키기 위해, 3개 이상의 박막 트랜지스터, 예컨대, 1화소에 대해 3개, 4개 또는 그 이상의 박막 트랜지스터를 제공할 수 있다.
본 발명의 표시장치에 있어서의 EL 소자로서는, 공지의 EL 소자를 사용할 수 있다. 예컨대, 적어도 하나의 발광층을 갖는 EL층, 화소전극 및 대향전극으로 구성되는 EL 소자를 들 수 있다.
EL층으로서는, 특히 한정되지 않지만, 예컨대, 다음과 같은 단층 또는 적층 구조를 들 수 있다.
(1) 발광층;
(2) 정공 수송층 및 발광층;
(3) 발광층 및 전자 수송층;
(4) 정공 수송층, 발광층 및 전자 수송층;
(5) 정공 주입층, 정공 수송층, 발광층, 및 전자 수송층; 또는
(6) 버퍼층, 정공 수송층, 발광층, 및 전자 수송층.
발광층은 단층 구조 또는 다층 구조일 수 있다. 또한, 발광층에 사용될 수 있는 발광재료로서는, 유기 EL용의 공지의 발광재료일 수 있다. 예컨대, 저분자량 발광재료(예컨대, 4,4'-비스(2,2-디페닐비닐)비페닐(DPVBi) 등의 방향족 디메틸리덴 화합물, 5-메틸-2-[2-[4-(5-메틸-2-벤조옥사졸릴)페닐]비닐]벤조옥사졸 등의 옥사디아졸 화합물, 3-(4-비페닐릴)-4-페닐-5-t-부틸페닐-1,2,4-트리아졸(TAZ) 등의 트리아졸 화합물, 1,4-비스(2-메틸스틸릴)벤젠 등의 스틸릴벤젠 화합물, 티오피라진 디옥시드 유도체, 벤조퀴논 유도체, 나프토퀴논 유도체, 안트라퀴논 유도체, 디페노퀴논 유도체, 플루오레논 유도체 등을 포함하는 형광성 유기재료, 및 아조메틴 아연 착체 및 (8-히드록시퀴놀리나토) 알루미늄 착체($Alq_3$) 등의 형광성 유기 금속 화합물; 고분자량 발광재료(예컨대, 폴리(2-데실록시-1,4-페닐렌)(DO-PPP), 폴리[2,5-비스[2-(N,N,N-트리에틸암모늄)에톡시]-1,4-페닐-알토-1,4-페닐렌] 디브로마이드($PPP-NEt_3^+$), 폴리[2-(2'-에틸헥실록시)-5-메톡시-1,4-페닐렌 비닐렌] (MEH-PPV), 폴리[5-메톡시(2-프로파녹시술포나이드)-1,4-페닐렌 비닐렌(MPS-PPV), 폴리 [2,5-비스(헥실록시)-1,4-페닐렌(1-시아노비닐렌)] (CN-PPV), 및 폴리(9,9-디옥틸플루오렌)(PDAF)); 및 고분자량 발광재료의 전구체(예컨대, PPV 전구체, PNV 전구체, PPP 전구체 등) 등을 들 수 있다. 또한, 발광층은, 상기한 발광재료만으로 구성될 수도 있고, 정공수송재료, 전자수송재료, 첨가제(도너, 억셉터 등) 또는 발광성의 도펀트(dopant) 등이 함유될 수 있고, 이들이 고분자량 재료 또는 무기재료중에 분산되어 있을 수도 있다.
전하수송층(정공 수송층 및 전자 수송층)은, 단층구조 또는 다층구조일 수 있다. 또한, 전하수송층으로서 사용될 수 있는 전하수송재료로서는, 유기 EL용, 유기 광도전체용의 공지의 전하수송재료가 사용가능하지만, 본 발명은 특히 이에 한정되지 않는다. 예컨대, 전하수송재료로서는, 정공수송재료(예컨대, 무기 p형 반도체재료, 포르피린 화합물, N,N'-비스(3-메틸페닐)-N,N'-비스페닐-벤지딘(TPD), N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(NPD) 등의 방향족 삼차 아민 화합물, 히드라존 화합물, 퀴나크리돈 화합물, 스티릴아민 화합물 등의 저분자량 재료; 폴리아닐린(PANI), 3,4-폴리에틸렌 디옥시티오펜/폴리스티렌 술포네이트(PEDT/PSS), 폴리[트리페닐아민 유도체](폴리-TPD), 및 폴리비닐카르바졸(PVCz) 등의 고분자량 재료, 및 폴리(p-페닐렌 비닐렌) 전구체(Pre-PPV), 폴리(p-나프탈렌 비닐렌) 전구체(Pre-PNV) 등의 고분자량 재료 전구체 등); 및 전자수송재료(예컨대, 무기 n형 반도체 재료, 옥사디아졸 유도체, 트리아졸 유도체, 티오피라진 디옥사이드 유도체, 벤조퀴논 유도체, 나프토퀴논 유도체, 안트라퀴논 유도체, 디페노퀴논 유도체, 플루오레논 유도체 등의 저분자량 재료, 및 폴리[옥사디아졸 유도체](폴리-OXZ) 등의 고분자량 재료 등) 등을 들 수 있다. 또한 전하수송층은, 상기 전하수송재료만으로 구성될 수도 있고, 첨가제 등을 함유할 수도 있고, 상기 전하수송재료가 고분 자량 재료 또는 무기재료중에 분산되어 있을 수도 있다.
발광층 및 전하수송층은, 도포법(스핀 코팅법, 디핑법, 독터(doctor blade)법), 인쇄법(잉크 제트법, 스크린 인쇄법 등) 등의 웨트 프로세스 또는 증착법, 진공증착법, 레이저전사법(일본 공개특허공보 99-260549호) 등의 드라이 프로세스에 의해 형성될 수 있다.
화소전극으로서는, 특히 한정되지 않지만, 예컨대, 종래의 전극재료로 구성될 수 있고, 통상, 대향전극과 쌍을 이루어, 양극 또는 음극으로서 작용한다. 예컨대, 양극으로서는, 일함수가 높은 Au, Pt, Ni 등의 금속전극 및 ITO, IDIXO, $SnO_2$ 등의 투명 전극을 사용할 수 있다. 음극으로서는, 일함수가 낮은 Ca, Al, Mg-Ag 합금, Li-Al 합금 등의 금속 전극, 및 박막의 절연층과 금속전극을 포함하는 조합 전극(LiF/Al 등)을 사용할 수 있다. 화소전극은, EB법, 스퍼터링법, 저항가열증착법 또는 레이저전사법 등으로 형성될 수 있다. 또한, 포토리소그라피법 등에 의해 패턴화를 행해도 좋다.
화소전극측에서 발광을 취하는 경우에는, 화소전극으로서 투명전극을 사용하는 것이 바람직하다. 한편, 화소전극측에서 발광을 취하지 않는 경우에는, 차광성을 겸비한 차광성 화소전극을 사용하는 것이 바람직하다. 또한, 종래의 화소전극과 본 발명의 차광성 화소전극을 조합해도 좋다. 여기서, 차광성 화소전극으로서는, 예컨대, 탄탈, 탄소 등의 흑색전극, 및 알루미늄, 은, 알루미늄-리튬 합금 등의 반사전극 등을 들 수 있다.
화소전극의 막두께는 특히 한정되지 않지만, 표시장치의 크기, 성능, 화소전 극의 재료 등에 따라 적시에 조정될 수 있다. 특히, 화소전극을 차광성 화소전극으로서 사용하는 경우에는, 충분한 차광성 효과를 얻기 위해, 막두께가 100 nm 이상, 보다 바람직하게는, 200 nm 이상인 것이 바람직하다.

대향전극은, 상기 화소전극과 쌍을 이루어, 양극 또는 음극으로서 작용할 수 있다. 즉, 대향전극을 양극으로서 사용한 경우는, 화소전극은 음극으로 되고, 대향전극을 음극으로서 사용한 경우에는, 화소전극이 양극으로 된다. 또한, 대향전극 측에서 발광을 취하는 경우에는, 대향전극으로서 투명전극을 사용하는 것이 바람직하다.
대향전극은, EB법, 스퍼터링법, 저항가열증착법 등에 의해 형성될 수 있지만, EL층의 열적 손상을 고려하면, 저항가열증착법, 레이저전사법 또는 D.C. 리액티브 스퍼터링법이 바람직하다.
본 발명의 표시장치에 있어서의 EL 소자는, 편광판, 밀봉막 또는 밀봉기판 등을 더 포함할 수 있다.
편광판으로서는, 종래의 직선편광판과 1/4λ판을 조합한 것이면 좋다. 이에 의해, 콘트라스트를 향상시키는 것이 가능하다.
밀봉막 또는 밀봉기판은, 종래부터 표시장치 등의 밀봉에 사용되는 재료로 형성될 수 있다. 예컨대, 표시장치는, 질소가스, 아르곤가스 등의 불활성가스를 갖는 유리, 금속 등으로 밀봉된다. 이 경우, 산화바륨 등의 흡습제를 불활성 가스와 혼입할 수 있다. 또한, 대향전극상에 수지를 직접 스핀 코팅하거나 접합하여 밀봉막을 형성할 수 있다. 이에 의해, 외부에서의 산소, 수분이 소자내에 혼입하는 것 을 방지하는 것이 가능해져, 소자 수명의 향상에 유효하다.
본 발명의 표시장치는, 박막 트랜지스터, 커패시터, 배선(신호선, 주사선, 공통선 등)이 EL 소자를 동작시킬 수 있도록 접속될 수 있다. 예컨대, 1화소의 EL 소자를 1개 또는 2개의 박막 트랜지스터만으로 구동할 수 있도록, 또는 1개의 박막 트랜지스터와 1개의 커패시터로 구동할 수 있도록 접속이 배치되어 있어도 좋지만, 적어도 2개의 박막 트랜지스터와 1개의 커패시터로 구동할 수 있도록 접속이 배치되어 있는 것이 바람직하다. 또한, EL 소자는 3개 이상의 박막 트랜지스터와 1개의 커패시터로 구동할 수 있도록 접속되어 있어도 좋고, 2개 이상의 박막 트랜지스터에 2개 이상의 커패시터가 조합되어도 좋다. 구체적으로는, 기판상에 박막 트랜지스터가 형성되고, 박막 트랜지스터를 덮도록 층간절연막이 형성된다. 또한, 박막 트랜지스터 상에서 기판상에 걸쳐 화소전극, EL층 및 대향전극으로 구성되는 EL 소자가 형성되고, 박막 트랜지스터의 드레인영역 위의 층간절연막에 콘택트홀이 형성되고, 이 콘택트홀을 통해 박막 트랜지스터와 EL 소자의 화소전극이 전기적으로 접속되어 있다.
본 발명의 표시장치에 있어서는, 일렉트로 루미네슨트 소자로부터의 발광이 박막 트랜지스터에 도달하는 것을 방지하도록 차광층이 제공되고 있다. 이는, 차광층의 재료, 위치, 크기 및 구성이 상기 차광기능을 실현하기 위해 적절히 선택된다는 것을 의미한다.
예컨대, 차광층은, EL층에 있어서의 발광층의 특정 발광파장을 흡수 또는 반사할 수 있는 층인 것이 바람직하다. 또, 흡수 또는 반사는, 광의 간섭을 이용하여 실현될 수 있다. 예컨대, 상기 차광층은 적절한 막두께의 절연막, 상기 절연막을 그 사이에 개재한 비정질 실리콘, 또는 폴리실리콘 등을 포함한 적층구조일 수 있고, 비정질 실리콘 또는 폴리실리콘 사이에서 일어나는 간섭을 이용하여, 광의 흡수 또는 반사를 행할 수 있다. 광의 흡수 및 반사의 정도는, 클수록 바람직하고, 예컨대, 50% 정도 이상, 70% 정도 이상, 90% 정도 이상 등을 들 수 있지만, 본 발명에는, 수% 이상 정도의 광의 흡수 및 반사가 실현되는 경우도 포함된다. 특히, 발광층의 발광 피크의 파장에서, 발광층의 투과율은 30% 정도 이하, 20% 정도 이하, 보다 바람직하게는 10% 정도 이하인 것이 바람직하다. 이에 의해, 박막 트랜지스터중의 반도체층의 특성의 변화 또는 열화를 효과적으로 억제하는 것이 가능해진다.
또한, 차광층은, EL 소자에 있어서의 발광층으로부터 박막 트랜지스터중의 반도체층에 입사하여 나아가는 광로 위, 또는 EL 소자에 있어서의 발광층으로부터의 발광이 화소전극 또는 대향전극에 반사하여 박막 트랜지스터 중의 반도체층에 입사하여 나아가는 광로 위 등에 제공되는 것이 바람직하다.
구체적으로는, 차광층이, 박막 트랜지스터의 활성층과 EL 소자 사이에 배치되어, 활성층이 피복된다. 예컨대, 차광층은, 박막 트랜지스터(활성층)의 상부영역 및/또는 그 외주영역을 피복하는 절연막, 박막 트랜지스터를 구성하는 게이트절연막, 박막 트랜지스터와 일렉트로 루미네슨트층 사이에 배치되는 층간절연막, 또는 화소전극으로서 형성될 수 있다. 이들 차광층은 2종 이상을 조합하여 형성될 수 있다.
절연막, 게이트절연막 또는 층간절연막을 차광층으로서 형성하는 경우에는, 차광층이 흑색의 무기절연막, 또는 흑색안료 또는 흑색염료를 수지에 분산한 수지층인 것이 바람직하다. 여기서, 흑색의 무기절연막으로서는, 예컨대, 블랙 매트릭스 재료, $Ni_xZn_yFe_2O_4$ 등을 들 수 있다. 또한, 수지를 포함한 흑색안료 또는 흑색염료는, 예컨대, 카본 블랙, 프탈로시아닌, 퀴나크리돈 등의 안료 또는 염료를 폴리이미드 등의 수지에 분산한 폴리이미드 수지, 및 칼라 레지스트 등일 수 있다.
상기 차광층은, 스퍼터링법, CVD법, 진공증착법 등의 드라이 프로세스와 스핀 코팅법 등의 웨트 프로세스에 의해 형성될 수 있고, 포토리소그라피법 등에 의해 패터닝될 수도 있다.
또, 절연막, 게이트절연막 및 층간절연막은, 적어도 1개가 차광층으로서 형성된다. 이 경우, 차광층으로서 형성되는 막 이외는, 통상의 절연막, 게이트절연막 또는 층간절연막으로서 형성될 수 있다.
여기서, 절연막으로서는, 예컨대, $SiO_2$, SiN($Si_3N_4$), TaO($Ta_2O_5$) 등의 무기재료, 및 아크릴수지, 레지스트 재료 등의 유기재료 등을 들 수 있다. 또한, 층간절연막으로서는, 예컨대, 폴리이미드, PSG, BPSG, SOG, $SiO_2$, SiN ($Si_3N_4$) 등을 들 수 있다. 층간절연막은 상기 절연막과 동일하게 패터닝될 수 있다.
절연막, 게이트절연막 및 층간절연막은, 이들 적어도 1층이 수지재료로 이루어지고, 또한 박막 트랜지스터 및/또는 기판과 수지재료로 이루어지는 층과의 사이, 또는 화소전극과 수지재료로 이루어지는 층과의 사이에 무기절연막이 형성되는 것이 바람직하다. 수지재료 및 무기절연막으로서는, 상기와 같은 것을 들 수 있다.
본 발명의 표시장치는, 상기 차광층 이외에, 외광이 박막 트랜지스터에 도달하는 것을 방지하기 위해 제2 차광층이 제공되는 것이 바람직하다. 이는 제2 차광층의 재료와 위치, 크기 및 구성이 차광기능을 실현하기 위해 적절히 선택된다는 것을 의미한다. 예컨대, 상기 제2 차광층은, 박막 트랜지스터의 하부영역 또는 상기 박막 트랜지스터의 하부영역과 그 외주영역에 배치될 수 있다. 이 경우의 제2 차광층의 재료, 형성방법 등은, 상기와 동일하다.

상기한 바와 같이, 본 발명의 표시장치에 있어서는, 커패시터가 형성되어 있다. 커패시터는, 통상 2개의 전극사이에 절연막이 협지된 소자이면, 통상 사용되고 있는 어떠한 것이라도 사용될 수 있다.
또한, 본 발명의 표시장치에 있어서는, 통상의 발광소자의 구성과 같이, 신호선, 주사선, 공통선, 제1 구동전극, 제2 구동전극선 등이 형성되어 있고, 상기 선들은, 예컨대, Ta, A1, Cu 등의 금속으로 형성될 수 있다.
이하, 본 발명의 액티브 매트릭스 구동형 발광표시장치 및 그 제조방법의 실시예를 도면을 참조하여 설명한다.

실시예 1

본 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도1 도3에 도시한 바와 같이, 각 화소마다, 기판(1)상에, 스위칭용 박막 트랜지스터(211), 전류제어용 박막 트랜지스터(212) 및 EL 소자(8)를 갖도록 구성되어 있다.
박막 트랜지스터(211,212) 각각은, 기판(1)상에 형성된 활성층(9) 및 활성층(9)상에 차광성 게이트절연막(31)을 통해 배치된 게이트전극(11)으로 구성되어 있다. 또, 박막 트랜지스터(211,212) 및 그 주변이 피복되도록, 박막 트랜지스터(211,212)상에 차광성 층간절연막(41)이 형성되어 있다. 또한, 박막 트랜지스터(211,212) 위의 층간절연막(41)상에는, 절연막(12)이 형성되어 있다. 층간절연막(41) 및 게이트절연막(31)은, 차광층으로서 기능하는 재료에 의해 형성되어 있다.
상기 EL 소자(8)는, 콘택트홀(10)을 통해, 전류제어용 박막 트랜지스터(212)의 활성층(9)에 접속되고, 화소를 덮는 화소전극(5), 상기 화소전극(5)상에 형성된 적어도 1층의 발광층으로 이루어지는 EL층(6), 및 상기 EL층(6)상에 형성된 대향전극(7)으로 구성된다.
또, 도1 도3에 있어서, 부호 20은 주사선, 부호 21은 신호선, 부호 22는 공통선, 부호 24는 커패시터를 나타낸다.
상기 장치에서는, 기판(1)측에서 발광광이 나온다. 신호선(제1 구동선) 및 주사선(제2 구동선)에 신호펄스를 입력함으로써, 박막 트랜지스터를 스위치 동작시켜, 상기 박막 트랜지스터에 전기적으로 접속되고 있는 단위화소중의 유기 EL 소자를 발광 또는 발광정지시킴으로써, 동화상 및 정지화상을 표시할 수 있다.

실시예 2

상기 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도4 도6에 도시한 바와 같이, 층간절연막 및 게이트절연막으로서, 통상의 차광성을 갖지 않는 재료에 의해 형성되고, 또한, 절연막(12)이 차광층으로서 기능하는 절연막(121)으로 구성 되는 것 이외에는, 실질적으로 실시예 1의 구조와 동일하다.

실시예 3

상기 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도7 도9에 도시한 바와 같이, 기판(1)측에서의 외광이 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)에 입사하는 것을 방지할 목적으로 기판(1)상의 상기 박막 트랜지스터(211,212)를 형성하는 영역에 차광층(15)을 형성함과 동시에, 차광층(15)의 평탄화를 위해, 차광층(15)이 형성된 기판(1)상에 투명절연막(16)이 형성되고, EL층(6)이 정공 수송층(61)과 적색발광층(62)을 포함하고, 기판(1)의 EL층(6)에 대해 반대측의 표면에 콘트라스트를 향상시킬 목적으로 편광판(19)이 제공되며, 대향전극(7)상에 불활성가스층(17)을 통해 밀봉기판(18)이 제공되고 있는 것 이외는, 실질적으로 실시예 2의 구조와 동일하다.
상기 발광표시장치는, 아래와 같이 제조될 수 있다.
우선, 유리 기판(1)(막두께: 1.1mm(±1O%), 저항치: >$10^{14}$ Ω · cm, 함수율: 0%, 가스투과성: 0%, 왜곡점: 667℃) 상에, 차광층(15)으로서 탄탈막을 막두께 0.6μm이 되도록 스퍼터링에 의해 성막한다. 그 후, 포토리소그라피법에 의해 탄탈막을 패터닝한다. 상기 차광층(15)의 가시광영역에서의 투과율은 4% 이하이다. 이 차광층(15)에 의해 외광이 TFT의 활성층(9)에 입사하는 것을 방지할 수 있다.
다음, 폴리카르보네이트 수지로 이루어지는 투명절연막(16)을 막두께2μm이 되도록 스핀 코팅법에 의해 성막한다. 계속해서, 투명절연막(16)상의 TFT의 활성층(9)이 형성되는 부분에만 $SiO_2$ 막을 50 nm 형성한다.
상기 얻어진 기판상에, LP-CVD법에 의해 $Si_2H_6$ 를 분해시켜, 막두께 50nm의 α-Si막을 성막하고, 그 후, 엑시머 레이저 어닐링에 의해 다결정화하여, 폴리실리콘막을 형성한다. 다음, 폴리실리콘막을 소정의 형상으로 패터닝하여, 채널 영역, 소스/드레인 영역이 형성되는 활성층(9)을 형성한다.
활성층(9)을 포함하는 기판(1)상에, $SiO_2$ 막으로 이루어지는 막두께 50 nm의 제1 게이트절연막을 형성한다. 그 후, 제2 게이트절연막(31)으로서, 스핀 코팅법에 의해 구리 프탈로시아닌을 감광성 폴리아미드에 분산한 수지막을 막두께 1OOnm로 형성하고, 포토리소그라피법에 의해 소정의 형상으로 패턴화한다. 구리 프탈로시아닌이 620 nm에서 강한 흡수 피크를 갖기 때문에, 상기 게이트절연막(31)은, 오렌지색으로부터 적색을 흡수하는 차광층으로서 기능한다. 후술하는 발광층의 발광 피크 610 nm에서의 상기 게이트절연막(31)의 투과율은 10% 이다.
이어서, Al막을 스퍼터링에 의해 성막하고, 패터닝하여 게이트전극(11)을 형성한다. 또한, 커패시터(24)의 하부전극을 동시에 형성한다. 다음, 게이트전극(11)의 측면을 양극산화하여, 옵셋부를 형성한 후, 이온도핑법에 의해 활성층(9)에 인을 고농도로 도핑하여 소스/드레인을 형성한다. 상기 얻어진 기판상에 주사선(20)을 형성한 후, 얻어진 기판(1)상 전면에, 층간절연막(41)으로서, 구리 프탈로시아닌을 광감광성 폴리아미드에 분산한 수지막을 300 nm의 막두께로 형 성하고, 그 위에 $SiO_2$ 막 50 nm을 형성한다. 이 층간절연막을 포토리소그라피법에 의해 소정의 형상으로 패턴화한다. 후술하는 발광층의 발광 피크 610 nm에서의 상기 층간절연막의 투과율은 4% 이다.
층간절연막(41)에 콘택트홀(10)을 개구하여, 소스전극(13), 드레인전극, 공통전극을 형성하고, 또한 커패시터의 상부전극을 형성하여, 저온프로세스로 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)를 형성하였다.
상기 얻어진 기판(1)상에,ITO 막이 콘택트홀(10)을 통해 드레인전극과 전기적으로 접속되도록, 스퍼터링법에 의해 ITO 막을 막두께 150 nm가 되도록 성막하였다. 스퍼터링시, 기판온도를 300℃로 하였다. ITO 막을 패터닝하여, 화소전극(5)을 형성하였다. 성막된 화소전극(5)은, 표면저항: < 10Ω/? , 투과율: > 87%(550 nm), 평탄성:±2%였다.

다음, 절연막(121)으로서, 상기 얻어진 기판상에 $SiO_2$ 막을 50 nm의 두께로 형성한 후, 그 위에 (제1 층간절연막(14)과 동일한) 구리 프탈로시아닌을 폴리아미드에 분산한 수지막을, 스핀 코팅법에 의해 300 nm의 막두께로 형성하였다. 상기 절연막(121)을, 포토리소그라피법에 의해, TFT 상부에만 남도록 패터닝하였다. 후술하는 발광층의 발광 피크인 610 nm에서의 상기 절연막(121)의 투과율은 4%였다.
이어서, PANI(폴리아닐린)-CSA(캄포르 술포네이트)용액을 사용하여, 스핀 코팅법에 의해, 화소전극(5)이 형성된 유리 기판(1)상에 50 nm의 정공 수송층(61)을 형성하였다.
그 위에, 적색 발광재료로서 MEH-PPV 1g와 레벨링 제로서 KF96L-1 (Shinetsu 실리콘사제) 0.0001g를 100 ml의 트리메틸벤젠 용매에 녹여, 적색발광층 형성용도액으로 준비한다. 시판의 철판인쇄기를 사용하여, 적색발광층 형성용도액을 정공 수송층(61)상에 전사하여, 적색발광층(62)을 형성하였다. 여기서 전사기판으로서는 APR 기판(쇼어 A 경도: 55)을 사용했다. 또한, 인쇄 압력을 0.1mm로 하였다. 인쇄장치로서는, 아닐록스 롤러(300선/inch)를 사용했다.
또한, 진공증착법에 의해 마스크를 사용하여 Ca막 50nm, 그 위에 Al막 200 nm를 증착하여, 대향전극(7)으로 하였다.
계속해서, 질소가스 속에서 유리로 이루어지는 밀봉기판(18)을, UV 경화형 수지를 사용하여 상기 얻어진 기판(1)에 접합하였다. 또한, 콘트라스트를 향상시킬 목적으로, 기판(1)상에 편광판(19)을 접합하였다.
이와 같이 형성된 액티브 구동형 발광표시장치의 신호선에 전원을 접속한 후, 주사선에 순차 주사신호를 인가하는 것에 의해, 모든 화소로부터, 발광 결함이 없는 발광이 관측되었다. 또한, 암실에서 100시간의 연속구동을 행해도 크로스토크는 나타나지 않았다. 또한, 300 lux의 형광등불 아래에서 100시간 방치한 후, 발광특성을 평가해도 크로스토크는 나타나지 않았다.

실시예 4

상기 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도10 도13에 도시한 바와 같이, 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)로 형성된 기판을 평탄화하기 위해, 화소전극(5) 아래에 투명절연 막(16) 및 평탄한 절연막(121)을 형성하는 것 이외는, 실시예 3의 구조와 실질적으로 동일하다.
상기 발광표시장치는, 아래와 같이 제조할 수 있다.
층간절연막(41)으로서, 구리 프탈로시아닌을 감광성 폴리아미드에 분산한 300 nm의 수지막을 형성한 것 이외는, 실시예 3과 같이, 기판(1)상에 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)를 계속 형성한다.
상기 얻어진 기판(1)상에, 투명절연막(16)으로서, 스핀-온-글래스를 스핀 코팅법에 의해 4μm 형성한다. 다음, 콘택트홀(10)을 개구하고, 4μm의 Ag막을 스퍼터링에 의해 성막한 후, 차광성절연막, 투명절연막, 및 콘택트홀에 증착된 Ag를 5μm의 두께만큼 연마함으로써, 평탄화를 행한다.
그 위에 ITO 막이 콘택트홀(10)을 통해 드레인전극과 전기적으로 접속하도록, 막두께 150nm의 ITO 막을 스퍼터링법에 의해 성막하였다. 여기서, 스퍼터링시, 기판온도를 300℃로 하였다. 그 후, ITO 막을 에칭하여 화소전극(5)으로 하였다. 성막된 투명전극은, 표면저항:<10Ω/?, 투과율:> 87%(550 nm), 평탄성:±2%이었다.
다음, 화소전극(5) 사이에, $SiO_2$ 로 이루어지는 사다리꼴의 절연막(12)을 성막한다. 이에 의해 화소전극의 에지부에서의 전계 집중에 의한 소자의 열화를 방지하는 것이 가능해진다.
그 후, 실시예 3과 같이, EL소자(8)를 형성하고, 불활성가스층(17)을 통해 상기 얻어진 기판에, 밀봉기판(18)을 접합한다. 또한, 기판(1)에 편광판(19)을 접 합하였다.
이와 같이 형성된 액티브 구동형 발광표시장치의 신호선에 전원을 접속하여, 주사선에 순차 주사신호를 인가하는 것에 의해, 모든 화소로부터, 발광 결함이 없는 발광이 관측되었다. 또한, 암실에서 100시간의 연속구동을 행해도 크로스토크는 나타나지 않았다. 또한, 300 lux의 형광등불 아래에서 100시간 방치한 후, 발광특성을 평가해도 크로스토크는 나타나지 않았다.

실시예 5

본 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도13 도15에 도시한 바와 같이, 각 화소마다, 기판(1)상에, 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212) 및 EL소자(8)를 포함한다.
스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)는, 실시예 1과 실질적으로 동일한 구성을 갖는다. 기판(1)상에 형성된 활성층(9), 및 활성층(9)상에 게이트절연막(3)을 통해 배치된 게이트전극(11)으로 구성되어 있다. 또, 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)를 포함하는 기판(1)상에는, 층간절연막(4) 및 차광층으로서 기능하는 재료로 이루어지는 절연막(121)이 형성되고, 그 표면이 평탄화되어 있다.
상기 EL소자(8)는, 실시예 1과 실질적으로 동일한 구성이다.
또, 상기 액티브 매트릭스 구동형 발광표시장치는, 기판의 반대측에서 발광이 나올 수 있다.

실시예 6

상기 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도16 도18에 도시한 바와 같이, 기판(1)으로서, 외광이 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)에 입사하는 것을 방지할 목적으로 기판(1) 대신에 차광성 기판(111)을 사용하고, 게이트절연막(31) 및 층간절연막(41)이 차광층으로서 기능하는 재료에 의해 형성되며, TFT(2)상에 형성된 절연막(12)이 차광층으로서 기능하지 않은 절연막에 의해 형성되는 것 이외는, 실질적으로 실시예 5의 구조와 동일하다.

실시예 7

본 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도19 도21에 도시한 바와 같이, 기판으로서, 외광이 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)에 입사하는 것을 방지할 목적으로 차광성 기판(111)을 사용하고, EL층(6)이, 정공 수송층(61)과 적색발광층(62)으로 구성되며, 대향전극(7)상에 밀봉기판(18)이 제공되고 있는 것 이외는, 실질적으로 실시예 5의 구조와 동일하다.

상기 발광표시장치는, 아래와 같이 제조될 수 있다.
차광성 기판(111)으로서, 알루미나 기판(막두께: 2.0 mm(±3.0%), 저항치:> $10^{14}$ Ω · cm, 함수율: 0%, 가스투과성: 0%, 연화점: 140O℃)을 사용했다. 상기 차광성 기판(111)의 가시광 영역에서의 투과율은 0% 이하이다.
상기 차광성 기판(111)상에, LP-CVD법에 의한 $SiH_4$ 의 분해에 의해, 막두께 50 nm의 α-Si 막을 성막한 후, 고상성장법에 의해 α-Si를 다결정화하여 폴리실리콘막을 형성한다. 다음, 상기 폴리실리콘막을 소정의 형상으로 패터닝하여, 박막 트랜지스터의 채널영역, 소스/드레인영역이 형성되는 활성층(9)을 형성한다. 계속해서, 이 폴리실리콘막을 1000℃ 이상에서 열산화하여 막두께 100 nm의 $SiO_2$ 막을 형성한다.
다음, Al막을 스퍼터링법에 의해 성막하고, 패터닝하여 게이트전극(11)을 형성한다. 또한, 커패시터의 하부전극을 동시에 형성한다. 이어서, 게이트전극(11)의 측면을 양극산화하고, 옵셋부를 형성한 후, 이온도핑법에 의해 활성층(9)에 인을 고농도로 도핑하여 소스/드레인을 형성한다. 주사선(20)을 형성한 후, 얻어진 기판(1)상 전면에, 층간절연막(4)으로서, 막두께 300 nm의 $SiO_2$ 막을 형성한다.
층간절연막(4)에 콘택트홀(10)을 개구한 후, 소스전극(13), 드레인전극 및 공통전극을 형성한다. 또한, 상기 기판에 커패시터의 상부전극을 형성한다. 이와 같이, 고온 프로세스를 통해 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)를 형성하였다.
얻어진 기판(111)상 전면에, 차광성절연막(121)으로서, 2μm의 무기 흑색절연막을 $Ni_{0.7}Zn_{0.3}Fe_2O_4$ 타겟을 사용하여 스퍼터링법에 의해 성막한다. 상기 차광성절연막(121)의 가시광 영역에서의 투과율은 2% 이하이다.
다음, 후에 형성될 드레인전극과 화소 전극 사이의 전기적 접속을 위해. 포토리소그라피법에 의해, 차광성절연막(121)에 화소의 중앙부에서 콘택트홀(10)을 형성하였다. 따라서, 화소에 균등하게 전류를 공급할 수 있다.
이어서, 상기 차광성절연막(121)상에, 알루미늄막을 막두께 3μm로 스퍼터링법에 의해 성막하고, 계속해서, 상기 알루미늄막과 차광성 절연막을 알루미늄막의 상부로부터 측정했을 때 4μm의 두께만큼 연마함으로써, 차광성절연막(121)과 콘택트홀(10)에 증착된 알루미늄의 표면이 동시에 평탄화한다.
상기 얻어진 기판(111)상에, 콘택트홀(10)을 통해 드레인전극과 전기적으로 접속되도록, 150 nm 두께의 ITO 막을 스퍼터링법에 의해 성막하였다. 여기서, 스퍼터링시에는, 기판온도를 300℃로 하였다. ITO 막을 소정 형상으로 패터닝하여, 화소전극(5)을 형성하였다. 성막된 화소전극(5)은, 표면 저항:<10Ω/?, 평탄성:±2%이었다.
다음, 화소전극(5) 사이에, $SiO_2$ 로 이루어지는 얇은 절연막(12)을 성막한다. 이에 의해 화소전극의 에지부에서의 전계 집중에 의한 소자의 열화를 방지하는 것이 가능해진다.
화소전극(5)상에, NPD를 저항가열증착법에 의해 50 nm의 막두께가 되도록 성막하여, 정공 수송층(61)을 형성하였다.
정공 수송층(61)상에, 적색 전사기판을 접합하고, 13-W의 YAG 레이저로 소망의 위치를 주사하여, 적색 전사기판의 적색 발광층을 패턴전사하였다. 이와 같이 녹색발광층, 청색발광층을 각각 패턴화하여 발광층(62)을 형성하였다.
패턴 전사 이전에, 적색 전사기판은 다음 방법으로 준비된다. 우선, 레이저광을 열로 변환하는 층을 형성하기 위해, O.1mm 막두께의 폴리에틸렌 테레프탈레이 트 베이스 필름에, 탄소 입자를 혼합한 열경화형 에폭시 수지를 5μm의 막두께로 코팅하여 실온경화한다. 그 위에, 열전파 및 박리층으로서, 폴리(α- 메틸스티렌)막을 1μm의 막두께로 코팅하여, 적색발광층으로서 $Alq_3$ 와 DCM2를 공증착에 의해 막두께가 70 nm이 되도록 성막한다.
또한, 녹색전사기판은, 레이저광을 열로 변환하는 층을 형성하기 위해, 상기와 같은 베이스필름에, 탄소 입자를 혼합한 열경화형 엑폭시수지를 5μm의 막두께로 코팅하여 실온경화하고, 그 위에, 열전파층 및 박리층으로서, 폴리(α-메틸스티렌)막을 1μm의 막두께로 코팅하여, 녹색발광층으로서 $Alq_3$ 를 공증착에 의해 막두께가 70 nm이 되도록 성막하는 것에 의해 제작되었다.
그 후, 청색전사기판은, 레이저광을 열로 변환하는 층을 형성하기 위해, 상기와 같은 베이스 필름에, 탄소 입자를 혼합한 열경화형 엑폭시수지를 5μm의 막두께로 코팅하여 실온경화하고, 그 위에, 열전파층 및 박리층으로서, 폴리(α-메틸스티렌)막을 1μm의 막두께로 코팅하여, 청색발광층으로서 DPVBi를 공증착에 의해 막두께가 70 nm이 되도록 성막하는 것에 의해 제작되었다.
이어서, Al과 Li를 공증착에 의해 50 nm의 막두께가 되도록 성막하여, 반투명의 대향전극(7)을 형성한다.
대향전극(7)상 전면에, 엑폭시 수지를 막두께가 1μm이 되도록 스핀 코팅하여 밀봉기판(18)을 형성하였다.
이와 같이 형성된 액티브 구동형 발광표시장치의 신호선에 전원을 접속한 후, 주사선에 순차 주사신호를 인가하는 것에 의해, 모든 화소로부터, 발광 결함이 없는 발광이 관측되었다. 또한, 암실에서 100시간의 연속구동을 행하더라도 크로스토크는 나타나지 않았다. 또한, 300 lux의 형광등불 아래에서 100시간 방치한 후, 표시장치의 발광특성을 평가하더라도 크로스토크는 나타나지 않았다.

<u>실시예 8</u>

상기 실시예의 액티브 매트릭스 구동형 발광표시장치는, 도22 도24에 도시한 바와 같이, 차광성 기판(111)상에 절연막(12)을 통해 스위칭용 박막 트랜지스터(211) 및 전류제어용 박막 트랜지스터(212)가 형성되고, 층간절연막(4)상에 평탄화를 위해 절연막(12)이 형성되고, EL 층의 발광층(62)상에 정공 수송층(61)이 제공되며, 화소전극(5)의 하부에 차광성 화소전극(51)이 제공되고 있는 것 이외는, 실질적으로 실시예 7의 구조와 동일하다.
상기 발광표시장치는, 아래와 같이 제조될 수 있다.
차광성 기판(111)으로서 알루미늄 기판(막두께: 1.2 mm(±5.0%), 저항치: > $2.7\times10^{-6}$ Ω · cm, 함수율: 0%, 가스투과성: 0%, 연화점: 660℃)을 사용했다. 상기 차광성 기판(111)의 표면을 양극 산화함으로써 $Al_2O_3$ 로 이루어지는 절연막(12)(막두께:150nm (±5.0%), 저항치:>$10^{14}$ Ω · cm, 연화점: 1400℃)을 형성한다.
상기 얻어진 차광성 기판(111)상에, 실시예 7과 같이, TFT(2)를 형성한다.

다음, 절연막(12)으로서, 상기 얻어진 차광성 기판(111)상 전면에, 아크릴계 감광수지를 스핀 코팅에 의해 2μm의 막두께로 도포하고, 그 위에, 스퍼터링법에 의해 막두께 1μm의 $SiO_2$ 막을 형성한다. 상기 절연막(12)에, 드레인 전극과 후에 형성될 화소전극이 전기적으로 접속할 수 있도록, 포토리소그라피법에 의해 콘택트홀(10)을 화소의 중앙부에서 형성하였다. 상기 구성에 의해 화소에 균등하게 전류를 공급할 수 있다.
계속해서, 얻어진 차광성 기판(111)상에, 차광성 화소전극(51)으로서 은막을 스퍼터링법에 의해 5μm의 막두께가 되도록 성막하고, 이를 4μm의 막두께만큼 연마하여, 차광성 화소전극(51)을 평탄화한다. 그 위에, 화소전극(5)으로서, 칼슘을 저항가열증착법에 의해 막두께 20 nm로 증착하여, 패터닝한다. 여기서, 차광성 화소전극(51)의 가시광영역에서의 투과율은 3%이하이다.
다음, 화소전극(5) 사이에, $SiO_2$ 로 이루어지는 얇은 절연막(12)을 성막한다.
화소전극(5)상에 적색전사기판을 접합하고, 13-W의 YAG 레이저로 적색전사기판의 적색발광층을 패턴전사하기 위한 전사기판의 소망의 위치를 주사하여, 상기 녹색발광층 및 청색발광층을 각각 녹색전사기판 및 청색전사기판으로부터 선택적으로 화소 전극상에 거의 동일한 방법으로 패턴전사하여 발광층을 형성한다. 이에 의해, 용매와 반응하는 Ca 화소전극에서도, 고분자량 발광재료로 이루어지는 발광층(62)을 형성하는 것이 가능해진다.
계속해서, 발광층(62)상에, 정공 수송층 전사기판을 접합하고, 13-W의 YAG 레이저로 소망의 위치를 주사하여, 발광층(62)상의 전사 기판으로부터 정공 수송층(61)을 패턴전사한다.
상기 패턴 전사 이전에, 적색전사기판은 다음과 같이 준비된다. 실시예 7과 같은 열전파 및 박리층이 형성되어 있는 베이스 기판에, MEH-PPV의 클로로포름 용액을 도포 및 건조하여, 막두께가 70 nm인 적색발광층을 형성한다. 그 후, 상기 막은 진공하의 80℃에서 1시간동안 소성된다. 여기서, MEH-PPV의 내열온도는 180℃였다. 여기서, '내열온도'는, 상기 재료를 사용하여 소자를 제작할 때, 건조의 목적으로 가열하는 경우에 소자의 전기적 특성이 악화되지 않는 온도이다.
녹색전사기판은, 상기와 같은 열전도 및 박리층이 형성된 베이스 필름에, 클로로포름 용액을 도포 및 건조하여, 녹색발광층의 막두께가 70 nm이 되도록 형성한 후, 진공하의 80℃에서 1시간동안 상기 막을 소성함으로써 제작되었다. 여기서, PPV의 내열온도는 240℃이었다.
청색전사기판은, 상기와 같은 열전파 및 박리층이 형성된 베이스 필름에, PDAF의 크실렌을 사용하여 도포 및 건조하여, 청색발광층의 막두께가 70 nm이 되도록 형성한 후, 진공하의 80℃에서 1시간동안 상기 막을 소성함으로써 제작되었다. 여기서, PFO의 내열온도는 240℃였다.
정공 수송층 전사기판은, 상기와 같은 열전파 및 박리층이 형성되어 있는 베이스 필름에, PEDT/PSS 수용액을 사용하여 도포 및 건조하여, 적색발광층의 막두께가 50 nm이 되도록 형성한 후, 진공하의 80℃에서 1시간동안 상기 막을 소성함으로써 제작되었다. 여기서, PEDT/PSS의 내열온도는 200℃였다.
다음, 상기 기판을 100℃에서 10분동안 소성한다.
계속해서, 150 nm의 ITO 막을 액티브 가스 컨트롤 기능이 첨부된 D.C.리액티 브 스퍼터링법으로 상기 기판 전면에 성막하여, 대향전극(7)을 형성한다. 상기 스퍼터링법은, 100℃ 이하(사용되는 유기재료의 내열온도 이하)의 온도로 저저항의 ITO 막을 형성하는 것이 가능하기 때문에, EL층(6)의 손상을 방지할 수 있다. 각각의 성막된 대향전극(7)은, 표면저항:<15Ω/?, 투과율:> 80%(550 nm), 평탄성:±2% 이었다.
상기 대향전극(7)상 전면에, 엑폭시 수지를 1μm의 두께로 스핀코팅하여 밀봉기판(18)을 형성하고, 상기 밀봉기판(18)상에 편광판(19)을 형성하였다.
이와 같이 형성된 액티브 구동형 발광표시장치의 신호선에 전원을 접속한 후, 주사선에 순차 주사신호를 인가하는 것에 의해, 모든 화소로부터, 발광 결함이 없는 발광이 관측되었다. 또한, 암실에서 100시간의 연속구동을 행하더라도 크로스토크는 나타나지 않았다. 또한, 300 lux의 형광등불 아래에서 100시간 방치한 후, 발광특성을 평가하였으나 크로스토크는 나타나지 않았다.
<u>실시예 9(구동회로)</u>
실시예 1 8의 액티브 매트릭스 구동형 발광표시장치는, 도25에 도시한 바와 같은 회로구성을 갖도록 형성되었다. 도25에서는, 각 1화소의 LED 소자(8)를 구동하기 위해, 2개의 TFT(23)와 1개의 커패시터(24)가 조합되고, 상기 TFT(23) 및 커패시터(24)가, 각각 주사선(20), 신호선(21) 및 공통선(22)에 접속되어 있다.
<u>실시예 10(구동회로)</u>
실시예 1 8의 액티브 매트릭스 구동형 발광표시장치는, 도26에 도시한 바와 같은 회로구성을 갖도록 형성되었다. 도26에서는, 각 화소의 LED 소자(8)를 구동하기 위해, 4개의 TFT(23)와 2개의 커패시터(24)가 조합되고, 상기 TFT(23) 및 커패시터(24)가, 각각 주사선(20), 신호선(21), 공통선(22), 제1 구동선(25) 및 제2구동선(26)에 접속되어 있다.

## 발명의 효과

본 발명에 의하면, EL 소자로부터의 발광이 박막 트랜지스터에 달하는 것을 방지하도록 차광층이 제공되고 있기 때문에, 액티브 매트릭스 구동에 사용되는 박막 트랜지스터에 EL 소자로부터 방출된 광이 입사하는 것에 의해, 박막 트랜지스터를 구성하는 활성층에 사용되는 반도체층의 전기적 특성이 변화 또는 열화하는 것을 방지할 수 있다. 그 결과, 반도체층의 변화 또는 열화에 기인하는 누설 전류의 증가로 인해 발생하는 화소의 변화, 크로스토크, 소비전력의 증가 등의 문제를 방지하는 것이 가능하다.
특히, 차광층이, 적어도 일렉트로 루미네슨트층 중의 발광층의 특정 발광파장을 흡수 또는 반사할 수 있는 층이고, 상기 차광층이 박막 트랜지스터의 활성층과 EL 소자 사이에, 활성층을 피복하기 위해 제공되고 있는 경우에는, 효과적

으로 EL 소자로부터의 발광광이 박막 트랜지스터에 입사하는 것을 방지할 수 있다.
또한, 차광층이, 박막 트랜지스터의 상부영역 또는 상기 상부영역과 그 외주영역을 피복하는 절연막으로서 형성되는 경우에는, 박막 트랜지스터의 특성의 변화 및 열화를 방지함과 동시에, 개구율을 고려하지 않고 박막 트랜지스터를 복수개 배치할 수 있어, 상기 박막 트랜지스터의 레이아웃 등의 자유도를 향상시킬 수 있다.
또한, 차광층이, 박막 트랜지스터를 구성하는 게이트절연막, 박막 트랜지스터와 일렉트로 루미네슨트층 사이에 배치되는 층간절연막, 및 화소전극으로서 형성되는 경우에는, 차광층을 별도로 제공하지 않고, 효과적으로 박막 트랜지스터에의 EL 소자로부터의 발광광의 입사를 방지하는 것이 가능해진다.
특히, 차광층이, 흑색의 무기절연막, 또는 흑색안료 또는 흑색염료를 수지에 분산한 층에 의해 형성되는 경우에는, 발광광의 투과율을 충분히 억제하는 것이 가능해진다.
또한, 차광층이, 외광이 박막 트랜지스터에 달하는 것을 방지하도록 제공되고 있는 경우, 특히, 박막 트랜지스터의 하부영역 또는 상기 하부영역과 그 외주영역에 배치되는 경우에는, 외광에 기인하는 반도체층의 특성의 변화 및 열화를 방지하는 것이 가능해져, 보다 특성이 양호한 박막트랜지스터를 갖는 표시장치를 제공할 수 있다.
상기 기판이, 세라믹기판, 금속기판상에 절연물을 피복한 기판 또는 금속기판의 표면을 절연처리한 기판인 경우에는, 외광의 입사방지를 위한 차광층을 별도로 제공하지 않고, 효과적으로 외광의 입사를 방지하는 것이 가능해진다. 또한, 석영 등의 고가의 기판을 사용하지 않고, 고온 프로세스를 통해 박막 트랜지스터를 형성하는 것이 가능해진다.
또한, 절연막, 게이트절연막 및 층간절연막의 적어도 1층이 수지재료로 이루어지고, 또한 박막 트랜지스터 및/또는 기판과 상기 수지재료 사이에, 또는 화소전극과 상기 수지재료 사이에 무기절연막이 형성되어 있는 경우에는, 수지재료에 함 유되어 있는 수분에 기인하는 박막 트랜지스터 및 화소전극의 열화를 방지하는 것이 가능해진다.
본 발명의 액티브 매트릭스 구동형 발광표시장치의 제조방법에 의하면, 일렉트로 루미네슨트층을 구성하는 적어도 1층의 발광층을, 증착법, 레이저 전사법 또는 인쇄법으로 형성하기 때문에, 발광층을 패턴화하여 형성하는 것이 가능해져, 풀 칼라 디스플레이(full color display)를 염가로 용이하게 제조하는 것이 가능해진다.

## (57) 청구의 범위

**청구항 1.**
기판;
상기 기판상에 제공된, 스위칭용 박막 트랜지스터, 전류제어용 박막 트랜지스터, 커패시터, 신호선, 주사선 및 공통선;
상기 기판상에 제공되며, 상기 전류제어용 박막 트랜지스터를 통해 상기 공통선에 접속된 화소전극, 적어도 1층의 발광층으로 이루어지는 일렉트로 루미네슨트층, 및 대향전극을 포함하는 일렉트로 루미네슨트 소자; 및
상기 일렉트로 루미네슨트 소자로부터의 발광이 상기 스위칭용 박막 트랜지스터와 전류제어용 박막 트랜지스터에 도달하는 것을 방지하기 위한 차광층을 포함하고,
상기 차광층은 화소전극과 기판 사이에 제공되는, 액티브 매트릭스 구동형 발광표시장치.
**청구항 2.**
제1항에 있어서, 차광층이, 일렉트로 루미네슨트층의 발광층으로부터 방출되는 특정 파장의 광을 흡수 또는 반사하는 표시장치.
**청구항 3.**
제1항에 있어서, 차광층이, 상기 스위칭 및 전류제어용 박막 트랜지스터의 활성층과 EL 소자 사이에, 상기 활성층을 피복하기 위해 제공되는 표시장치.
**청구항 4.**
제1항에 있어서, 차광층이, 스위칭 및 전류제어용 박막 트랜지스터의 상부영역 또는 스위칭 및 전류제어용 박막 트랜지스터의 상부영역과 그 외주영역에 절연 막으로서 제공되는 표시장치.
**청구항 5.**
제1항에 있어서, 차광층이, 스위칭 및 전류제어용 박막 트랜지스터를 구성하는 게이트 절연막으로서 제공되는 표시장치.
**청구항 6.**
제1항에 있어서, 차광층이, 스위칭 및 전류제어용 박막 트랜지스터와 일렉트로 루미네슨트층 사이에 층간절연막으로서 제공되는 표시장치.
**청구항 7.**
제1항에 있어서, 차광층이, 화소전극으로서 제공되는 표시장치.
**청구항 8.**
제1항에 있어서, 차광층이, 흑색의 무기절연막인 표시장치.
**청구항 9.**
제1항에 있어서, 차광층이, 흑색안료 또는 흑색염료를 수지에 분산한 수지재료에 의해 형성되는 표시장치.
**청구항 10.**
제1항에 있어서, 외광이 스위칭 및 전류제어용 박막 트랜지스터에 도달하는 것을 방지하기 위해 제2 차광층을 더 포함하는 표시장치.
**청구항 11.**

제10항에 있어서, 상기 제2 차광층이, 스위칭 및 전류제어용 박막 트랜지스터의 하부영역 또는 상기 스위칭 및 전류제어용 박막 트랜지스터의 하부영역과 그 외주영역에 제공되는 표시장치.

**청구항 12.**

제1항에 있어서, 상기 기판이, 절연 재료로 피복된 세라믹기판, 절연 재료로 피복된 금속기판, 및 표면이 절연 처리된 금속 기판을 포함하는 그룹으로부터 선택되는 표시장치.

**청구항 13.**

제3항에 있어서, 절연막, 게이트절연막 및 층간절연막의 적어도 1층이 수지층이고, 상기 수지층과 스위칭 및 전류제어용 박막 트랜지스터 사이 또는 상기 수지층과 기판 사이에 제공되는 무기절연막을 더 포함하는 표시장치.

**청구항 14.**

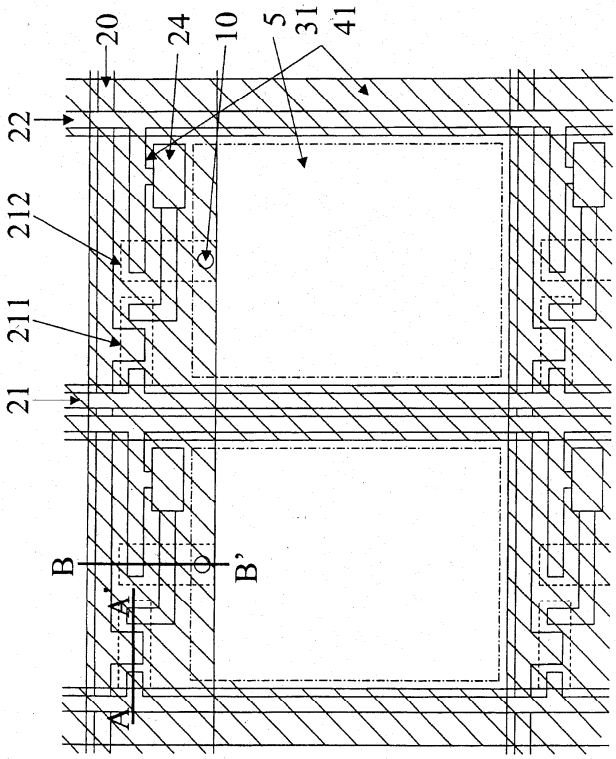
제3항에 있어서, 절연막, 게이트절연막 및 층간절연막의 적어도 1층이 수지층이고, 화소전극과 상기 수지층 사이에 제공되는 무기절연막을 더 포함하는 표시장치.

**청구항 15.**

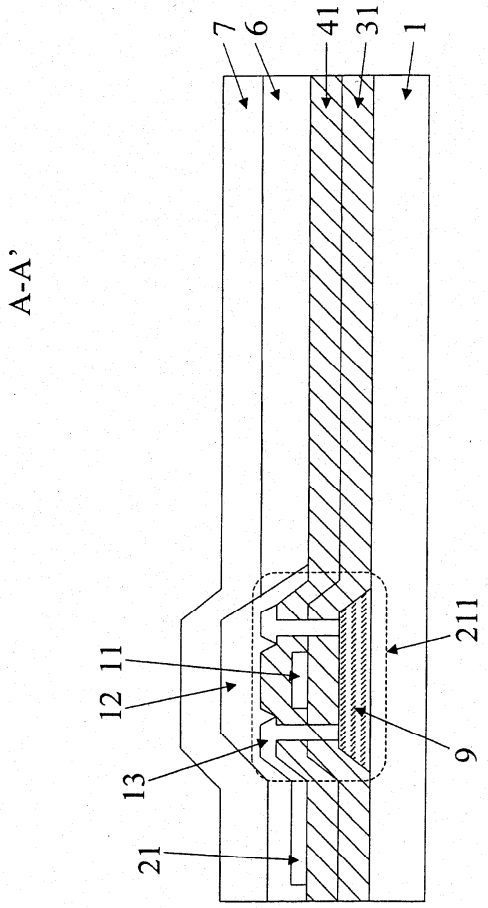
일렉트로 루미네슨트층을 구성하는 적어도 1층의 발광층을, 증착법, 레이저전사법 및 인쇄법을 포함하는 그룹으로부터 선택된 방법에 의해 형성하는, 청구항 1에 기재된 액티브 매트릭스 구동형 발광표시장치의 제조방법.

도면

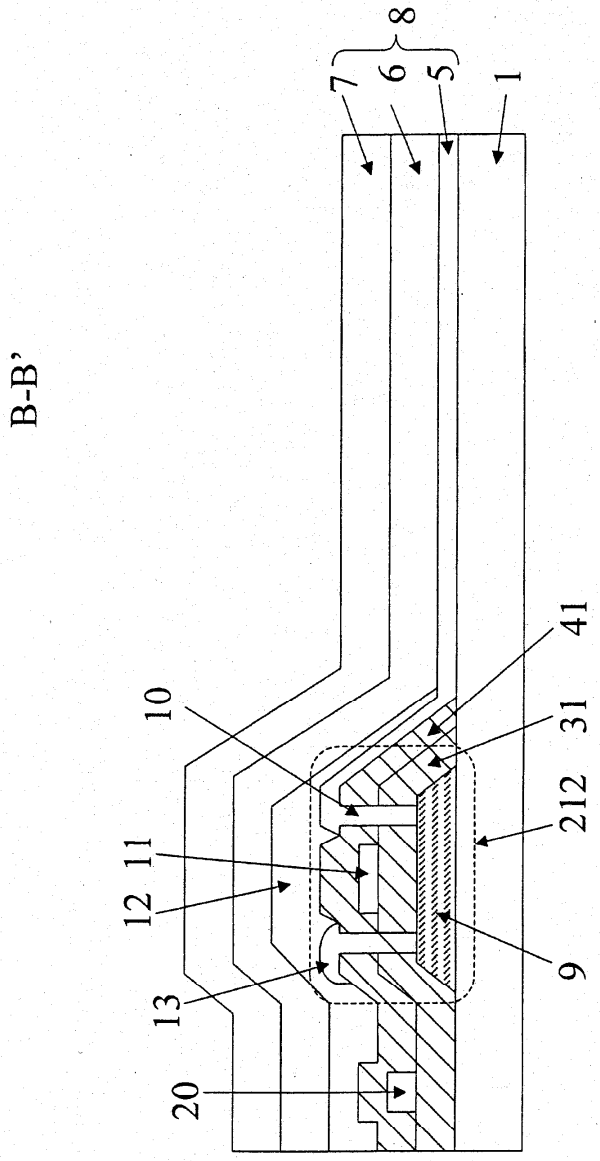
도면1



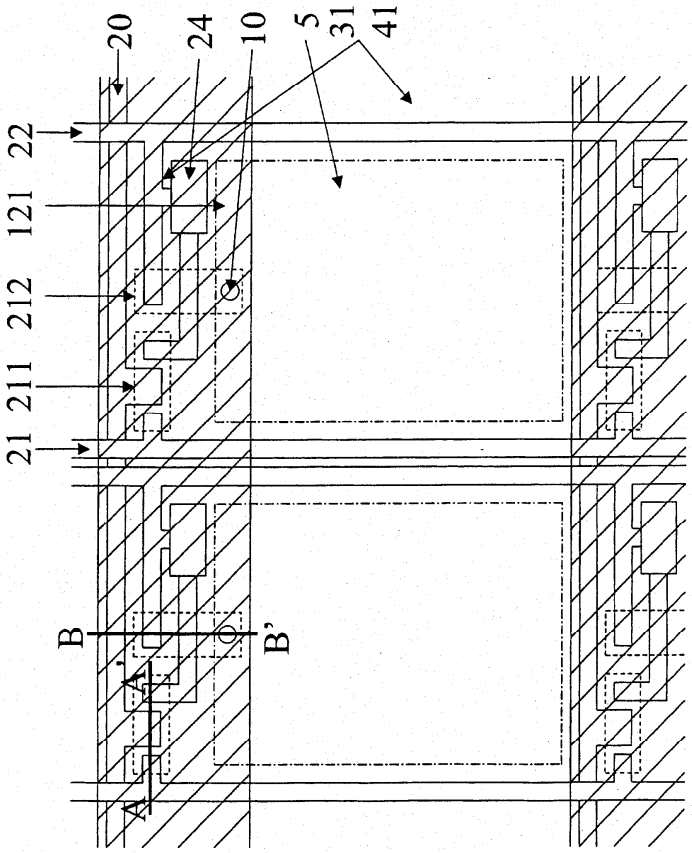
도면2



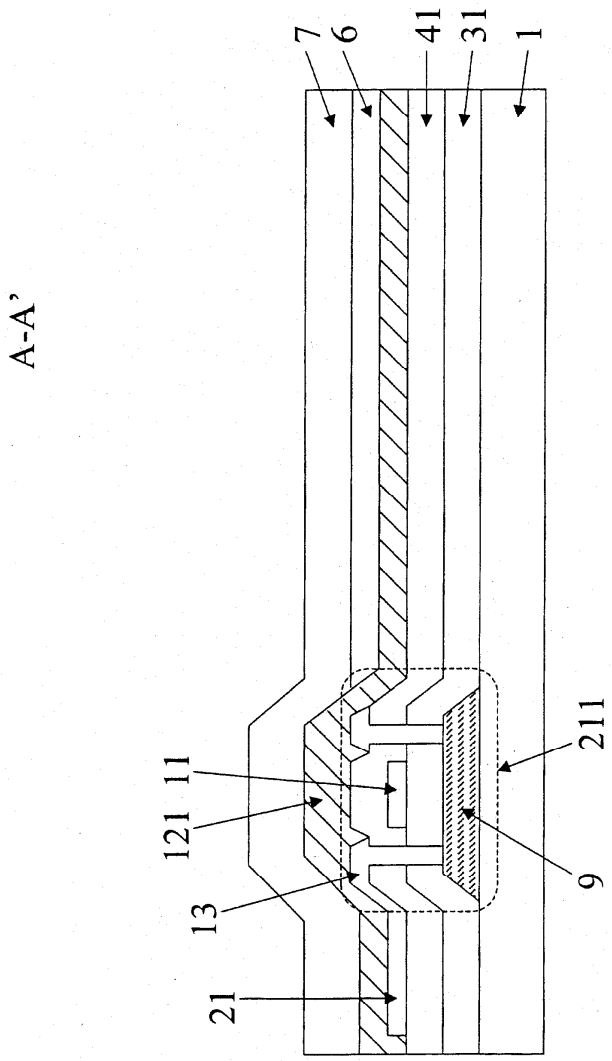
도면3



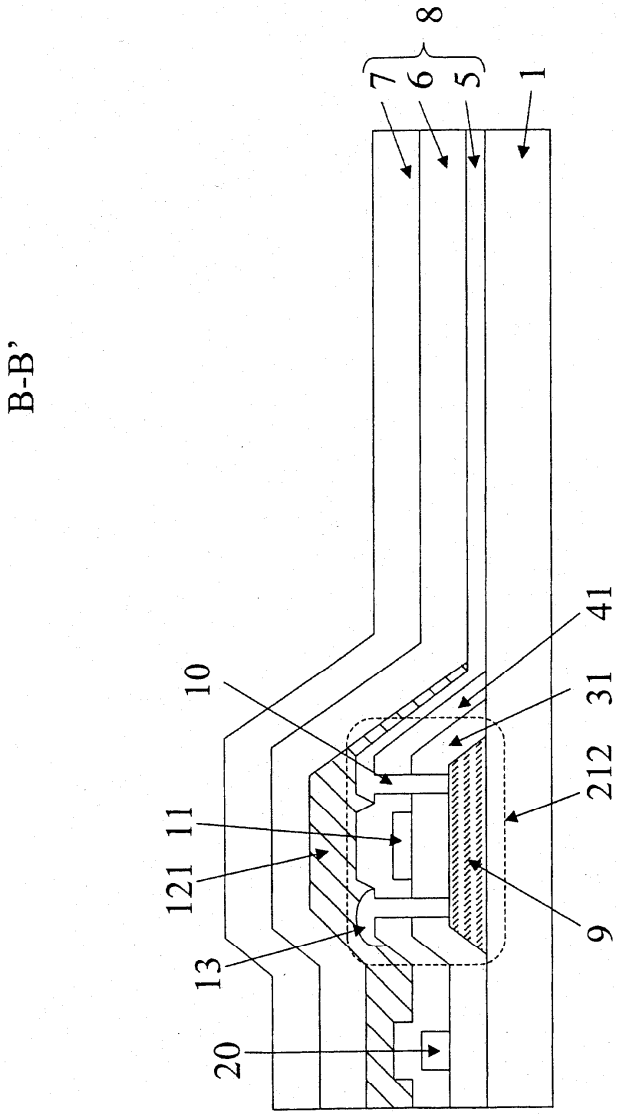
도면4



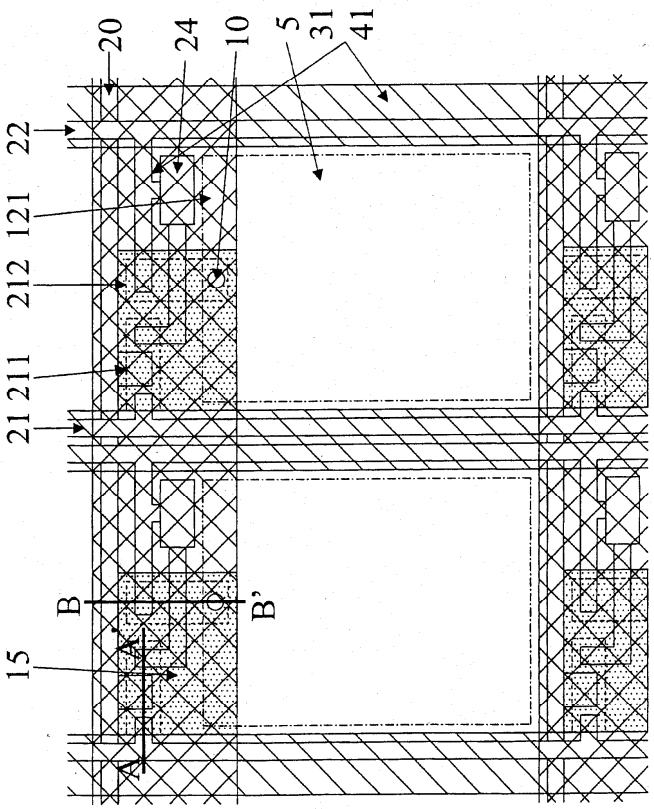
도면5



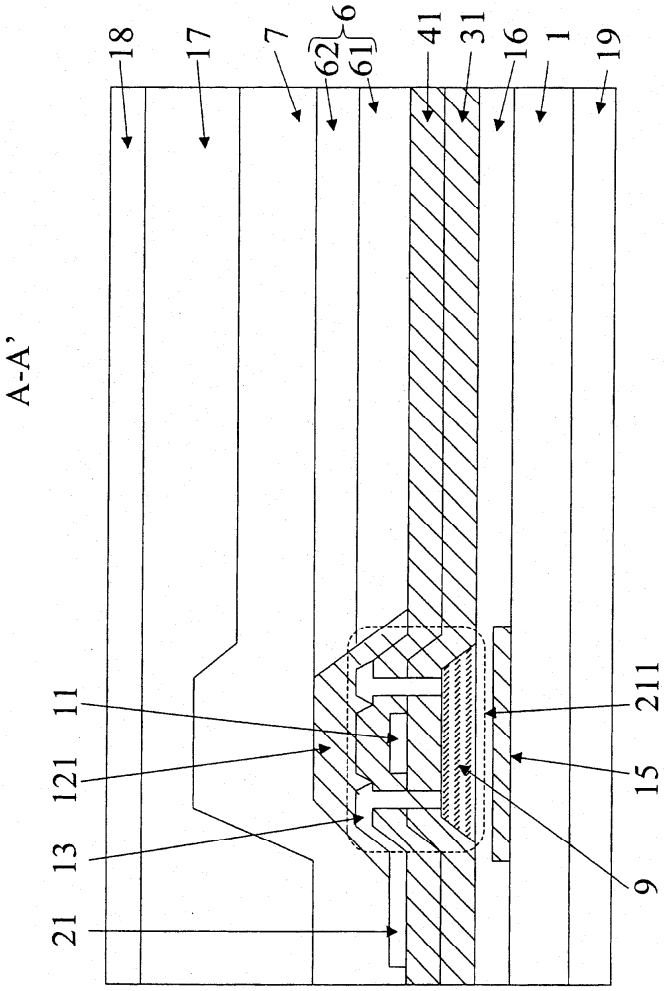
도면6



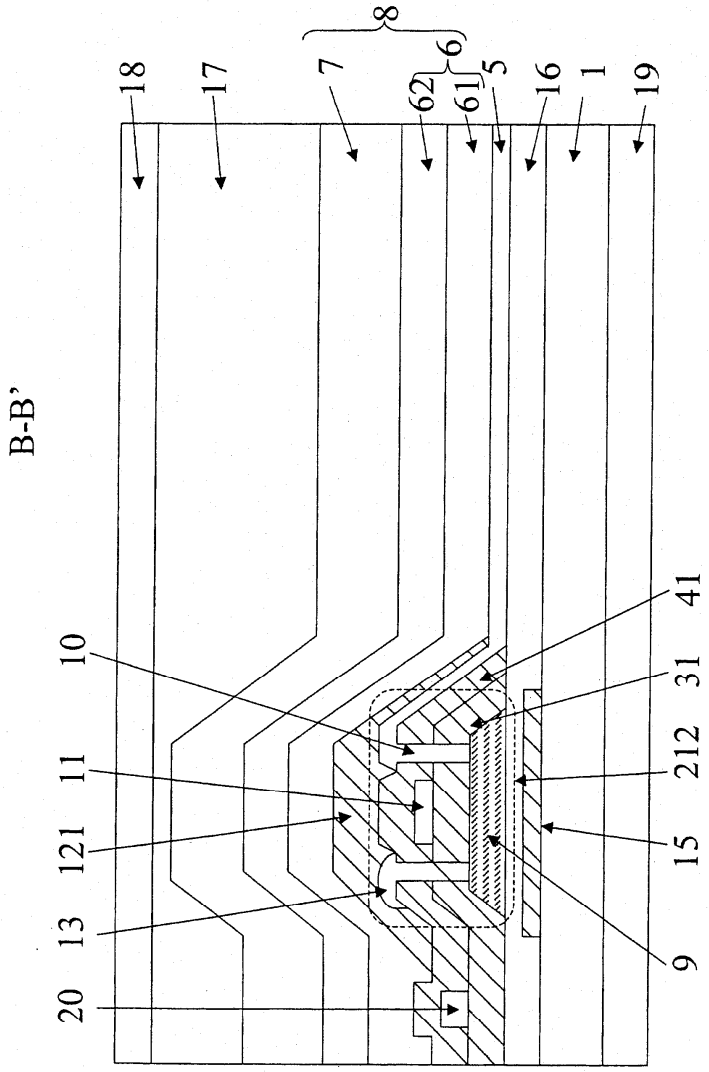
도면7



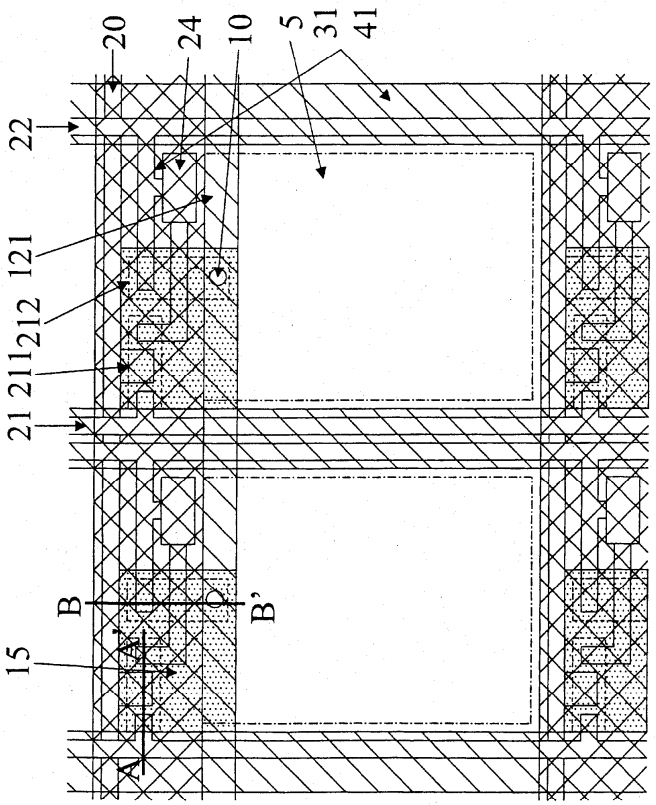
도면8



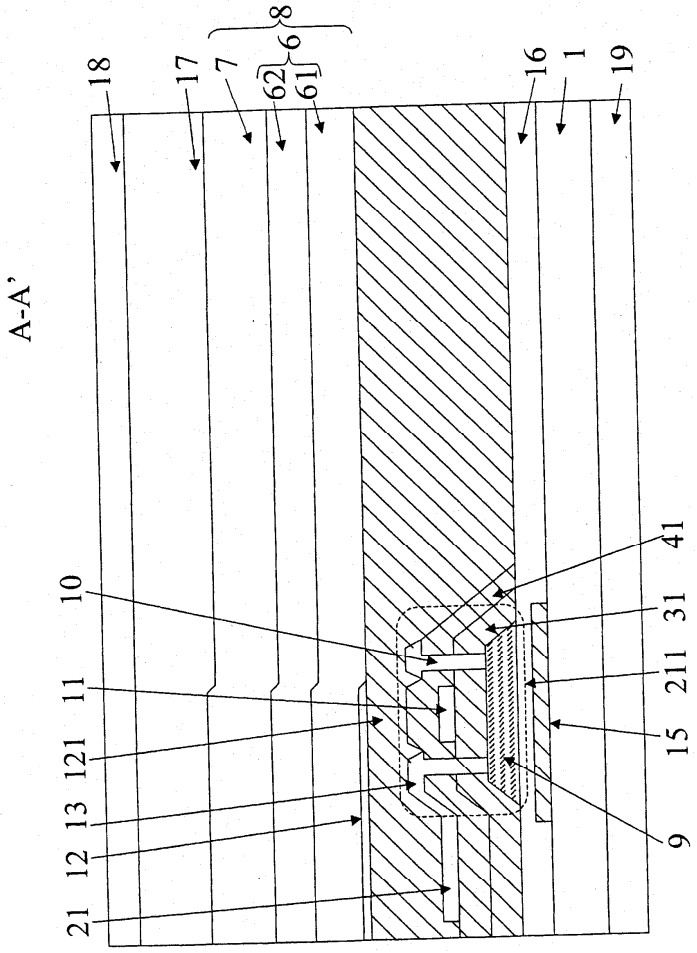
도면9



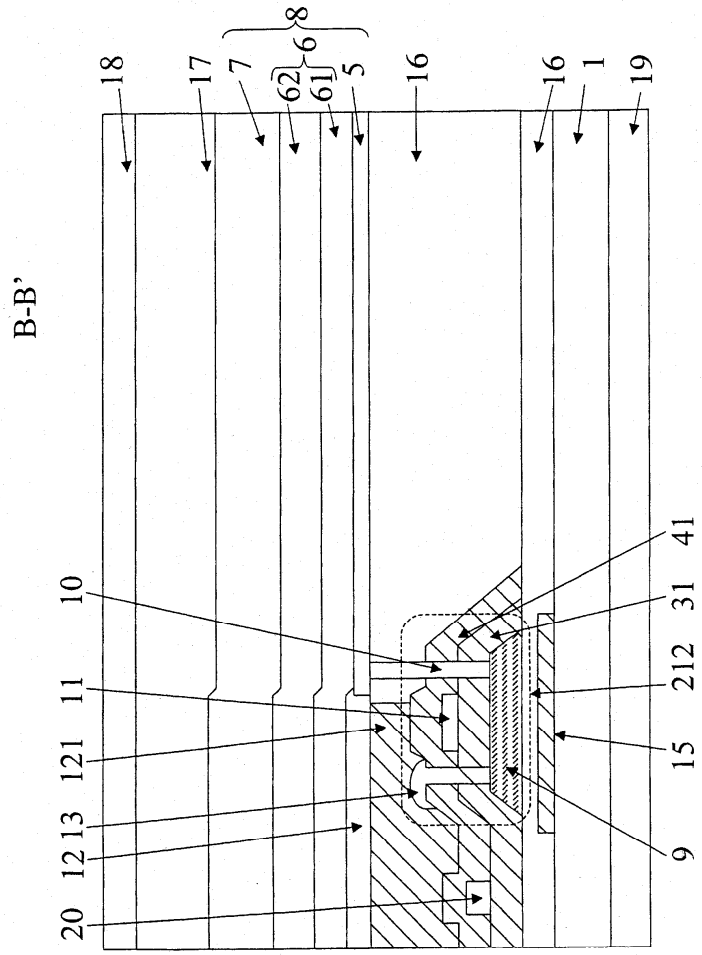
도면10



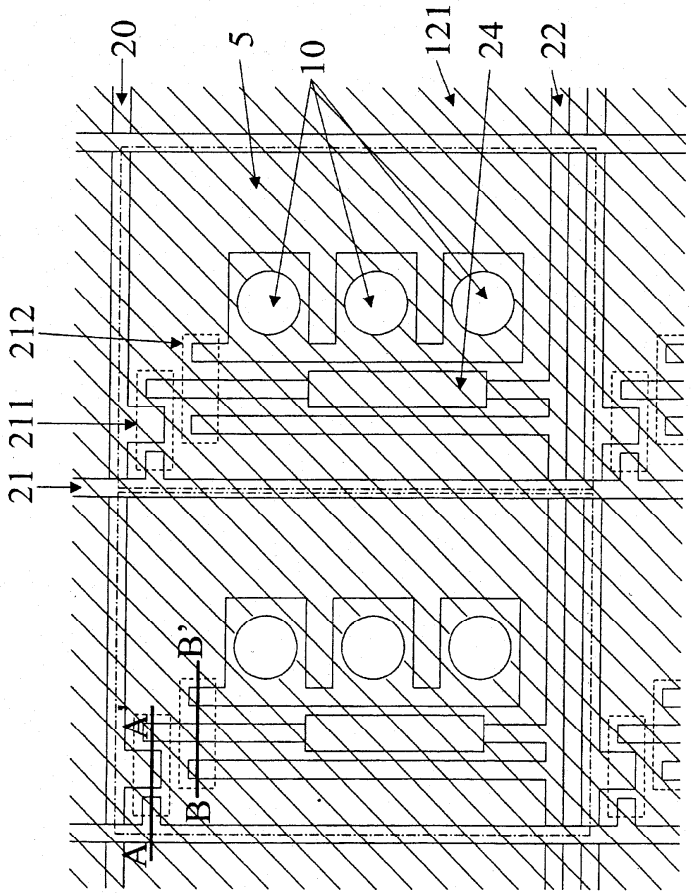
도면11



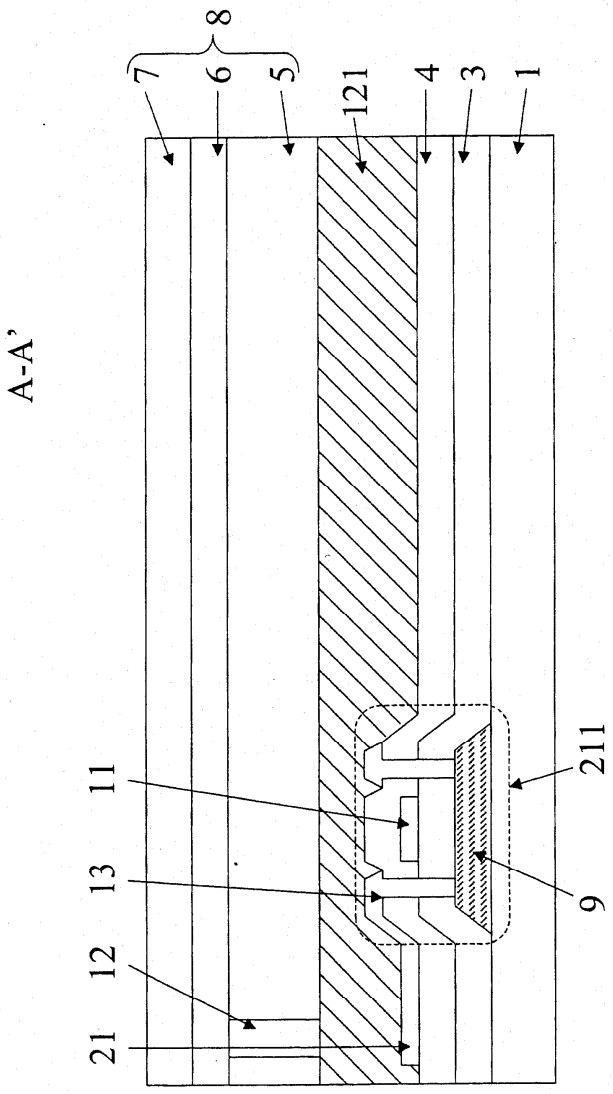
도면12



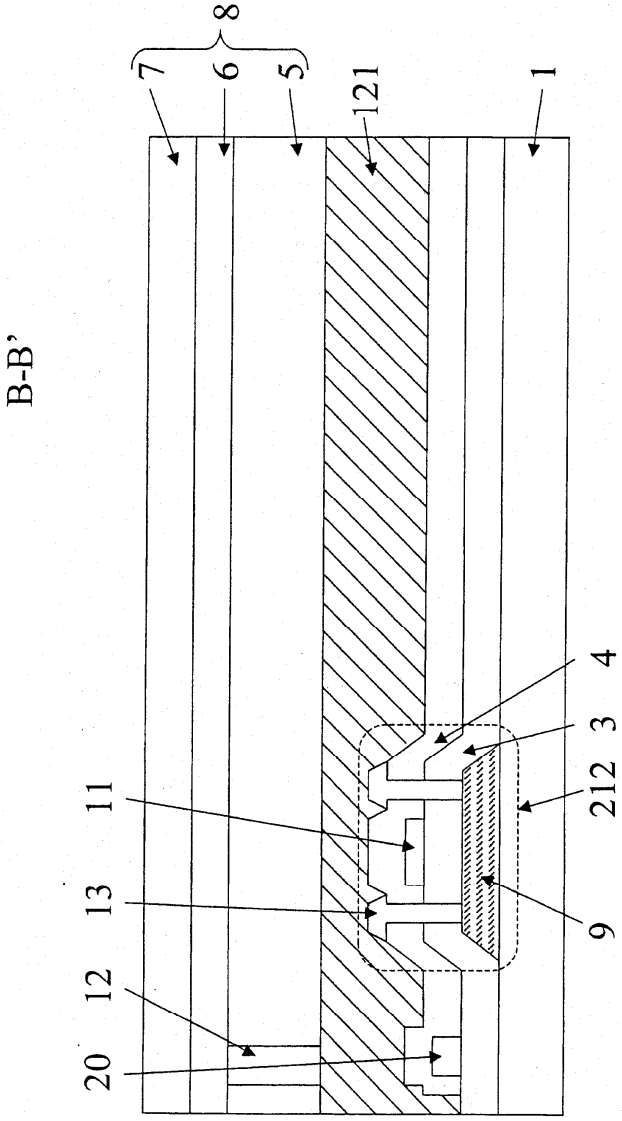
도면13



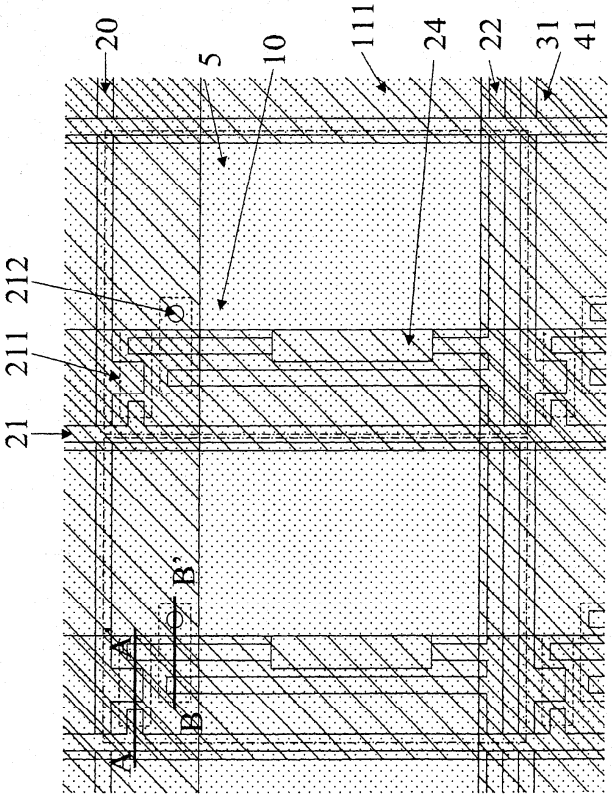
도면14



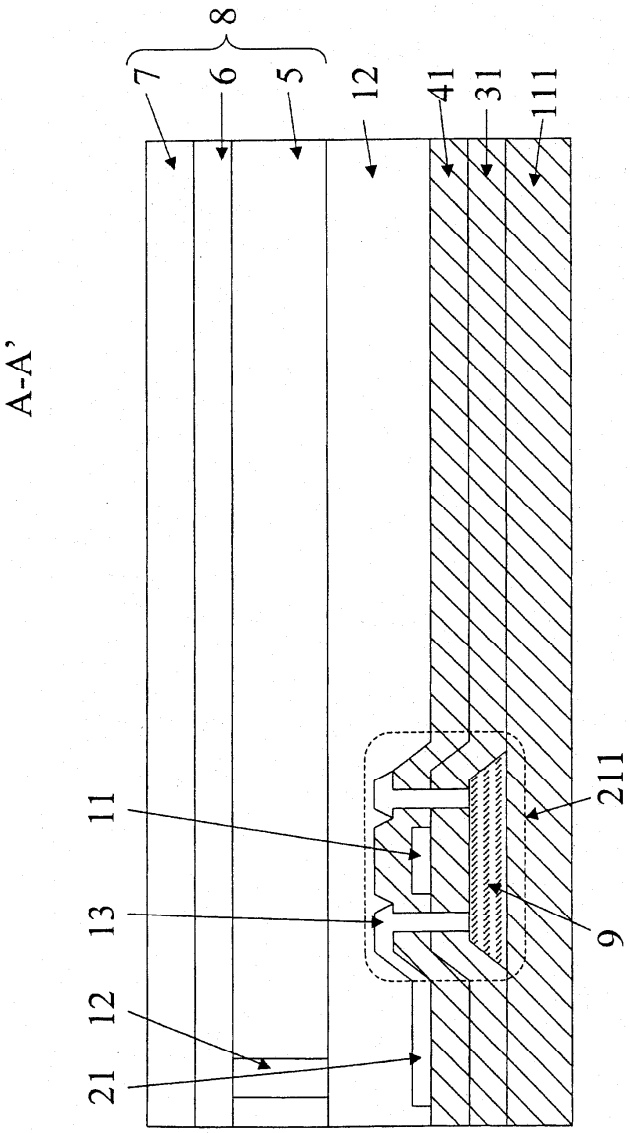
도면15



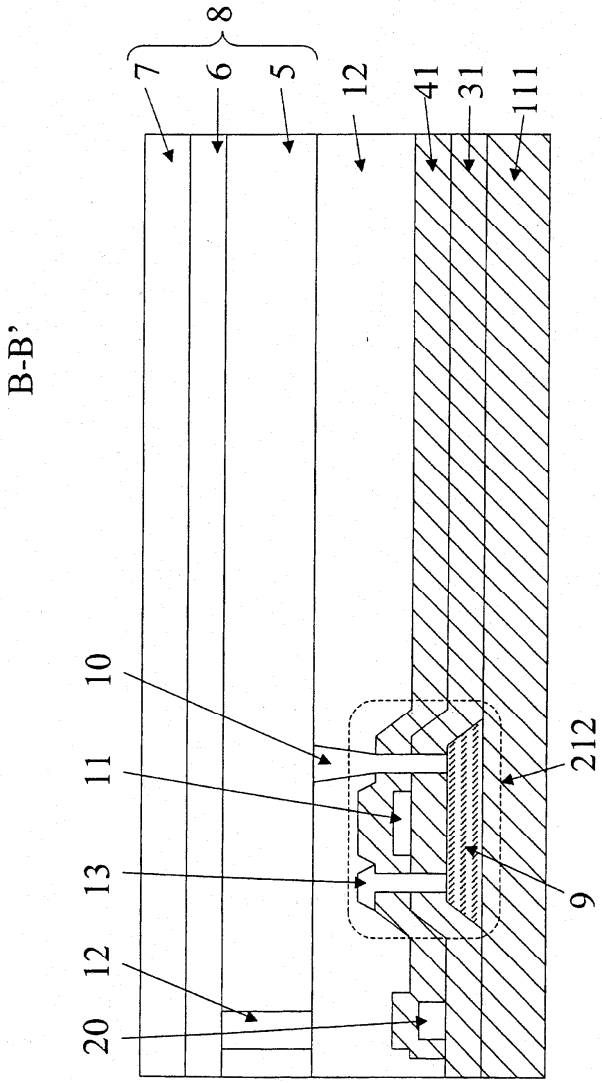
도면16



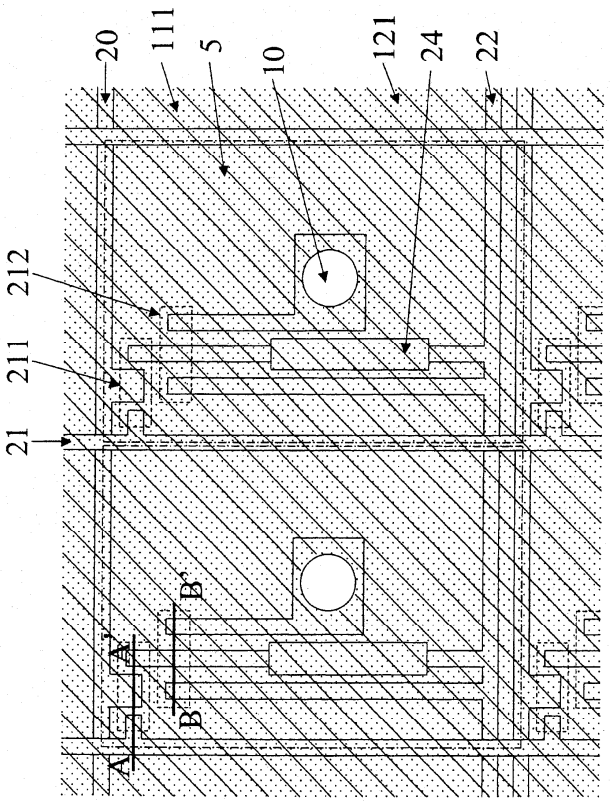
도면17



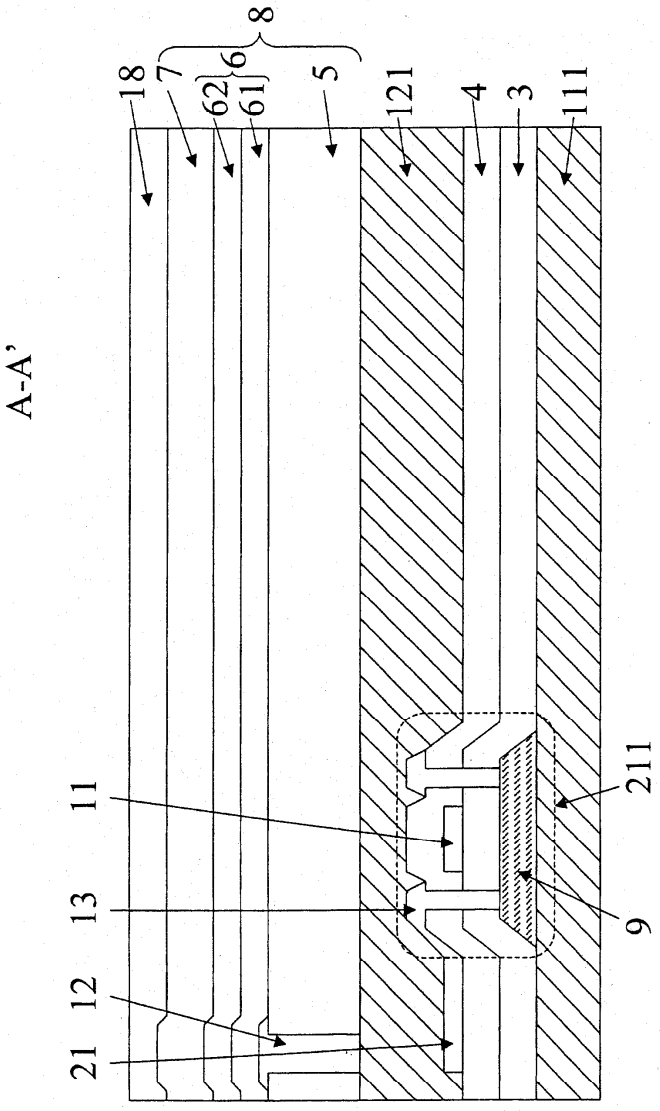
도면18



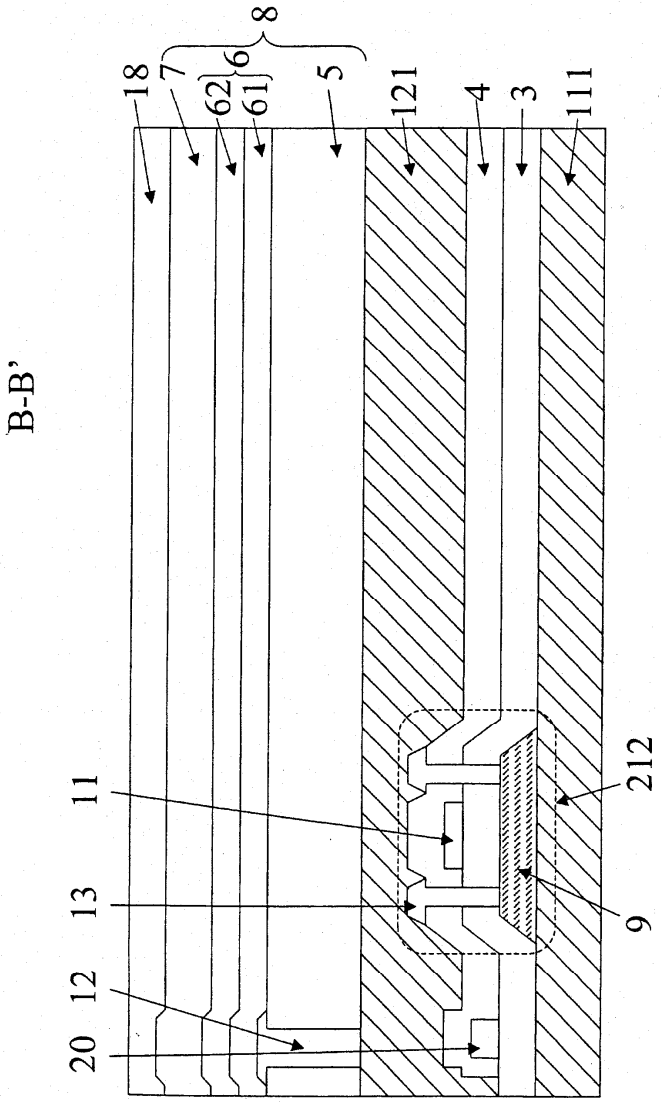
도면19



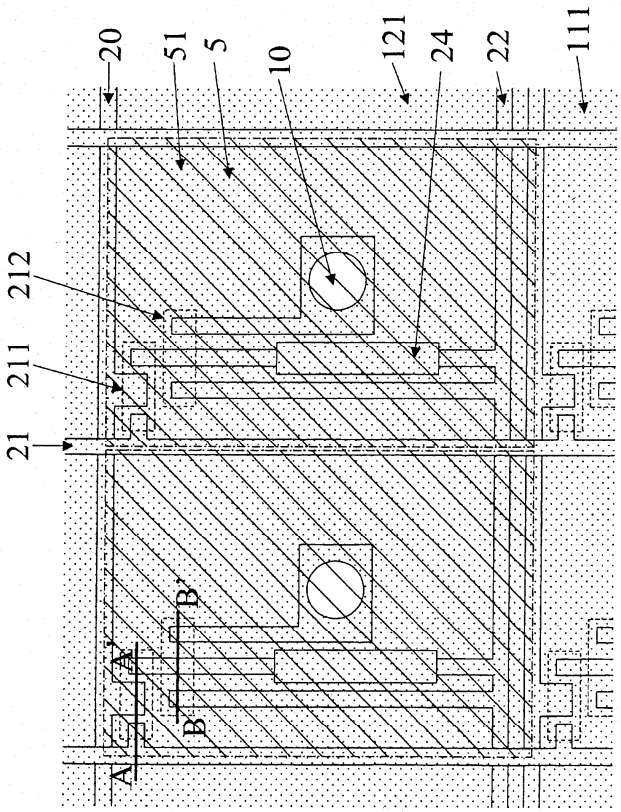
도면20



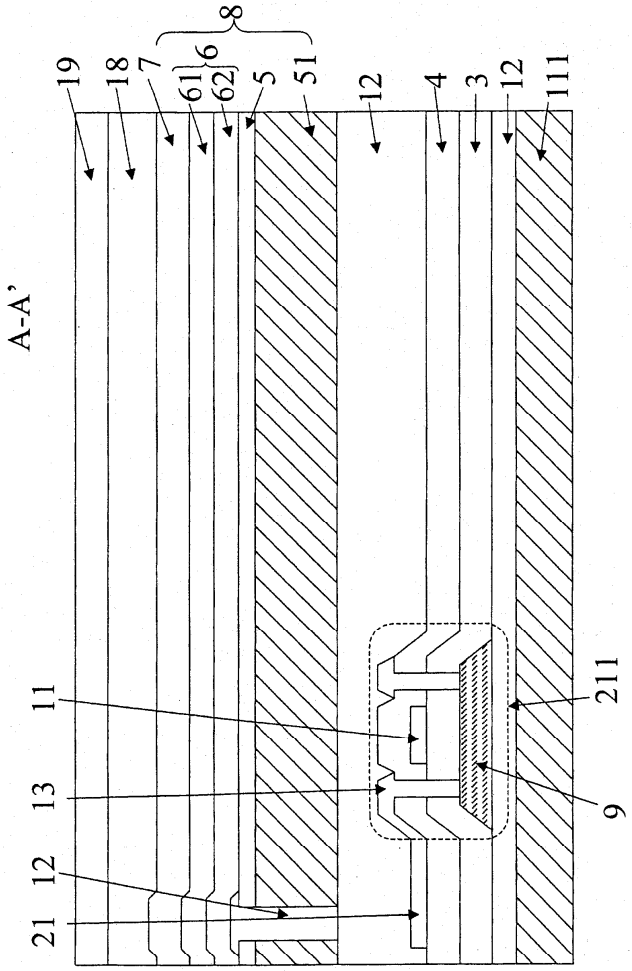
도면21



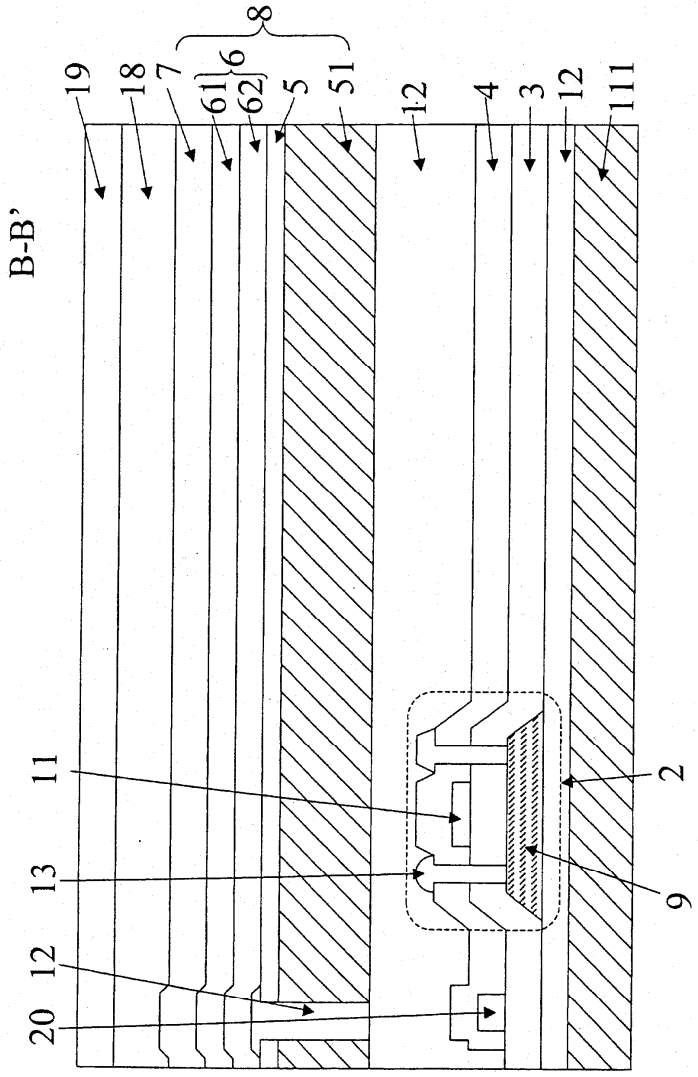
도면22



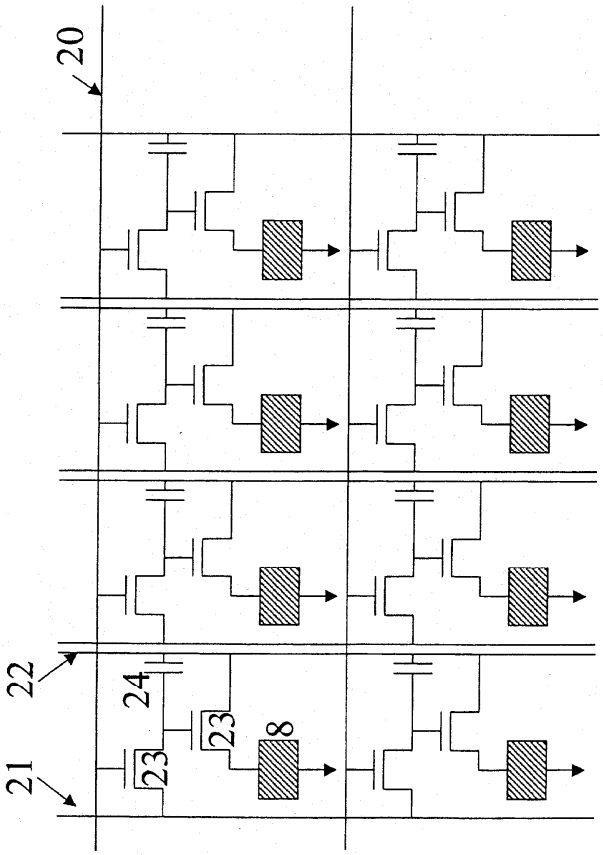
도면23



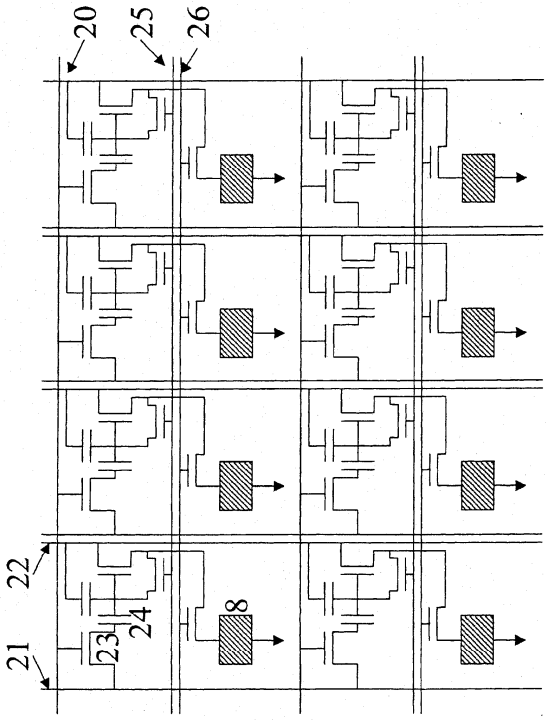
도면24



도면25

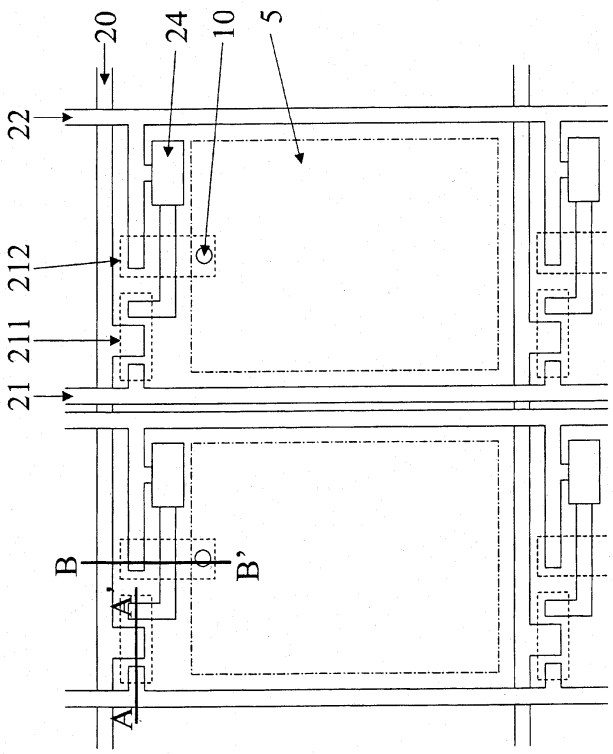



도면26



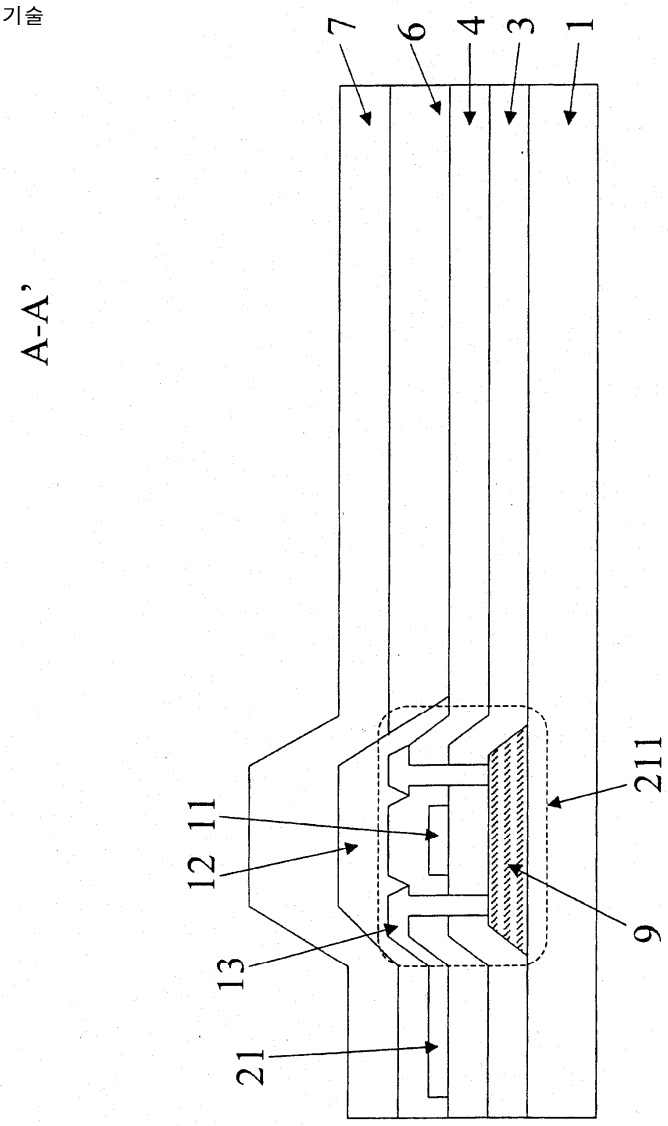
도면27

종래기술



도면28

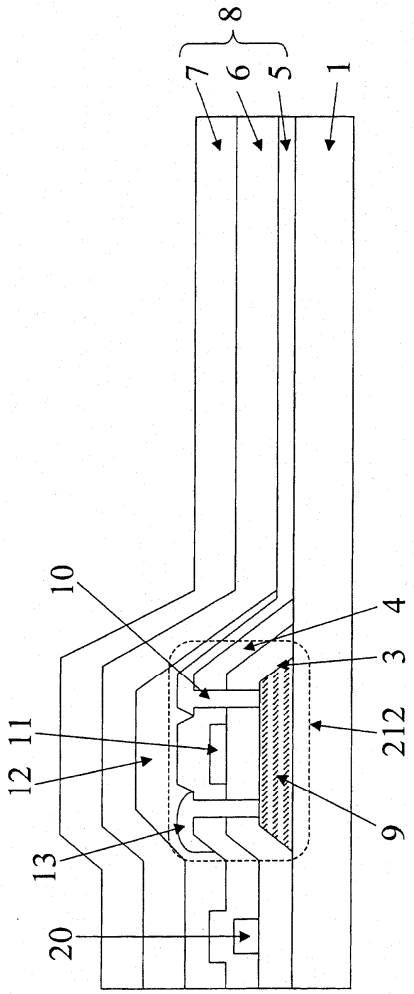
종래기술



도면29

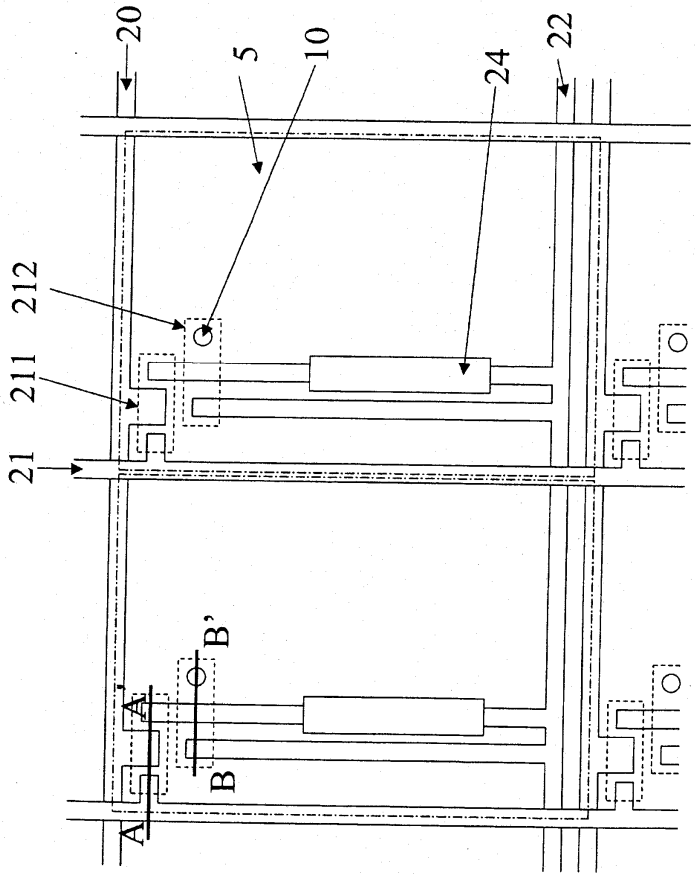
종래기술

B-B'



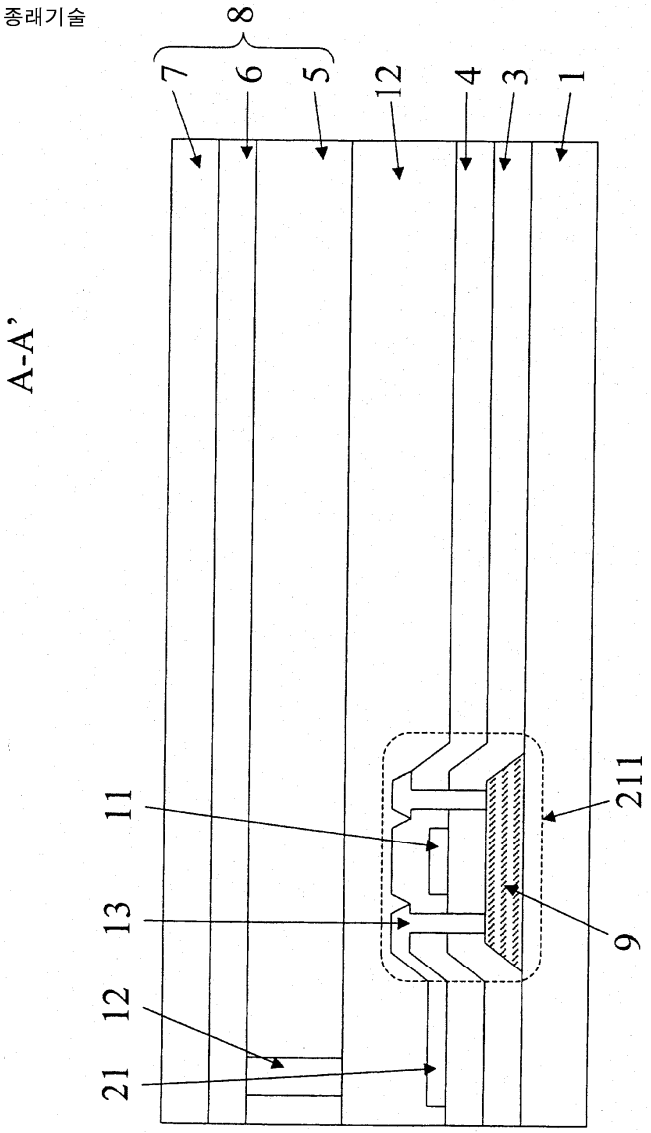
도면30

종래기술



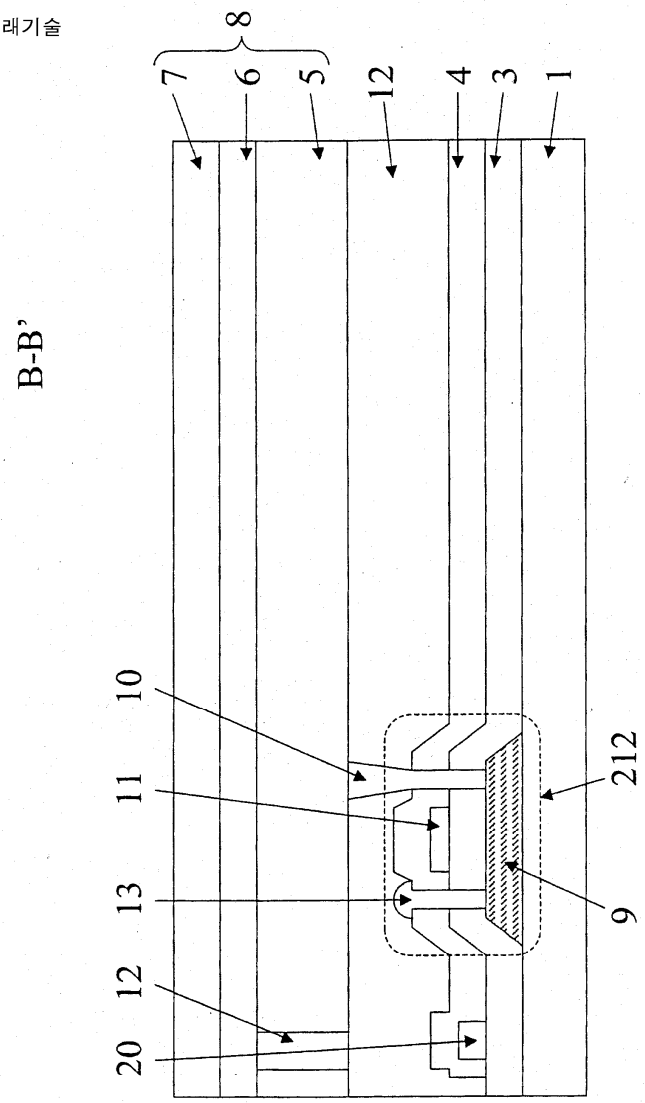
도면31

종래기술



도면32

종래기술



| | | | |
|---|---|---|---|
| 专利名称(译) | 有源矩阵驱动型发光显示装置及其制造方法 | | |
| 公开(公告)号 | KR100434891B1 | 公开(公告)日 | 2004-06-07 |
| 申请号 | KR1020010060912 | 申请日 | 2001-09-29 |
| [标]申请(专利权)人(译) | 夏普株式会社 | | |
| 申请(专利权)人(译) | 夏普株式会社 | | |
| 当前申请(专利权)人(译) | 夏普株式会社 | | |
| [标]发明人 | FUJITA YOSHIMASA<br>후지타요시마사<br>BAN KAZUO<br>반카주오 | | |
| 发明人 | 후지타요시마사<br>반카주오 | | |
| IPC分类号 | H05B33/22 H01L27/32 H01L51/50 H01L51/52 H05B33/26 G09F9/30 H05B33/14 G09G3/32 H01J1/70 H05B33/00 H01L29/786 | | |
| CPC分类号 | H01L27/3248 Y10S428/917 H01L51/5262 H01J1/70 G09G2300/0852 G09G2300/0861 H01L51/5281 G09G2320/043 G09G2310/0262 H01L51/5237 G09G3/3233 H01L27/3272 G09G2300/0819 H01L51/524 | | |
| 代理人(译) | LEE，金泰熙 | | |
| 优先权 | 2000298823 2000-09-29 JP | | |
| 其他公开文献 | KR1020020025840A | | |
| 外部链接 | Espacenet | | |


摘要(译)

一种有源矩阵驱动型发光显示器，包括：基板;开关薄膜晶体管，电流控制薄膜晶体管，电容器，信号线，扫描线和设置在基板上的公共线;一种电致发光元件，包括通过电流控制薄膜晶体管连接到公共线的像素电极，由至少一个发光层和相对电极组成的电致发光层;并且遮光层用于防止从电致发光元件发射的光到达开关薄膜晶体管和电流控制薄膜晶体管。 1