



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0010733
(43) 공개일자 2010년02월02일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0071739

(22) 출원일자 2008년07월23일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

권용일

경상북도 칠곡군 석적읍 중리 LG필립스 LCD 기숙사 나동 425호

이재도

경상북도 구미시 오대동 759-2번지 우원빌라 110동 402호

홍영준

경상북도 구미시 구평동 부영아파트 805동 404호

(74) 대리인

김용인, 박영복

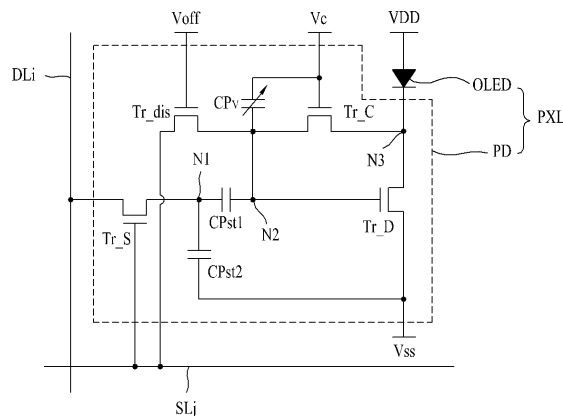
전체 청구항 수 : 총 8 항

(54) 유기발광다이오드 표시장치 및 이의 구동방법

(57) 요약

본 발명은 구동 트랜지스터의 열화를 방지할 수 있는 유기발광다이오드 표시장치 및 이의 구동방법에 관한 것으로, 제 1 구동전원라인으로부터의 제 1 구동전원, 및 제 2 구동전원라인으로부터의 제 2 구동전원을 이용하여 데이터 라인으로부터의 실 데이터 전압에 대응되는 구동전류를 출력하는 화소회로와, 상기 화소회로로부터의 구동전류에 의해 발광하는 발광소자를 포함하며; 상기 화소회로는, 스캔 라인으로부터의 스캔 신호에 따라 턴-온/오프 되며, 턴-온시 데이터 라인과 제 1 노드간을 접속시키는 스위칭용 트랜지스터; 제어 라인으로부터의 제어신호에 따라 턴-온/오프되며, 턴-온시 제 2 노드와 제 3 노드간을 접속시키는 제어용 트랜지스터; 상기 제 2 노드의 전위에 따라 턴-온/오프되며, 턴-온시 상기 제 3 노드와 상기 제 2 구동전원라인간을 접속시키는 구동용 트랜지스터; 및, 상기 스캔 라인이 로우전압으로 유지되는 기간 중 일부 기간동안 턴-온되어 상기 스캔 라인과 상기 제 2 노드간을 접속시켜 상기 제 2 노드의 전압을 방전시키는 방전용 트랜지스터를 포함함을 그 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

제 1 구동전원라인으로부터의 제 1 구동전원, 및 제 2 구동전원라인으로부터의 제 2 구동전원을 이용하여 데이터 라인으로부터의 실 데이터 전압에 대응되는 구동전류를 출력하는 화소회로와, 상기 화소회로로부터의 구동전류에 의해 발광하는 발광소자를 포함하며;

상기 화소회로는,

스캔 라인으로부터의 스캔 신호에 따라 턴-온/오프 되며, 턴-온시 데이터 라인과 제 1 노드간을 접속시키는 스위칭용 트랜지스터;

제어 라인으로부터의 제어신호에 따라 턴-온/오프되며, 턴-온시 제 2 노드와 제 3 노드간을 접속시키는 제어용 트랜지스터;

상기 제 2 노드의 전위에 따라 턴-온/오프되며, 턴-온시 상기 제 3 노드와 상기 제 2 구동전원라인간을 접속시키는 구동용 트랜지스터; 및,

상기 스캔 라인이 저전압으로 유지되는 기간 중 일부 기간동안 턴-온되어 상기 스캔 라인과 상기 제 2 노드간을 접속시켜 상기 제 2 노드의 전압을 방전시키는 방전용 트랜지스터를 포함함을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 노드와 제 2 노드간에 접속된 제 1 스토리지 커패시터;

상기 제 2 노드와 상기 제 2 구동전원라인간에 접속된 제 2 스토리지 커패시터; 및,

상기 제어 라인과 제 2 노드간에 접속된 가변 커패시터를 더 포함함을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 화소회로 및 발광소자는, 상기 제 3 노드의 전압을 초기화시키는 제 1 초기화 기간, 상기 제 2 및 제 3 노드의 전압을 증가시키는 문턱전압검출 준비 기간, 상기 구동용 트랜지스터의 문턱전압을 검출하여 상기 제 2 스토리지 커패시터에 저장하는 문턱전압검출 기간, 제 3 노드의 전압을 초기화시키는 제 2 초기화 기간, 및 상기 데이터 라인에 상기 실 데이터 전압을 공급하는 실 데이터 입력 기간, 및 상기 실 데이터 전압에 대응되는 구동전류를 발생시키고 이 구동전류로 상기 발광소자를 발광시키는 발광 기간으로 나누어져 구동되며;

상기 스캔 라인이 저전압으로 유지되는 기간 중 일부 기간은 상기 발광 기간 중 일부 기간에 해당되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 제 1 구동전원은 상대적으로 높은 전압을 갖는 고전압, 상대적으로 낮은 전압을 갖는 저전압, 및 상기 고전압과 저전압 사이의 값을 갖는 중간전압을 갖는 신호로서, 이 제 1 구동전원은 제 1 초기화 기간 및 문턱전압검출 준비 기간의 일부 기간동안 저전압 상태로 유지되며, 문턱전압검출 기간의 나머지 일부 기간부터 실 데이터 입력 기간까지 중간전압으로 유지되며, 그리고 상기 발광 기간동안 고전압으로 유지되며;

상기 제 2 구동전원은 모든 기간동안 저전압 상태로 유지되는 직류신호이며;

상기 제어 신호는 문턱전압검출 기간의 일부 기간동안 고전압(H)으로 유지되며, 나머지 기간동안 저전압으로 유지되며;

상기 스캔 신호는 제 1 초기화 기간의 일부 기간, 문턱전압검출 기간, 및 제 2 초기화 기간동안 고전압으로 유

지되며, 상기 실 데이터 입력 기간중 일부 기간동안 고전압으로 유지되며; 그리고,

실 데이터 전압은 상기 실 데이터 입력 기간동안 고전압으로 유지되고 나머지 기간동안 저전압으로 유지됨을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 방전용 트랜지스터는 외부로부터의 방전 신호에 응답하여 턴-온/오프 되며; 그리고,

상기 방전 신호는 상기 발광 기간 중 일부 기간동안 고전압으로 유지되고, 나머지 기간동안 저전압으로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 1 구동전원라인으로부터의 제 1 구동전원, 및 제 2 구동전원라인으로부터의 제 2 구동전원을 이용하여 데이터 라인으로부터의 실 데이터 전압에 대응되는 구동전류를 출력하는 화소회로와, 상기 화소회로로부터의 구동전류에 의해 발광하는 발광소자를 포함하고; 상기 화소회로가, 스캔 라인으로부터의 스캔 신호에 따라 턴-온/오프 되며, 턴-온시 데이터 라인과 제 1 노드간을 접속시키는 스위칭용 트랜지스터; 제어 라인으로부터의 제어신호에 따라 턴-온/오프되며, 턴-온시 제 2 노드와 제 3 노드간을 접속시키는 제어용 트랜지스터; 상기 제 2 노드의 전위에 따라 턴-온/오프되며, 턴-온시 상기 제 3 노드와 상기 제 2 구동전원라인간을 접속시키는 구동용 트랜지스터를 포함하는 유기발광표시장치의 구동방법에 있어서;

상기 제 3 노드의 전압을 초기화시키는 단계;

상기 제 2 및 제 3 노드의 전압을 증가시키는 단계;

상기 구동용 트랜지스터의 문턱전압을 검출하여 상기 제 2 스토리지 커패시터에 저장하는 단계;

상기 제 3 노드의 전압을 초기화시키는 단계;

상기 데이터 라인에 상기 실 데이터 전압을 공급하는 단계;

상기 실 데이터 전압에 대응되는 구동전류를 발생시키고 이 구동전류로 상기 발광소자를 발광시키는 단계; 및,

상기 스캔 라인이 저전압으로 유지되는 기간에 해당하는 상기 발광 기간의 일부 기간동안 상기 스캔 라인과 상기 제 2 노드간을 접속시켜 상기 제 2 노드의 전압을 방전시키는 단계를 포함함을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 7

제 6 항에 있어서,

상기 제 2 노드의 전압을 방전시키는 단계는 방전용 트랜지스터에 의해 이루어지며; 그리고,

상기 방전용 트랜지스터는 외부로부터의 방전 신호에 따라 턴-온/오프 되며, 턴-온시 상기 제 2 노드와 스캔 라인간을 접속시키는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 8

제 7 항에 있어서,

상기 방전 신호는 상기 발광 기간 중 일부 기간동안 고전압으로 유지되고, 나머지 기간동안 저전압으로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

명세서

발명의 상세한 설명

기술 분야

본 발명은 유기발광다이오드 표시장치에 관한 것으로, 특히 구동 트랜지스터의 열화를 방지할 수 있는 유기발광

[0001]

다이오드 표시장치 및 이의 구동방법에 대한 것이다.

배경 기술

- [0002] 근래에 음극선관과 비교하여 무게와 부피가 작은 각종 평판 표시장치들이 개발되고 있으며 특히 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 발광 표시장치가 주목 받고 있다.
- [0003] 발광소자는 빛을 발산하는 박막인 발광층이 캐소드 전극과 애노드 전극 사이에 위치하는 구조를 갖고 발광층에 전자 및 정공을 주입하여 이들을 재결합시킴으로써 여기자가 생성되며 여기자가 낮은 에너지로 떨어지면서 발광하는 특성을 가지고있다.
- [0004] 이러한 발광소자는 발광층이 무기물 또는 유기물로 구성되며, 발광층의 종류에 따라 무기 발광소자와 유기 발광소자로 구분한다.
- [0005] 상기 발광소자에 흐르는 구동전류는 구동 스위칭소자에 의해 그 크기가 제어된다. 즉, 이 구동 스위칭소자는 자신의 게이트전극에 공급되는 데이터 신호에 따라 구동전류의 크기를 제어한다. 그러나, 이 데이터 신호는 항상 정극성만을 나타내므로, 이 구동 스위칭소자의 구동시간이 증가함에 따라 상기 구동 스위칭소자의 문턱전압이 어느 한 방향으로 계속 증가하게 되어 이 구동 스위칭소자가 열화되는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

- [0006] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 일정 기간동안 구동 스위칭소자의 게이트전극로우전압 상태의 스캔 라인간을 서로 연결시켜 상기 구동 스위칭소자의 문턱전압이 원래의 값으로 회복되도록 함으로써 구동 스위칭소자의 열화를 방지할 수 있는 유기발광다이오드 표시장치 및 이의 구동방법을 제공하는데 그 목적이 있다.

과제 해결수단

- [0007] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 유기발광다이오드 표시장치는, 제 1 구동전원라인으로부터의 제 1 구동전원, 및 제 2 구동전원라인으로부터의 제 2 구동전원을 이용하여 데이터 라인으로부터의 실 데이터 전압에 대응되는 구동전류를 출력하는 화소회로와, 상기 화소회로부터의 구동전류에 의해 발광하는 발광소자를 포함하며; 상기 화소회로는, 스캔 라인으로부터의 스캔 신호에 따라 턴-온/오프 되며, 턴-온시 데이터 라인과 제 1 노드간을 접속시키는 스위칭용 트랜지스터; 제어 라인으로부터의 제어신호에 따라 턴-온/오프되며, 턴-온시 제 2 노드와 제 3 노드간을 접속시키는 제어용 트랜지스터; 상기 제 2 노드의 전위에 따라 턴-온/오프되며, 턴-온시 상기 제 3 노드와 상기 제 2 구동전원라인간을 접속시키는 구동용 트랜지스터; 및, 상기 스캔 라인이 로우전압으로 유지되는 기간 중 일부 기간동안 턴-온되어 상기 스캔 라인과 상기 제 2 노드간을 접속시켜 상기 제 2 노드의 전압을 방전시키는 방전용 트랜지스터를 포함함을 그 특징으로 한다.
- [0008] 본 발명에 따른 유기발광다이오드 표시장치는 상기 제 1 노드와 제 2 노드간에 접속된 제 1 스토리지 커패시터; 상기 제 2 노드와 상기 제 2 구동전원라인간에 접속된 제 2 스토리지 커패시터; 및, 상기 제어 라인과 제 2 노드간에 접속된 가변 커패시터를 더 포함함을 특징으로 한다.
- [0009] 상기 화소회로 및 발광소자는, 상기 제 3 노드의 전압을 초기화시키는 제 1 초기화 기간, 상기 제 2 및 제 3 노드의 전압을 증가시키는 문턱전압검출 준비 기간, 상기 구동용 트랜지스터의 문턱전압을 검출하여 상기 제 2 스토리지 커패시터에 저장하는 문턱전압검출 기간, 제 3 노드의 전압을 초기화시키는 제 2 초기화 기간, 및 상기 데이터 라인에 상기 실 데이터 전압을 공급하는 실 데이터 입력 기간, 및 상기 실 데이터 전압에 대응되는 구동전류를 발생시키고 이 구동전류로 상기 발광소자를 발광시키는 발광 기간으로 나누어져 구동되며; 상기 스캔 라인이 로우전압으로 유지되는 기간 중 일부 기간은 상기 발광 기간 중 일부 기간에 해당되는 것을 특징으로 한다.
- [0010] 상기 제 1 구동전원은 상대적으로 높은 전압을 갖는 고전압, 상대적으로 낮은 전압을 갖는 저전압, 및 상기 고전압과 저전압 사이의 값을 갖는 중간전압을 갖는 신호로서, 이 제 1 구동전원은 제 1 초기화 기간 및 문턱전압검출 준비 기간의 일부 기간동안 저전압 상태로 유지되며, 문턱전압검출 기간의 나머지 일부 기간부터 실 데이터 입력 기간까지 중간전압으로 유지되며, 그리고 상기 발광 기간동안 고전압으로 유지되며; 상기 제 2 구동전원은 모든 기간동안 저전압 상태로 유지되는 직류신호이며; 상기 제어 신호는 문턱전압검출 기간의 일부 기간동안

안 고전압(H)으로 유지되며, 나머지 기간동안 저전압으로 유지되며; 상기 스캔 신호는 제 1 초기화 기간의 일부 기간, 문턱전압검출 기간, 및 제 2 초기화 기간동안 고전압으로 유지되며, 상기 실 데이터 입력 기간중 일부 기간동안 고전압으로 유지되며; 그리고, 실 데이터 전압은 상기 실 데이터 입력 기간동안 고전압으로 유지되고 나머지 기간동안 저전압으로 유지됨을 특징으로 한다.

[0011] 상기 방전용 트랜지스터는 외부로부터의 방전 신호에 응답하여 턴-온/오프 되며; 그리고, 상기 방전 신호는 상기 발광 기간 중 일부 기간동안 고전압으로 유지되고, 나머지 기간동안 저전압으로 유지되는 것을 특징으로 한다.

[0012] 또한 상기와 같은 목적을 달성하기 위한 본 발명에 따른 유기발광다이오드 표시장치의 구동방법은, 제 1 구동전원라인으로부터의 제 1 구동전원, 및 제 2 구동전원라인으로부터의 제 2 구동전원을 이용하여 데이터 라인으로부터의 실 데이터 전압에 대응되는 구동전류를 출력하는 화소회로와, 상기 화소회로로부터의 구동전류에 의해 발광하는 발광소자를 포함하고; 상기 화소회로가, 스캔 라인으로부터의 스캔 신호에 따라 턴-온/오프 되며, 턴-온시 데이터 라인과 제 1 노드간을 접속시키는 스위칭용 트랜지스터; 제어 라인으로부터의 제어신호에 따라 턴-온/오프되며, 턴-온시 제 2 노드와 제 3 노드간을 접속시키는 제어용 트랜지스터; 상기 제 2 노드의 전위에 따라 턴-온/오프되며, 턴-온시 상기 제 3 노드와 상기 제 2 구동전원라인간을 접속시키는 구동용 트랜지스터를 포함하는 유기발광표시장치의 구동방법에 있어서; 상기 제 3 노드의 전압을 초기화시키는 단계; 상기 제 2 및 제 3 노드의 전압을 증가시키는 단계; 상기 구동용 트랜지스터의 문턱전압을 검출하여 상기 제 2 스토리지 커패시터에 저장하는 단계; 상기 제 3 노드의 전압을 초기화시키는 단계; 상기 데이터 라인에 상기 실 데이터 전압을 공급하는 단계; 상기 실 데이터 전압에 대응되는 구동전류를 발생시키고 이 구동전류로 상기 발광소자를 발광시키는 단계; 및, 상기 스캔 라인이 로우전압으로 유지되는 기간에 해당하는 상기 발광 기간의 일부 기간동안 상기 스캔 라인과 상기 제 2 노드간을 접속시켜 상기 제 2 노드의 전압을 방전시키는 단계를 포함함을 그 특징으로 한다.

[0013] 상기 제 2 노드의 전압을 방전시키는 단계는 방전용 트랜지스터에 의해 이루어지며; 그리고, 상기 방전용 트랜지스터는 외부로부터의 방전 신호에 따라 턴-온/오프 되며, 턴-온시 상기 제 2 노드와 스캔 라인간을 접속시키는 것을 특징으로 한다.

[0014] 상기 방전 신호는 상기 발광 기간 중 일부 기간동안 고전압으로 유지되고, 나머지 기간동안 저전압으로 유지되는 것을 특징으로 한다.

효 과

[0015] 본 발명에 따른 유기발광다이오드 표시장치 및 이의 구동방법에는 다음과 같은 효과가 있다.

[0016] 본 발명에 따른 유기발광다이오드 표시장치에 따르면, 방전용 트랜지스터에 의해 스캔 라인의 게이트 저전압이 일정 기간동안 구동용 스위칭소자의 게이트전극에 공급됨으로써 구동용 스위칭소자의 문턱전압이 어느 한쪽 극성으로 치우치는 것을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

[0017] 도 1은 본 발명에 따른 발광 표시장치를 나타내는 도면이다.

[0018] 도 1을 참조하면, 본 발명에 따른 발광표시장치는 데이터 전압(Data)이 공급되는 m(단, m은 자연수)개의 데이터 라인(DL1 내지 DLm)과, 스캔 신호가 공급되는 n(단, n은 m과 다른 자연수)개의 스캔 라인(SL1 내지 SLn)과, 제 1 구동전원(VDD)이 공급되는 제 1 구동전원(VDD) 라인(미도시)과, 제 2 구동전원(VSS)이 공급되는 제 2 구동전원 라인(미도시)과, 제어 신호(Vc)가 공급되는 제어신호 라인(미도시)과, 다수의 화소셀(PXL)들을 포함하는 표시부(100)와; 각 스캔 라인(SL1 내지 SLn)을 구동하기 위한 스캔 드라이버(200)와, 그리고 각 데이터 라인(DL1 내지 DLm)에 데이터 전압(Data)을 공급하기 위한 데이터 드라이버(300)를 포함하여 구성된다.

[0019] 스캔 드라이버(200)는 도시하지 않은 스타트 펄스와 클럭신호를 이용하여 스캔 신호를 생성하고, 생성된 스캔 신호를 각 스캔 라인(SL1 내지 SLn)에 공급한다. 이들 스캔 신호의 특성에 대해서는 이후 좀 더 구체적으로 설명하기로 한다.

[0020] 데이터 드라이버(300)는 도시하지 않은 데이터 제어신호들에 따라 데이터 전압(Data)을 생성하여 각 데이터 라인(DL1 내지 DLm)에 공급한다. 이때, 데이터 드라이버(300)는 1수평기간마다 1수평라인 분씩의 데이터 전압(Data)을 각 데이터 라인(DL1 내지 DLm)에 공급한다.

- [0021] 한 수평라인내의 m개의 화소셀(PXL)들은 하나의 스캔 라인에 공통으로 접속됨과 아울러 m개의 데이터 라인에 개별적으로 접속된다. 예를 들어, 제 1 수평라인(HL1)을 따라 배열된 제 1 내지 제 m 화소셀(PXL)들은 모두 제 1 스캔 라인(SL1)에 공통으로 접속됨과 아울러 제 1 내지 제 m 데이터 라인(DL1 내지 DLm)에 각각 개별적으로 접속된다. 다시 말하여, 제 1 수평라인(HL1)의 제 1 화소셀(PXL)은 제 1 데이터 라인(DL1)에 접속되며, 제 1 수평라인(HL1)의 제 2 화소셀(PXL)은 제 2 데이터 라인(DL2)에 접속되며, 제 1 수평라인(HL1)의 제 3 화소셀(PXL)은 제 3 데이터 라인(DL3)에 접속되며, ..., 그리고 제 1 수평라인(HL1)의 제 m 화소셀(PXL)은 제 m 데이터 라인(DLm)에 접속된다.
- [0022] 제 1 및 제 2 구동전원 라인, 그리고 제어 라인은 모든 화소셀(PXL)에 공통으로 접속된다.
- [0023] 여기서, 각 화소셀(PXL)의 구조를 좀 더 구체적으로 설명하면 다음과 같다.
- [0024] 도 2는 도 1의 임의의 화소셀(PXL)의 회로구성을 나타낸 도면이다.
- [0025] 화소셀(PXL)은, 도 2에 도시된 바와 같이, 다수의 트랜지스터들(Tr_C, Tr_S, Tr_D, Tr_dis), 스캔 신호, 제 1 구동전원(VDD), 및 제 2 구동전원(VSS)을 이용하여 데이터 라인으로부터의 데이터 전압(Data)에 대응되는 구동 전류를 출력하는 화소회로(PD)와, 상기 화소회로(PD)로부터의 구동전류에 의해 발광하는 발광소자(OLED)를 포함한다.
- [0026] 화소회로는 상술된 트랜지스터들 외에도 제 1 및 제 2 스토리지 커패시터(CPst1, CPst2)와 가변 커패시터(CPv)를 더 포함한다. 상기 트랜지스터들은, 스위칭용 트랜지스터(Tr_S), 제어용 트랜지스터(Tr_C), 구동용 트랜지스터(Tr_D), 및 방전용 트랜지스터(Tr_dis)를 포함한다.
- [0027] 스위칭용 트랜지스터(Tr_S)는 스캔 라인으로부터 스캔 신호에 따라 턴-온/오프되며, 턴-온시 데이터 라인과 제 1 노드(N1)간을 접속시킨다. 이를 위해, 스위칭용 트랜지스터(Tr_S)의 게이트전극은 스캔 라인에 접속되며, 소스전극(또는 드레인전극)은 데이터 라인에 접속되며, 그리고 소스전극(또는 드레인전극)은 제 1 노드(N1)에 접속된다.
- [0028] 제어용 트랜지스터(Tr_C)는 제어 라인으로부터의 제어신호에 따라 턴-온/오프되며, 턴-온시 제 2 노드(N2)와 제 3 노드(N3)간을 접속시킨다. 이를 위해, 제어용 트랜지스터(Tr_C)의 게이트전극은 제어 라인에 접속되며, 드레인전극(또는 소스전극)은 제 2 노드(N2)에 접속되며, 그리고 소스전극(또는 드레인전극)은 제 3 노드(N3)에 접속된다.
- [0029] 구동용 트랜지스터(Tr_D)는 제 2 노드(N2)의 전위에 따라 턴-온/오프되며, 턴-온시 제 3 노드(N3)와 제 2 구동전원 라인간을 접속시킨다. 이를 위해, 구동용 트랜지스터(Tr_D)의 게이트전극은 제 2 노드(N2)에 접속되며, 드레인전극(또는 소스전극)은 제 3 노드(N3)에 접속되며, 그리고 소스전극(또는 드레인전극)은 제 2 구동전원 라인에 접속된다.
- [0030] 방전용 트랜지스터(Tr_dis)는 상기 스캔 라인이 저전압으로 유지되는 기간 중 일부 기간동안 턴-온되어 상기 스캔 라인과 상기 제 2 노드(N2)간을 접속시켜 상기 제 2 노드(N2)의 전압을 방전시키는 역할을 하는 스위칭소자이다. 이 방전용 스위칭소자는 외부로부터의 방전 신호(Voff)에 따라 턴-온/오프되며, 턴-온시 제 2 노드(N2)와 스캔 라인간을 전기적으로 연결시킨다.
- [0031] 제 1 스토리지 커패시터(CPst1)는 제 1 노드(N1)와 제 2 노드(N2)간에 접속된다. 이 제 1 스토리지 커패시터(CPst1)는 제 2 노드(N2)의 전압을 안정적으로 유지함과 아울러 제 2 노드(N2)의 전압과 제 1 노드(N1)의 전압이 서로 혼합되는 것을 방지한다.
- [0032] 제 2 스토리지 커패시터(CPst2)는 제 1 노드(N1)와 제 2 구동전원 라인간에 접속된다. 이 제 2 스토리지 커패시터(CPst2)는 스위칭용 트랜지스터(Tr_S)가 턴-오프되어 제 1 노드(N1)가 플로팅 상태로 될 때, 제 1 노드(N1)의 전압이 변동되는 것을 방지한다.
- [0033] 가변 커패시터(CPv)는 제어 라인과 제 2 노드(N2)간에 접속된다. 이 가변 커패시터(CPv)는 각 트랜지스터의 기생 커패시터의 커패시턴스 및 구동용 트랜지스터(Tr_D)의 기생 성분인 기생 커패시턴스(Cgs, Cgd) 및 채널 커패시턴스가 화소의 보상 동작 중에 일으키는 에러 편차를 자신의 커패시턴스로 상쇄시킴으로써 제 1 노드(N1)의 전압의 변동을 방지한다. 결과적으로 보상 특성을 향상시키는데 기여한다.
- [0034] 발광소자(OLED)는 제 3 노드(N3)에 접속된 캐소드 전극과, 제 1 구동전원(VDD) 라인에 접속된 애노드 전극과, 캐소드 전극과 애노드 전극 사이에 형성된 발광층을 포함하여 구성된다. 발광층은 유기물의 발광층이거나 무기

물의 발광층이 될 수 있다. 이러한, 발광소자(OLED)는 구동용 트랜지스터(Tr_D)로부터의 구동전류에 의해 발광한다.

- [0035] 이와 같이 구성된 화소셀(PXL)에 공급되는 스캔 신호, 데이터 전압(Data), 제 1 구동전원(VDD), 제 2 구동전원(VSS), 및 제어 신호(Vc)에 대하여 구체적으로 설명하면 다음과 같다.
- [0036] 도 3은 도 2와 같은 구조를 갖는 다수의 화소셀(PXL)들을 포함하는 표시부(100)에 공급되는 각종 신호 파형을 나타낸 도면이다.
- [0037] 먼저, 본 발명에 따른 발광표시장치의 구동은, 도 3에 도시된 바와 같이, 제 1 초기화 기간(D1), 문턱전압검출 준비 기간(D2), 문턱전압검출 기간(D3), 제 2 초기화 기간(D4), 실 데이터 입력 기간(D5), 및 발광 기간(D6)으로 나누어 설명할 수 있다.
- [0038] 제 1 구동전원(VDD)은, 도 3에 도시된 바와 같이, 서로 다른 3단계의 레벨을 갖는 교류신호이다. 즉, 제 1 구동전원(VDD)은 상대적으로 높은 전압을 갖는 고전압(H), 상대적으로 낮은 전압을 갖는 저전압(L), 및 고전압(H)과 저전압(L) 사이의 값을 갖는 중간전압(M)을 갖는 신호로서, 이 제 1 구동전원(VDD)은 주기적으로 저전압(L), 중간전압(M) 및 고전압(H)을 나타낸다.
- [0039] 고전압(H)은 약 15[V], 중간전압(M)은 약 0[V], 그리고 저전압(L)은 약 -10[V] 수준으로 설정될 수 있으며, 이 값은 회로구성에 따라 얼마든지 가변될 수 있다.
- [0040] 제 1 구동전원(VDD)은 제 1 초기화 기간(D1) 및 문턱전압검출 준비 기간(D2)의 일부 기간동안 저전압(L) 상태로 유지되며, 문턱전압검출 기간(D3)의 나머지 일부 기간부터 실 데이터 입력 기간(D5)까지 중간전압(M)으로 유지된다. 또한 상기 제 1 구동전원(VDD)은 발광 기간(D6)동안 고전압(H)으로 유지된다.
- [0041] 제 2 구동전원(VSS)은, 도 3에 도시된 바와 같이, 모든 기간동안 저전압(L) 상태로 유지되는 직류신호이다.
- [0042] 제어 신호(Vc)는, 도 3에 도시된 바와 같이, 문턱전압검출 기간(D3)의 일부 기간동안 고전압(H)으로 유지되며, 나머지 기간동안 저전압(L)으로 유지된다. 제어 신호(Vc)는 각 수평라인 별로 입력되는 스캔 신호(SC1 내지 SCn)과는 달리, 제 1 구동전원(VDD) 및 제 2 구동전원(VSS)처럼 표시부(100) 전체의 모든 화소셀(PXL)들에 공통으로 입력되는 신호이다.
- [0043] 상기 방전 신호(Voff)는, 도 3에 도시된 바와 같이, 상기 발광 기간(D6) 중 일부 기간동안 고전압(H)으로 유지되고, 나머지 기간동안 저전압(L)으로 유지된다.
- [0044] 각 스캔 신호는 제 1 초기화 기간(D1)의 일부 기간, 문턱전압검출 기간(D3), 및 제 2 초기화 기간(D4)동안 고전압(H)으로 유지되며, 또한 각 스캔 신호는 실 데이터 입력 기간(D5)동안 순차적으로 고전압(H)으로 유지된다. 즉, 도 3에 도시된 바와 같이, 제 1 스캔 신호(SC1)는 실 데이터 입력 기간(D5) 중 가장 앞선 제 10-1 기간(T10-1)동안 고전압(H)으로 유지되며, 제 2 스캔 신호(SC2)는 실 데이터 입력 기간(D5) 중 두 번째로 앞선 제 10-2 기간(T10-2)동안 고전압(H)으로 유지되며, 그리고 제 3 스캔 신호(SC3)는 실 데이터 입력 기간(D5) 중 세 번째로 앞선 제 10-3 기간(T10-3)동안 고전압(H)으로 유지된다.
- [0045] 데이터 전압(Data)은 제 1 초기화 기간(D1), 제 2 초기화 기간(D4) 및 실 데이터 입력 기간(D5)동안 고전압(H)으로 유지되고 나머지 기간동안 저전압(L)으로 유지된다.
- [0046] 상술된 각 신호간의 고전압(H)의 크기는 서로 동일한 값을 가질 수 도 있으며, 또는 서로 다른 값을 가질 수 도 있다. 마찬가지로, 각 신호간의 저전압(L)의 크기는 서로 동일한 값을 가질 수 도 있으며, 또는 서로 다른 값을 가질 수 도 있다.
- [0047] 이와 같은 신호들을 공급받는 화소셀(PXL)의 동작을 상세히 설명하면 다음과 같다.
- [0048] 도 4a 내지 도 4l는 본 발명의 실시예에 따른 발광표시장치의 동작을 설명하기 위한 동작 순서도이다.
- [0049] 여기서, 모든 화소셀(PXL)의 동작은 동일하므로, 제 1 스캔 라인(SL1)과 제 1 데이터 라인(DL1)에 접속된 제 1 화소셀(PXL)의 동작을 대표적으로 설명하기로 한다.
- [0050] 도 4a 및 도 3을 참조하여 제 1 기간(T1)의 동작을 설명하면 다음과 같다.
- [0051] 제 1 기간(T1)에는, 도 3에 도시된 바와 같이, 데이터 전압(Data)만 고전압(H) 상태이고, 제 1 구동전원(VDD), 제 2 구동전원(VSS), 제어 신호(Vc), 및 스캔 신호가 모두 저전압(L) 상태이다. 상기 데이터 전압(Data)은, 도 4a에 도시된 바와 같이, 제 1 데이터 라인(DL1)에 공급되어 상기 제 1 데이터 라인(DL1)을 고전압(H)으로 충전

시킨다. 이 제 1 기간(T1)에는 모든 트랜지스터들 및 발광소자(OLED)가 모두 턴-오프상태이다.

[0052] 스위칭용 트랜지스터(Tr_S)가 턴-온되기전에 제 1 기간(T1)동안 제 1 데이터 라인(DL1)에 고전압(H)의 데이터가 공급됨으로 인해 상기 제 1 데이터 라인(DL1)이 이후 설명할 제 2 기간(T2)에 목표전압으로 충분히 충전된다.

[0053] 한편, 이 제 1 기간(T1) 바로 이전 기간에는 제 1 구동전원(VDD)이 충분히 저전압(L)으로 유지되어 있는 상태였기 때문에, 이 기간 및 제 1 기간(T1)에서의 제 3 노드(N3)의 전압은 매우 낮은 상태이다. 즉, 제 1 구동전원(VDD)이 공급되는 제 1 전원라인과 제 3 노드(N3) 사이에 형성된 발광소자(OLED)의 기생 커패시터로 인해, 상기 제 1 구동전원(VDD)이 저전압(L)으로 하강될 때 상기 제 3 노드(N3)의 전압도 하강된다.

[0054] 도 4b 및 도 3을 참조하여 제 2 기간(T2)의 동작을 설명하면 다음과 같다.

[0055] 제 2 기간(T2)에는, 도 3에 도시된 바와 같이, 데이터 전압(Data) 및 모든 스캔 신호들이 고전압(H) 상태이고, 제 1 구동전원(VDD), 제 2 구동전원(VSS) 및 제어 신호(V_c)가 저전압(L) 상태이다. 즉, 제 2 기간(T2)에는 상기 스캔 신호들이 저전압(L)에서 고전압(H)으로 변경된다.

[0056] 제 1 스캔 신호(SC1)를 포함한 모든 스캔 신호가 고전압(H) 상태이므로, 도 4b에 도시된 바와 같이, 상기 제 1 스캔 신호(SC1)를 게이트전극을 통해 공급받는 스위칭용 트랜지스터(Tr_S)가 턴-온된다. 그러면, 이 턴-온된 스위칭용 트랜지스터(Tr_S)를 통해 제 1 데이터 라인(DL1)으로부터의 데이터 전압(Data)(고전압(H) 상태의 데이터 전압(Data))이 제 1 노드(N1)에 공급된다. 이에 따라, 상기 제 1 노드(N1)가 고전압(H) 상태로 충전된다. 이때, 제 1 노드(N1)와 제 2 노드(N2) 사이에 접속된 제 1 스토리지 커패시터(CPst1)에 의해 제 2 노드(N2)의 전압이 상승된다. 이에 따라, 상기 제 2 노드(N2)에 게이트전극을 통해 접속된 구동용 트랜지스터(Tr_D)가 턴-온된다. 그러면, 이 턴-온된 구동용 트랜지스터(Tr_D)를 통해 저전압(L) 상태의 제 2 구동전원(VSS)이 제 3 노드(N3)에 공급된다. 이에 따라, 제 3 노드(N3)가 초기화 된다.

[0057] 도 4c 및 도 3을 참조하여 제 3 기간(T3)의 동작을 설명하면 다음과 같다.

[0058] 제 3 기간(T3)에는, 도 3에 도시된 바와 같이, 모든 스캔 신호들이 고전압(H) 상태이고, 데이터 전압(Data), 제 1 구동전원(VDD), 제 2 구동전원(VSS), 제어 신호(V_c), 및 스캔 신호가 저전압(L) 상태이다. 즉, 이 제 3 기간(T3)에는 데이터 전압(Data)이 고전압(H)에서 저전압(L)으로 변경된다.

[0059] 제 1 스캔 신호(SC1)를 포함한 모든 스캔 신호가 고전압(H) 상태이므로, 도 4c에 도시된 바와 같이, 상기 스위칭용 트랜지스터(Tr_S)는 턴-온 상태를 그대로 유지한다. 이 턴-온된 스위칭용 트랜지스터(Tr_S)를 통해 제 1 데이터 라인(DL1)으로부터의 데이터 전압(Data)(저전압(L) 상태의 데이터 전압(Data))이 제 1 노드(N1)에 공급된다. 이에 따라, 상기 제 1 노드(N1)가 저전압(L) 상태로 방전된다. 이때, 제 1 노드(N1)와 제 2 노드(N2) 사이에 접속된 제 1 스토리지 커패시터(CPst1)에 의해 제 2 노드(N2)의 전압도 하강된다. 이에 따라, 상기 제 2 노드(N2)에 게이트전극을 통해 접속된 구동용 트랜지스터(Tr_D)가 턴-오프된다.

[0060] 이와 같이 제 1 내지 제 3 기간(T3)을 포함하는 제 1 초기화 기간(D1)동안, 제 3 노드(N3)가 저전압(L)으로 초기화된다. 즉, 제 3 노드(N3)는 제 2 구동전원(VSS)으로 초기화된다. 이 제 2 구동전원(VSS)은 약 0[V]의 전압으로 설정되며, 이에 따라 상기 제 3 노드(N3)는 부극성 전압에서 0[V]의 전압으로 상승된다.

[0061] 도 4d 및 도 3을 참조하여 제 4 기간(T4)의 동작을 설명하면 다음과 같다.

[0062] 제 4 기간(T4)에는, 도 3에 도시된 바와 같이, 제 2 구동전원(VSS), 제어 신호(V_c), 모든 스캔 신호들 및 데이터 전압(Data) 저전압(L) 상태이고, 제 1 구동전원(VDD)이 저전압(L)에서 중간전압(M)으로 변경된다.

[0063] 제 1 스캔 신호(SC1)를 포함한 모든 스캔 신호가 저전압(L) 상태이므로, 도 4d에 도시된 바와 같이, 상기 스위칭용 트랜지스터(Tr_S)는 턴-오프된다. 이에 따라, 제 1 노드(N1)가 플로팅(floating) 상태로 된다.

[0064] 한편, 상기 제 1 구동전원(VDD)이 저전압(L)에서 중간전압(M)으로 상승함에 따라 제 3 노드(N3)의 전압도 상승하게 된다. 즉, 제 1 구동전원(VDD)이 공급되는 제 1 전원라인과 제 3 노드(N3) 사이에 형성된 발광소자(OLED)의 기생 커패시터에 의해 제 3 노드(N3)의 전압이 상승된다. 이때, 상기 제 3 노드(N3)에는 고전압(H) 상태의 제 1 구동전원(VDD)으로부터 발광소자(OLED)의 문턱전압(V_{th})을 뺀 전압이 걸린다.

[0065] 이 제 3 노드(N3)는 구동용 트랜지스터(Tr_D)의 드레인전극으로서, 이 구동용 트랜지스터(Tr_D)의 게이트전극의 전압 및 드레인전극의 전압을 크게 하여야만 이후 상기 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})을 검출하는데 있어서 유리하다. 따라서, 문턱전압검출 준비 기간(D2)인 제 4 기간(T4)동안 상기 제 1 구동전원(VDD)의 크기를 저전압(L)에서 중간전압(M)으로 상승시킴으로써 상기 구동용 트랜지스터(Tr_D)의 드레인전극의 전압을 상승시킬

수 있다.

- [0066] 여기서, 상기 제 1 노드(N1)가 플로팅된 상태에서 상기 구동용 트랜지스터(Tr_D)의 드레인전극의 전압이 소폭 상승하게 되면, 커플링 현상에 의해 상기 구동용 트랜지스터(Tr_D)의 게이트전극의 전압이 소폭 상승할 수 있다. 이러한 커플링 현상은 상기 구동용 트랜지스터(Tr_D)의 게이트전극과 드레인전극간에 형성된 기생 커패시터에 기인한다.
- [0067] 이와 같이 이 제 4 기간($T4$)에는 제 2 및 제 3 노드($N3$)의 전압이 상승된다.
- [0068] 도 4e 및 도 3을 참조하여 제 5 기간($T5$)의 동작을 설명하면 다음과 같다.
- [0069] 제 5 기간($T5$)에는, 도 3에 도시된 바와 같이, 제 1 구동전원(VDD)이 중간전압(M) 상태로 유지되고, 제 2 구동전원(VSS), 제어 신호(Vc) 및 데이터 전압($Data$)이 저전압(L) 상태로 유지되는 반면, 모든 스캔 신호들이 저전압(L)에서 고전압(H)으로 변경된다.
- [0070] 제 1 스캔 신호($SC1$)가 고전압(H)으로 상승됨에 따라, 도 4e에 도시된 바와 같이, 스위칭용 트랜지스터(Tr_S)가 턴-온된다. 그러면, 이 턴-온된 스위칭용 트랜지스터(Tr_S)를 통해 제 1 데이터 라인($DL1$)으로부터의 데이터 전압($Data$)(저전압(L) 상태의 데이터 전압($Data$))이 제 1 노드($N1$)에 공급된다. 이 제 1 노드($N1$)는 이전 기간까지 플로팅(floating)된 상태에서 저전압(L) 상태의 데이터 전압($Data$)으로 유지되어 있던 상태였기 때문에, 이 제 5 기간($T5$)에 이 제 1 노드($N1$) 및 제 2 노드($N2$)의 전위는 변함이 없다.
- [0071] 도 4f 및 도 3을 참조하여 제 6 기간($T6$)의 동작을 설명하면 다음과 같다.
- [0072] 제 6 기간($T6$)에는, 도 3에 도시된 바와 같이, 제 1 구동전원(VDD)이 중간전압(M) 상태로 유지되고, 제 2 구동전원(VSS) 및 데이터 전압($Data$)이 저전압(L) 상태로 유지되고, 모든 스캔 신호들이 고전압(H) 상태로 유지되는 반면, 제어 신호(Vc)가 저전압(L)에서 고전압(H)으로 변경된다.
- [0073] 상기 제어 신호(Vc)가 고전압(H)으로 상승됨에 따라, 도 4f에 도시된 바와 같이, 제어용 트랜지스터(Tr_C)가 턴-온된다. 그러면, 이 턴-온된 제어용 트랜지스터(Tr_C)를 통해 제 2 노드($N2$)와 제 3 노드($N3$)간이 서로 단락됨으로써, 결국 구동용 트랜지스터(Tr_D)의 게이트전극과 드레인전극간이 서로 단락된다. 이에 따라, 상기 제 2 노드($N2$)의 전압과 제 3 노드($N3$)의 전압이 서로 혼합되고, 이 혼합된 전압이 제 2 및 제 3 노드($N3$)에 동일한 값으로 충전된다. 이 혼합된 전압은 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})보다 높게 설정되어야 하는 바, 이를 위해서 이전 기간에서 제 2 노드($N2$)의 전압과 제 3 노드($N3$)의 전압을 상기 문턱전압(V_{th})보다 크게 설정하였다.
- [0074] 게이트전극과 드레인전극이 서로 단락된 구동용 트랜지스터(Tr_D)는 턴-온되어 다이오드와 같은 동작을 하게 된다. 이때, 혼합된 전압은 상기 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})을 향하여 서서히 감소하며, 이 혼합된 전압이 상기 문턱전압(V_{th})과 동일하게 되는 순간 상기 구동용 트랜지스터(Tr_D)는 턴-오프된다. 결국, 이 구동용 트랜지스터(Tr_D)가 턴-오프되는 순간 제 2 및 제 3 노드($N3$)에는 상기 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})이 저장된다.
- [0075] 이와 같이 제 6 기간($T6$)을 포함하는 문턱전압검출 기간($D3$)동안 제 2 및 제 3 노드($N3$)에는 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})이 저장된다. 이 문턱전압 검출 기간동안에는 모든 화소셀(PXL)의 각 제 2 및 제 3 노드($N3$)에 해당 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})이 저장된다. 각 화소셀(PXL)에 구비된 구동용 트랜지스터(Tr_D)간의 특성은 그 제조환경에 따라 서로 다를 수 있으므로, 각 화소셀(PXL)의 제 2 및 제 3 노드($N3$)에 저장되는 문턱전압(V_{th})의 크기는 서로 다를 수 있다.
- [0076] 도 4g 및 도 3을 참조하여 제 7 기간($T7$)의 동작을 설명하면 다음과 같다.
- [0077] 제 7 기간($T7$)에는, 도 3에 도시된 바와 같이, 제 1 구동전원(VDD)이 중간전압(M) 상태로 유지되고, 제 2 구동전원(VSS) 및 데이터 전압($Data$)이 저전압(L) 상태로 유지되고, 모든 스캔 신호들이 고전압(H) 상태로 유지되는 반면, 제어 신호(Vc)가 고전압(H)에서 저전압(L)으로 변경된다.
- [0078] 상기 제어 신호(Vc)가 저전압(L)으로 하강됨에 따라, 도 4g에 도시된 바와 같이, 제어용 트랜지스터(Tr_C)가 턴-오프된다. 이 제 7 기간($T7$)에도 상기 제 2 및 제 3 노드($N3$)에는 각각 구동용 트랜지스터(Tr_D)의 문턱전압(V_{th})이 저장된 상태이다.
- [0079] 도 4h 및 도 3을 참조하여 제 8 기간($T8$)의 동작을 설명하면 다음과 같다.

- [0080] 제 8 기간(T8)에는, 도 3에 도시된 바와 같이, 제 1 구동전원(VDD)이 중간전압(M) 상태로 유지되고, 제 2 구동전원(VSS) 및 제어 신호(Vc)가 저전압(L) 상태로 유지되고, 모든 스캔 신호들이 고전압(H) 상태로 유지되는 반면, 데이터 전압(Data)이 저전압(L)에서 고전압(H)으로 변경된다.
- [0081] 이 데이터 전압(Data)이 고전압(H)으로 상승됨에 따라, 제 1 노드(N1)의 전압 및 제 2 노드(N2)의 전압이 모두 상승된다. 이에 따라, 구동용 트랜지스터(Tr_D)가 턴-온되고, 이 턴-온된 구동용 트랜지스터(Tr_D)를 통해 저전압(L) 상태의 제 2 구동전원(VSS)이 제 3 노드(N3)에 공급된다. 이에 따라 모든 화소셀(PXL)의 제 3 노드(N3)들이 모두 동일한 전압값으로 초기화된다.
- [0082] 이 제 8 기간(T8)은 실 데이터 입력에 의한 발광소자(OLED)의 구동을 준비하기 위하여, 상기 제 3 노드(N3)를 미리 초기화시키는 기간이다.
- [0083] 상술된 바와 같이, 각 화소셀(PXL)의 구동용 트랜지스터(Tr_D)의 문턱전압(Vth)은 서로 다를 수 있기 때문에 이러한 문턱전압(Vth)이 저장된 제 3 노드(N3)의 전압값이 각 화소셀(PXL)별로 모두 달라질 수 있다. 따라서, 제 8 기간(T8)에 모든 화소셀(PXL)에 고전압(H) 상태의 데이터를 공급함으로써, 모든 화소셀(PXL)내의 제 3 노드(N3)들을 모두 동일한 제 2 구동전원(VSS)으로 초기화시키는 것이 바람직하다.
- [0084] 도 4i 및 도 3을 참조하여 제 9 기간(T9)의 동작을 설명하면 다음과 같다.
- [0085] 제 9 기간(T9)에는, 도 3에 도시된 바와 같이, 제 1 구동전원(VDD)이 중간전압(M) 상태로 유지되고, 제 2 구동전원(VSS) 및 제어 신호(Vc)가 저전압(L) 상태로 유지되고, 모든 스캔 신호들이 고전압(H) 상태로 유지되는 반면, 데이터 전압(Data)이 고전압(H)에서 저전압(L)으로 변경된다.
- [0086] 이 데이터 전압(Data)이 저전압(L)으로 하강됨에 따라, 제 1 노드(N1)의 전압 및 제 2 노드(N2)의 전압이 모두 하강된다. 그리고, 제 2 노드(N2)는 이전에 설정되었던 문턱전압(Vth) 값으로 복귀한다. 이에 따라, 구동용 트랜지스터(Tr_D)가 턴-오프된다. 결과적으로 제 3 노드(N3)는 제 2 구동전원(VSS)으로 초기화 되며, 제 2 노드(N2)는 문턱전압(Vth) 값을 저장하고 있다.
- [0087] 도 4j 및 도 3을 참조하여 제 10 기간(T10)의 동작을 설명하면 다음과 같다.
- [0088] 제 10 기간(T10)에는, 도 3에 도시된 바와 같이, 제 1 구동전원(VDD)이 중간전압(M) 상태로 유지되고, 제 2 구동전원(VSS) 및 제어 신호(Vc)가 저전압(L) 상태로 유지된다.
- [0089] 모든 스캔 신호들이 차례로 일정 기간동안 고전압(H) 상태로 유지된다. 즉, 상기 제 10 기간(T10)은 실 데이터 입력 기간(D5)으로서, 이 기간은 제 10-1 내지 제 10-n 기간(T10-1 내지 T10-n)을 포함한다. 제 10-1 내지 제 10-n 기간(T10-1 내지 T10-n)동안 제 1 내지 제 n 스캔 신호(SC1 내지 SCn)가 차례로 해당 기간동안 고전압(H) 상태로 유지된다. 또한, 이 제 10 기간(T10)동안 m개의 데이터 라인들에 공급되는 데이터는 실제 표현하고자 하는 실 데이터로서, 이 실 데이터들 각각은 이 제 10 기간(T10)동안 모두 0[V] 내지 수십[V]사이의 고전압(H) 상태를 유지한다.
- [0090] 제 10-1 기간(T10-1)동안은 다수의 스캔 라인들 중 제 1 스캔 라인(SL1)만이 구동되며, 제 10-2 기간(T10-2)동안은 다수의 스캔 라인들 중 제 2 스캔 라인(SL2)만이 구동되며, 제 10-3 기간(T10-3)동안은 다수의 스캔 라인들 중 제 3 스캔 라인만이 구동되며, ..., 제 10-n 기간(T10-n)동안은 다수의 스캔 라인들 중 제 n 스캔 라인(SLn)만이 구동된다.
- [0091] 각 스캔 라인이 구동될 때, 해당 스캔 라인에 접속된 한 수평라인분의 화소셀(PXL)들이 모두 구동된다. 이에 따라, 하나의 스캔 라인이 구동될 때, 이 스캔 라인에 접속된 한 수평라인분의 화소셀(PXL)들에 실 데이터가 공급된다.
- [0092] 이 실 데이터가 공급되는 과정을 제 1 화소셀(PXL)을 예를 들어 설명하면 다음과 같다.
- [0093] 이 제 1 화소셀(PXL)은 제 10-1 기간(T10-1)에 고전압(H) 상태의 데이터를 공급받는다. 이 데이터는 제 1 데이터 라인(DL1)을 통해 제 1 노드(N1)에 공급된다. 그러면, 상기 제 1 노드(N1)의 전압이 상기 데이터 전압(Data)으로 상승되며, 이 제 1 노드(N1)의 전압이 상승됨에 따라 제 2 노드(N2)의 전압도 상승한다. 즉, 제 1 노드(N1)와 제 2 노드(N2) 사이에 접속된 제 1 스토리지 커패시터(CPst1)에 의해 제 2 노드(N2)의 전압이 상승된다. 이때, 상기 제 2 노드(N2)의 전압은 상기 제 1 노드(N1)에 입력된 전압의 크기만큼 더 상승된다.
- [0094] 이를 좀 더 구체적으로 설명하면 다음과 같다. 여기서, 설명의 편의상 상기 제 1 노드(N1)에 공급되는 실 데이

터의 도변을 Vdata로 표현하기로 한다.

[0095] 즉, 제 2 노드(N2)에는 상술된 문턱전압검출 기간(D3)동안 검출된 구동용 트랜지스터(Tr_D)의 문턱전압(Vth)이 저장되어 있는 상태이므로, 상기 제 1 노드(N1)에 실 데이터가 인가됨에 따라 제 2 노드(N2)의 전압은 상기 실 데이터와 문턱전압(Vth)의 합으로 정의된다. 그러나, 상기 제 2 노드(N2)의 전압은 구동용 트랜지스터(Tr_D)에 존재하는 각종 기생 커패시터 및 제 1 스토리지 커패시터(CPst1)에 의해 영향을 받으므로, 이 제 2 노드(N2)의 전압은 다음의 제 1 수학적식에 의해 정의된다.

수학적식 1

$$V_{n2} = V_{th} + \frac{C_{st1}}{C_{st1} + C_{gs} + C_{gd} + C_v} \cdot V_{data}$$

[0096] 상기 제 1 수학적식에서, Vn2는 제 2 노드(N2)의 전압을 의미하며, 제 1 Cst1은 제 1 스토리지 커패시터(CPst1)의 용량을 의미하며, Cgs는 구동용 트랜지스터(Tr_D)의 게이트전극과 소스전극간에 존재하는 기생 커패시터(Cgs)의 용량을 의미하며, Cgd는 구동용 트랜지스터(Tr_D)의 게이트전극과 드레인전극간에 존재하는 기생 커패시터(Cgd)의 용량을 의미한다.

[0098] 이와 같이 이 기생 커패시터들(Cgs, Cgd)에 의해서 제 2 노드(N2)의 크기가 원래 의도하고자 했던 보상치(문턱 전압(Vth)+실 데이터 전압(Data))와 달라져 문턱전압(Vth) 보상 능력이 다소 저하될 수 있으나, 이러한 문제점은 가변 커패시터(CPv)에 의해 해소될 수 있다. 즉, 상기 가변 커패시터(CPv)는 상기 상술된 기생 커패시터들(Cgs, Cgd)에 의해 발생한 기생 용량의 크기에 따라 발생하는 제 2 노드(N2)의 전압 편차분을 보상시키도록 적절한 크기로 설계되어 자신의 보상 용량을 가변시킨다. 구체적으로, 상기 가변 커패시터(CPv)는 상기 기생 용량을 이에 반대되는 보상 용량으로 상쇄시킴으로써 상기 기생 용량을 최소화한다.

[0099] 이 실 데이터 입력 기간(D5)동안에는 모든 화소셀(PXL)의 각 제 2 노드(N2)에 해당 구동용 트랜지스터(Tr_D)의 문턱전압(Vth)과 실 데이터 전압(Data)간의 합에 해당하는 전압이 한 수평라인단위로 순차적으로 저장된다. 즉, 제 10-1 기간(T10-1)에는 제 1 수평라인(HL1)을 따라 배열된 m개의 화소셀(PXL)들 각각이 자신의 제 2 노드(N2)에 구동전압(구동용 트랜지스터(Tr_D)의 문턱전압(Vth)+실 데이터 전압(Vdata))을 저장하고, 이어서 제 10-2 기간(T10-2)에는 제 2 수평라인(HL2)을 따라 배열된 m개의 화소셀(PXL)들 각각이 자신의 제 2 노드(N2)에 구동전압을 저장하고, 이어서 제 10-3 기간(T10-3)에는 제 3 수평라인(HL3)을 따라 배열된 m개의 화소셀(PXL)들 각각이 자신의 제 2 노드(N2)에 구동전압을 저장하고, ..., 이어서 제 10-n 기간(T10-n)에는 제 n 수평라인(HLn)을 따라 배열된 m개의 화소셀(PXL)들 각각이 자신의 제 2 노드(N2)에 구동전압을 저장한다. 이에 따라, 모든 화소셀(PXL)의 구동용 트랜지스터(Tr_D)들이 수평라인단위로 순차적으로 턴-온된다. 이때 제 1 구동전원(VDD)이 저전압(L) 상태이므로, 상기 구동용 트랜지스터(Tr_D)가 턴-온되더라도 구동전류는 생성되지 않는다. 그러므로, 이 제 10 기간(T10)에 상기 발광소자(OLED)는 발광되지 않는다.

[0100] 도 4k 및 도 3을 참조하여 제 11 기간(T11)의 동작을 설명하면 다음과 같다.

[0101] 제 11 기간(T11)에는, 도 3에 도시된 바와 같이, 제 2 구동전원(VSS), 제어 신호(Vc), 및 모든 스캔 신호들이 저전압(L)으로 유지되는 반면, 데이터 전압(Data)이 고전압(H)에서 저전압(L)으로 변경된다. 특히, 이 제 11 기간(T11)은 모든 화소셀(PXL)의 발광소자(OLED)를 발광시키는 발광 기간(D6)으로서, 이를 위해 이 제 11 기간(T11)에 상기 제 1 구동전원(VDD)이 중간전압(M)에서 고전압(H)으로 변경된다.

[0102] 상기 제 1 구동전원(VDD)이 고전압(H)으로 상승됨에 따라, 모든 화소셀(PXL)의 턴-온된 구동용 트랜지스터(Tr_D)는 자신의 드레인전극 및 소스전극을 통해 구동전류를 흘리게 된다. 각 구동전류가 각 발광소자(OLED)의 애노드전극을 통해 캐소드전극으로 전해짐에 따라, 모든 화소셀(PXL)의 발광소자(OLED)들은 자신에게 공급된 구동전류의 크기에 따른 휘도로 발광한다.

[0103] 이때, 각 발광소자(OLED)에 공급되는 구동전류는 다음의 제 2 수학적식으로 정의된다.

수학적식 2

$$I_{OLED} = \frac{\beta}{2} \cdot (V_{gs} - V_{th})^2 = \frac{\beta}{2} \cdot (V_{n2} - V_{ss} - V_{th})^2 = \frac{\beta}{2} \cdot \left(\frac{C_{st1}}{C_{st1} + C_{gs} + C_{gd} + C_v} \cdot V_{data} - V_{ss} \right)^2$$

[0104]

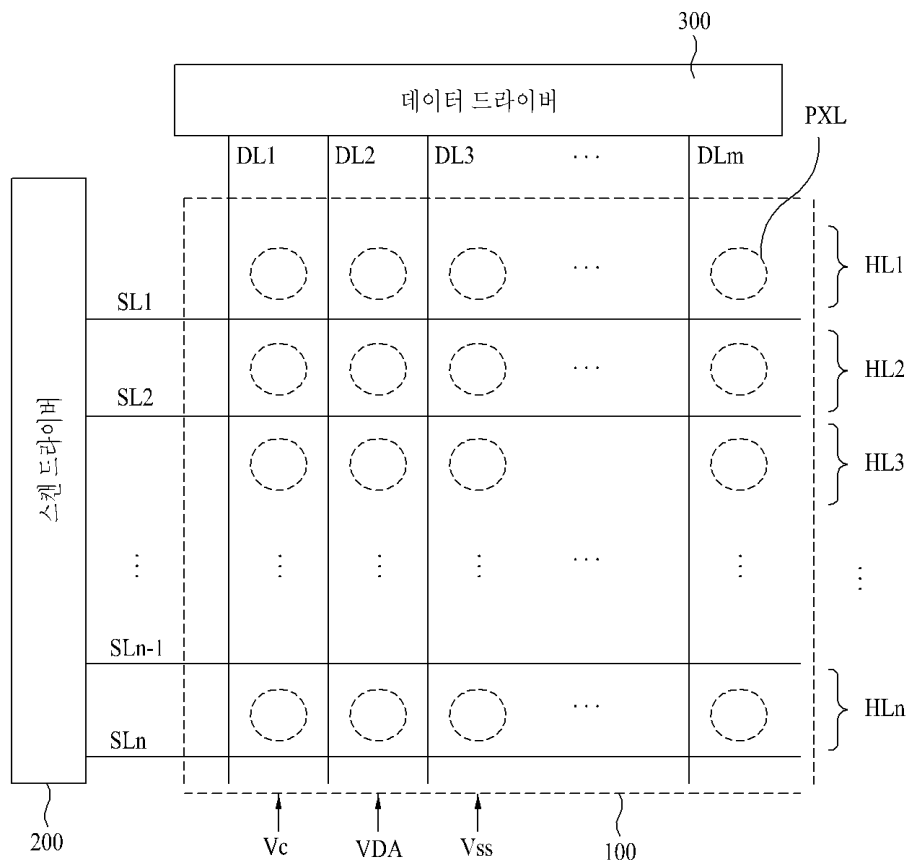
- [0105] 여기서, I_{OLED} 는 구동용 트랜지스터(Tr_D)의 드레인전극으로부터 소스전극을 향해 흐르는 전류를 의미하며, V_{gs} 는 구동용 트랜지스터(Tr_D)의 게이트-소스전극간 전압을 의미하며, 그리고 β 는 상수 값을 의미한다.
- [0106] 한편, 도 41 및 도 3에 도시된 바와 같이, 이 발광 기간(D6) 중 일부 기간동안 방전 신호(V_{off})가 고전압(H)으로 유지됨에 따라 방전용 트랜지스터(Tr_dis)가 턴-온된다. 그러면, 이 턴-온된 방전용 트랜지스터(Tr_dis)에 의해서 제 2 노드($N2$)와 스캔 라인이 서로 전기적으로 연결되고, 이에 따라 제 2 노드($N2$), 즉 방전용 트랜지스터(Tr_dis)의 게이트전극에 걸려 있었던 데이터 전압이 방전된다. 따라서, 상기 제 2 노드($N2$)의 전압이 전극성에서 부극성의 전압으로 변경되고, 상기 방전용 트랜지스터(Tr_dis)가 턴-오프된다.
- [0107] 매 프레임 기간마다 제 1 초기화 기간(D1), 문턱전압검출 준비 기간(D2), 문턱전압검출 기간(D3), 제 2 초기화 기간(D4), 실 데이터 입력 기간(D5), 및 발광 기간(D6)이 반복적으로 진행되어 상기 제 2 노드($N2$)의 전압이 주기적으로 정극성에서 부극성으로 변화함에 따라 상기 방전용 트랜지스터(Tr_dis)의 열화가 방지된다.
- [0108] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

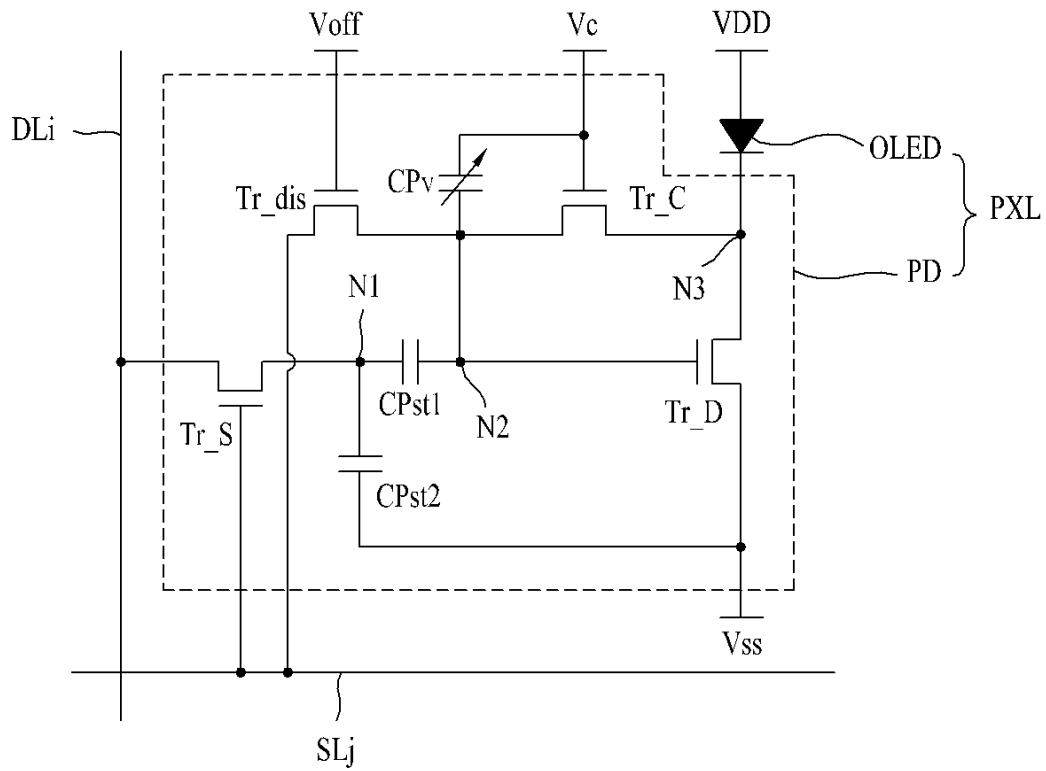
- [0109] 도 1 본 발명에 따른 발광 표시장치를 나타내는 도면
- [0110] 도 2는 도 1의 임의의 화소셀의 회로구성을 나타낸 도면
- [0111] 도 3은 도 2와 같은 구조를 갖는 다수의 화소셀들을 포함하는 표시부에 공급되는 각종 신호 파형을 나타낸 도면
- [0112] 도 4a 내지 도 41은 본 발명의 실시예에 따른 발광표시장치의 동작을 설명하기 위한 동작 순서도

도면

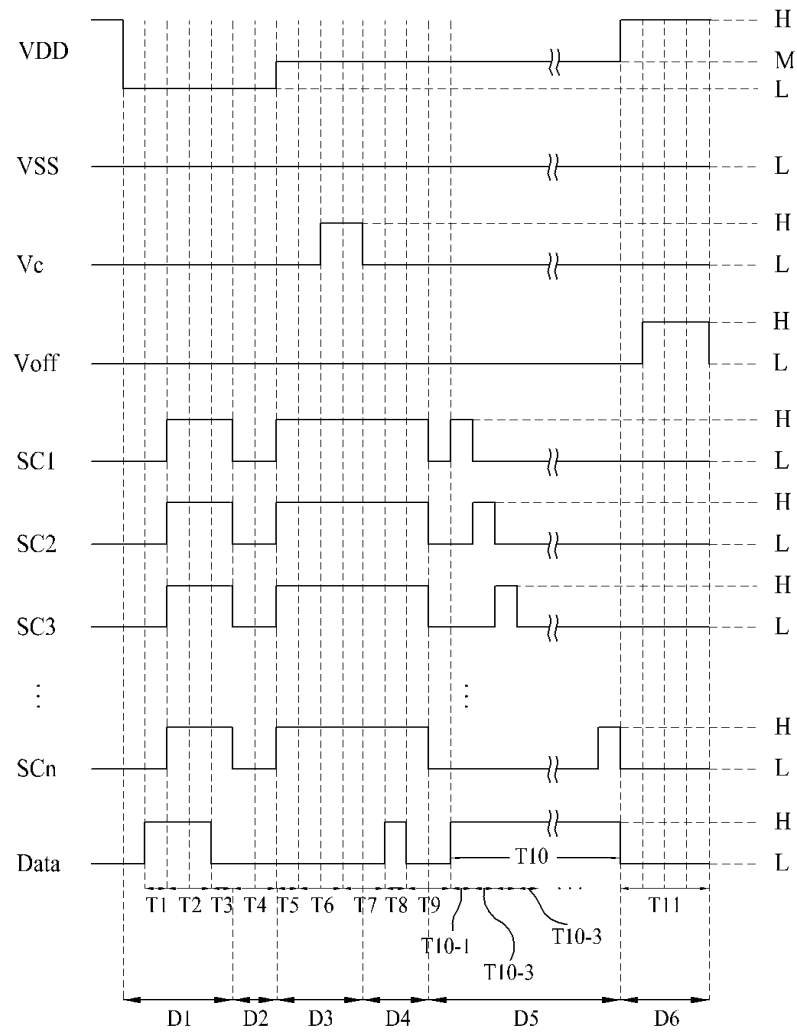
도면1



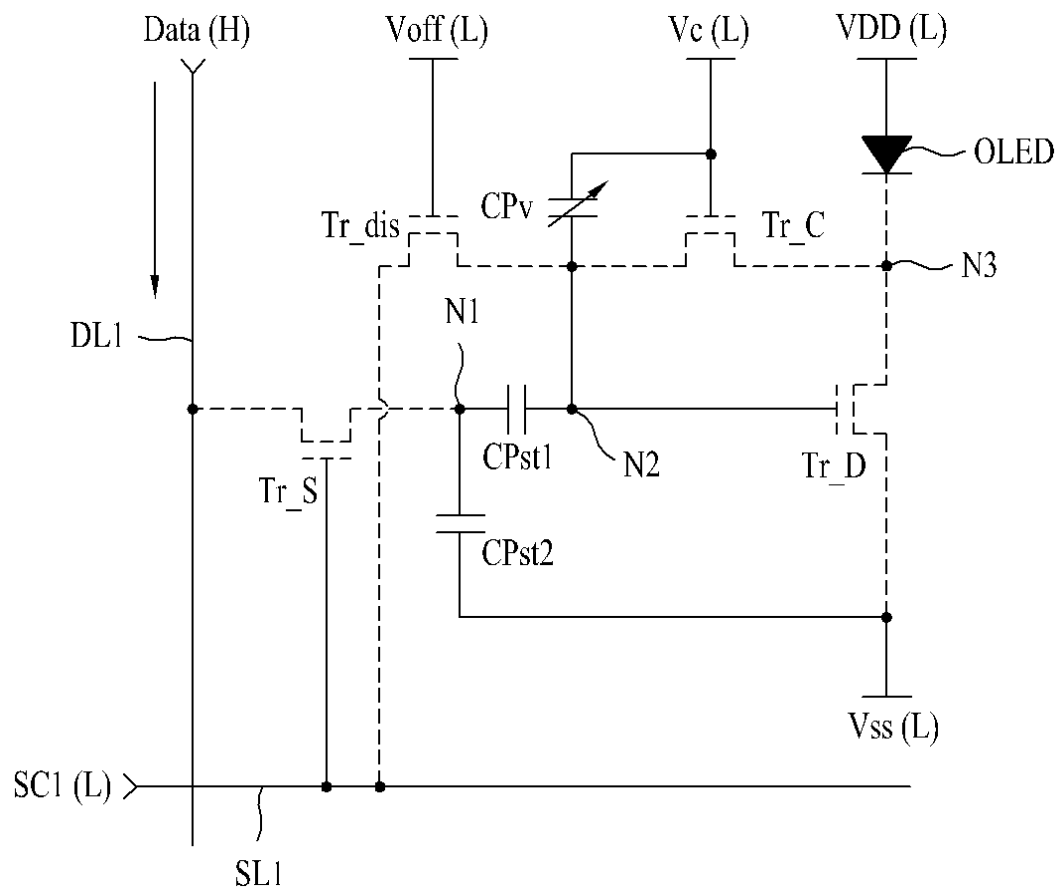
도면2



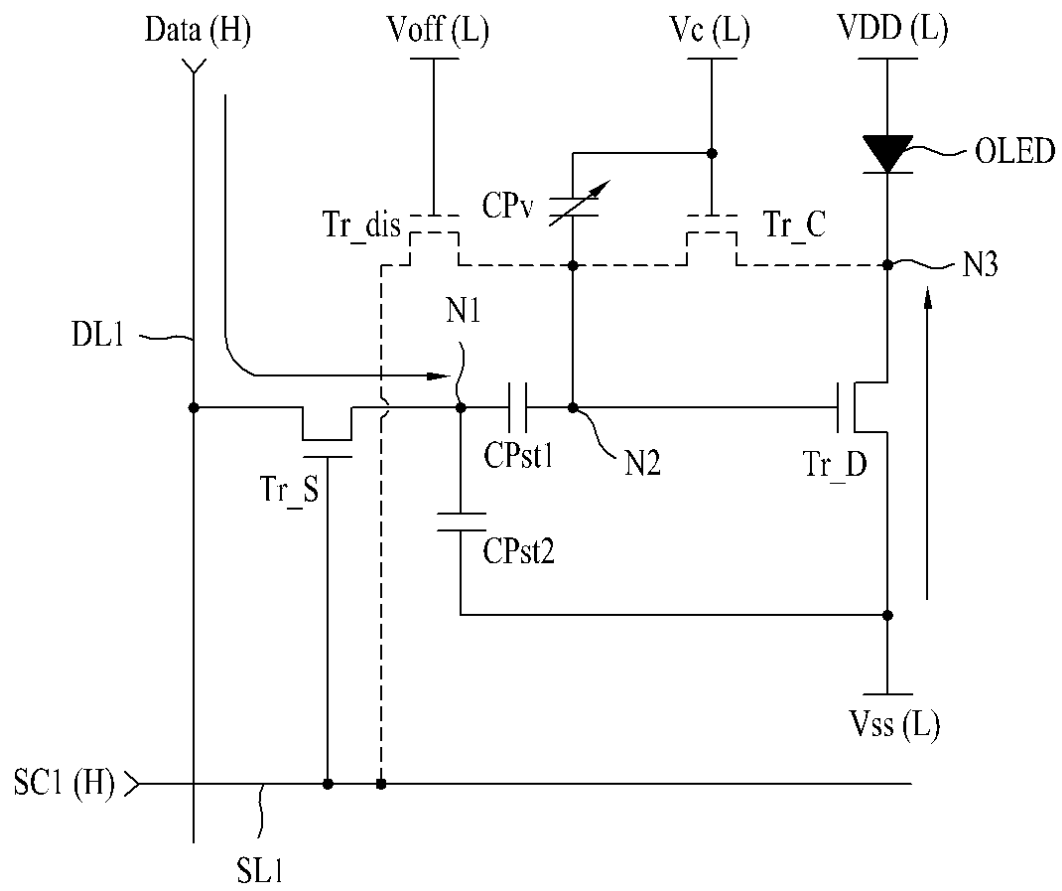
도면3



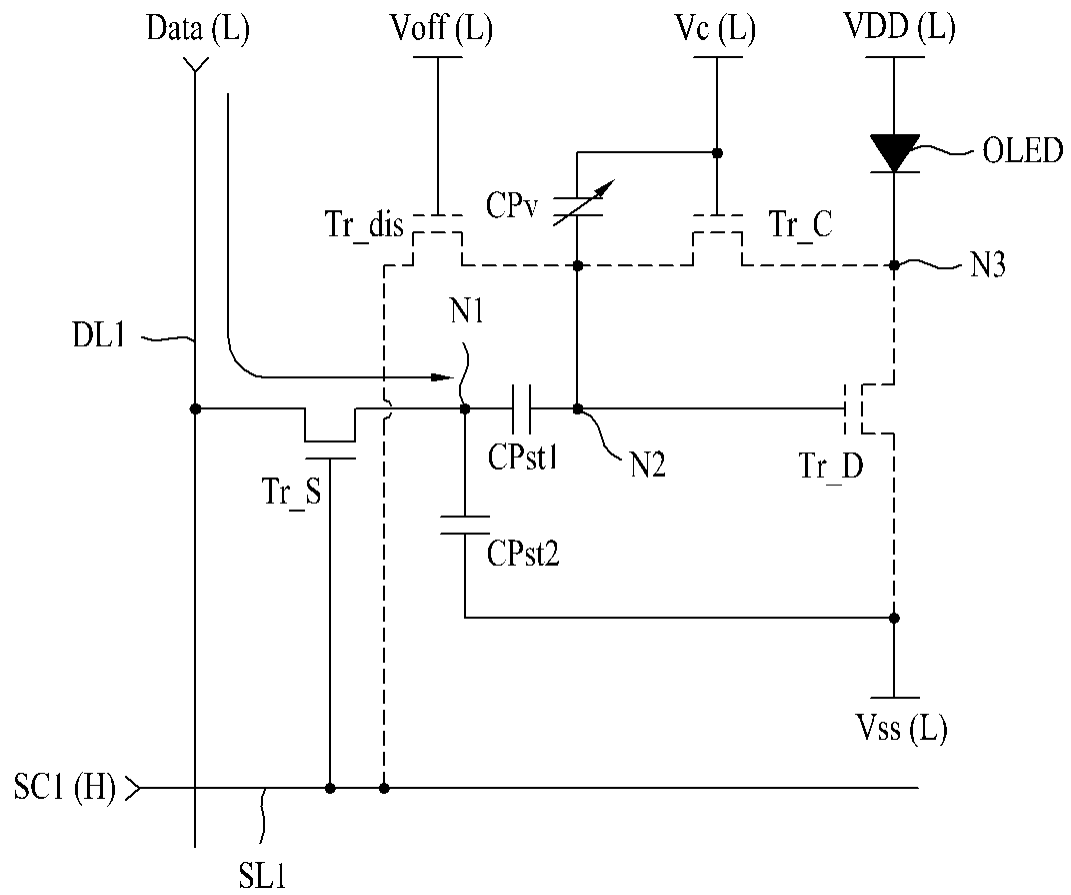
도면4a



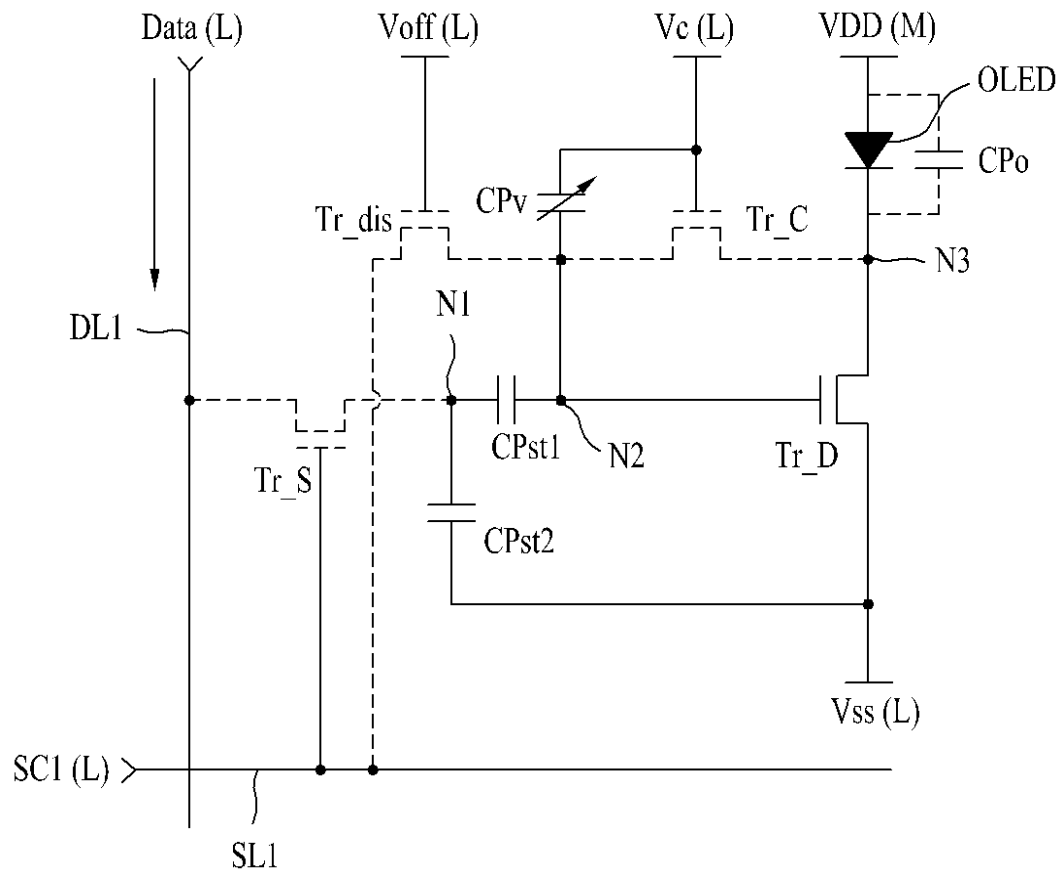
도면4b



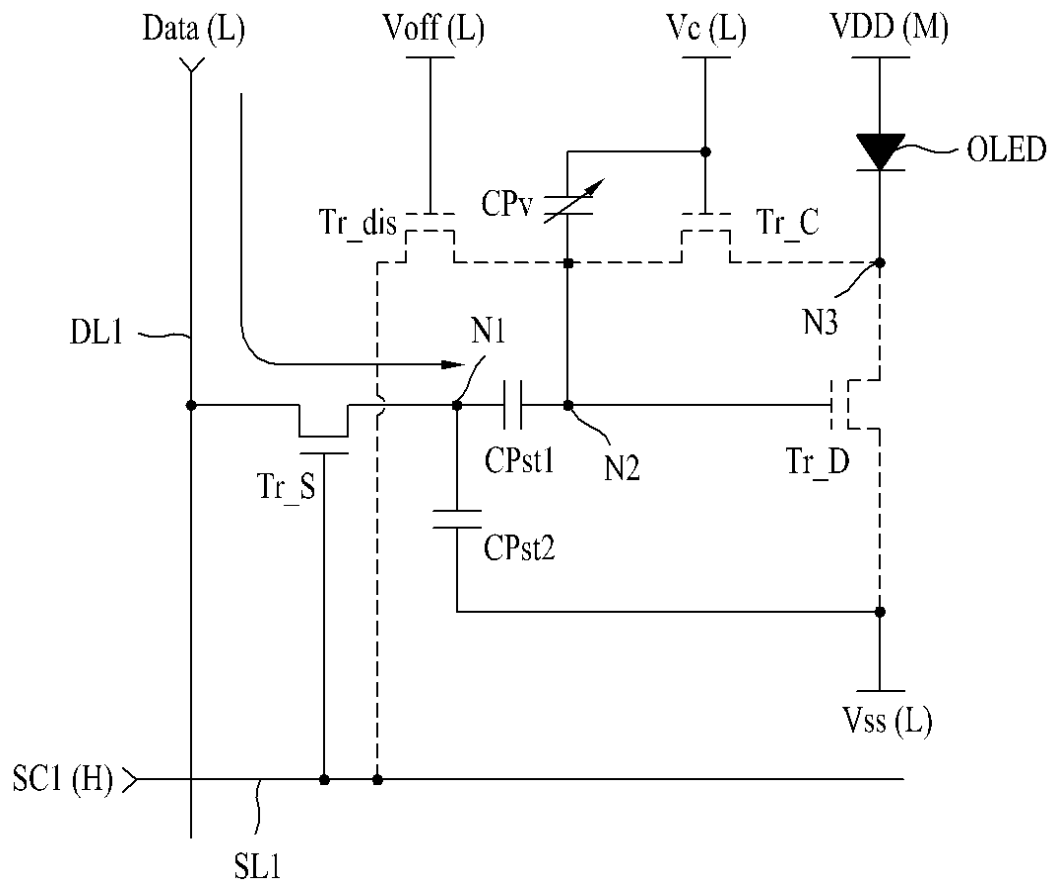
도면4c



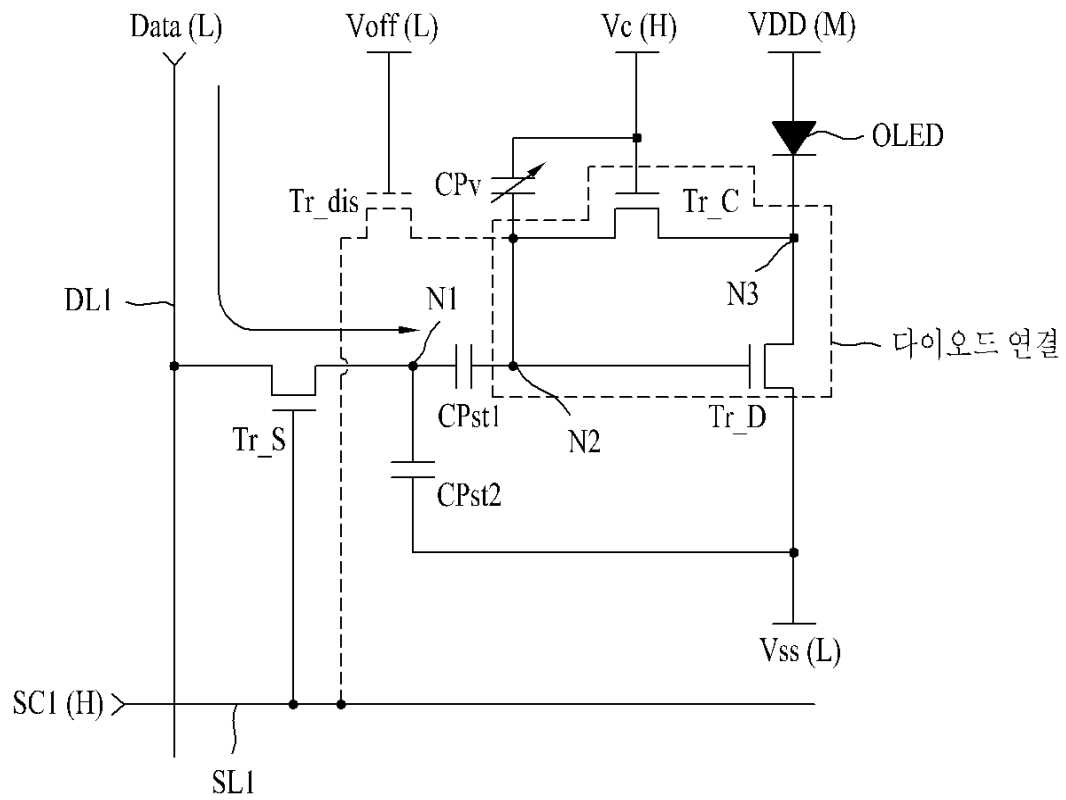
도면4d



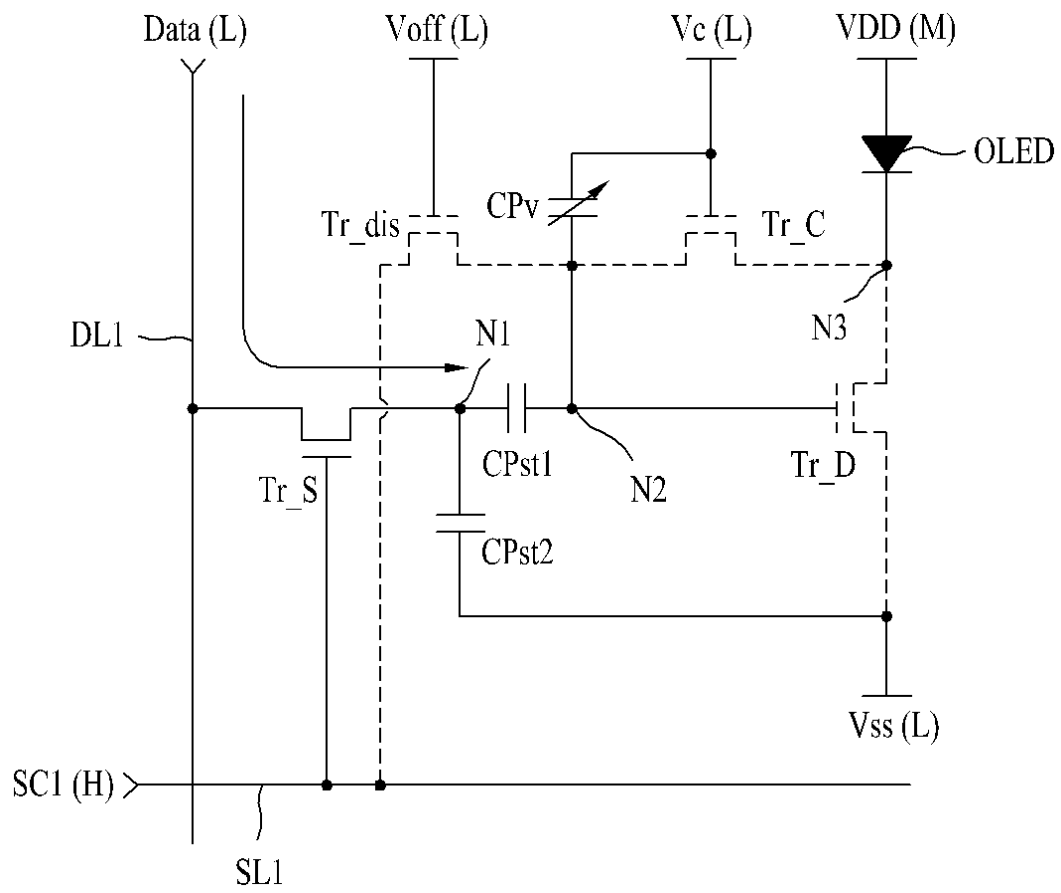
도면4e



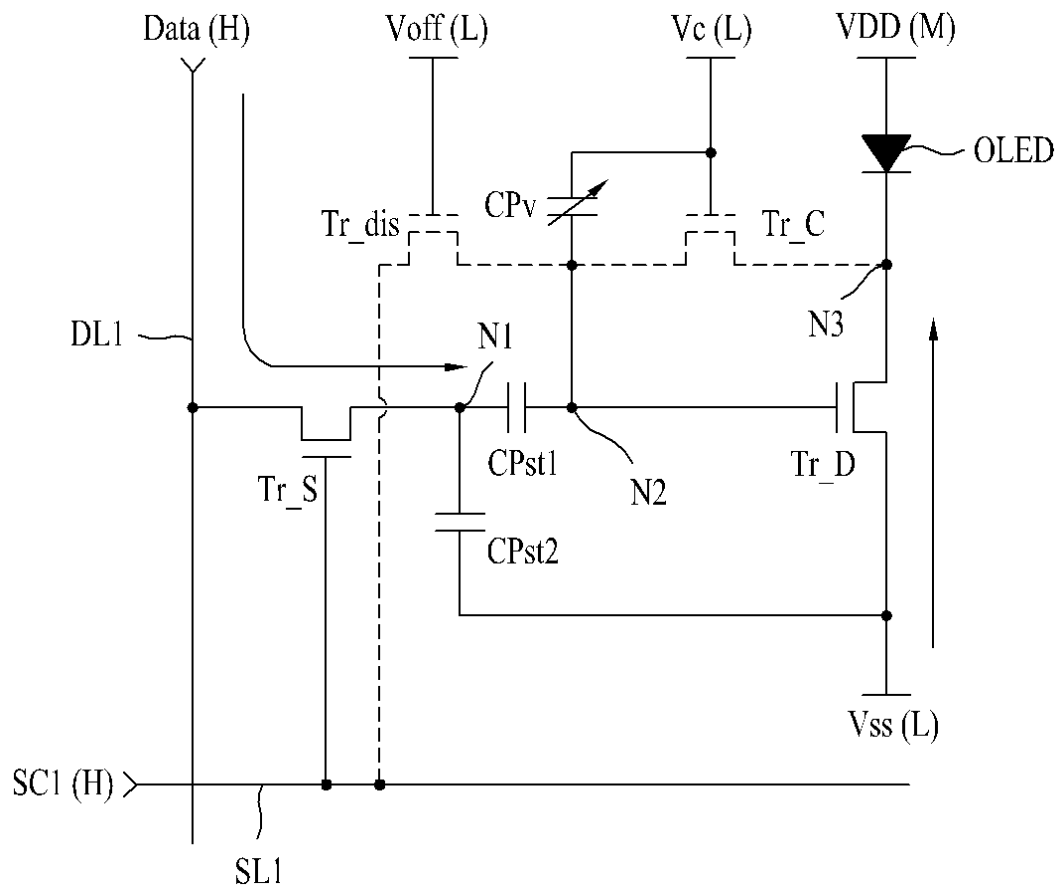
도면4f



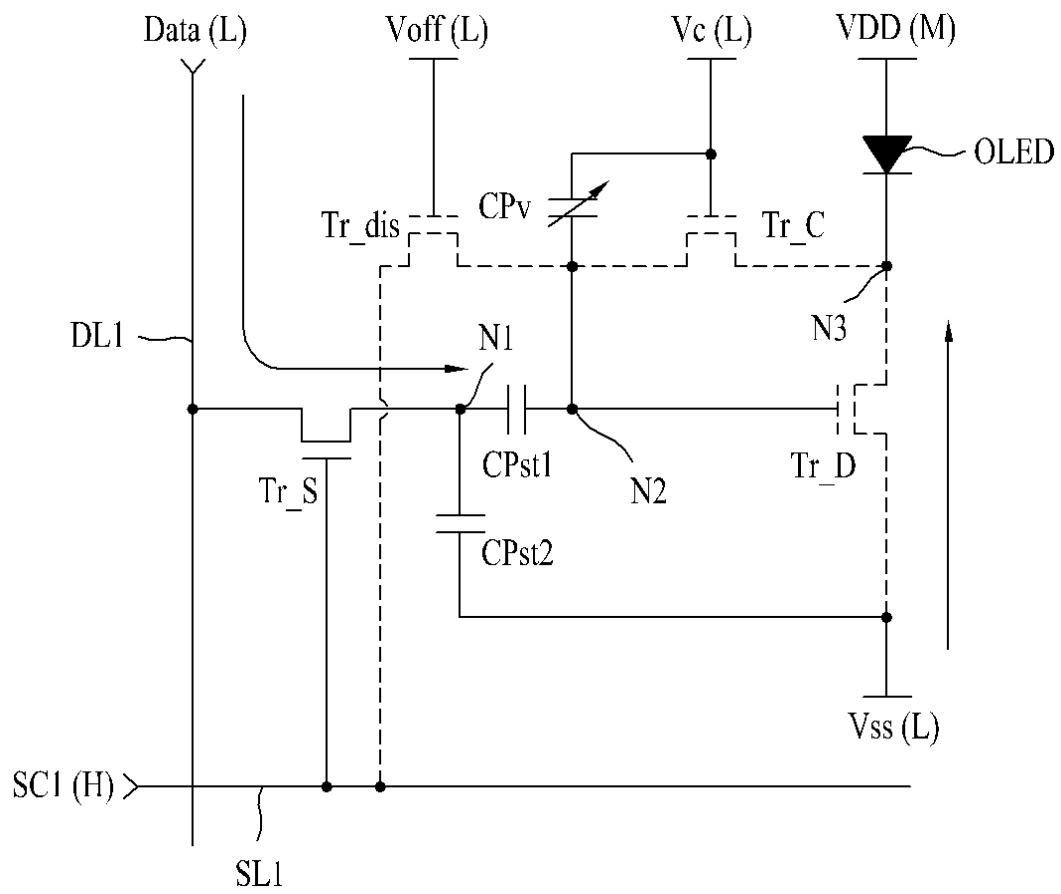
도면4g



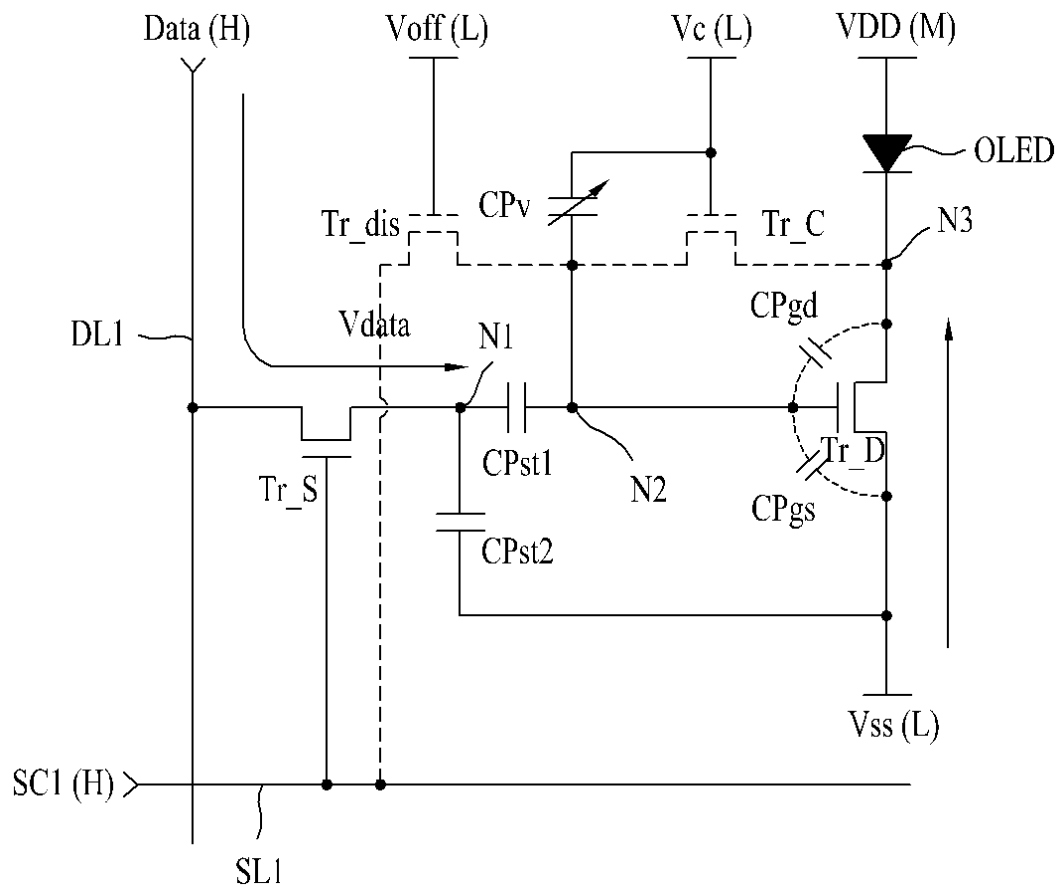
도면4h



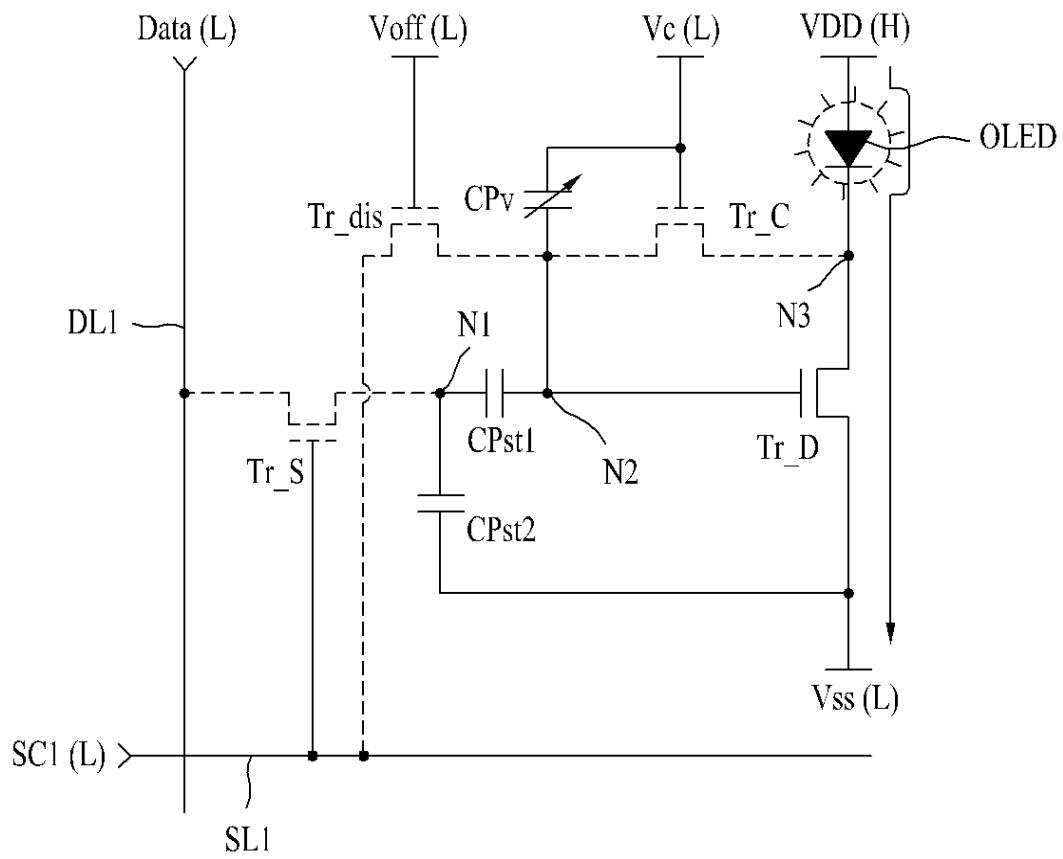
도면4i



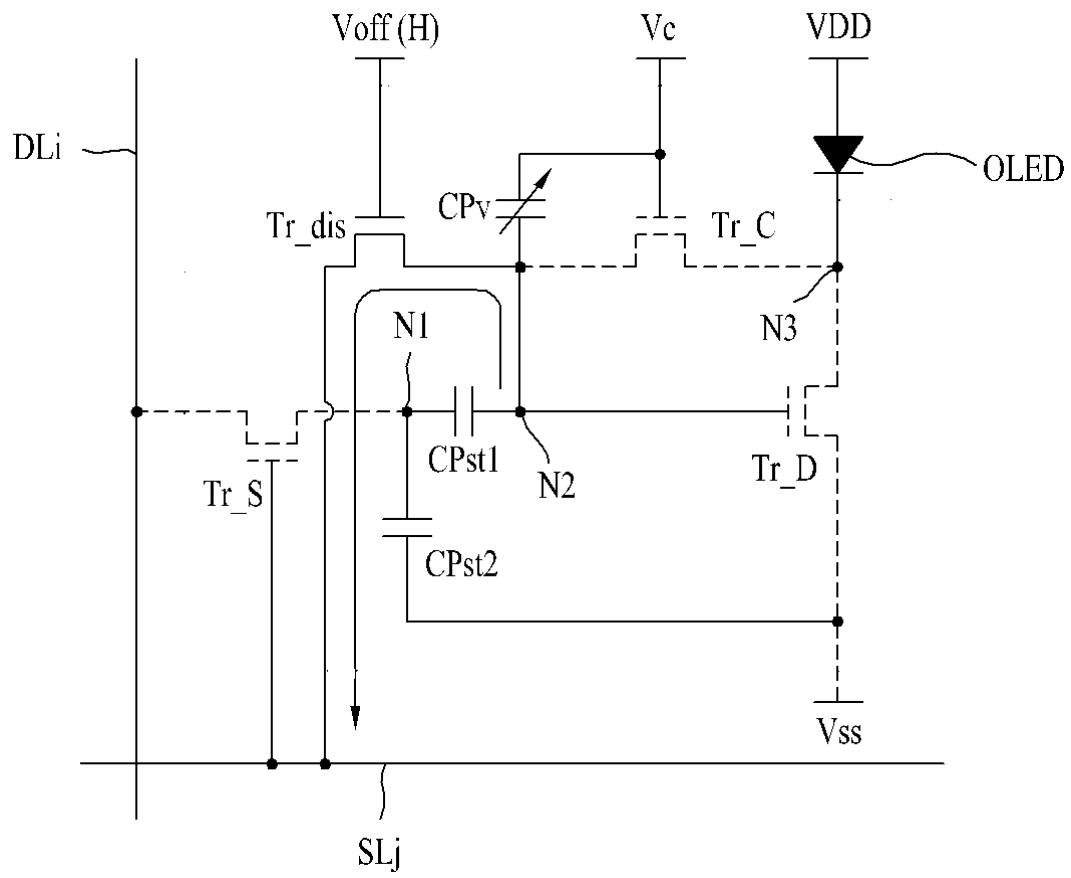
도면4j



도면4k



도면41



专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR1020100010733A	公开(公告)日	2010-02-02
申请号	KR1020080071739	申请日	2008-07-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON YONG IL 권용일 LEE JAE DO 이재도 HONG YOUNG JUN 홍영준		
发明人	권용일 이재도 홍영준		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	H01L29/742 H01L51/105 H01L2027/11879 H01L2227/32		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR101419244B1		
外部链接	Espacenet		

摘要(译)

本发明涉及能够防止驱动晶体管劣化的有机发光二极管显示装置及其驱动方法。并且其特征在于包括像素电路，该像素电路使用来自第一驱动电压线和第二驱动电源线的第一驱动电源，使用第二驱动电源从数据线输出对应于房间数据电压的驱动电流，发光装置包括来自像素电路的驱动电流的辐射，用于开关的晶体管，控制晶体管，用于驱动的晶体管和放电晶体管。用于切换像素电路的晶体管根据来自扫描线匝的扫描信号导通/截止 - 并在开启时连接数据线和第一个节点肝脏。控制晶体管根据来自控制线转向的控制信号导通/截止 - 并且接通第二节点和第三节点肝脏。用于驱动的晶体管根据第二节点匝的电位导通/截止 - 并且在导通时连接第三节点和第二驱动器电源线肝。放电晶体管在扫描线被低电压维持部分时段周期的时段中导通 - 并且连接扫描线和第二节点肝并且放电第二节点的电压。有机发光二极管显示装置，驱动开关元件，劣化，发光装置。

