



(11) 공개번호 10-2008-0062309

(43) 공개일자 2008년07월03일

(51) Int. Cl.

H05B 33/02 (2006.01)

(21) 출원번호 10-2006-0137924

(22) 출원일자 2006년12월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최희동

충남 서산시 음암면 탑곡리 3구 178번지

(74) 대리인

김용인, 박영복

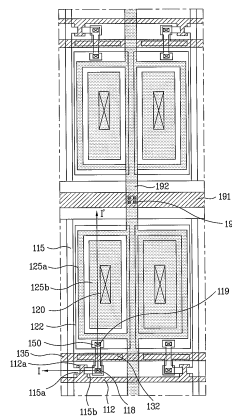
전체 청구항 수 : 총 17 항

(54) 유기 전계발광소자

(57) 요약

본 발명은 전원배선의 저항감소용으로 사용하는 전원배선을 서브픽셀 사이에 배치하여 인접하는 서브픽셀이 하나의 전원배선을 공유하도록 하는 유기 전계발광소자(DUAL PLATE OLED : DPOLED)에 관한 것으로, 특히 서로 이격되어 대향합착되는 제 1, 제 2 기판과, 상기 제 1 기판 상에 일렬로 배열된 게이트 배선과, 상기 게이트 배선으로부터 이격되는 제 1 전원배선과, 상기 게이트 배선에 수직교차하여 4개의 서브픽셀로 분할되는 다수의 픽셀을 정의하는 데이터 배선과, 상기 서로 인접하는 게이트 배선 사이에 배치되거나 또는 서로 인접하는 데이터 배선 사이에 배치되어 인접하는 서브픽셀이 서로 공유하는 제 2 전원배선과, 상기 서브픽셀에 구비되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 구동 박막트랜지스터의 드레인 전극에 연결되는 콘택전극과, 상기 제 2 기판 상에 차례로 적층되는 제 1 전극 및 유기발광층과, 상기 유기발광층 상에 형성되고 상기 콘택전극에 연결되는 제 2 전극을 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

서로 이격되어 대향합착되는 제 1, 제 2 기관과,
 상기 제 1 기관 상에 일렬로 배열된 게이트 배선과,
 상기 게이트 배선으로부터 이격되는 제 1 전원배선과,
 상기 게이트 배선에 수직교차하여 4개의 서브픽셀로 분할되는 다수의 픽셀을 정의하는 데이터 배선과,
 상기 서로 인접하는 게이트 배선 사이에 배치되거나 또는 서로 인접하는 데이터 배선 사이에 배치되어 인접하는 서브픽셀이 서로 공유하는 제 2 전원배선과,
 상기 서브픽셀에 구비되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와,
 상기 구동 박막트랜지스터의 드레인 전극에 연결되는 콘택전극과,
 상기 제 2 기관 상에 차례로 적층되는 제 1 전극 및 유기발광층과,
 상기 유기발광층 상에 형성되고 상기 콘택전극에 연결되는 제 2 전극을 포함하여 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 2

제 1 항에 있어서,
 상기 하나의 픽셀 내에 정의되는 4개의 서브픽셀은 미리형태를 구성하는 것을 특징으로 하는 유기 전계발광소자.

청구항 3

제 1 항에 있어서,
 상기 4개의 서브픽셀에서, 상부의 서브픽셀과 하부의 서브픽셀 사이에 제 2 전원배선이 상기 게이트 배선과 평행하게 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 4

제 1 항에 있어서,
 상기 4개의 서브픽셀에서, 좌측의 서브픽셀과 우측의 서브픽셀 사이에 제 2 전원배선이 상기 데이터 배선과 평행하게 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 5

제 1 항에 있어서,
 상기 4개의 서브픽셀에서, 상부의 서브픽셀과 하부의 서브픽셀 사이에 제 2 전원배선이 상기 게이트 배선과 평행하게 형성되고,
 좌측의 서브픽셀과 우측의 서브픽셀 사이에 또다른 제 2 전원배선이 상기 데이터 배선과 평행하게 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 6

제 5 항에 있어서,
 상기 게이트 배선에 평행하는 제 2 전원배선과 상기 데이터 배선에 평행하는 제 2 전원배선은 서로 교차하는 지점에서 콘택되는 것을 특징으로 하는 유기 전계발광소자.

청구항 7

제 3 항 내지 제 5 항 중 어느 하나의 항에 있어서,

상기 게이트 배선에 평행하는 상기 제 2 전원배선은 상기 게이트 배선과 동일층에 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 8

제 3 항 내지 제 5 항 중 어느 하나의 항에 있어서,

상기 데이터 배선에 평행하는 제 2 전원배선은 상기 데이터 배선과 동일층에 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 9

제 1 항에 있어서,

상기 콘택전극에 인접하는 제 2 전원배선은 상기 콘택전극의 모서리에 오버랩되는 것을 특징으로 하는 유기 전계발광소자.

청구항 10

제 1 항에 있어서,

상기 제 1 전원배선 상부에 상기 제 1 전원배선으로부터 절연된 커패시터 전극이 더 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 11

제 10 항에 있어서,

상기 제 1 전원배선은 상기 게이트 배선과 동일층에 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 12

제 11 항에 있어서,

상기 커패시터 전극은 상기 데이터 배선과 동일층에 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 13

제 1 항에 있어서,

상기 스위칭 박막트랜지스터는,

상기 게이트 배선으로부터 분기되는 게이트 전극과,

상기 게이트 전극으로부터 절연되는 액티브층과,

상기 액티브층 양끝단에 각각 형성되는 소스전극 및 드레인 전극을 포함하여 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 14

제 13 항에 있어서,

상기 구동 박막트랜지스터는,

상기 스위칭 박막트랜지스터의 드레인 전극에 연결되는 게이트 전극과,

상기 게이트 전극으로부터 절연되는 액티브층과,

상기 게이트 전극의 네 모서리 부분에 오버랩되고 상기 제 2 전원배선에 연결되는 소스전극과,

상기 소스전극으로부터 이격되는 드레인 전극을 포함하여 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 15

제 14 항에 있어서,

상기 구동 박막트랜지스터의 게이트 전극은 서브-픽셀의 대부분 영역에 형성되는 것을 특징으로 하는 유기 전계 발광소자.

청구항 16

제 14 항에 있어서,

상기 구동 박막트랜지스터의 드레인 전극은 상기 구동 박막트랜지스터의 소스전극 내부에 섬(island) 모양으로 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 17

제 14 항에 있어서,

상기 구동 박막트랜지스터의 소스전극은 상기 제 2 전원배선과 일체형으로 형성되는 것을 특징으로 하는 유기 전계발광소자.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 전계발광소자(Electroluminescence Display Device ; 이하, ELD라 함)에 관한 것으로 특히, 전원배선의 저항감소용으로 사용하는 전원배선을 서브픽셀 사이에 배치하여 인접하는 서브픽셀이 하나의 전원배선을 공유하도록 하는 유기 전계발광소자에 관한 것이다.
- <12> 최근들어, 평판표시장치에 대한 연구가 활발한데, 그 중에서 각광받고 있는 것으로 LCD(Liquid Crystal Displays), FED(Field Emission Displays), ELD(Electroluminescence Device), PDP(Plasma Display Panels) 등이 있다.
- <13> 이 중, 현재 PCS(personal communication service)를 비롯한 개인 정보 단말기, 노트북, TV 등의 경우 액정표시소자가 널리 사용되고 있으나 시야각이 좁고 응답속도가 느리다는 문제 때문에, 자발광의 유기 전계발광소자가 주목받고 있다.
- <14> 유기 전계발광소자는 유기발광층 양단에 형성된 음극 및 양극에 전계를 가하여 유기발광층 내에 전자와 정공을 주입 및 전달시켜 서로 결합하게 함으로써, 이때의 결합 에너지에 의해 발광되는 전계발광(EL; electroluminescence) 현상을 이용한 것이다. 즉, 전자와 정공이 쌍을 이룬 후 여기상태(excited state)로부터 기저상태(ground state)로 떨어지면서 발광한다.
- <15> 이러한, 유기 전계발광소자는 응답속도가 빠르고 휘도가 우수하며 박막화로 인한 저전압 구동을 실현시킬 수 있을 뿐만 아니라, 가시영역의 모든 색상을 구현할 수 있어 현대인의 다양한 기호에 맞출 수 있는 장점이 있다. 또한, 플라스틱과 같이 휘 수 있는(flexible) 투명기판 위에도 소자를 형성할 수 있다.
- <16> 또한, 저전압에서 구동할 수 있고, 전력 소비가 비교적 적으며, 녹색, 적색, 청색의 3가지 색을 쉽게 구현할 수 있기 때문에 차세대 평판디스플레이에 적합한 소자이다.
- <17> 이하, 액티브 매트릭스형 유기전계발광 소자의 기본적인 구조 및 동작특성에 대해서 도면을 참조하여 상세히 설명한다.
- <18> 도 1은 유기 전계 발광소자의 등가회로도이다.
- <19> 도 1에 도시된 바와 같이, 기관(12) 상에서 수직교차하는 게이트 배선(32) 및 데이터 배선(34)과, 상기 데이터 배선으로부터 일정간격 이격된 전원배선(35)이 형성되어 있어, 하나의 서브픽셀 영역(P)을 정의한다.

- <20> 상기 게이트 배선과 데이터 배선의 교차지점에는 어드레싱 엘리먼트(addressing element)인 스위칭 박막트랜지스터(switching TFT, Ts)가 형성되어 있고, 이 스위칭 박막트랜지스터(Ts) 및 전원배선과 연결되는 스토리지 캐패시터(Cst)가 형성되어 있다. 그리고, 상기 스토리지 캐패시터(Cst) 및 전원배선 사이에는 전류원 엘리먼트(current source element)인 구동 박막트랜지스터(TD)가 형성되어 있고, 상기 구동 박막트랜지스터(TD)와 연결되는 유기 전계 발광다이오드(Organic Electroluminescent Diode, E)가 구성되어 있다.
- <21> 이때, 상기 유기 전계발광 다이오드(E)는 유기발광물질에 순방향으로 전류를 공급하면, 정공 제공층인 양극(anode electrode)과 전자 제공층인 음극(cathode electrode)간의 P(positive)-N(negative) 접합(Junction)부분을 통해 전자와 정공이 이동하면서 서로 재결합하여, 상기 전자와 정공이 떨어져 있을 때보다 작은 에너지를 가지게 되므로, 이때 발생하는 에너지 차로 인해 빛을 방출하는 원리를 이용하는 것이다.
- <22> 이하, 유기 전계 발광소자의 동작특성을 간략히 설명한다.
- <23> 먼저, 상기 스위칭 박막트랜지스터(TS)의 게이트 전극에 게이트 신호가 인가되면 상기 데이터 배선(34)을 흐르는 전류 신호는 상기 스위칭 박막트랜지스터(TS)를 통해 전압 신호로 바뀌어 구동 박막트랜지스터(TD)의 게이트 전극에 인가된다.
- <24> 이와 같이, 상기 구동 박막트랜지스터(TD)가 동작되어 상기 유기 전계발광 다이오드(E)에 흐르는 전류의 레벨이 정해지며 이로 인해 유기발광층은 그레이 스케일(gray scale)을 구현할 수 있게 된다.
- <25> 이때, 상기 스토리지 캐패시터(CST)에 저장된 신호는 구동 박막트랜지스터의 게이트 전극의 신호를 유지하는 역할을 하기 때문에, 상기 스위칭 박막트랜지스터(TS)가 오프 상태가 되더라도 다음신호가 인가될 때까지 상기 유기 전계발광 다이오드(E)에 흐르는 전류의 레벨을 일정하게 유지할 수 있게 된다.
- <26> 도 2는 종래기술에 따른 유기 전계 발광소자의 박막트랜지스터 어레이부의 한 화소를 도시한 확대 평면도이다.
- <27> 일반적으로, 능동 매트릭스형 박막트랜지스터 어레이부는, 전술한 바와 같이, 기판(12)에 정의된 다수의 화소마다 스위칭 박막트랜지스터(TS)와 구동 박막트랜지스터(TD)와 스토리지 캐패시터(Cst)가 구성되며, 동작의 특성에 따라 상기 스위칭 박막트랜지스터(TS) 또는 구동 박막트랜지스터(TD)는 각각 하나 이상의 박막트랜지스터의 조합으로 구성될 수 있다.
- <28> 이때, 상기 기판(12)은 투명한 절연 기판을 사용하며, 그 재료로는 유리나 플라스틱을 예를 들 수 있다.
- <29> 도시한 바와 같이, 기판(12)상에 서로 소정 간격 이격하여 일 방향으로 구성된 게이트 배선(32)과, 상기 게이트 배선(32)과 절연막을 사이에 두고 서로 교차하는 데이터 배선(34)이 구성된다.
- <30> 동시에, 상기 데이터 배선(34)과 평행하게 이격된 위치에 일 방향으로 전원 배선(35)이 구성된다.
- <31> 상기 스위칭 박막트랜지스터(TS)와 구동 박막트랜지스터(TD)로 각각 게이트 전극(36,38)과 액티브층(40,42)과 소스 전극(46,48) 및 드레인 전극(50,52)을 포함하는 박막트랜지스터가 사용된다.
- <32> 전술한 구성에서, 상기 스위칭 박막트랜지스터(TS)의 게이트 전극(36)은 상기 게이트 배선(32)과 연결되고, 상기 소스 전극(46)은 상기 데이터 배선(34)과 연결된다.
- <33> 상기 스위칭 박막트랜지스터(TS)의 드레인 전극(50)은 상기 구동 박막트랜지스터(TD)의 게이트 전극(38)과 콘택홀(54)을 통해 연결된다.
- <34> 상기 구동 박막트랜지스터(TD)의 소스 전극(48)은 상기 전원 배선(35)과 콘택홀을 통해 연결되고, 드레인 전극(52)은 콘택홀을 통해 화소전극(17)과 연결된다.
- <35> 이때, 상기 전원 배선(35)과 그 하부의 다결정 실리콘층인 제 1 전극(16)은 절연막을 사이에 두고 겹쳐져 스토리지 캐패시터(Cst)를 형성한다.

발명이 이루고자 하는 기술적 과제

- <36> 그러나, 상기와 같은 종래 기술에 의한 유기 전계발광소자는 다음과 같은 문제점이 있다.
- <37> 전술한 바와 같이 구성된 박막트랜지스터 어레이부를 포함하는 유기전계 발광소자의 구성에서, 상기 전원 배선(35)은 데이터 배선을 통해 넘어온 신호를 저장하는 스토리지 캐패시터의 역할과 구동 트랜지스터를 거쳐 흘러들어온 전류가 안정적으로 밖으로 빠져나갈 수 있는 통로 역할을 하게 된다.

- <38> 이러한 전원배선은, 그 배선에 걸리는 전압강하가 적어야 패널 상의 화질이 균일하게 된다.
- <39> 이러한, 전압강하에 따른 화질의 균일도를 개선하기 위한 방법으로 전원배선의 선폭을 최대 크게 가져가거나 또는 다른 방법으로 전원배선의 저항을 최대한 작게 가져가야 한다.
- <40> 하지만 실제 어레이부의 레이아웃(layout) 구성에서 전원배선의 선폭을 무한정 크게 가져가는데는 어려움이 있다. 왜냐하면 종래의 일반적인 구성은 상기 전원배선을 게이트 배선과 동일층 동일물질로 구성하기 때문이다.
- <41> 따라서, 종래의 레이아웃(layout) 구성으로는 전원 배선의 선폭을 크게 하는데 한계가 있으며, 이로 인해 화질 불균일이 해결되기 어려운 문제점이 있다.
- <42> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 각 서브 픽셀에 서로 분리설계된 제 1, 제2 전원배선을 구성하여, 제 1 전원배선은 스토리지 커패시터 역할을 하게 하고, 제 2 전원배선은 전원배선의 저항 감소용으로 사용되 인접하는 서브픽셀 사이에 배치하여 인접하는 서브픽셀이 하나의 제 2 전원배선을 공유하도록 하는 유기 전계발광소자를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <43> 상기와 같은 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자는 서로 이격되어 대향합착되는 제 1, 제 2 기판과, 상기 제 1 기판 상에 일렬로 배열된 게이트 배선과, 상기 게이트 배선으로부터 이격되는 제 1 전원배선과, 상기 게이트 배선에 수직교차하여 4개의 서브픽셀로 분할되는 다수의 픽셀을 정의하는 데이터 배선과, 상기 서로 인접하는 게이트 배선 사이에 배치되거나 또는 서로 인접하는 데이터 배선 사이에 배치되어 인접하는 서브픽셀이 서로 공유하는 제 2 전원배선과, 상기 서브픽셀에 구비되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 구동 박막트랜지스터의 드레인 전극에 연결되는 콘택전극과, 상기 제 2 기판 상에 차례로 적층되는 제 1 전극 및 유기발광층과, 상기 유기발광층 상에 형성되고 상기 콘택전극에 연결되는 제 2 전극을 포함하여 구성되는 것을 특징으로 한다.
- <44> 이하, 첨부된 도면을 참조하여 본 발명에 의한 유기 전계발광소자를 설명하면 다음과 같다.
- <45> 도 3은 본 발명에 의한 유기 전계발광소자의 평면도이고, 도 4는 도 3의 I-I'의 절단면도이다.
- <46> 본 발명에 의한 유기 전계발광소자는 스위칭 박막트랜지스터(Ts) 및 구동 박막트랜지스터(Tp)가 구비된 박막트랜지스터 어레이부와, 제 1 전극, 유기발광층 및 제 2 전극이 적층 형성된 유기전계 발광부가 각각 제 1, 제 2 기판 상에 형성되는 듀얼플레이트 구조로 제작되는 것을 특징으로 하는바, 상기 제 1, 제 2 기판은 콘택전극에 의해 전기적으로 연결된다.
- <47> 구체적으로, 상기 제 1 기판(111) 상에는, 도 3 및 도 4에 도시된 바와 같이, 일렬로 배열된 게이트 배선(112)과 상기 게이트 배선에 수직교차하며 게이트 절연막(113)에 의해 서로 절연되는 데이터 배선(115)에 의해서 다수개의 픽셀이 정의되며, 여기서 각 픽셀은 4개의 서브픽셀로 분할된다.
- <48> 그리고, 상기 게이트 배선으로부터 일정간격 이격되는 제 1 전원배선(135)과, 상기 서로 인접하는 게이트 배선 사이에 배치되거나 또는 서로 인접하는 데이터 배선 사이에 배치되어 인접하는 제 2 전원배선(191, 192)이 더 구비된다. 이때, 상기 제 1, 제 2 전원배선에는 Vss 신호가 인가되는데, 상기 제 1 전원배선은 스토리지 커패시터 역할을 하고, 제 2 전원배선은 전원배선의 저항감소용으로 사용한다.
- <49> 여기서, 제 1 전원배선은 상기 게이트 배선(112)에 평행하도록 형성되며, 상기 게이트 배선과 동일층에 구비되는데, 상기 제 1 전원배선 상에는 상기 제 1 전원배선으로부터 절연되는 커패시터 전극(132)이 더 오버랩되어 스토리지 커패시터를 구성한다. 상기 커패시터 전극(132)은 상기 데이터 배선(115)과 동일층에 구비되며, 제 1 전원배선과 커패시터 전극 사이에는 게이트 절연막(113)이 개재된다.
- <50> 특히, 본 발명은 상기 제 2 전원배선(152)이, 인접하는 게이트 배선(112) 사이 또는 인접하는 데이터 배선(115) 사이에 구비되는데, 상기 제 2 전원배선에 의해서 각 픽셀이 4개의 서브픽셀로 분할되는 것을 특징으로 하며, 결과적으로 인접하는 서브픽셀이 하나의 제 2 전원배선을 공유하게 된다.
- <51> 일례로, 상하좌우로 인접하여 하나의 픽셀을 구성하는 4개의 서브픽셀에서, 상부의 서브픽셀과 하부의 서브픽셀 사이에 제 2 전원배선이 형성될 수 있는바, 이 경우 제 2 전원배선은 상기 게이트 배선과 평행하게 형성된다.
- <52> 다른 실시예로, 상하좌우로 인접하여 하나의 픽셀을 구성하는 4개의 서브픽셀에서, 좌측의 서브픽셀과 우측의 서브픽셀 사이에 제 2 전원배선이 형성될 수 있는바, 이 경우 제 2 전원배선은 상기 데이터 배선과 평행하게 형

성된다.

- <53> 또 다른 실시예로, 도 3에 도시한 바와 같이, 상하좌우로 인접하여 하나의 픽셀을 구성하는 4개의 서브픽셀에서, 상부의 서브픽셀과 하부의 서브픽셀 사이에 제 2 전원배선이 형성됨과 동시에 좌측의 서브픽셀과 우측의 서브픽셀 사이에 또다른 제 2 전원배선이 형성될 수 있는바, 상,하부 서브픽셀 중간에 구비되는 제 2 전원배선은 상기 게이트 배선에 평행하게 형성되고 좌,우측 서브픽셀 중간에 구비되는 제 2 전원배선은 상기 데이터 배선과 평행하게 형성된다. 이때, 게이트 배선에 평행하는 제 2 전원배선과 상기 데이터 배선에 평행하는 제 2 전원배선이 서로 교차하는데, 서로 교차하는 지점에서 콘택홀(190)을 통해 서로 콘택된다.
- <54> 상기 3가지 실시예에서, 상기 게이트 배선에 평행하는 제 2 전원배선은 상기 게이트 배선과 동일층에 구비되고, 상기 데이터 배선에 평행하는 제 2 전원배선은 상기 데이터 배선과 동일층에 구비된다.
- <55> 이러한 구성의 박막트랜지스터 어레이부는 하나의 픽셀 내에 설계되는 서브-픽셀이 제 2 전원배선을 중심으로 상/하/좌/우로 미리형태를 구성하게 된다.
- <56> 이와같이, 본 발명에 의한 서브픽셀은 전원배선을 두개로 분리 설계하여 하나는 스토리지 커패시터용으로 사용하고 다른 하나는 전원배선의 저항감소용으로 사용하는 것을 특징으로 한다.
- <57> 여기서, 스토리지 커패시터용으로 사용되는 제 1 전원배선은 필요한 용량의 스토리지 커패시턴스의 달성을 위해서 꼭 필요한 크기만 반영하여 형성하고, 저항감소용으로 사용되는 제 2 전원배선은 인접하는 서브픽셀이 마주 보는 영역에 배치하여 각 서브픽셀이 제 2 전원배선 면적을 반씩 차지하도록 형성한다.
- <58> 이로써, 인접하는 서브픽셀간의 전원배선 공유를 통해 공유영역의 50%만큼의 저항 감소 효과가 있게 되며, 저항 감소를 통해 서브픽셀 구동시 발생하는 전류의 흐름을 원활하게 할 수 있게 된다. 결과적으로 패널 위치별 휘도 균일도 개선되는 효과가 생긴다.
- <59> 한편, 상기 게이트 배선(112)과 데이터 배선(115)의 교차지점에는 스위칭 박막트랜지스터(Ts)가 배치되고, 서브-픽셀의 대부분 영역에 구동 박막트랜지스터(Tp)가 배치된다.
- <60> 상기 스위칭 박막트랜지스터 및 구동 박막트랜지스터는 각각 게이트 전극(112a,122), 액티브층(114,124), 소스 전극(115a,125) 및 드레인 전극(115b,125)으로 구성되며, 상기 액티브층과 소스/드레인 전극 사이에는 상기 소스/드레인 전극과 동일한 패턴의 오믹콘택층(114a, 124a)이 더 구비되어 콘택특성을 향상시킨다.
- <61> 여기서, 상기 액티브층(114a,114b)이 다결정실리콘인 경우, 상기 스위칭 박막트랜지스터 및 구동 박막트랜지스터는 게이트 전극이 상부에 배치되는 탑-게이트형 박막트랜지스터가 되고, 상기 액티브층을 비정질실리콘으로 형성할 수도 있는데, 이 경우엔 게이트 전극이 하부에 배치되는 버텀-게이트형 박막트랜지스터로 구성된다.
- <62> 도 4에 도시된 바와 같이, 본 발명에 의한 스위칭 박막트랜지스터 및 구동 박막트랜지스터는 버텀-게이트형 트랜지스터인데, 기판(111) 상에서 게이트 배선과 동일층에 형성되는 게이트 전극(112a, 122)과, 게이트 절연막(113)에 의해 상기 게이트 전극으로부터 절연된 액티브층(114, 124)과, 상기 액티브층 상에 형성되고 상기 데이터 배선과 동일층에 형성되는 소스전극(115a, 125a) 및 드레인 전극(115b, 125b)으로 구성된다. 이때, 상기 소스전극과 드레인 전극 사이의 액티브층이 채널영역이 된다.
- <63> 상기 스위칭 박막트랜지스터의 게이트 전극(112a)은 게이트 배선(112)과 일체형으로 형성되고, 소스 전극(115a)은 데이터 배선(115)과 일체형으로 형성되고, 드레인 전극(115b)은 상기 소스전극으로부터 일정간격 이격되어 형성되며 콘택홀(118)을 통해 구동 박막트랜지스터의 게이트 전극(122)에 연결된다.
- <64> 상기 구동 박막트랜지스터의 게이트 전극(122)은 서브-픽셀의 거의 대부분 영역에 형성되고, 소스전극은 게이트 전극의 네 모서리 부분에 형성되며, 드레인 전극은 소스전극과 일정간격 이격되도록 상기 소스전극 내부에 섬(island) 모양으로 형성되는데, 상기 구동 박막트랜지스터의 게이트 전극(112b)은 연결부(150) 및 콘택홀(119)을 통해 상기 스위칭 박막트랜지스터의 드레인 전극에 연결되고, 상기 소스 전극(125a)은 상기 제 2 전원배선(192)과 일체형으로 형성되며, 상기 드레인 전극은 콘택홀(120)을 통해 콘택전극(미도시)에 연결된다, 상기 콘택전극은 제 2 기판의 제 2 전극과 접촉하게 된다.
- <65> 상기 콘택전극은 보호막(116) 상에 형성되는 콘택 스페이서의 표면을 따라 형성되는데, 상기 콘택 스페이서는 제 1, 제 2 기판 사이의 셀갭 높이로 형성된다.
- <66> 도시하지는 않았으나, 제 2 기판 상에는 투명한 정공주입층인 제 1 전극이 형성되고, 그 위에는 각 서브-픽셀마다 독립적으로 구성된 유기발광층이 형성되며, 그 위에는 전자주입층인 제 2 전극이 적층된다.

<67> 그리고, 상기 유기발광층은 상기 제 1 전극과 근접한 정공 주입층 및 정공 수송층과, 각 서브-픽셀마다 특유의 빛을 발광하는 주 발광층과, 제 2 전극과 근접한 전자 주입층 및 전자 수송층으로 이루어지며, 각 서브-픽셀마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패터닝함으로써 적(R), 녹(G), 청(B)의 컬러를 표현한다.

<68> 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

<69> 상기와 같은 본 발명의 유기 전계발광소자는 다음과 같은 효과가 있다.

<70> 본 발명에 의한 서브픽셀은 전원배선을 두개로 분리 설계하여 하나는 스토리지 커패시터용으로 사용하고 다른 하나는 전원배선의 저항감소용으로 사용하는 것을 특징으로 한다.

<71> 여기서, 스토리지 커패시터용으로 사용되는 제 1 전원배선은 필요한 용량의 스토리지 커패시턴스의 달성을 위해 꼭 필요한 크기만 반영하여 형성하고, 저항감소용으로 사용되는 제 2 전원배선은 인접하는 서브픽셀이 마주 보는 영역에 배치하여 각 서브픽셀이 제 2 전원배선 면적을 반씩 차지하도록 형성한다.

<72> 이로써, 인접하는 서브픽셀간의 전원배선 공유를 통해 공유영역의 50%만큼의 저항 감소 효과가 있게되며, 저항 감소를 통해 서브픽셀 구동시 발생하는 전류의 흐름을 원활하게 할 수 있게 된다. 결과적으로 패널 위치별 휘도 균일도 개선되는 효과가 생긴다.

<73> 한편, 제 2 전원배선의 공유는 전원배선의 저항 감소만의 특성 뿐만 아니라 내부 전원배선의 개수를 줄여 서브 픽셀 내부의 레이아웃 상의 마진을 확보하여 구동 트랜지스터의 디자인 영역을 증대시킨다. 이로써, 구동 박막 트랜지스터의 W/L(채널의 폭과 길이)을 크게 설계할 수 있게 되며, 결과적으로 구동 트랜지스터의 수명이 길어진다.

<74> 결론적으로, 십자가 형태의 제 2 전원배선을 구성하여 상/하/좌/우 4개의 서브픽셀을 하나의 픽셀로 구성하여 전원배선의 설계 영역을 줄일 수 있고 동시에 전원배선의 저항을 감소시켜 전원배선의 전압 라이징을 막을 수 있으며, 레이아웃 상의 디자인 마진을 갖게 되어 궁극적으로 구동 트랜지스터의 수명을 증가시킬 수 있게 된다.

도면의 간단한 설명

<1> 도 1은 유기 전계 발광소자의 등가회로도.

② 도 2는 종래 기술에 의한 유기 전계발광소자의 평면도.

<3> 도 3은 본 발명에 의한 유기 전계발광소자의 평면도.

<4> 도 4는 도 3의 I-I'의 절단면도.

<5> *도면의 주요 부분에 대한 부호설명

<6> 111 : 제 1 기관 112a, 122 : 게이트 전극

<7> 114, 124 : 액티브층 115a, 125a : 소스전극

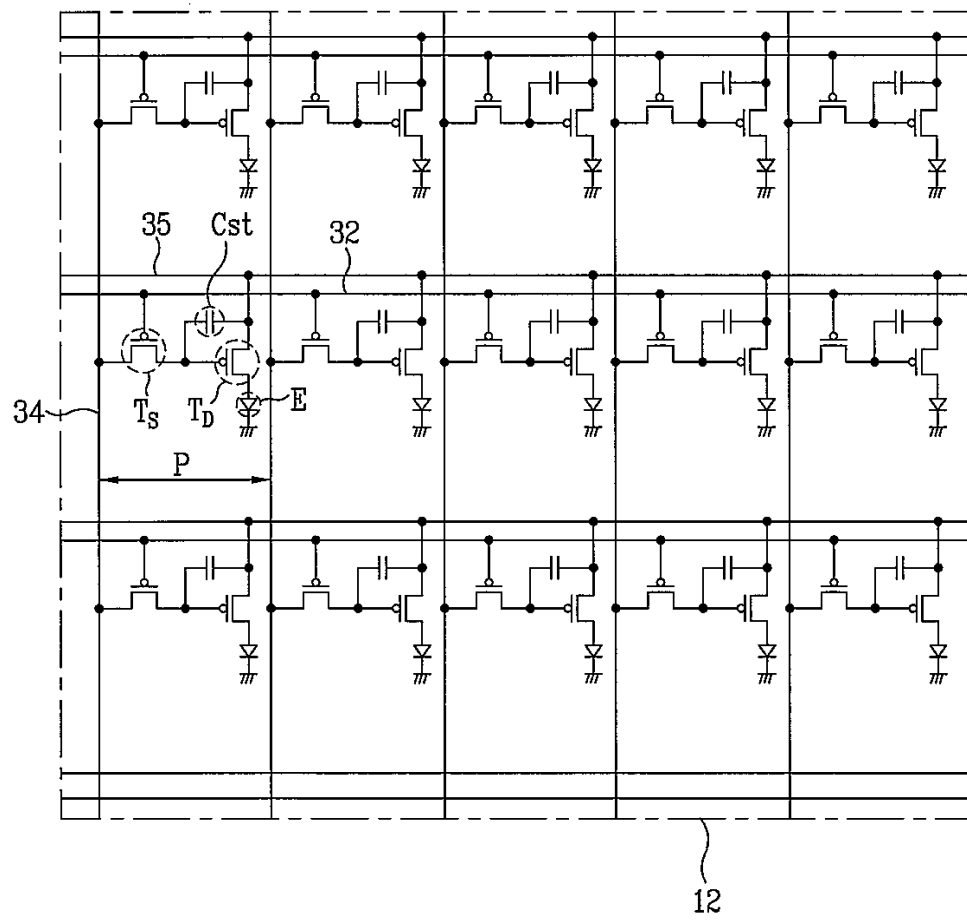
<8> 115b, 125b : 드레인 전극 116 : 보호막

135 : 제 1 전원배선 191, 192 : 제 2 전원배선

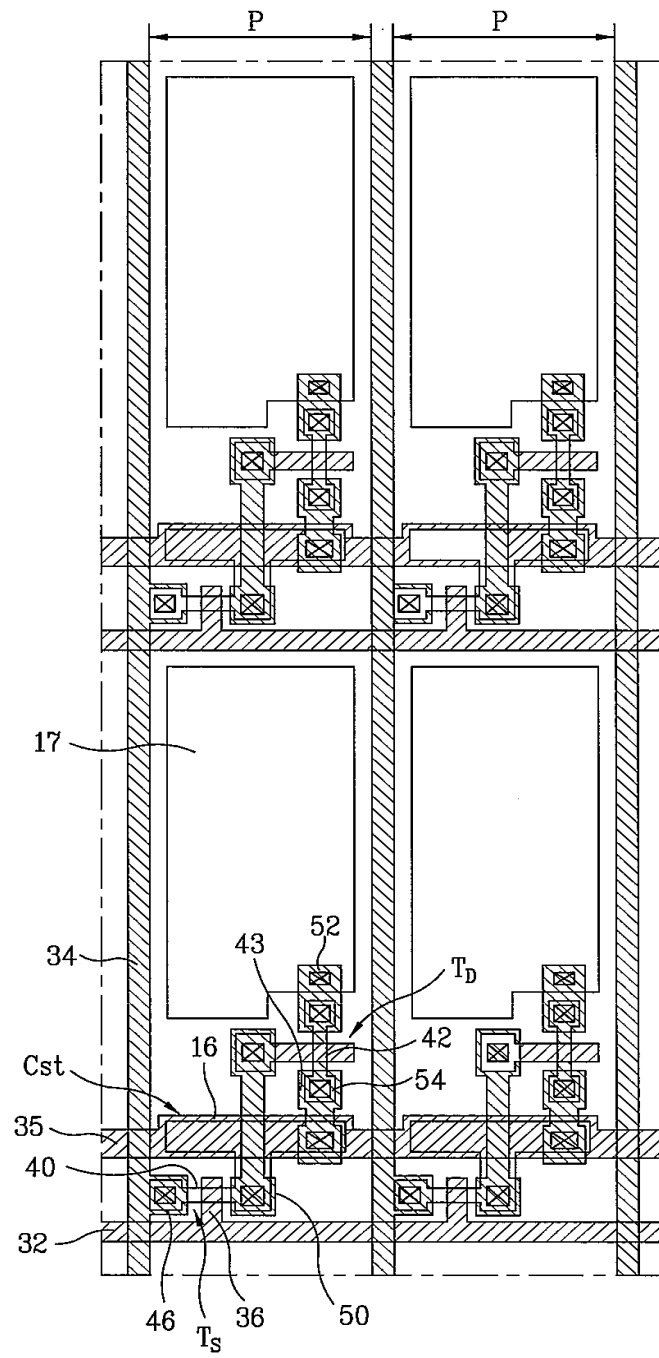
<10> 118, 119, 120, 190 : 콘택홀

도면

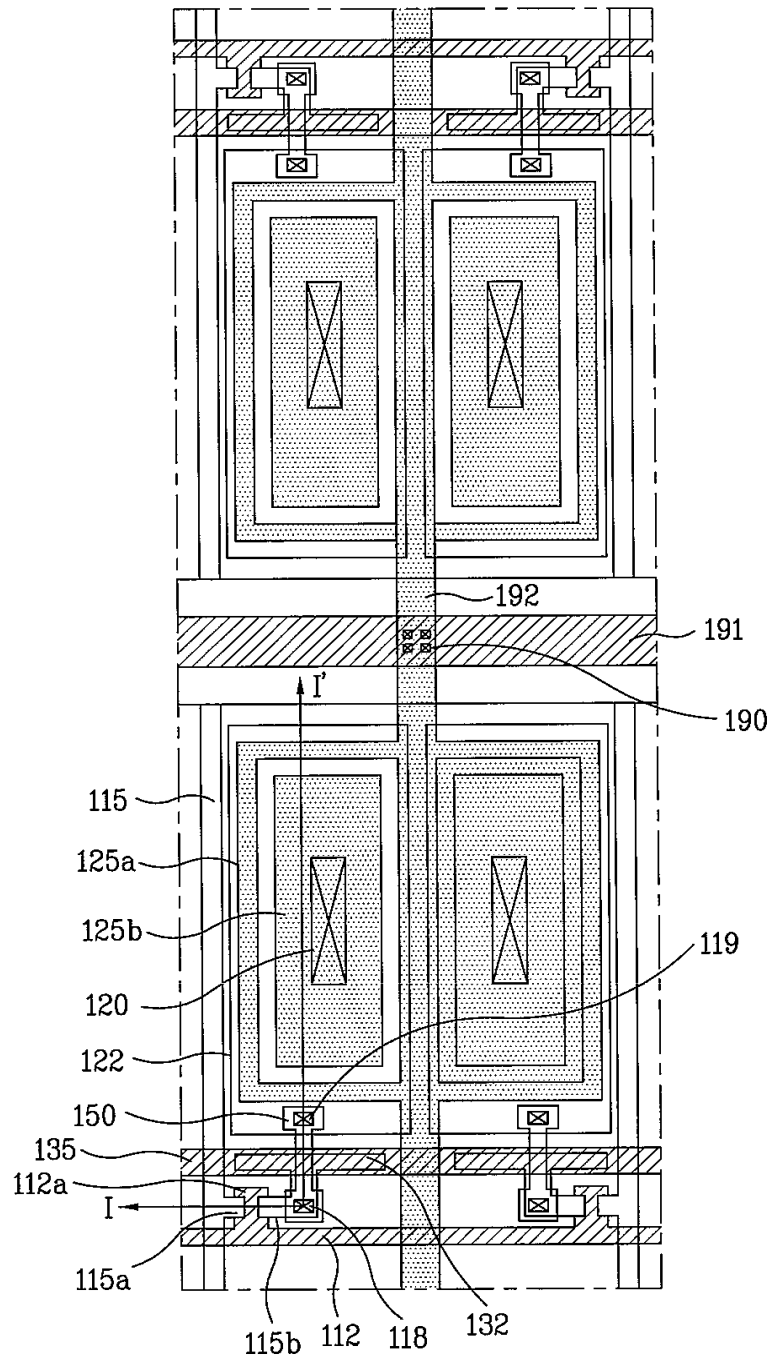
도면1



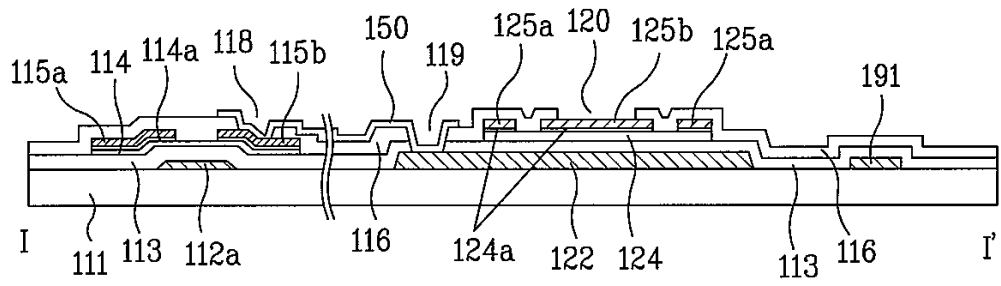
도면2



도면3



도면4



专利名称(译)	有机电致发光器件		
公开(公告)号	KR1020080062309A	公开(公告)日	2008-07-03
申请号	KR1020060137924	申请日	2006-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HEE DONG		
发明人	CHOI, HEE DONG		
IPC分类号	H05B33/02		
CPC分类号	G09G3/3233 G09G3/3241 G09G2300/0426 G09G2300/0842 H01L27/3262 H01L27/3265		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR101319319B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光器件 (DUAL PLATE OLED : DPOLED) , 其中子像素布置用于子像素之间的电源线的电阻降级并且相邻的电源线共用一条电源线。第二电源线, 配置在子像素上的开关薄膜晶体管和驱动薄膜晶体管, 连接到驱动薄膜晶体管的漏电极的接触电极, 第一电极和有机发光层所述第二电极和所述第二电极彼此分开并包括所述第二电源线, 所述开关薄膜晶体管和配置在所述子像素上的驱动薄膜晶体管, 所述接触电极连接到所述驱动薄膜的漏极电极晶体管, 第一电极和有机电极包括发光层和第二电极。第一电源线与栅极布线分离并且与栅极布线平行布置。第二水平电源线形成在栅极布线之间, 它与所限定的数据线相邻, 并且相邻, 以便与栅极布线平行, 第二垂直电源线形成在数据线和相邻的数据线之间, 以便与数据线平行。多个像素在栅极布线中垂直交叉并且被划分为4的子像素。第一电极和有机发光层依次层叠在第二基板上。形成的第二电极连接到有机发光层上的接触电极。在2个4个子像素中相邻的子像素共享第二垂直度电力线。DPOLED, 和电源线。

