



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0062308
(43) 공개일자 2008년07월03일

(51) Int. Cl.

H05B 33/10 (2006.01) H05B 33/02 (2006.01)

(21) 출원번호 10-2006-0137923

(22) 출원일자 2006년12월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최희동

충남 서산시 음암면 탑곡리 3구 178번지

(74) 대리인

김용인, 박영복

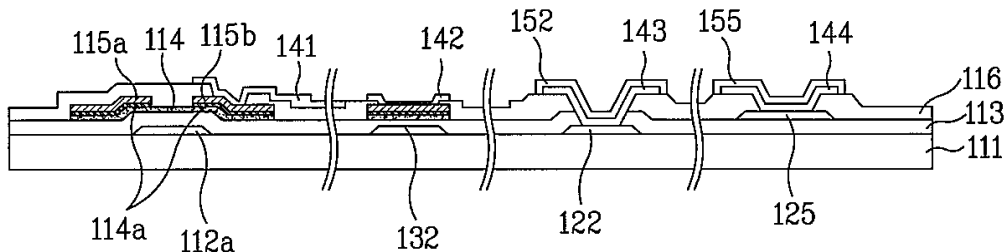
전체 청구항 수 : 총 17 항

(54) 유기 전계발광소자 및 그 제조방법

(57) 요약

본 발명은 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자(DUAL PLATE OLED : DPOLED)에 관한 것으로, 특히 제 1 기판의 액티브 영역에 형성되어 서브-픽셀을 정의하는 게이트 배선, 데이터 배선 및 전력 공급선과, 상기 서브-픽셀 내부에 각각 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 구동 박막트랜지스터에 연결되는 제 1 콘택전극과, 상기 게이트 배선 및 데이터 배선으로부터 각각 연장되어 패드부 영역에 형성되는 게이트 패드 및 데이터 패드와, 상기 게이트 패드 상부에 차례로 적층되어 상기 게이트 패드에 콘택되는 제 2 콘택전극 및 제 1 산화방지막과, 상기 데이터 패드 상부에 차례로 적층되어 상기 데이터 패드에 콘택되는 제 3 콘택전극 및 제 2 산화방지막을 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도4



특허청구의 범위

청구항 1

제 1 기관의 액티브 영역에 형성되어 서브-픽셀을 정의하는 게이트 배선, 데이터 배선 및 전력 공급선과,
 상기 서브-픽셀 내부에 각각 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와,
 상기 구동 박막트랜지스터에 연결되는 제 1 콘택전극과,
 상기 게이트 배선 및 데이터 배선으로부터 각각 연장되어 패드부 영역에 형성되는 게이트 패드 및 데이터 패드와,
 상기 게이트 패드 상부에 차례로 적층되어 상기 게이트 패드에 콘택되는 제 2 콘택전극 및 제 1 산화방지막과,
 상기 데이터 패드 상부에 차례로 적층되어 상기 데이터 패드에 콘택되는 제 3 콘택전극 및 제 2 산화방지막과,
 상기 제 1 기관에 대향합착되는 제 2 기관 상에서 차례로 적층되는 제 1 전극, 유기발광층 및 제 2 전극을 포함하여 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 2

제 1 항에 있어서,
 상기 액티브 영역과 패드부 영역 사이에 VDD 패드가 더 구비되고, 상기 VDD패드에 콘택되는 제 2 콘택전극이 더 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 3

제 2 항에 있어서,
 상기 VDD패드는 상기 데이터 배선과 동일층에 구비되는 것을 특징으로 하는 유기 전계발광소자.

청구항 4

제 2 항에 있어서,
 상기 제 1 콘택전극은 상기 제 2 전극에 전기적으로 연결되고, 상기 제 2 콘택전극은 상기 제 1 전극에 전기적으로 연결되는 것을 특징으로 하는 유기 전계발광소자.

청구항 5

제 2 항에 있어서,
 상기 제 1, 제 2, 제 3 및 제 4 콘택전극은 동일층에 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 6

제 2 항에 있어서,
 상기 제 1, 제 2, 제 3 및 제 4 콘택전극은 금속재질인 것을 특징으로 하는 유기 전계발광소자.

청구항 7

제 1 항에 있어서,
 상기 제 1, 제 2 산화방지막은 투명한 도전물질인 것을 특징으로 하는 유기 전계발광소자.

청구항 8

제 1 항에 있어서,
 상기 제 1, 제 2 산화방지막은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), AZO, ZnO인 것을 특징으로 하는 유기 전계발광소자.

청구항 9

제 1 기관의 액티브 영역에 게이트 배선 및 게이트 절연막에 의해서 상기 게이트 배선으로부터 절연되는 데이터 배선 및 전력공급선을 형성하여 서브-픽셀을 정의하는 단계와,

상기 제 1 기관의 패드부 영역에 상기 게이트 배선으로부터 연장되는 게이트 패드 및 상기 데이터 배선으로부터 연장되는 데이터 패드를 형성하는 단계와,

상기 서브-픽셀 내부에 스위칭 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계와,

상기 구동 박막트랜지스터를 포함한 전면에 보호막을 형성하는 단계와,

상기 보호막 상에 금속물질을 증착하고 패터닝하여 상기 구동 박막트랜지스터, 게이트 패드, 데이터 패드에 각각 콘택되는 제 1, 제 2, 제 3 콘택전극을 형성하는 단계와,

상기 제 2, 제 3 콘택전극이 노출되도록 포토레지스트 패터를 형성하는 단계와,

상기 포토레지스트 패터를 포함한 전면에 투명한 도전물질을 증착하고 상기 포토레지스트 패터를 리프트-오프하여 상기 제 2, 제 3 콘택전극을 커버하는 제 1, 제 2 산화방지막을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 10

제 9 항에 있어서,

상기 액티브 영역과 패드부 영역 사이에 VDD 패드를 더 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 11

제 10 항에 있어서,

상기 VDD패드는 상기 데이터 배선을 형성하는 단계에서 동시에 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 12

제 10 항에 있어서,

상기 제 1, 제 2, 제 3 콘택전극을 형성하는 단계에서, 상기 VDD패드에 콘택되는 제 4 콘택전극을 더 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 13

제 9 항에 있어서,

상기 제 1 콘택전극은 상기 구동박막트랜지스터의 드레인 전극 상부의 보호막을 제거하여 형성된 콘택홀을 통해 상기 구동박막트랜지스터에 콘택되는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 14

제 9 항에 있어서,

상기 제 2 콘택전극은 상기 게이트 패드 상부의 게이트 절연막 및 보호막을 제거하여 형성된 콘택홀을 통해 상기 게이트 패드에 콘택되고,

상기 제 3 콘택전극은 상기 데이터 패드 상부의 보호막을 제거하여 형성된 콘택홀을 통해 상기 데이터 패드에 콘택되는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 15

제 9 항에 있어서,

상기 금속물질은 Mo(몰리브덴)인 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 16

제 9 항에 있어서,

상기 투명한 도전물질은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), AZO, ZnO인 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 17

제 10 항에 있어서,

상기 제 1 기판에 대향합착되는 제 2 기판 상에,

상기 제 2 콘택전극에 연결되는 제 1 전극을 형성하는 단계와,

상기 제 1 전극 상에 유기발광층을 형성하는 단계와,

상기 유기발광층 상에 상기 제 1 콘택전극에 연결되는 제 2 전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 전계발광소자(Electroluminescence Display Device ; 이하, ELD라 함)에 관한 것으로 특히, 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자 및 그 제조방법에 관한 것이다.
- <15> 최근들어, 평판표시장치에 대한 연구가 활발한데, 그 중에서 각광받고 있는 것으로 LCD(Liquid Crystal Displays), FED(Field Emission Displays), ELD(Electroluminescence Device), PDP(Plasma Display Panels) 등이 있다.
- <16> 이 중, 현재 PCS(personal communication service)를 비롯한 개인 정보 단말기, 노트북, TV 등의 경우 액정표시소자가 널리 사용되고 있으나 시야각이 좁고 응답속도가 느리다는 문제 때문에, 자발광의 유기 전계발광소자가 주목받고 있다.
- <17> 유기 전계발광소자는 유기발광층 양단에 형성된 음극 및 양극에 전계를 가하여 유기발광층 내에 전자와 정공을 주입 및 전달시켜 서로 결합하게 함으로써, 이때의 결합 에너지에 의해 발광되는 전계발광(EL;electroluminescence) 현상을 이용한 것이다. 즉, 전자와 정공이 쌍을 이룬 후 여기상태(excite state)로부터 기저상태(ground state)로 떨어지면서 발광한다.
- <18> 이러한, 유기 전계발광소자는 응답속도가 빠르고 휘도가 우수하며 박막화로 인한 저전압 구동을 실현시킬 수 있을 뿐만 아니라, 가시영역의 모든 색상을 구현할 수 있어 현대인의 다양한 기호에 맞출 수 있는 장점이 있다. 또한, 플라스틱과 같이 휘 수 있는(flexible) 투명기판 위에도 소자를 형성할 수 있다.
- <19> 또한, 저전압에서 구동할 수 있고, 전력 소비가 비교적 적으며, 녹색, 적색, 청색의 3가지 색을 쉽게 구현할 수 있기 때문에 차세대 평판디스플레이에 적합한 소자이다.
- <20> 이하, 액티브 매트릭스형 유기전계발광 소자의 기본적인 구조 및 동작특성에 대해서 도면을 참조하여 상세히 설명한다.
- <21> 도 1은 유기 전계발광소자의 등가회로도이고, 도 2는 종래 기술에 의한 유기 전계발광소자의 단면도이다.
- <22> 도 1에 도시된 바와 같이, 수직교차하는 게이트 배선(GL) 및 데이터 배선과, 상기 데이터 배선으로부터 일정간격 이격된 전력공급배선(power supply line, PSL)이 형성되어 있어, 하나의 서브픽셀 영역(SP)을 정의한다.

- <23> 상기 게이트 배선과 데이터 배선의 교차지점에는 어드레싱 엘리먼트(addressing element)인 스위칭 박막트랜지스터(switching TFT, SwT)가 형성되어 있고, 이 스위칭 박막트랜지스터(SwT) 및 전력 공급배선과 연결되는 스토리지 캐패시터(CST)가 형성되어 있다. 그리고, 상기 스토리지 캐패시터(CST) 및 전력 공급배선 사이에는 전류원 엘리먼트(current source element)인 구동 박막트랜지스터(DrT)가 형성되어 있고, 상기 구동 박막트랜지스터(DrT)와 연결되는 유기전계발광 다이오드(Electroluminescent Diode, E)가 구성되어 있다.
- <24> 이때, 상기 유기전계발광 다이오드(E)는 유기발광물질에 순방향으로 전류를 공급하면, 정공 제공층인 양극(anode electrode)과 전자 제공층인 음극(cathode electrode)간의 P(positive)-N(negative) 접합(Junction)부분을 통해 전자와 정공이 이동하면서 서로 재결합하여, 상기 전자와 정공이 떨어져 있을 때보다 작은 에너지를 가지게 되므로, 이때 발생하는 에너지 차로 인해 빛을 방출하는 원리를 이용하는 것이다.
- <25> 이러한 유기전계발광 소자는 어레이 소자와 유기전계발광 다이오드가 동일 기판 상에 적층된 구조의 유기전계발광 소자는 어레이 소자 및 유기전계발광 다이오드가 형성된 기판과 별도의 인캡슐레이션용 기판의 합착을 통해 소자를 제작하게 되는데 이 경우, 어레이 소자의 수율과 유기전계발광 다이오드의 수율의 곱이 유기전계발광 소자의 수율을 결정하기 때문에 후반 공정에 해당되는 유기전계발광 다이오드 공정에 의해 전체 공정 수율이 크게 제한되는 문제점이 있다.
- <26> 따라서 이러한 문제점을 해결하고자 어레이 소자 및 유기전계발광 다이오드를 서로 다른 기판에 형성하고, 상기 두 기판을 전기적으로 도통되도록 합착하여 구성한 듀얼패널 타입의 유기전계 발광 소자가 제안되었다.
- <27> 도 2는 종래의 어레이 소자와 유기전계발광 다이오드가 각각 서로 다른 기판에 구성된 듀얼패널 타입 유기전계 발광소자의 단면도이다.
- <28> 유기전계 발광소자는 제 1, 제 2 기판이 서로 대향되게 배치되어 있고, 화상을 표시하는 영역인 액티브영역과 그 외측의 비표시영역으로 구분된다.
- <29> 구체적으로, 액티브 영역에는, 도 2에 도시된 바와 같이, 일렬로 배열된 게이트 배선(미도시)과, 상기 게이트 배선에 교차되며 서로 일정간격으로 이격되는 데이터 배선(미도시) 및 전력 공급선(미도시)과, 상기 게이트 배선 및 데이터 배선의 교차 지점에 구비되는 스위칭 박막트랜지스터(미도시)와, 상기 게이트 배선 및 전력공급선의 교차 지점에 구비되는 구동 박막트랜지스터(Tp)가 형성되는데, 상기 스위칭 박막트랜지스터의 드레인 전극이 상기 구동 박막트랜지스터의 게이트 전극(12a)에 연결되고, 상기 구동 박막트랜지스터(TD)의 소스 전극(15a)은 상기 전력공급선과 콘택홀을 통해 연결되고, 상기 구동 박막트랜지스터의 드레인 전극(15b)이 화소전극(41)과 일체형으로 형성된다.
- <30> 상기 게이트 배선, 데이터 배선 및 전력공급선에 의해 하나의 서브-픽셀이 정의되고, 이러한 서브-픽셀 내부에 스위칭 박막트랜지스터와 구동 박막트랜지스터가 하나씩 구비된다.
- <31> 그리고, 패드부 영역에는 상기 게이트 배선(12)에서 연장 형성되는 게이트 패드(22)와, 상기 데이터 배선(15)에서 연장 형성되는 데이터 패드(25)가 구비되는데, 상기 게이트 패드 및 데이터 패드 상부에는 이들을 각각 커버하는 제 1, 제 2 산화방지막(51, 52)이 각각 형성되어 있다.
- <32> 이때, 액티브 영역과 패드부 영역 사이에는 VDD 패드(35)가 더 구비되는데, 상기 VDD패드 상부에는 콘택전극(24)이 형성되어 제 2 기판의 제 1 전극과 상기 VDD패드를 서로 도통시킨다.
- <33> 여기서, 액티브 영역의 화소전극(41)과, 패드부 영역의 제 1, 제 2 산화방지막(52, 55)과, 액티브 영역과 패드부 영역 사이에 형성된 투명전극(75)은 ITO 등의 투명한 도전물질로 형성한다.
- <34> 한편, 도시하지 않았으나, 제 2 기판 상부에는 투명한 정공 주입전극인 제 1 전극과, 서브 픽셀 경계부에 위치하는 격벽(separator)과, 상기 격벽 내 영역에서 상기 제 1 전극 상부에 형성되는 유기발광층과, 상기 유기발광층 상에 형성되는 전자 주입전극인 제 2 전극이 구비된다.
- <35> 상기 유기발광층(22)은 적(R), 녹(G), 청(B)의 컬러를 표현하게 되는데, 일반적인 방법으로는 상기 각 화소마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패터닝하여 사용한다. 그리고, 상기 유기발광층은 단층 또는 다층으로 구성할 수 있으며, 다층으로 구성할 경우에는 상기 제 1 전극과 근접하여 정공 수송층을 더 구비하고, 상기 제 2 전극과 근접하여 전자 수송층을 더 구비한다.
- <36> 이러한 소자의 제 1 전극 및 제 2 전극에 전계를 인가하면 제 2 전극으로부터 전자가 유기발광층으로 주입되고, 제 1 전극으로부터 정공이 유기발광층으로 주입된다.

- <37> 유기 발광층에 주입된 전자와 정공은 전계하에서 유기 발광층으로 이동하다가 서로 결합하여 엑시톤(exciton)을 형성하고, 엑시톤의 여기상태에 있던 전자가 기저상태로 천이되면서 가시광 영역의 빛을 내게 된다.
- <38> 이 때, 제 2 기관에서 제 1 기관으로 전류의 흐름을 형성하기 위해서 제 1 기관의 패턴과 제 2 기관의 패턴을 서로 콘택시키는데, 두 패턴을 연결하기 위해서, 화소전극(41) 및 투명전극(75) 상에 투명한 도전물질보다 Mo 등의 저항이 낮은 금속물질로 콘택전극(24)을 별도로 형성한다.

발명이 이루고자 하는 기술적 과제

- <39> 그러나, 상기와 같은 종래 기술에 의한 유기 전계발광소자는 다음과 같은 문제점이 있다.
- <40> 즉, 제 1 기관과 제 2 기관의 패턴을 도통시키기 위해서 제 1 기관에 콘택전극을 형성하는데, 상기 콘택전극은 회절노광법을 적용한 포토식각공정으로 화소전극과 동시에 형성할 수 있다.
- <41> 구체적으로, 도 3에 도시된 바와 같이, 보호막(16)이 형성된 기관 전면면에 ITO 등의 투명한 도전물질을 증착하고 포토식각공정으로 패터닝하여 화소전극(41) 및 투명전극(75)과, 패드부 영역의 제 1, 제 2 산화방지막(52, 55)을 패터닝한다. 이후, 상기 패턴들을 포함한 전면면에 Mo 등의 금속물질을 증착하고 그 위에 포토식각공정으로 포토레지스트 패턴(59)을 형성한 뒤, 상기 포토레지스트 패턴을 마스크로 상기 금속물질을 식각하여 상기 화소전극(41) 및 투명전극(75) 상에 동일한 패턴으로 콘택전극(24)을 형성한다.
- <42> 그러나, 콘택전극 형성을 위한 금속물질의 습식식각시 포토레지스트 패턴이 형성되어 있지 않은 부분은 금속이 식각되어 없어지게 되는데, 이때 에천트에 의해 투명한 도전물질로 형성되는 제 1, 제 2 산화방지막이 손상받게 되어 막이 얇아지거나 또는 유실되는 문제점이 있었다.
- <43> 그리고 포토레지스트 패턴이 형성되어 있는 부분도 측면을 통해 에천트가 침투하여 화소전극 및 전원배선이 손상받는 문제점이 있었다.
- <44> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 콘택전극 패터닝시 콘택전극용 에천트에 의해 ITO가 데미지받는 것을 방지하기 위해 콘택전극을 먼저형성하고 리프트-오프 방법에 의해 ITO를 패터닝하는 것을 특징으로 하는 유기 전계발광소자 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <45> 상기와 같은 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자는 제 1 기관의 액티브 영역에 형성되어 서브-픽셀을 정의하는 게이트 배선, 데이터 배선 및 전력 공급선과, 상기 서브-픽셀 내부에 각각 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 구동 박막트랜지스터에 연결되는 제 1 콘택전극과, 상기 게이트 배선 및 데이터 배선으로부터 각각 연장되어 패드부 영역에 형성되는 게이트 패드 및 데이터 패드와, 상기 게이트 패드 상부에 차례로 적층되어 상기 게이트 패드에 콘택되는 제 2 콘택전극 및 제 1 산화방지막과, 상기 데이터 패드 상부에 차례로 적층되어 상기 데이터 패드에 콘택되는 제 3 콘택전극 및 제 2 산화방지막과, 상기 제 1 기관에 대향합착되는 제 2 기관 상에서 차례로 적층되는 제 1 전극, 유기발광층 및 제 2 전극을 포함하여 구성되는 것을 특징으로 한다.
- <46> 그리고, 또다른 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자의 제조방법은 제 1 기관의 액티브 영역에 게이트 배선 및 게이트 절연막에 의해서 상기 게이트 배선으로부터 절연되는 데이터 배선 및 전력공급선을 형성하여 서브-픽셀을 정의하는 단계와, 상기 제 1 기관의 패드부 영역에 상기 게이트 배선으로부터 연장되는 게이트 패드 및 상기 데이터 배선으로부터 연장되는 데이터 패드를 형성하는 단계와, 상기 서브-픽셀 내부에 스위칭 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계와, 상기 구동 박막트랜지스터를 포함한 전면면에 보호막을 형성하는 단계와, 상기 보호막 상에 금속물질을 증착하고 패터닝하여 상기 구동 박막트랜지스터, 게이트 패드, 데이터 패드에 각각 콘택되는 제 1, 제 2, 제 3 콘택전극을 형성하는 단계와, 상기 제 2, 제 3 콘택전극이 노출되도록 포토레지스트 패턴을 형성하는 단계와, 상기 포토레지스트 패턴을 포함한 전면에 투명한 도전물질을 증착하고 상기 포토레지스트 패턴을 리프트-오프하여 상기 제 2, 제 3 콘택전극을 커버하는 제 1, 제 2 산화방지막을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- <47> 즉, AMOLED DOD에서 상/하관을 연결하는 콘택부분은 모두 금속물질로 형성한다. 대개 하부기관은 Mo를 이용하고 상부기관은 Al을 이용하여 중간에 콘택 스페이서(Contact spacer)가 연결역할을 하게 된다. 이 경우 회로가 붙는 부분에 부식방지를 위해 ITO로 산화방지막을 형성하게 되는데 이 경우 Mo 패터닝을 위한 습식식각공정을 진행하게 되면 바로 하부층인 ITO가 손상받게 되어 ITO의 두께가 얇아지거나 심한 경우 산화방지막 자체의 유실이

발생할 수 있다.

- <48> 반대로 Mo를 먼저 형성하고 ITO를 나중에 형성하게 되면 액티브 영역의 Mo에 데미지를 주게되어 패널특성에 좋지 않은 영향을 줄 수 있다.
- <49> 따라서, 본발명은 액티브 영역에 Mo를 형성하고 ITO 산화방지막이 정상적으로 남을 수 있도록 콘택전극 형성과 ITO 산화방지막 형성에 서로 영향을 주지 않는 공정구조 적용을 통해 손상없는 ITO 산화방지막을 형성하고자 하는 것을 특징으로 한다.
- <50> 이하, 첨부된 도면을 참조하여 본 발명에 의한 유기 전계발광소자 및 그 제조방법을 설명하면 다음과 같다.
- <51> 도 3은 종래 기술의 문제점을 설명하기 위한 유기 전계발광소자의 단면도이고, 도 4는 본 발명에 의한 유기 전계발광소자의 단면도이며, 도 5a 내지 도 5e는 본 발명에 의한 유기 전계발광소자의 공정단면도이다.
- <52> 본 발명에 의한 유기 전계발광소자는 스위칭 박막트랜지스터(도시하지 않음) 및 구동 박막트랜지스터(Tp)가 구비된 박막트랜지스터 어레이부와, 제 1 전극, 유기발광층 및 제 2 전극이 차례로 적층 형성된 유기전계 발광부가 각각 제 1, 제 2 기판 상에 형성되는 듀얼플레이트 구조로 제작되는 것을 특징으로 하는바, 상기 제 1, 제 2 기판의 패턴을 도통시키기 위해서 콘택전극(141)을 사용한다.
- <53> 유기 전계발광소자는 화상을 표시하는 영역인 액티브영역과 그 외측의 비표시영역으로 구분되는데, 상기 액티브 영역의 제 1 기판 상에는 일렬로 배열된 게이트 배선과, 상기 게이트 배선에 수직교차하며 서로 일정간격으로 이격되는 데이터 배선 및 전력 공급선에 의해서 서브-픽셀이 정의되는데, 상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 박막트랜지스터가 배치되고, 상기 게이트 배선과 전력 공급선의 교차 지점에 구동 박막트랜지스터(Tp)가 배치된다.
- <54> 상기 구동 박막트랜지스터는, 도 4에 도시된 바와 같이, 게이트 전극(112a), 액티브층(114), 소스전극(115a) 및 드레인 전극(115b)으로 구성되며, 스위칭 박막트랜지스터도 동일한 구성요소를 가진다.
- <55> 여기서, 상기 액티브층(114)이 비정질실리콘인 경우, 상기 구동 박막트랜지스터는 게이트 전극이 하부에 배치되는 버텀-게이트형 박막트랜지스터가 되며, 소스전극(115a) 및 드레인 전극(115b)은 액티브층의 양끝단에 각각 오버랩되고, 상기 소스영역과 드레인 영역 사이의 액티브층은 채널층이 된다. 이와같은 구성은 스위칭 박막트랜지스터의 경우도 동일하다.
- <56> 상기 스위칭 박막트랜지스터는 상기 게이트 배선으로부터 분기된 게이트 전극과 상기 데이터 배선으로부터 분기된 소스/드레인 전극을 구성요소로 하며, 상기 구동 박막트랜지스터는 상기 게이트 배선과 동일층에 구비되고 상기 스위칭 박막트랜지스터의 드레인 전극에 연결되는 게이트 전극(112a)과 상기 전력 공급선과 연결된 소스 전극(115a)과 상기 제 1 콘택전극(141)에 연결되는 드레인 전극(115b)을 구성요소로 한다. 상기 구동 박막트랜지스터에 연결된 제 1 콘택전극(141)은 제 2 기판의 제 2 전극과 접촉된다.
- <57> 한편, 패드부 영역에는 상기 게이트 배선에서 연장 형성되어 외부로부터 주사신호를 전달하는 게이트 패드(122)와, 상기 데이터 배선에서 연장 형성되어 비디오 신호를 전달하는 데이터 패드(125)가 구비되는데, 상기 게이트 패드 및 데이터 패드 상부에는 이들을 각각 커버하는 제 1, 제 2 산화방지막(151, 152)이 형성되어 있으며, 상기 게이트 패드와 제 1 산화방지막 사이에는 제 3 콘택전극(143)이 더 구비되어 있으며, 상기 데이터 패드와 제 2 산화방지막 사이에는 제 4 콘택전극(144)이 더 구비되어 있다.
- <58> 상기 제 1 산화방지막(151)은 상기 게이트 패드 상부의 보호층(116) 및 게이트 절연막(113)의 적층막을 선택적으로 제거한 부분에 증착되어 형성되고, 상기 제 2 산화방지막(152)은 상기 데이터 패드 상부의 보호층(116)을 선택적으로 제거한 부분에 증착되어 형성된다.
- <59> 그리고, 상기 액티브 영역과 패드부 영역 사이에 씨일패턴이 형성되어 제 1 기판과 제 2 기판이 서로 대향합착된다.
- <60> 이때, 상기 액티브 영역과 씨일패턴이 형성되는 영역 사이에는 VDD패드가 더 구비되는데, 상기 VDD패드(135)는 외부구동회로로부터 전류를 인가받아 제 2 기판의 제 1 전극에 전달하는 역할을 한다. 상기 VDD패드 상부에는 보호막(116)을 관통하여 제 2 콘택전극(142)이 콘택되어 있고, 상기 VDD패드 하부에는 액티브 영역과의 단차불균일을 방지하기 위한 더미패턴(132)이 더 구비되어 있다.
- <61> 이상에서, 상기 게이트 배선, 게이트 전극(112a), 게이트 패드(122) 및 더미패턴(132)이 서로 동일층에 구비되고, 상기 패턴들을 커버하기 위해서 게이트 절연막(113)이 형성된다. 다만, 게이트 패드가 형성되는 부분의 게

이트 절연막은 제거된다.

- <62> 그리고, 상기 게이트 배선에 교차하여 서브픽셀을 정의하는 데이터 배선(115)과, 상기 데이터 배선에서 분기되는 소스전극(115a)과, 상기 소스전극으로부터 이격되며 상기 데이터 배선과 동일층에 구비되는 드레인 전극(115b)과, 상기 데이터 배선 끝단에 형성되는 데이터 패드(125)와, VDD 패드(135)가 동일층에 구비된다.
- <63> 또한, 액티브 영역에서 구동 박막트랜지스터의 드레인 전극(115b)에 연결되는 제 1 콘택전극(141)과, 패드부 영역에서 게이트 패드 및 데이터 패드 상에 각각 형성되는 제 3, 제 4 콘택전극(142, 143)과, 액티브 영역과 패드부 영역 사이에서 VDD 패드(135)에 연결되는 제 2 콘택전극(142)이 동일층에 구비된다. 상기 제 1 내지 제 4 콘택전극(141, 142, 143, 144)은 Mo 등의 저항이 낮은 금속물질로 형성된다.
- <64> 상기 제 3, 제 4 콘택전극 상에 형성된 제 1, 제 2 산화방지막(152, 155)은 ITO 등의 투명한 도전물질로 형성되어 게이트 패드 및 데이터 패드의 부식을 방지한다.
- <65> 한편, 도시하지는 않았으나, 제 2 기판 상에는 투명한 정공주입층인 제 1 전극이 형성되고, 그 위에는 각 서브-픽셀마다 독립적으로 구성된 유기발광층이 형성되며, 그 위에는 전자주입층인 제 2 전극이 적층되는데, 제 1 전극은 제 2 콘택전극을 매개로 하여 VDD배선(135)에 전기적으로 연결되고, 제 2 전극은 제 1 콘택전극을 매개로 하여 구동박막트랜지스터에 전기적으로 연결된다.
- <66> 이때, 상기 유기발광층은 상기 제 1 전극과 근접한 정공 수송층과, 각 서브-픽셀마다 특유의 빛을 발광하는 주 발광층과, 제 2 전극과 근접한 전자 수송층으로 이루어지며, 각 서브-픽셀마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패터닝함으로써 적(R), 녹(G), 청(B)의 컬러를 표현한다.
- <67> 이하, 첨부된 도 5a 내지 도 5e를 참고로 하여 유기 전계발광소자의 제조방법을 설명하면 다음과 같다.
- <68> 먼저, 도 5a에 도시된 바와 같이, 기판(111) 상에 투명하고 내열성이 우수한 기판(111) 상에 구리(Cu), 구리합금(Cu Alloy), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr), 크롬 합금, 티타늄(Ti), 티타늄 합금, 은(Ag), 은 합금 등의 금속물질을 스퍼터링(sputtering) 방법으로 차례로 증착한 뒤, 노광마스크를 이용한 포토식각공정으로 일괄 패터닝하여 액티브 영역에 게이트 배선(미도시)과, 구동 박막트랜지스터의 게이트 전극(112a)과, 패드부 영역에 게이트 패드(122)와, 액티브 영역과 패드부 영역 사이에 터미패턴(132)을 형성한다. 상기 터미패턴은 액티브 영역과의 단차 불균일을 방지하기 위한 것이다.
- <69> 이후, 상기 게이트 전극(112a)을 포함한 전면에 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx) 등의 무기물질을 고온에서 증착하여 게이트 절연막(113)을 형성한다.
- <70> 이어서, 상기 게이트 절연막(113) 위에 비정질 실리콘(amorphous silicon, a-Si)을 증착하고 이를 패터닝하여 액티브층(114)을 형성한다.
- <71> 다음, 상기 액티브층(114)을 포함한 전면에 비정질 실리콘(amorphous silicon, a-Si)에 불순물을 도핑한 n+a-Si을 증착하고 그 위에 구리(Cu), 구리합금(Cu Alloy), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr), 크롬 합금, 티타늄(Ti), 티타늄 합금, 은(Ag), 은 합금 등의 금속물질을 증착한 뒤, 이를 동시에 식각하여 액티브 영역에 상기 게이트 배선에 수직교차하는 데이터 배선 및 전력공급선과, 상기 오믹콘택층(114a) 및 소스/드레인 전극(115a, 115b)을 형성하고, 패드부 영역에 데이터 패드(125)를 형성하며, 상기 액티브 영역과 패드부 영역 사이에 VDD패드(135)를 형성한다.
- <72> 이때, 상기 오믹콘택층은 반도체층과 소스/드레인 전극 사이의 콘택특성을 보완해주는 역할을 한다. 구동 박막트랜지스터와 스위칭 박막트랜지스터는 동일한 과정에 의해 형성한다.
- <73> 이후, 도 5b에 도시된 바와 같이, 상기 소스/드레인 전극(115a, 115b)을 포함한 전면에 실리콘 질화물 또는 실리콘 산화물과 같은 무기절연물질을 증착하거나 또는 BCB(Benzocyclobutene), 아크릴계 수지(acryl resin) 등의 유기절연물질을 도포하여 보호막(118)을 형성한다.
- <74> 이어서, 상기 드레인 전극(115b) 상의 보호막을 제거하여 제 1 콘택홀(118)을 형성하고, 상기 VDD패드(135) 상부의 보호막을 제거하여 제 2 콘택홀(119)을 형성하며, 상기 게이트 패드(122) 상의 게이트 절연막 및 보호막의 적층막을 제거하여 제 3 콘택홀(162)을 형성하고, 상기 데이터 패드(125) 상의 보호막을 제거하여 제 4 콘택홀(165)을 형성한다.
- <75> 이후, 도 5c에 도시된 바와 같이, 상기 보호막(116) 상에 Mo 등의 금속물질을 증착하고 포토식각공정으로 패터

ning하여 제 1 콘택홀(118)을 통해 드레인 전극에 콘택되는 제 1 콘택전극(141)과, 제 2 콘택홀(119)을 통해 VDD 패드에 콘택되는 제 2 콘택전극(142)과, 제 3 콘택홀(162)을 통해 상기 게이트 패드에 콘택되는 제 3 콘택전극(143)과, 제 4 콘택홀(165)을 통해 상기 데이터 패드에 콘택되는 제 4 콘택전극(144)을 형성한다.

<76> 이어서, 도 5d에 도시된 바와 같이, 상기 제 1 내지 제 4 콘택전극(141, 142, 143, 144)을 포함한 전면에 포토 레지스트(Photo Resist)를 증착한 후, 상기 제 3, 제 4 콘택전극(143, 144)이 노출되도록 노광 및 현상하여 포토 레지스트 패턴(159)을 형성한다.

<77> 계속해서, 상기 포토레지스트 패턴(159)을 포함한 전면에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), AZO, ZnO 등의 투명한 도전물질(117a)을 일정한 두께로 증착하고, 상기 포토레지스트 패턴 하부에 스트리퍼를 침투시킨 뒤 상기 포토레지스트 패턴을 리프트-오프(lift-off)시켜 투명한 도전물질을 패터닝한다.

<78> 이로써, 도 5e에 도시된 바와 같이, 제 3, 제 4 콘택전극(143, 144)이 제 1, 제 2 산화방지막(152, 155)에 의해 커버되어 콘택전극은 물론, 게이트 패드 및 데이터 패드가 부식되는 것을 방지해준다.

<79> 이와같이, 본 발명은 금속물질을 패터닝하여 콘택전극을 먼저 형성하고, 리프트-오프법을 적용하여 제 1, 제 2 산화방지막을 형성함으로써, 콘택전극 형성시 금속용 에천트에 의해 산화방지막이 손상받는 것을 방지할 수 있다.

<80> 한편, 도시하지는 않았으나, 상기 제 1 기관에 대향합차되는 제 2 기관 상에는 투명한 정공주입층인 제 1 전극과, 각 서브-픽셀 마다 독립적으로 구성된 유기발광층과, 전자주입층인 제 2 전극을 차례로 형성하는데, 상기 유기발광층은 상기 제 1 전극과 근접한 정공 주입층 및 정공 수송층과, 각 서브-픽셀마다 특유의 빛을 발광하는 주 발광층과, 제 2 전극과 근접한 전자 주입층 및 전자 수송층으로 이루어지며, 각 서브-픽셀마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패터닝함으로써 적(R), 녹(G), 청(B)의 컬러를 표현한다.

<81> 여기서, 상기 제 1 전극은 제 1 기판의 제 2 콘택전극을 통해 VDD패드와 연결되어 외부로부터 일정한 전류를 인가받고, 제 2 전극은 제 1 기판의 제 1 콘택전극을 통해 구동 박막트랜지스터의 드레인 전극에 연결되어 일정한 전류를 인가받게 된다.

<82> 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

<83> 상기와 같은 본 발명의 유기 전계발광소자 및 그 제조방법은 다음과 같은 효과가 있다.

<84> 즉, 금속물질을 사용하여 콘택전극을 먼저 형성하고 이후 리프트-오프 방법에 의해 ITO를 패터닝하여 산화방지막을 형성함으로써 콘택전극 패터닝시 콘택전극용 에천트에 의해 ITO가 데미지받는 것을 방지할 수 있게 된다.

도면의 간단한 설명

<1> 도 1은 유기 전계발광소자의 등가회로도.

<2> 도 2는 종래 기술에 의한 유기 전계발광소자의 단면도.

<3> 도 3은 종래 기술의 문제점을 설명하기 위한 유기 전계발광소자의 단면도.

<4> 도 4는 본 발명에 의한 유기 전계발광소자의 단면도.

<5> 도 5a 내지 도 5e는 본 발명에 의한 유기 전계발광소자의 공정단면도.

<6> *도면의 주요 부분에 대한 부호설명

<7> 111 : 기판 112a : 게이트 전극

<8> 114 : 액티브층 115a : 소스전극

<9> 115b : 드레인 전극 116 : 보호막

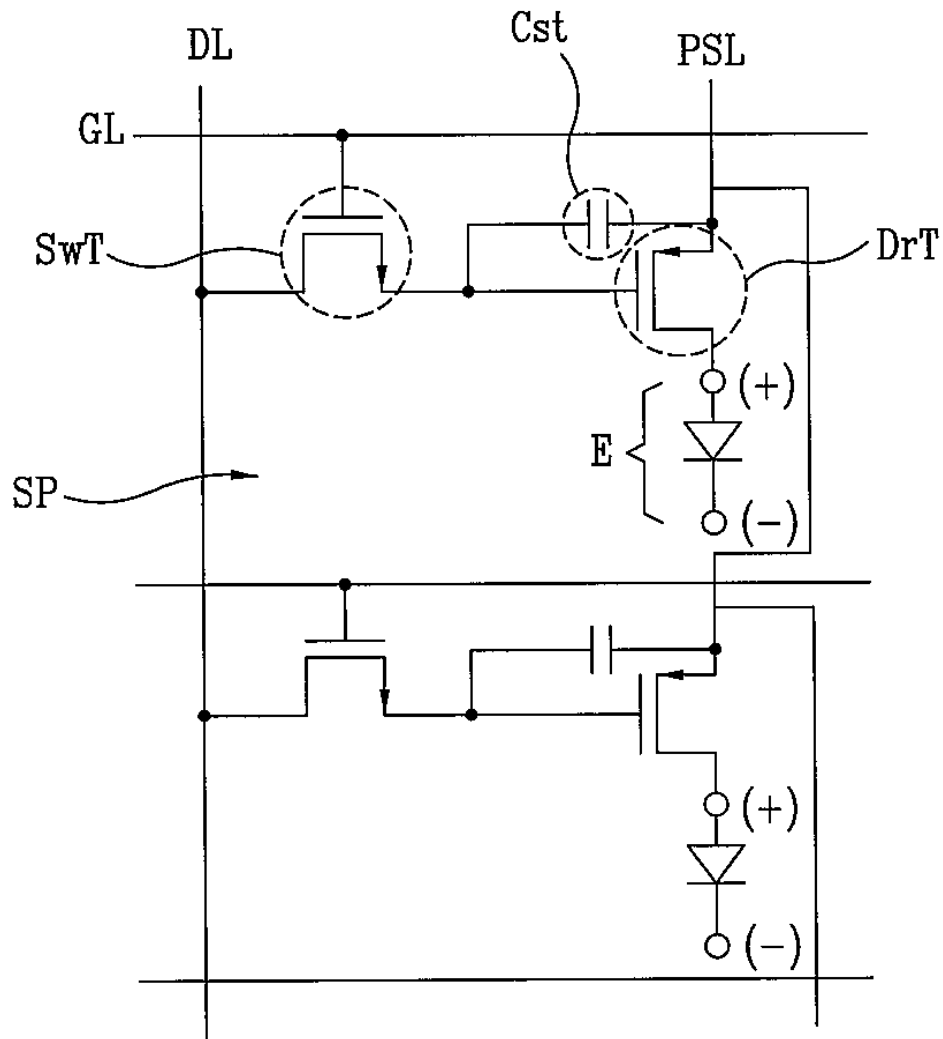
<10> 122 : 게이트 패드 125 : 데이터 패드

<11> 132 : 더미패턴 135 : VDD패드

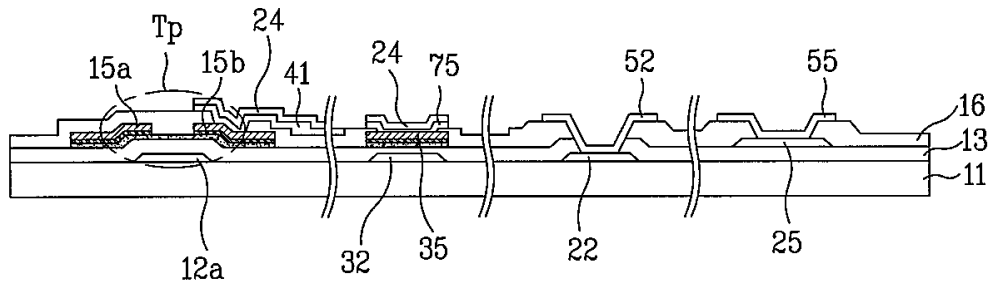
- <12> 141, 142, 143, 144 : 콘택전극 152 : 제 1 산화방지막
<13> 155 : 제 2 산화방지막 159 : 포토레지스트 패턴

도면

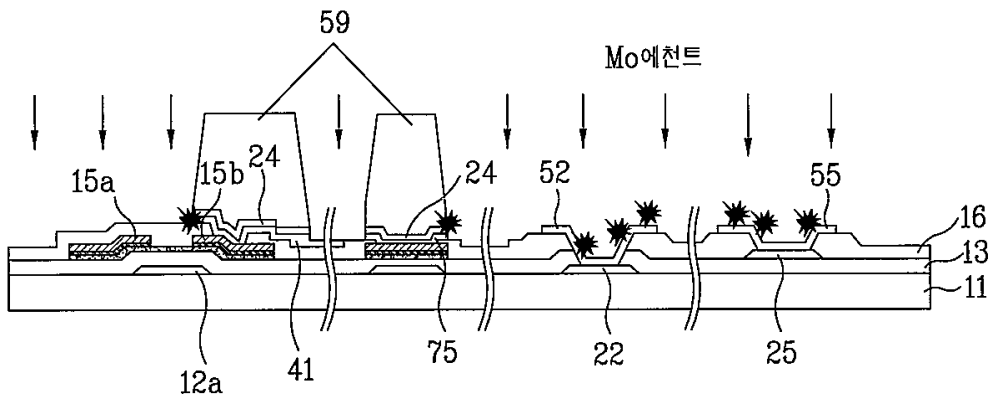
도면1



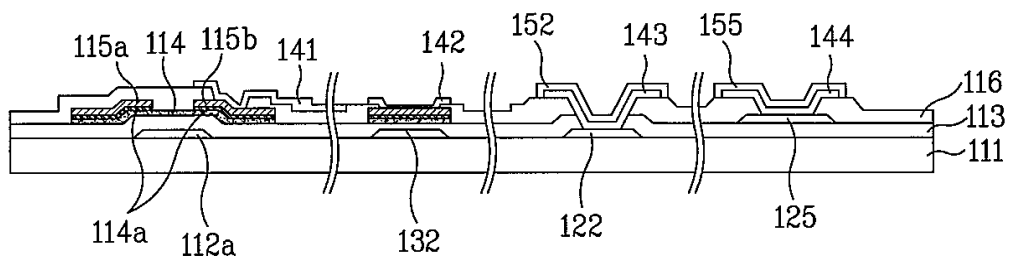
도면2



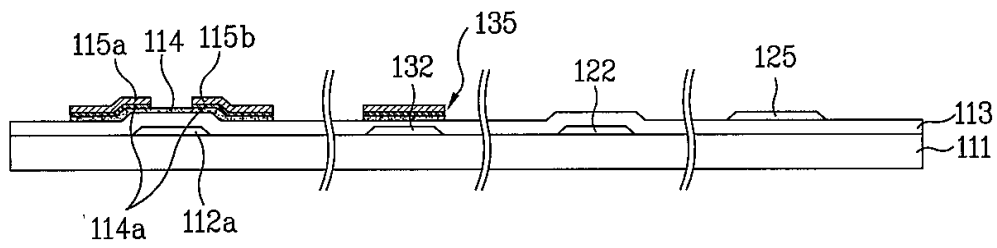
도면3



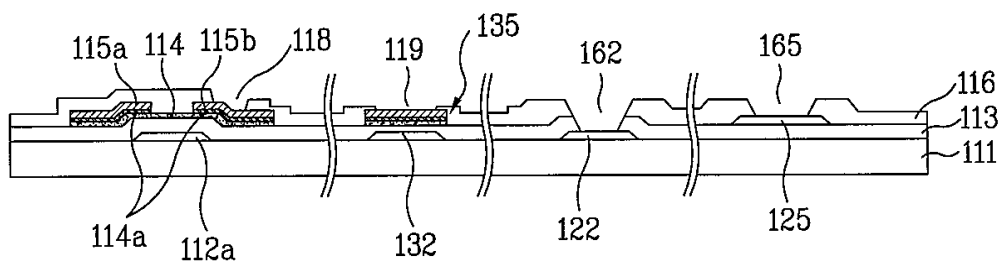
도면4



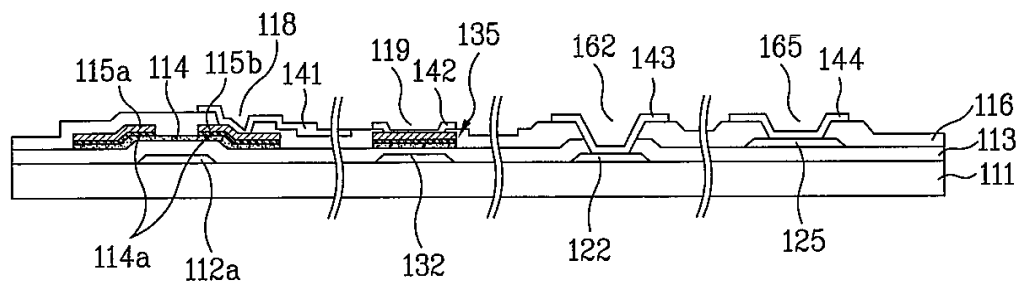
도면5a



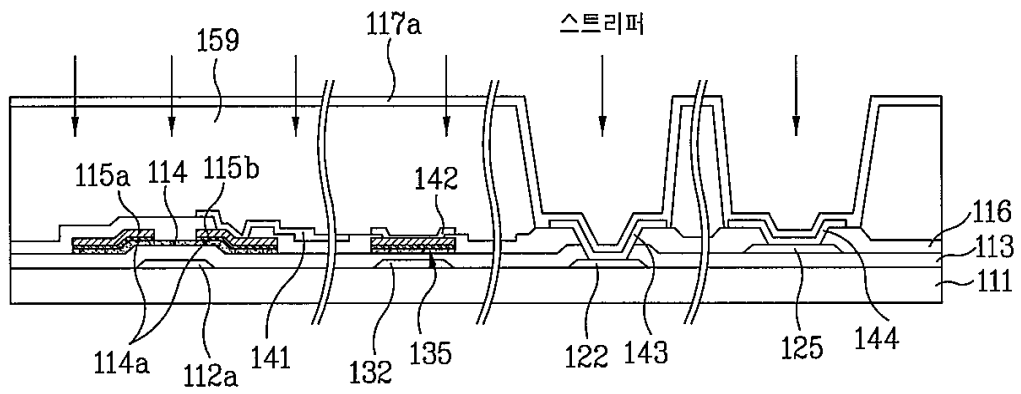
도면5b



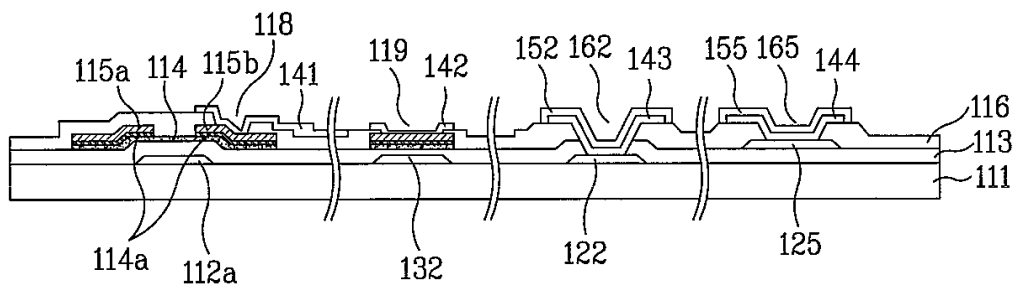
도면5c



도면5d



도면5e



专利名称(译)	有机电致发光器件及其制造方法		
公开(公告)号	KR1020080062308A	公开(公告)日	2008-07-03
申请号	KR1020060137923	申请日	2006-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HEE DONG		
发明人	CHOI, HEE DONG		
IPC分类号	H05B33/10 H05B33/02		
CPC分类号	H01L51/0016 H01L27/3251 H01L51/56 H01L2251/5315		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及制造在薄膜晶体管阵列部分中配置的顶部发射型双板结构的有机电致发光器件 (DUAL PLATE OLED : DPOLED) , 并且有机发光部分是单独的基板。特别是, 在栅极布线上形成的栅极焊盘的上部依次层叠, 在第一基板的有源区中形成栅极布线的子像素, 数据线和接地总线以及开关薄膜晶体管分别形成在子像素内并驱动薄膜晶体管, 第一接触电极连接到驱动薄膜晶体管和栅极布线以及焊盘部分的区域, 它从数据线和数据焊盘延伸出来。在第二接触电极和第一抗氧化层的上部依次层叠栅极焊盘, 在栅极焊盘和数据焊盘中接触的数据焊盘由第三接触电极和第二抗氧化层接触构成在数据板中。DPOLED, 接触电极和湿法蚀刻。

