



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0001749
(43) 공개일자 2008년01월04일

(51) Int. Cl.

H05B 33/10 (2006.01) H05B 33/04 (2006.01)

(21) 출원번호 10-2006-0060067

(22) 출원일자 2006년06월30일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자

유충근
인천 부평구 청천2동 광명APT 103-610

유인선

인천 연수구 청학동 현대아파트 106-601

이강주

경기 안산시 단원구 고잔2동 670 35/4 주공7단지
아파트 703-1301

(74) 대리인

허용록

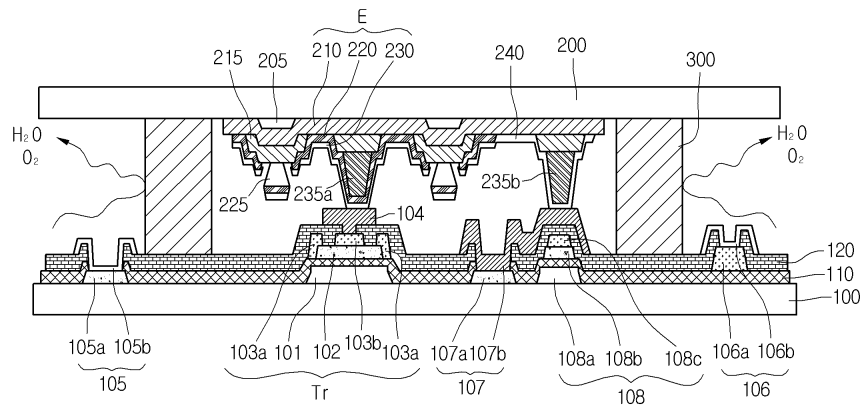
전체 청구항 수 : 총 21 항

(54) 유기 전계 발광 표시 장치 및 이의 제조 방법

(57) 요약

본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 상기 유기 전계 발광 표시 장치는 서로 일정간격 이격되어 배치된 제 1, 제 2 기판; 상기 제 1 기판에 형성된 박막트랜지스터; 상기 제 2 기판에 형성된 유기전계발광다이오드 소자; 및 상기 제 1, 제 2 기판의 외곽부에 형성되고, 상기 유기전계발광다이오드 소자를 밀폐하는 실란트를 포함하며, 상기 실란트는 플릿 그라스로 형성함으로써, 수명 및 신뢰성을 향상시킬 수 있다.

대표도 - 도1



특허청구의 범위

청구항 1

서로 일정간격 이격되어 배치된 제 1, 제 2 기관;

상기 제 1 기관에 형성된 박막트랜지스터;

상기 제 2 기관에 형성된 유기전계발광다이오드 소자; 및

상기 제 1, 제 2 기관의 외곽부에 형성되고, 상기 유기전계발광다이오드 소자를 밀폐하는 실란트를 포함하며, 상기 실란트는 플릿 그라스(frit glass)로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 박막트랜지스터를 포함하는 제 1 기관 전면에 형성된 보호막을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 보호막은 내열성이 뛰어난 무기 절연막으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

제 2 항에 있어서,

상기 보호막은 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막 중 어느 하나로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 2 항에 있어서,

상기 보호막상에 상기 박막트랜지스터의 드레인 전극과 연결되도록 형성된 연결전극을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 1 항에 있어서,

상기 유기전계발광다이오드 소자는

상기 제 2 기관상에 공통전극으로 형성된 제 1 전극;

상기 제 1 전극상에 각 서브픽셀 단위로 패터닝된 유기발광층;

상기 유기발광층상에 각 서브픽셀 단위로 세퍼레이터에 의해 자동적으로 패터닝된 제 2 전극을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

제 6 항에 있어서,

상기 세퍼레이터는 역테이퍼진 기둥 형상을 가지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

박막트랜지스터가 형성된 제 1 기관을 제공하는 단계;

유기전계발광다이오드 소자가 형성된 제 2 기관을 제공하는 단계;

상기 제 1 기관의 외곽부에 플릿 그라스와 바인더가 혼재된 실란트를 형성하는 단계;

상기 실란트를 열처리하는 단계;

상기 제 1 기관과 상기 제 2 기관을 얼라인하는 단계; 및

상기 실란트를 경화시키는 제 1 경화공정을 수행하여 상기 제 1 기관과 상기 제 2 기관을 합착하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 9

제 8 항에 있어서,

상기 실란트에 열처리하는 단계는 100 내지 400℃에서 수행하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 10

제 8 항에 있어서,

상기 제 1 경화공정은 상기 실란트 영역으로 레이저를 조사하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 11

제 10 항에 있어서,

상기 레이저는 상기 제 1 기관 또는 제 2 기관을 통하여 조사되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 12

제 10 항에 있어서,

상기 레이저는 상기 제 1 기관과 상기 제 2 기관으로 각각 동시에 조사되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 13

제 10 항에 있어서,

상기 실란트에 열처리하는 단계이후에,

상기 실란트의 일부를 경화시키는 제 2 경화공정을 더 수행하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 14

제 13 항에 있어서,

상기 제 2 경화공정은 상기 실란트 영역으로 레이저를 조사하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 15

제 13 항에 있어서,

상기 제 2 경화공정은 상기 제 2 기관으로 레이저를 조사하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 16

제 8 항에 있어서,

상기 박막트랜지스터를 포함하는 제 1 기관 전면에 보호막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유

기 전계 발광 표시 장치의 제조 방법.

청구항 17

제 16 항에 있어서,

상기 보호막은 내열성이 뛰어난 무기 절연막으로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 18

제 16 항에 있어서,

상기 보호막은 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막 중 어느 하나인 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 19

박막트랜지스터가 형성된 제 1 기판을 제공하는 단계;

유기전계발광다이오드 소자가 형성된 제 2 기판을 제공하는 단계;

상기 제 1 기판의 외곽부에 플릿 그라스와 바인더가 혼재된 실란트를 형성하는 단계;

상기 제 1 기판을 통해 상기 실란트에 레이저를 조사하여 일부를 경화시키는 제 1 경화공정을 수행하는 단계;

상기 제 1 기판과 상기 제 2 기판을 얼라인하는 단계; 및

상기 제 2 기판으로 레이저를 조사하여 상기 실란트를 경화시키는 제 2 경화공정을 거쳐, 상기 제 1 기판과 상기 제 2 기판을 합착시키는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 20

제 19 항에 있어서,

상기 제 1 경화공정을 수행하기 전 또는 후에 상기 실란트에 열처리하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 21

제 20 항에 있어서,

상기 열처리는 100 내지 400℃에서 수행하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 유기 전계 발광 표시 장치에 관한 것으로서, 더욱 구체적으로 플릿 그라스에 의해 합착된 유기 전계 발광 표시 장치 및 그 제조방법에 관한 것이다.
- <13> 유기 전계 발광 표시 장치는 전자(electron)와 정공(hole)이 반도체 안에서 전자-정공 쌍을 만들거나 캐리어(carrier)들이 좀더 높은 에너지 상태로 여기된 후 다시 안정화 상태인 바닥상태로 떨어지는 과정을 통해 빛이 발생하는 현상을 이용한다. 이와 같이, 상기 유기 전계 발광 표시 장치는 자체발광형이기 때문에 액정표시장치에 비해 별도의 백라이트가 필요하지 않아, 경량 박형이 가능하고, 소비전력 측면에서 유리하며, 시야각 및 콘트라스트가 우수하다. 그리고, 직류 저전압 구동이 가능하고 응답속도가 빠르며 전부 교체이기 때문에 외부충격에 강하고 사용 온도범위도 넓으며, 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다.
- <14> 종래에 이와 같은 유기 전계 발광 표시 장치는 상기 어레이 소자 및 유기 전계 발광 다이오드 소자가 형성된 기

관과 별도의 봉지기판을 실제로 이용하여 합착하는 봉지공정을 수행하여, 상기 유기 전계 발광 다이오드 소자를 외부의 수분 및 산소로부터 보호한다. 이는, 상기 유기 전계 발광 다이오드 소자는 수분 및 산소에 취약하여 흑점이 발생할 수 있으며, 수명이 단축될 뿐만 아니라, 고온-고습에서 신뢰성이 저하될 수 있기 때문이다.

<15> 그러나, 상기 실재는 주로 UV 경화성 수지로 사용하는데, 상기 UV 경화성 수지는 유기계로써, 외부의 수분 및 산소를 효과적으로 차단하지 못하여, 상기 유기전계발광표시장치의 수명이 단축되고 고온-고습에서 신뢰성이 저하될 수 있다.

발명이 이루고자 하는 기술적 과제

<16> 본 발명은 외부의 수분 및 산소를 효과적으로 차단하여 신뢰성을 확보하며 수명을 향상시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

<17> 상기 기술적 과제를 이루기 위하여 본 발명의 일 측면은 유기 전계 발광 표시 장치를 제공한다. 상기 유기 전계 발광 표시 장치는 서로 일정간격 이격되어 배치된 제 1, 제 2 기판; 상기 제 1 기판에 형성된 박막트랜지스터; 상기 제 2 기판에 형성된 유기전계발광다이오드 소자; 및 상기 제 1, 제 2 기판의 외곽부에 형성되고, 상기 유기전계발광다이오드 소자를 밀폐하는 실란트를 포함하며, 상기 실란트는 플릿 그라스로 형성된다.

<18> 상기 기술적 과제를 이루기 위하여 본 발명의 다른 일 측면은 유기 전계 발광 표시 장치의 제조 방법을 제공한다. 상기 제조 방법은 박막트랜지스터가 형성된 제 1 기판을 제공하는 단계; 유기전계발광다이오드 소자가 형성된 제 2 기판을 제공하는 단계; 상기 제 1 기판의 외곽부에 플릿 그라스와 바인더가 혼재된 실란트를 형성하는 단계; 상기 실란트에 열처리하는 단계; 상기 제 1 기판과 상기 제 2 기판을 열라인하는 단계; 및 상기 실란트를 경화시키는 제 1 경화공정을 수행하여 상기 제 1 기판과 상기 제 2 기판을 합착하는 단계를 포함한다.

<19> 상기 기술적 과제를 이루기 위하여 본 발명의 또 다른 일 측면은 유기 전계 발광 표시 장치의 제조 방법을 제공한다. 상기 제조 방법은 박막트랜지스터가 형성된 제 1 기판을 제공하는 단계; 유기전계발광다이오드 소자가 형성된 제 2 기판을 제공하는 단계; 상기 제 1 기판의 외곽부에 플릿 그라스와 바인더가 혼재된 실란트를 형성하는 단계; 상기 제 1 기판으로 통해 상기 실란트에 레이저를 조사하여 일부를 경화시키는 제 1 경화공정을 수행하는 단계; 상기 제 1 기판과 상기 제 2 기판을 열라인하는 단계; 및 상기 제 2 기판으로 레이저를 조사하여 상기 실란트를 경화시키는 제 2 경화공정을 거쳐, 상기 제 1 기판과 상기 제 2 기판을 합착시키는 단계를 포함한다.

<20> 이하, 본 발명에 의한 유기 전계 발광 표시 장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

<21> 도 1은 본 발명의 제 1 실시예에 따른 유기전계발광표시장치를 설명하기 위해 도시한 도면이다.

<22> 도 1을 참조하면, 본 발명을 따르는 유기전계발광표시장치는 박막트랜지스터(Tr)가 형성된 제 1 기판(100)과, 유기전계발광다이오드 소자(E)가 형성된 제 2 기판(200)이 서로 일정 간격을 가지며 배치되어 있다. 여기서, 상기 제 1 기판(100)과 상기 제 2 기판(200)의 외곽부에 실란트(300)가 형성되어 있어, 상기 제 1 기판(100)과 상기 제 2 기판(200)을 합착하며 밀폐한다. 이로써, 상기 유기전계발광다이오드 소자(E)는 외부의 산소 및 수분으로부터 보호받을 수 있다. 이는 상기 유기전계발광다이오드 소자(E)는 산소 및 수분에 의해 취약하여, 흑점이 발생할 뿐만 아니라, 수명이 단축되고 신뢰성이 저하될 수 있기 때문에, 상기 유기전계발광다이오드 소자(E)를 외부의 산소 및 수분으로부터 격리시켜야 한다.

<23> 이로써, 상기 실란트(300)는 종래의 UV 경화성 수지보다 투습력 및 투기력이 낮은 플릿 그라스(frit glass)로 형성할 수 있다. 이뿐만 아니라, 상기 플릿 그라스(frit glass)는 접착력이 우수하며, 화학적 내구성도 뛰어나, 완성된 유기전계발광표시장치의 내구성을 향상시킬 수 있다.

<24> 상기 제 1 기판(100)상에 다수의 게이트 배선과 데이터 배선이 교차되어 있으며, 상기 두 배선의 교차되어 정의되는 서브픽셀에 박막트랜지스터(Tr)가 형성되어 있다. 또, 상기 제 1 기판의 외곽부에는 신호를 인가하기 위한 외부 회로부, 이를테면, TCP 또는 FPC와 연결되기 위한 게이트 패드부(105), 데이터 패드부(106) 및 공통전압패

드부(107)가 형성되어 있다.

- <25> 상기 박막트랜지스터(Tr)를 포함하는 제 1 기판(100)전면에 보호막(120)이 형성되어 있다. 상기 보호막(120)은 내열성이 뛰어난 무기 절연막으로 형성한다. 이는, 공정중 상기 플릿 실란트를 경화하는 공정이 고온을 요구하기 때문이다. 즉, 상기 보호막(120)은 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막 중 어느 하나일 수 있다.
- <26> 상기 보호막(120)상에 상기 박막트랜지스터의 드레인 전극(103b)에 접촉되는 연결전극(104)이 형성되어 있다. 상기 연결전극(104)을 통해 상기 박막트랜지스터(Tr)와 상기 유기전계발광다이오드 소자(E)는 전기적으로 연결된다. 즉, 상기 박막트랜지스터(Tr)는 상기 유기전계발광다이오드 소자(E)의 제 2 전극(230)과 전기적으로 연결된다.
- <27> 한편, 상기 제 2 기판(200)상에 제 1 전극(210), 유기 발광층(220) 및 제 2 전극(230)이 구비된 유기 전계 발광다이오드 소자(E)가 형성되어 있다.
- <28> 상기 제 1 전극(210)은 상기 제 2 기판(200)상에 투명성의 도전물질인 ITO 또는 IZO 중 어느 하나로 형성되어 있다.
- <29> 상기 제 2 기판(200)과 상기 제 1 전극(210) 사이에 보조 전극(205)이 더 형성되어 있을 수 있다. 상기 보조 전극(205)은 상기 제 1 전극(210)의 저항을 낮추는 역할을 한다. 이때, 상기 보조 전극(205)은 저항이 낮은 금속으로 대부분 불투명하므로, 비발광영역에 대응되는 부분에 형성하는 것이 바람직하다.
- <30> 상기 유기 발광층(220)은 그 하부 또는 상부에 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층, 전자 주입층 중에 어느 하나이상을 더 포함할 수 있다. 이로써, 상기 제 1 전극(210), 유기 발광층(220), 제 2 전극(230)의 각각 경계면에서 에너지 레벨을 잘 맞추어줄 수 있어, 상기 유기 발광층(220)에 전자와 정공을 더욱 원활하게 주입할 수 있어, 발광 효율을 더욱 향상시킬 수 있다.
- <31> 여기서, 상기 제 2 전극(230)은 서브픽셀의 외곽부에 형성된 버퍼층(215)상에 위치하는 세퍼레이터(225)에 의해 각 서브픽셀 단위로 자동적으로 패터닝되어 있다. 또, 상기 제 2 전극(230)은 상기 제 1 기판(100)과 제 2 기판(200)의 셀갭을 일정하게 유지하는 제 1 스페이서(235a)의 외곽부를 감싸도록 형성된다. 이로써, 상기 제 2 전극(230)은 상기 제 1 스페이서(235a)에 의해 일부가 상기 제 1 기판(100)을 향해 돌출된다. 이때, 상기 제 1 스페이서(235a)에 의해 돌출된 제 2 전극(230)은 상기 연결전극(104)과 접촉하게 된다.
- <32> 이로써, 상기 제 1 기판(100)과 상기 제 2 기판(200)을 플릿 그라스에 의해 합착함으로써, 외부의 수분 및 산소로부터 완전하게 차단할 수 있어, 완성된 유기전계발광표시장치의 수명 및 신뢰도를 향상시킬 수 있다.
- <33> 도 2a 내지 도 2f는 본 발명의 제 2 실시예에 따른 유기 전계 발광 표시 장치의 제조 공정을 설명하기 위해 도시한 공정도들이다.
- <34> 도 2a를 참조하면, 박막트랜지스터(Tr)가 형성된 제 1 기판(100)을 제공한다.
- <35> 자세하게, 상기 제 1 기판(100)상에 도전막을 형성한 뒤, 패터닝하여 일 방향을 가지는 게이트 배선(도면에는 도시하지 않음), 상기 게이트 배선에서 분기된 게이트 전극(101)과, 상기 게이트 배선의 일끝단에 배치되는 게이트 패드 전극(105a)을 형성한다. 이와 동시에 외부신호부로부터 공통전압을 공급받아 후술할 유기전계발광다이오드 소자로 공통전압을 인가하는 파워전극(107a)을 형성할 수 있다. 또, 상기 파워전극(107a)과 일정간격 떨어져 형성되는 제 1 더미패턴(108a)을 더 형성할 수 있다.
- <36> 상기 게이트 전극(101)을 포함하는 상기 제 1 기판(100)전면에 게이트 절연막(110)을 형성한다. 상기 게이트 절연막(110)은 내열성이 뛰어난 무기절연막으로 형성한다. 이때, 상기 게이트 절연막(110)은 화학기상증착법을 수행하여 증착된 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막으로 형성할 수 있다.
- <37> 상기 게이트 전극(101)에 대응되는 상기 게이트 절연막(110) 상에 반도체층(102)을 형성한다. 이와 동시에 상기 제 1 더미패턴(108a)에 대응된 상기 게이트 절연막(110)에 제 2 더미패턴(108b)이 더 형성될 수 있다.
- <38> 상기 반도체층(102)을 포함하는 상기 게이트 절연막(110)상에 제 1 도전막을 형성한 뒤, 패터닝하여 상기 게이트 배선과 교차되는 데이터 배선(도면에는 도시하지 않음)과, 상기 데이터 배선의 끝단에 배치되는 데이터 패드 전극(106a)을 형성한다. 이와 동시에, 상기 반도체층(102)의 중앙부에 위치하는 드레인 전극(103b)과 상기 드레인 전극(103b)의 주변을 둘러싼 환형의 소스 전극(103a)을 형성한다. 이로써, 상기 소스 전극(103a)과 상기 드레인 전극(103b)이 서로 대응되는 면적 즉, 채널 영역을 증가시킴으로써, 박막트랜지스터의 특성을 향상시킬 수

있다. 또, 상기 제 2 더미패턴(108b)상에 위치하는 제 3 더미패턴(108c)을 더 형성할 수 있다.

- <39> 이로써, 상기 제 1 기판(100)상에 게이트 전극(101), 반도체층(102) 및 소스/드레인 전극(103a, 103b)을 포함하는 박막트랜지스터(Tr)와 상기 박막트랜지스터와 단차가 동일한 더미패턴(108)을 형성한다.
- <40> 상기 박막트랜지스터(Tr)를 포함하는 상기 게이트 절연막(110) 상에 보호막(120)을 형성한다. 상기 보호막(120)은 내열성이 뛰어난 무기막으로 형성한다. 즉, 상기 보호막(120)은 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막 중 어느 하나 일수 있다.
- <41> 상기 보호막(120)에 상기 박막트랜지스터의 드레인 전극(103b), 상기 게이트 패드 전극(105a), 상기 데이터 패드 전극(106a), 상기 파워전극(107a)을 각각 일부분을 노출하는 콘택홀을 형성한다.
- <42> 그리고, 상기 콘택홀이 형성된 보호막(120)에 도전막을 형성한 뒤 패터닝하여, 상기 드레인 전극(103b)과 전기적으로 연결된 연결전극(104)을 형성한다. 이와 동시에 상기 파워 접촉 전극(107b)를 형성할 수 있다. 여기서, 상기 파워 접촉 전극(107b)은 상기 제 1, 제 2, 제 3 더미패턴(108a, 108b, 108c)상에 연장되도록 형성하여 상기 연결전극(104)과 같은 단차를 가지도록 한다.
- <43> 도 2b를 참조하면, 상기 제 1 기판(100)의 외곽부에 실란트(300)를 형성한다. 상기 실란트(300)는 플릿 그라스(300a)와 바인더(300b)가 혼재되어 있다. 상기 플릿 그라스(300a)는 접착성이 좋을 뿐만 아니라, 투습성 및 투기성이 낮은 장점을 가진다. 여기서, 상기 플릿 그라스(300a)가 파우더의 형태로 일정 영역에 도포함에 어려움이 있기 때문에, 상기 플릿 그라스(300a)와 상기 바인더(300b)를 혼합하여, 일정 영역에 고정하여 형성할 수 있다.
- <44> 상기 플릿 그라스(300a)를 경화시키기 위해서 고온이 요구된다. 이로 인하여, 상기 플릿 그라스(300a)를 경화하는 공정에서 상기 바인더(300b)가 증발되어 유기전계발광다이오드 소자의 열화를 촉진시킬 수 있다.
- <45> 도 2c에서와 같이, 상기 제 1 기판(100)과 제 2 기판을 합착하기 전에, 상기 실란트(300)가 형성된 제 1 기판(100)을 가열이 가능한 챔버(400)로 공급한 후, 열처리 공정을 수행한다. 여기서, 상기 열처리 공정은 상기 실란트(300)를 경화하기 전에 상기 바인더(300b)를 제거하는 공정이다. 이때, 상기 열처리 공정은 100 내지 400℃에서 수행한다. 이는, 상기 열처리 공정이 100℃ 미만에서 수행하면, 상기 바인더(300b)가 완전하게 제거될 수 없으며, 이와 달리 400℃를 초과하면, 제 1 기판(100)이 변형되거나 상기 제 1 기판(100)에 형성된 박막트랜지스터를 포함하는 소자의 손상을 초래할 수 있기 때문이다.
- <46> 이로써, 상기 실란트(300) 중 상기 바인더(300b)는 제거되고, 상기 플릿 그라스(300a)가 상기 제 1 기판(100)에 부착되어 있다.
- <47> 한편, 도 2d를 참조하면, 유기 전계 발광 다이오드 소자(E)가 형성된 제 2 기판(200)을 제공한다.
- <48> 자세하게, 상기 유기 전계 발광 다이오드 소자(E)를 형성하는 공정은 우선, 상기 제 2 기판(200)을 제공한다. 상기 제 2 기판(200) 상에 공통전극으로 제 1 전극(210)을 형성한다. 상기 제 1 전극(210)은 일함수가 높은 투명성의 도전 물질로 형성한다. 이를테면, 상기 제 1 전극(210)은 ITO 또는 IZO로 형성할 수 있다.
- <49> 상기 제 1 전극(210) 상부에 각 화소영역별로 정의하기 위한 버퍼층(215)을 형성한다. 상기 버퍼층(215)은 절연막으로 형성한다. 상기 버퍼층(215)상에 세퍼레이터(separator; 225)를 형성한다. 여기서, 상기 세퍼레이터(225)는 역테이퍼진 격벽형상으로 형성할 수 있다. 이때, 상기 세퍼레이터(225)는 유기 절연체로 형성할 수 있다. 또, 서브픽셀내부에 아일랜드의 버퍼층(215)이 더 형성되고, 상기 버퍼층(215)상에 제 1 스페이서(235a)를 형성한다. 이와 동시에, 상기 제 1 스페이서(235a)와 동일한 높이를 가지는 제 2 스페이서(235b)를 형성한다. 상기 제 2 스페이서(235b)는 상기 파워접촉전극(107b)이 형성된 영역에 대응된 영역에 형성된다.
- <50> 상기 제 1 스페이서(235a)를 포함하는 제 1 전극(210) 전면에 걸쳐, 유기 발광층(220) 및 제 2 전극(230)을 순차적으로 형성한다.
- <51> 이때, 상기 유기 발광층(220)을 형성하기 전에 정공 주입층 및/또는 정공 수송층을 더 형성할 수 있다. 또한, 상기 유기 발광층(220)을 형성한 후에 정공 억제층, 전자 수송층, 전자 주입층 중 적어도 하나 이상을 더 형성할 수 있다.
- <52> 상기 제 2 전극(230)은 서브픽셀의 외곽부에 형성된 버퍼층(215)상에 위치하는 세퍼레이터(225)에 의해 각 서브픽셀 단위로 자동적으로 패터닝되어 있다. 또, 상기 제 1 기판(100)과 제 2 기판(200)의 셀갭을 일정하게 유지하는 제 1 스페이서(235a)의 외곽부를 감싸도록 형성된다. 이로써, 상기 제 2 전극(230)은 상기 제 1 스페이서

(235a)에 의해 일부가 상기 제 1 기관(100)을 향해 돌출된다.

- <53> 이와 동시에, 상기 제 1 전극(210)과 전기적으로 연결된 제 2 전극 더미패턴(240)이 형성된다. 상기 제 2 전극 더미패턴(240)은 상기 제 2 스페이서(235b)를 감싸며 형성되어, 일부가 상부로 돌출된다.
- <54> 도 2e를 참조하면, 상기 박막트랜지스터(Tr)가 형성된 제 1 기관(100)과 유기 전계 발광 다이오드 소자(E)가 형성된 제 2 기관(200)을 열라인 한다. 이때, 상기 제 1 스페이서(235a)에 의해 돌출된 제 2 전극(230)은 상기 연결전극(104)과 접촉하게 된다. 또, 상기 제 2 스페이서(235b)를 감싸고 있는 제 2 전극 더미패턴(540)은 상기 파워접촉전극(107b)에 접촉하게 된다.
- <55> 상기 실란트(300)의 형성영역에 대응된 상기 제 1 기관(100) 또는 제 2 기관(200)으로 레이저를 조사하여, 상기 실란트(300)를 경화시킨다. 상술한 바와 같이, 상기 실란트(300)에 열처리 공정을 수행해서 아웃가스가 발생할 수 있는 바인더를 제거하였기 때문에, 상기 실란트(300)의 경화시에 아웃가스가 발생하여 상기 유기전계발광다이오드 소자를 열화시키는 것을 방지할 수 있다.
- <56> 이때, 도면에서와 같이 상기 레이저는 상기 제 1 기관(100) 또는 제 2 기관(200) 중 어느 하나의 기관으로 조사할 수 있다. 또는, 상기 레이저는 상기 제 1 기관(100)과 상기 제 2 기관에 동시에 조사할 수 있다. 이로써, 상기 실란트(300)의 경화 시간을 단축시켜, 고온의 열에 의해 상기 제 1 기관(100) 또는 제 2 기관(200)의 변형을 방지할 수 있다.
- <57> 도 2f를 참조하면, 상기 실란트(300)를 레이저를 통해 경화시킴으로써, 플릿 그라스의 분말들이 용융되었다 다시 재 결정화되면서, 상기 유기전계발광다이오드 소자를 밀폐하며, 상기 제 1 기관(100)과 상기 제 2 기관(200)을 합착시킨다.
- <58> 이로써, 상기 실란트(300)를 플릿 그라스로 적용함에 있어, 상기 플릿 그라스의 경화공정에서 발생될 수 있는 아웃 가스를 두 기관의 합착전에 제거하여, 상기 유기전계발광다이오드 소자(E)가 열화되는 것을 방지하였다.
- <59> 이와 더불어, 상기 플릿 그라스는 접착성이 뛰어난 뿐만아니라 화학적 및 기계적 강도가 좋은 재질로, 완성된 유기전계발광표시장치의 내구성을 향상시킬 수 있다. 또, 상기 플릿 그라스가 투습율 및 투기율이 낮기 때문에, 외부의 수분 및 산소로부터 상기 유기전계발광다이오드 소자를 보호할 수 있어, 수명 및 고온/고습에서의 신뢰성을 향상시킬 수 있다.
- <60> 도 3a 및 도 3b는 본 발명의 제 3 실시예에 따른 유기전계발광표시장치의 제조 공정을 설명하기 위해 도시한 공정도들이다. 여기서, 레이저를 제 1 기관으로 조사한뒤, 제 1 기관과 제 2 기관을 합착하는 공정을 제외하고, 상술한 제 2 실시예에 따른 유기전계발광표시장치의 제조 공정과 유사한 바, 반복되는 설명은 생략하여 기술하며, 동일한 참조번호는 동일한 구성요소를 지칭한다.
- <61> 도 3a를 참조하면, 박막트랜지스터(Tr)가 형성된 제 1 기관(100)을 제공한다.
- <62> 상술한 바와 같이, 상기 제 1 기관(100)에는 박막트랜지스터를 포함하는 기관 전면내 내열성이 뛰어난 보호막(120)이 형성되어 있고, 상기 보호막(120)상에 상기 박막트랜지스터와 전기적으로 연결된 연결전극(104)이 형성되어 있다.
- <63> 또, 상기 제 1 기관(100)의 외곽부에 외부 신호부와 전기적으로 연결되는 게이트 패드부(106), 데이터 패드부(107), 공통전압 패드부(108)가 형성되어 있다.
- <64> 상기 제 1 기관(100)의 외곽부에 플릿 그라스(300a)와 바인더(300b)를 혼합하여 형성된 실란트(300)를 형성한다.
- <65> 상기 실란트(300)의 형성 영역에 대응된 제 1 기관(100)으로 레이저를 조사하여, 상기 실란트(300)를 일부 경화시킨다. 즉, 상기 제 1 기관(100)과 상기 실란트(300)는 완전하게 접촉된다. 이로써, 상기 실란트(300) 내부에 포함되어 있는 바인더가 일부 제거되어, 상기 제 2 기관(200)과 합착된 후 상기 실란트(300)를 경화할 경우에 발생하는 아웃 가스를 줄일 수 있어, 상기 유기전계발광다이오드 소자의 열화를 감소시킬 수 있다.
- <66> 여기서, 상기 레이저를 조사하기 전 또는 후에 열처리 공정을 수행하여, 상기 바인더(300b)를 완전하게 제거할 수 있다.
- <67> 도 3b를 참조하면, 유기전계발광다이오드 소자(E)가 형성된 제 2 기관(200)을 상기 제 1 기관(100)으로 열라인 한다. 이때, 상기 박막트랜지스터(Tr)와 상기 유기전계발광다이오드 소자(E)는 전기적으로 연결된다.

- <68> 이후, 상기 실란트(300)가 형성된 영역에 대응된 제 2 기관(200)으로 레이저를 조사하여, 상기 실란트(300)를 경화시킴으로써, 상기 제 1 기관(100)과 상기 제 2 기관(200)을 합착시킨다. 이때, 상기 제 1 기관(100)과 상기 제 2 기관(200)으로 각각 레이저를 조사하여 상기 실란트(300)를 경화시킴으로써, 하나의 기관에 가하는 열을 두 기관에 분담하여 고에너지의 레이저를 조사하게 된다. 이로써, 상기 제 1 기관(100) 또는 제 2 기관(200)의 변형 및 손상을 줄일 수 있다
- <69> 또, 상기 실란트(300)의 일부를 상기 제 1 기관(100)과 상기 제 2 기관(200)을 합착하기전에 경화시킴으로써, 상기 유기전계발광다이오드 소자로 투입될 수 있는 아웃가스의 양이 감소되므로 상기 유기전계발광다이오드 소자가 열화되는 것을 줄일 수 있다.

발명의 효과

- <70> 상기한 바와 같이 본 발명에 따르면, 산소 및 수분의 투과율이 낮은 플릿 그라스를 통한 봉지공정을 거침으로써, 수명 및 신뢰성이 향상된 유기전계발광표시장치를 제공할 수 있다.
- <71> 또, 상기 플릿 그라스를 이용한 봉지 공정을 수행하기전, 열처리 공정을 통해 아웃 가스를 발생시키는 바인더를 제거함으로써, 아웃가스에 의한 유기전계발광다이오드 소자의 열화를 방지할 수 있다.
- <72> 또, 상기 실란트의 형성 영역만으로 레이저를 조사하여, 상기 유기전계발광다이오드 소자에 영향력 즉, 상기 유기전계발광다이오드 소자가 열화되는 것을 방지할 수 있다.
- <73> 또, 상기 레이저를 두 기관에 각각 조사하여, 기관에 대한 열의 가중을 덜어주어 기관이 변형되거나, 손상되는 것을 방지할 수 있다.
- <74> 상기에서는 본 발명의 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

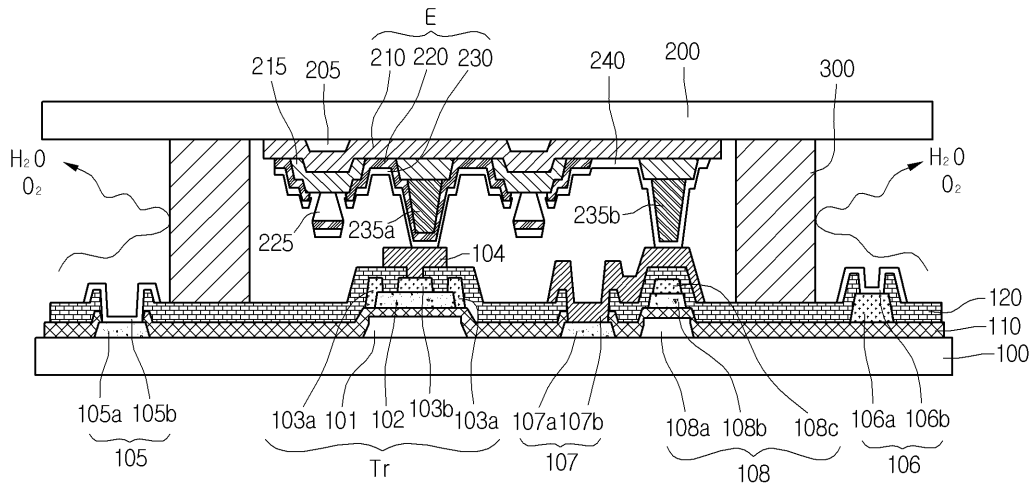
- <1> 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치를 설명하기 위해 도시한 도면이다.
- <2> 도 2a 내지 도 2f는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 도시한 공정도들이다.
- <3> 도 3a 및 도 3b는 본 발명의 제 3 실시예에 따른 유기전계발광표시장치의 제조 공정을 설명하기 위해 도시한 공정도들이다.

(도면의 주요 부분에 대한 부호의 설명)

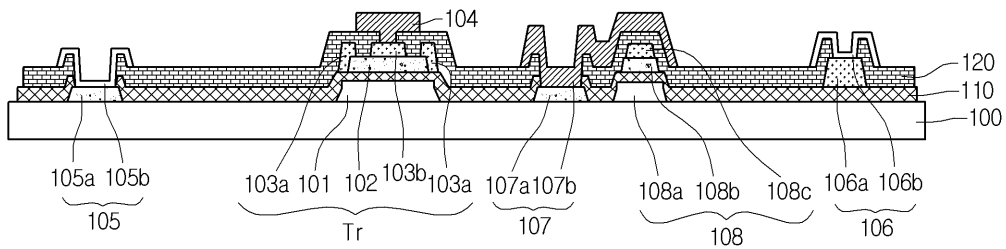
- <5> 100: 제 1 기관 101 : 게이트 전극
- <6> 102 : 반도체층 103a : 소스 전극
- <7> 103b : 드레인 전극 104 : 연결전극
- <8> 200 : 제 2 기관 210 : 제 1 전극
- <9> 220 : 유기 발광층 230 : 제 2 전극
- <10> 300 : 실란트
- <11> Tr : 박막트랜지스터 E : 유기 전계 발광 다이오드 소자

도면

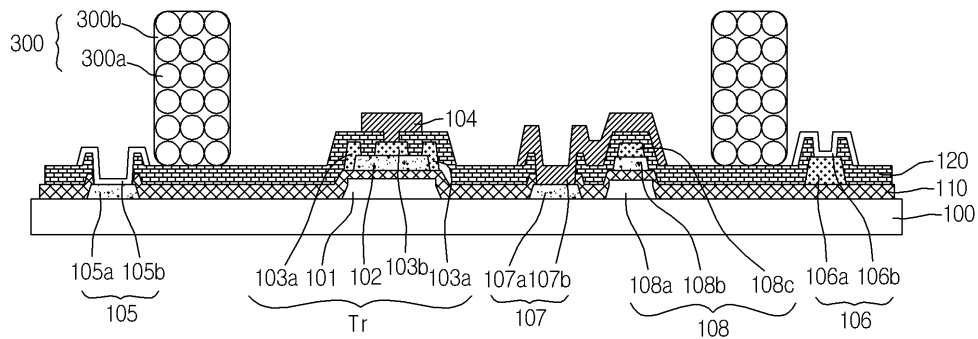
도면1



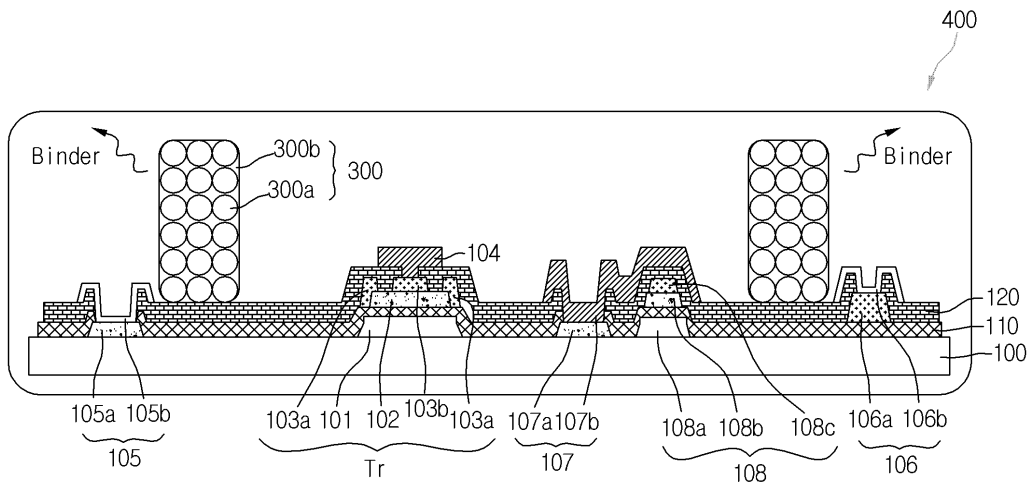
도면2a



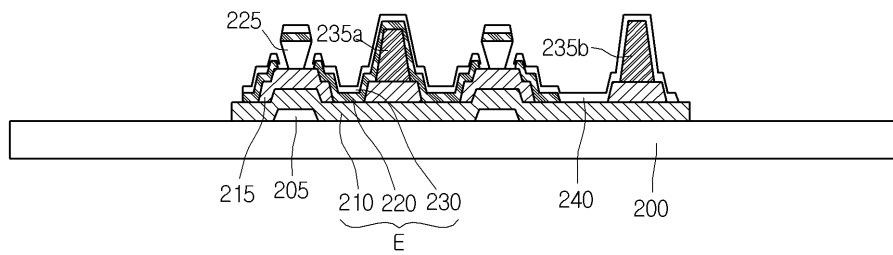
도면2b



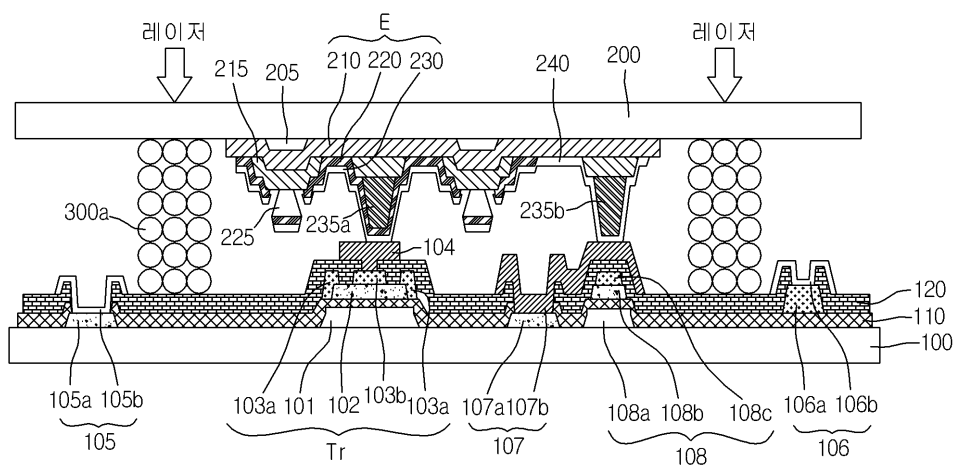
도면2c



도면2d



도면2e



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020080001749A	公开(公告)日	2008-01-04
申请号	KR1020060060067	申请日	2006-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO CHOONG KEUN 유충근 YOO IN SUN 유인선 LEE KANG JU 이강주		
发明人	유충근 유인선 이강주		
IPC分类号	H05B33/10 H05B33/04		
CPC分类号	H01L51/5246 H01L27/3251		
其他公开文献	KR101274807B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机电致发光显示装置及其制造方法，以防止OLED在密封过程之前通过去除粘合剂而损坏。结构：有机电致发光显示装置包括第一和第二基板，TFT（薄膜晶体管（Tr），OLED（E）和密封剂（300）。第一基板（100）和第二基板布置成彼此分开恒定距离。TFT形成在第一基板上。OLED（有机发光二极管）形成在第二基板上。密封剂形成在第一和第二基板的边缘部分上。密封剂包围OLED。密封剂由熔接玻璃制成。保护膜布置在第一基板的前面。保护膜由具有高耐火性的无机绝缘膜制成。©KIPO 2008

