



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0001746
(43) 공개일자 2008년01월04일

(51) Int. Cl.

H05B 33/10 (2006.01) *H05B 33/26* (2006.01)

(21) 출원번호 10-2006-0060064

(22) 출원일자 2006년 06월 30일

심사청구일자 **없음**

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

이준석

서울 구로구 구로4동 두산아파트 101-2408

조홍렬

경기 수원시 장안구 율전동 546 밤꽃마을뜨란채아
파트 111-304

(74) 대리인

허용록

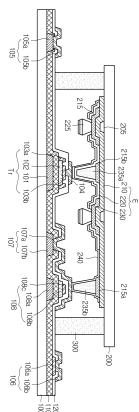
전체 청구항 수 : 총 12 항

(54) 유기 전계 발광 표시 장치 및 이의 제조 방법

(57) 요약

본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 박막트랜지스터가 형성된 제 1 기판; 상기 박막트랜지스터를 포함하는 제 1 기판 전면에 형성된 보호막; 상기 보호막상에 상기 박막트랜지스터와 전기적으로 연결되는 연결전극; 상기 제 1 기판의 외곽부에 위치하고, 외부회로부와 접촉되는 게이트 패드 접촉 전극 및 데이터 패드 접촉 전극; 및 상기 제 1 기판과 일정간격 이격되어 배치되고, 상기 박막트랜지스터와 전기적으로 연결되는 유기전계발광다이오드 소자가 형성된 제 2 기판을 포함하며, 상기 연결전극, 게이트 패드 접촉 전극 및 데이터 패드 접촉 전극은 동일한 도전물질로 동일한 층에 형성함으로써, 공정수를 절감하며, 패드부의 부식에 의한 신뢰성 저하를 방지할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

박막트랜지스터가 형성된 제 1 기판;

상기 박막트랜지스터를 포함하는 제 1 기판 전면에 형성된 보호막;

상기 보호막상에 상기 박막트랜지스터와 전기적으로 연결되는 연결전극;

상기 제 1 기판의 외곽부에 위치하고, 외부회로부와 접촉되는 게이트 패드 접촉 전극 및 데이터 패드 접촉 전극; 및

상기 제 1 기판과 일정간격 이격되어 배치되고, 상기 박막트랜지스터와 전기적으로 연결되는 유기전계발광다이오드 소자가 형성된 제 2 기판을 포함하며,

상기 연결전극, 게이트 패드 접촉 전극 및 데이터 패드 접촉 전극은 동일한 도전물질로 동일한 층에 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 유기전계발광다이오드 소자는

상기 제 2 기판상에 형성된 제 1 전극과,

상기 제 1 전극상에 형성된 유기발광층과,

상기 유기발광층상에 서브픽셀 단위로 패터닝되어 형성된 제 2 전극을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제 2 항에 있어서,

상기 연결전극과 상기 제 2 전극은 서로 접촉되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제 1 항에 있어서,

상기 연결전극은 ITO 또는 IZO로 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제 2 항에 있어서,

상기 제 2 전극은 표면 산화막이 형성되지 않는 도전물질로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제 2 항에 있어서,

상기 제 2 전극은 Au 또는 Ag 중 어느 하나로 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 7

제 1 기판을 제공하는 단계;

상기 제 1 기판상에 박막트랜지스터를 형성하는 단계;

상기 박막트랜지스터를 포함하는 제 1 기판전면에 보호막을 형성하는 단계;
 상기 보호막상에 상기 박막트랜지스터와 연결되는 연결전극을 형성하는 단계;
 유기전계발광다이오드 소자가 형성된 제 2 기판을 제공하는 단계; 및
 상기 제 1 기판과 상기 제 2 기판을 합착하는 단계를 포함하며,
 상기 연결전극의 형성시에 외부 회로부와 접촉하는 게이트 패드 접촉전극과 데이터 패드 접촉전극을 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

청구항 8

제 6 항에 있어서,
 상기 유기전계발광다이오드 소자는
 상기 제 2 기판상에 제 1 전극을 형성하는 단계;
 상기 제 1 전극상에 유기발광층을 형성하는 단계; 및
 상기 유기발광층상에 서브픽셀 단위로 패터닝하여 제 2 전극을 형성하는 단계를 포함하여 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제 8 항에 있어서,
 상기 연결전극과 상기 제 2 전극은 서로 접촉하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

청구항 10

제 7 항에 있어서,
 상기 연결전극은 ITO 또는 IZO로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.
 청구항 11
 제 8 항에 있어서,
 상기 제 2 전극은 표면 산화막이 형성되지 않는 도전물질로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

청구항 12

제 8 항에 있어서,
 상기 제 2 전극은 Au 또는 Ag 중 어느 하나로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 특히, 듀얼 패널 타입의 유기 전계 발광 표시 장치 및 그 제조방법에 관한 것이다.
- <13> 유기 전계 발광 표시 장치는 전자(electron)와 정공(hole)이 반도체 안에서 전자-정공 쌍을 만들거나 캐리어(carrier)들이 좀더 높은 에너지 상태로 여기된 후 다시 안정화 상태인 바닥상태로 떨어지는 과정을 통해 빛이

발생하는 현상을 이용한다.

- <14> 이와 같이, 상기 유기 전계 발광 표시 장치는 자체발광형이기 때문에 액정 표시 장치와 같이 백라이트가 필요하지 않으므로 경량 박형이 가능하다. 또한, 저전압 구동, 높은 발광 효율, 넓은 시야각 및 빠른 응답속도등의 장점을 가지고 있어 고화질의 동영상을 구현하는데 유리하다.
- <15> 특히, 상기 유기 전계 발광 표시 장치의 제조공정에는, 액정표시장치나 PDP(Plasma Display Panel)와 달리 중착 및 봉지(encapsulation) 장비가 전부라고 할 수 있기 때문에, 공정이 매우 단순하다.
- <16> 또한, 각 화소마다 스위칭 소자인 박막트랜지스터를 가지는 액티브 매트릭스방식으로 유기 전계 발광 표시 장치를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정세, 대형화가 가능한 장점을 가진다.
- <17> 도 1은 종래의 유기 전계 발광 표시 장치에 대한 개략적인 단면도로서, 이는 하부 발광방식으로 동작하는 액티브 매트릭스 방식의 단면 구조를 나타내고 있다.
- <18> 도 1을 참조하여 설명하면, 박막트랜지스터(Tr)가 형성된 기판(10)이 위치한다. 상기 박막트랜지스터(Tr)는 게이트 전극(15), 액티브층(25) 및 소스/드레인 전극(27a, 27b)을 포함한다.
- <19> 상기 드레인 전극(27b)의 일부분을 노출하는 콘택홀을 구비한 보호막(20)이 위치한다.
- <20> 상기 보호막(20)에 형성된 상기 콘택홀을 통하여 상기 드레인 전극(27b)과 전기적으로 연결된 제 1전극(30)이 위치한다.
- <21> 상기 제 1 전극(30)에 서브픽셀이 정의된 절연막(40)이 위치하고, 상기 서브픽셀의 상기 제 1 전극(30) 상에 유기 발광층(50)이 위치한다. 상기 유기 발광층(50) 상에 공통전극으로 제 2 전극(60)이 형성된다. 여기서, 상기 제 1, 제 2 전극(30, 60)은 상기 유기 발광층(50)이 광을 방출할 수 있도록 전계를 인가하는 역할을 한다.
- <22> 이후, 상기 기판(10)상에 형성된 유기 전계 발광 다이오드 소자(E)를 외부의 습기 및 산소로부터 보호하기 위해, 상기 기판(10)의 외곽부에 실란트(70)를 도포한뒤, 상기 유기 전계 발광 다이오드 소자(E)에 대향되도록 봉지기판(80)을 합착하는 봉지공정을 수행함으로써 유기 전계 발광 표시 장치가 제조된다.
- <23> 즉, 이와 같은 유기 전계 발광 표시 장치는, 상기 어레이 소자 및 유기 전계 발광 다이오드 소자가 형성된 기판과 별도의 봉지기판의 합착을 통해 형성된다. 이때, 상기 어레이 소자의 수율과 유기 전계 발광 다이오드 소자의 수율의 곱이 유기 전계 발광 표시 장치의 수율을 결정하기 때문에, 후반 공정에 해당되는 유기 전계 발광 다이오드 소자의 제조 공정에 의해 전체 공정 수율이 크게 제한된다.
- <24> 즉, 양품의 어레이 소자를 제조하는데 소요되었던 제반 경비 및 재료비 손실이 초래되고, 생산수율이 저하되는 문제점이 있다.
- <25> 또한, 하부발광방식의 유기 전계 발광 표시 장치는 봉지공정에 의한 안정성 및 공정의 자유도가 높은 반면 개구율의 제한이 있어 고해상도 제품에 적용하기 어려운 문제점이 있다. 이와 달리, 상부발광방식의 유기 전계 발광 표시 장치는 박막트랜지스터 설계가 용이하고 개구율 향상이 가능하기 때문에 제품수명 측면에서 유리하다. 그러나, 종래의 상부발광방식의 유기 전계 발광 표시 장치에서는 유기발광층 상부에 통상적으로 음극이 위치함에 따라 재료선택폭이 좁기 때문에 투과도가 제한되어 광효율이 저하되는 등의 문제점이 있다.
- <26> 또한, 상기 유기 전계 발광 표시 장치는 외부로부터 신호를 공급받기 위한 패드부가 외부에 노출되어 형성되는데, 상기 패드부가 금속으로 형성되어, 외부의 산소 및 수분에 의해 쉽게 부식이 될 수 있다.
- <27> 이와 같은 패드부의 부식은 패드부의 금속과 외부회로부의 접촉 금속간의 접촉 저항이 높아져, 다크 픽셀(dark pixel)이 발생할 수 있으며, 상기 유기 전계 발광 표시 장치의 신뢰성이 저하될 수 있다.

발명이 이루고자 하는 기술적 과제

- <28> 본 발명은 박막트랜지스터와 유기 전계 발광 다이오드 소자의 수율이 서로 영향을 받지 않도록 형성하여, 불량률 및 생산관리 효율을 증대시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 그 목적이 있다.
- <29> 또한, 광효율이 향상된 상부발광방식의 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 다른 목적이 있다.

<30> 또한, 공정수를 절감하며 신뢰성을 확보할 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공함에 또 다른 목적이 있다.

발명의 구성 및 작용

<31> 상기 기술적 과제를 이루기 위하여 본 발명의 일 측면에 따른 유기 전계 발광 표시 장치는 박막트랜지스터가 형성된 제 1 기판; 상기 박막트랜지스터를 포함하는 제 1 기판 전면에 형성된 보호막; 상기 보호막상에 상기 박막트랜지스터와 전기적으로 연결되는 연결전극; 상기 제 1 기판의 외곽부에 위치하고, 외부회로부와 접촉되는 게이트 패드 접촉 전극 및 데이터 패드 접촉 전극; 및 상기 제 1 기판과 일정간격 이격되어 배치되고, 상기 박막트랜지스터와 전기적으로 연결되는 유기전계발광다이오드 소자가 형성된 제 2 기판을 포함하며,

<32> 상기 연결전극, 게이트 패드 접촉 전극 및 데이터 패드 접촉 전극은 동일한 도전물질로 동일한 층에 형성된다.

<33> 상기 기술적 과제를 이루기 위하여 본 발명의 다른 일 측면에 따른 유기 전계 발광 표시 장치의 제조 방법을 제공한다. 상기 제조 방법은 제 1 기판을 제공하는 단계; 상기 제 1 기판상에 박막트랜지스터를 형성하는 단계; 상기 박막트랜지스터를 포함하는 제 1 기판전면에 보호막을 형성하는 단계; 상기 보호막상에 상기 박막트랜지스터와 연결되는 연결전극을 형성하는 단계; 유기전계발광다이오드 소자가 형성된 제 2 기판을 제공하는 단계; 및 상기 제 1 기판과 상기 제 2 기판을 합착하는 단계를 포함하며,

<34> 상기 연결전극의 형성시에 외부 회로부와 접촉하는 게이트 패드 접촉전극과 데이터 패드 접촉전극을 형성한다.

<35> 이하, 본 발명에 의한 유기 전계 발광 표시 장치의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

<36> 도 2는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 단면을 도시한 도면이다.

<37> 도 2를 참조하여 설명하면, 상기 유기 전계 발광 표시 장치는 서로 일정간격 이격되어 배치되고, 외곽부에 형성된 실란트(300)에 의해 합착되는 제 1, 제 2 기판(100, 200)과, 상기 제 1 기판(100)에 형성된 박막트랜지스터(Tr)와, 상기 박막트랜지스터(Tr)와 전기적으로 연결된 연결전극(104)과, 상기 제 2 기판(200)에 형성되고, 상기 연결전극(104)과 전기적으로 연결되는 유기 전계 발광 다이오드 소자(E)를 포함한다.

<38> 상기 박막트랜지스터(Tr)는 상기 제 1 기판(100)상에 형성된 게이트 배선과 데이터 배선의 교차영역에 해당되는 각 서브픽셀에 형성된다.

<39> 상기 제 1 기판의 외곽부에는 신호를 인가하기 위한 외부 회로부, 이를테면, TCP 또는 FPC와 연결되기 위한 패드부가 형성되어 있다. 상기 패드부는 게이트 패드부(105)와 데이터 패드부(106)일 수 있다.

<40> 여기서, 상기 게이트 패드부(105)는 상기 게이트 배선의 일 끝단에 위치하는 게이트 패드 접촉 전극(105a)과, 상기 게이트 패드 전극(105a)상에 위치하는 게이트 패드 접촉 전극(105b)을 포함한다.

<41> 또, 상기 데이터 패드부(106)는 상기 데이터 배선의 일 끝단에 위치하는 데이터 패드 전극(106a)과, 상기 데이터 패드 전극(106a)상에 위치하는 데이터 패드 접촉 전극(106b)을 포함한다. 이때, 상기 게이트 패드 접촉 전극(105b)과 상기 데이터 패드 접촉 전극(106b)이 외부에 노출되며, 상기 외부 회로부와 접촉하게 된다.

<42> 이로써, 상기 게이트 패드 접촉 전극(105b)과 상기 데이터 패드 접촉 전극(106b)은 내식성이 있는 도전물질로 형성되어야 한다. 이는 상술한 바와 같이, 상기 게이트 패드 접촉 전극(105b)과 상기 데이터 패드 접촉 전극(106b)이 부식이 되어, 완성된 유기전계발광표시장치의 신뢰성이 저하될 수 있기 때문이다.

<43> 공정의 편의상, 상기 게이트 패드 접촉 전극(105b), 상기 데이터 패드 접촉 전극(106b), 상기 연결전극(104)은 동일한 도전물질로, 동일한 층에 형성할 수 있다. 이때, 상기 게이트 패드 접촉 전극(105b), 상기 데이터 패드 접촉 전극(106b)이 외부에 노출되므로, 내식성의 도전물질인 ITO 또는 IZO로 형성할 수 있다.

<44> 이때, 상기 연결전극(104)을 통해, 상기 박막트랜지스터(Tr)와 상기 유기전계발광다이오드 소자(E)는 서로 전기적으로 연결된다. 이때, 상기 연결전극(104)이 쉽게 산화되는 도전막과 접촉하게 되면, 접촉 저항이 증가한다는 문제점이 있다. 이로써, 상기 연결전극(104)과 접촉하는 상기 유기전계발광다이오드 소자(E)의 제 2 전극(230)은 표면에 산화막이 형성되지 않는 도전물질로 형성할 수 있다. 즉, 상기 제 2 전극(230)은 Au 또는 Ag중 어느

하나로 형성된다.

<45> 또, 상기 공통전압패드부(107)는 외부 회로부에서 공급받은 전류를 상기 유기전계발광다이오드 소자로 제공한다. 상기 공통전압패드부(107)는 상기 제 1 기판에 형성된 공통전원배선에 연결되는 파워전극(107a)과, 상기 파워전극(107a)상에 형성되어 상기 유기 전계 발광 다이오드 소자의 제 1 전극(210)과 전기적으로 연결되는 파워 접촉 전극(107b)을 포함한다. 여기서, 상기 공통전압패드부(107)는 상기 실폐탄(300)의 내부 즉, 외부와 차단되는 밀폐공간에 형성된다. 이로써, 상기 파워 접촉 전극(107b)은 부식에 대한 문제가 발생하지 않으나, 공정의 편의상 상기 연결전극(104)과 동일한 도전물질로 형성될 수 있다.

<46> 또, 상기 파워전극(107a)과 상기 파워 접촉 전극(107b)사이에 상기 박막트랜지스터의 게이트 전극(101), 반도체 층(102), 소스/드레인 전극(103, 104)과 각각 동일한 층에 위치하는 제 1 더미폐탄(108a), 제 2 더미폐탄(108b) 및 제 3 더미폐탄(108c)으로 이루어진 더미폐탄(108)이 형성되어 있다. 이때, 상기 더미폐탄(108)은 상기 박막 트랜지스터(Tr)와 동일한 단차를 가지게 되고, 상기 파워 접촉 전극(107b)은 상기 더미폐탄(108)상에 연장되어 형성된다.

<47> 이로써, 상기 연결전극(106)과 상기 파워 접촉 전극(108b)의 높이를 동일하게 형성한다. 이는, 상기 연결전극(106)과 상기 유기 전계 발광 다이오드 소자를 서로 전기적으로 연결하는 수단인 제 1 스페이서(235a)의 형성시에, 상기 파워 접촉 전극(109b)과 상기 유기 전계 발광 다이오드 소자를 전기적으로 연결시키는 제 2 스페이서(235b)를 동일한 공정으로 형성하기 위함이다.

<48> 한편, 상기 제 2 기판(200)은 그 하부면에 제 1 전극(210), 유기 발광층(220) 및 제 2 전극(230)이 구비된 유기 전계 발광 다이오드 소자(E)가 형성되어 있다.

<49> 상기 제 1 전극(210)은 공통전극으로써 형성된다. 이때, 상기 제 1 전극(210) 및 상기 제 2 기판(200)을 통해 광이 방출되므로, 상기 제 1 전극(210)은 투명한 도전물질로서, ITO 또는 IZO로 형성할 수 있다. 여기서, 상기 제 2 기판(200)과 상기 제 1 전극(210) 사이에 개재되는 보조 전극(205)을 더 형성할 수 있다. 상기 보조 전극(205)은 상기 제 1 전극(210)의 저항을 낮추는 역할을 한다. 이때, 상기 보조 전극(205)은 저항이 낮은 금속으로 대부분 불투명하므로, 비발광영역에 대응되는 부분에 형성하는 것이 바람직하다.

<50> 상기 유기 발광층(220)은 그 하부 또는 상부에 정공 주입층, 정공 수송층, 정공 역제층, 전자 수송층, 전자 주입층 중에 어느 하나이상을 더 포함할 수 있다. 이로써, 상기 제 1 전극(210), 유기 발광층(220), 제 2 전극(230)의 각각 경계면에서 에너지 레벨을 잘 맞추어줄 수 있어, 상기 유기 발광층(220)에 전자와 정공을 더욱 원활하게 주입할 수 있어, 발광 효율을 더욱 향상시킬 수 있다.

<51> 상기 제 2 전극(230)은 서브픽셀의 외곽부에 형성된 버퍼층(215)상에 위치하는 세퍼레이터(225)에 의해 각 서브픽셀 단위로 자동적으로 패터닝되어 있다. 이때, 상기 제 2 전극(230)은 상기 제 1 기판(100)과 제 2 기판(200)의 셀캡을 일정하게 유지하는 제 1 스페이서(235a)의 외곽부를 감싸도록 형성된다. 이로써, 상기 제 2 전극(230)은 상기 스페이서(235a)에 의해 일부가 상기 제 1 기판(100)을 향해 돌출된다. 이때, 상기 스페이서(235)에 의해 돌출된 제 2 전극(230)은 상기 연결폐탄(104)과 접촉하게 된다.

<52> 상술한 바와 같이, 상기 제 2 전극(230)은 상기 연결전극(104)과 접촉 저항을 줄일 수 있는 Au 또는 Ag로 형성할 수 있다.

<53> 도 3a 내지 도 3d는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 제조 공정을 설명하기 위해 도시한 공정도들이다.

<54> 도 3a를 참조하면, 박막트랜지스터가 형성된 제 1 기판(100)을 제공한다.

<55> 자세하게, 상기 제 1 기판(100)상에 도전막을 형성한 뒤, 패터닝하여 일 방향을 가지는 게이트 배선(도면에는 도시하지 않음), 상기 게이트 배선에서 분기된 게이트 전극(101), 상기 게이트 배선과 평행하게 배치되는 공통 전원배선(도면에는 도시하지 않음.)을 형성한다. 이와 동시에, 상기 게이트 배선과 상기 공통전원배선의 끝단에 각각 위치하는 게이트 패드 전극(105a)과 파워전극(108a)을 형성한다.

<56> 이와 동시에, 상기 파워전극(108)에 인접하여 제 1 더미폐탄(108a)을 더 형성할 수 있다.

<57> 상기 게이트 전극(101)을 포함하는 상기 제 1 기판(100)전면에 게이트 절연막(110)을 형성한다. 상기 게이트 절연막(110)은 화학기상증착법을 수행하여 증착된 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막으로 형성할 수 있다.

- <58> 상기 게이트 전극(101)에 각각 대응되는 상기 게이트 절연막(110) 상에 반도체층(102)을 형성한다.
- <59> 이와 동시에, 상기 제 1 더미패턴(108a)에 대응된 상기 게이트 절연막(110)상에 제 2 더미패턴(108b)이 더 형성될 수 있다.
- <60> 상기 반도체층(102)을 포함하는 상기 게이트 절연막(110)상에 제 1 도전막을 형성한 뒤, 패터닝하여 상기 게이트 배선과 교차되는 데이터 배선(도면에는 도시하지 않음)을 형성한다. 이와 동시에, 상기 데이터 배선의 끝단에 위치하는 데이터 패드 전극(106a), 소스/드레인 전극(103b, 103b)을 형성한다. 또, 상기 제 2 더미패턴(108a)상에 위치하는 제 3 더미패턴(108b)을 더 형성할 수 있다.
- <61> 이로써, 상기 제 1 기판(100)상에 게이트 전극(101), 반도체층(102) 및 소스/드레인 전극(103a, 103b)을 포함하는 박막트랜지스터(Tr)와 상기 박막트랜지스터(Tr)와 동일한 단차를 가지는 더미패턴(108)이 형성되어 있다. 이와 동시에, 상기 제 1 기판(100)상에 외부회로부와 연결되는 게이트 패드 전극(105a), 데이터 패드 전극(106a), 파워전극(107a)가 더 형성된다.
- <62> 상기 박막트랜지스터(Tr), 상기 게이트 패드 전극(105a), 상기 데이터 패드 전극(106a), 상기 파워전극(107a)을 포함하는 상기 게이트 절연막(110) 상에 보호막(120)을 형성한다. 상기 보호막(120)은 유기막 또는 무기막으로 형성할 수 있다. 이를테면, 상기 유기막은 아크릴계 수지, 벤조사이클로부텐(BCB), 폴리이미드(PI) 및 노볼락계 수지로 이루어진 군에서 선택된 적어도 하나일 수 있다. 또, 상기 무기막은 산화 실리콘막, 질화 실리콘막 또는 이들의 적층막일 수 있다.
- <63> 도 2b를 참조하면, 상기 보호막(120) 및 상기 게이트 절연막(110)을 식각하여, 상기 박막트랜지스터(Tr1)의 드레인 전극(103b), 상기 게이트 패드 전극(105a), 상기 데이터 패드 전극(106a) 및 상기 파워전극(107a)의 각 일부분을 노출하는 콘택홀을 형성한다.
- <64> 그리고, 상기 콘택홀이 형성된 보호막(120)에 도전막을 증착한 뒤, 패터닝하여 상기 드레인 전극(103b)과 전기적으로 연결된 연결전극(104)을 형성한다. 여기서, 상기 연결전극(104)을 통해 후술할 상기 박막트랜지스터(Tr)와 유기전계발광다이오드 소자(E)를 서로 전기적으로 연결한다. 상기 연결전극(104)을 형성함으로써, 상기 유기전계발광다이오드 소자와의 접속성을 향상시킬 수 있다. 이는, 상기 콘택홀을 형성하는 공정에서 상기 박막트랜지스터(Tr)의 드레인 전극(103b)이 손상되어, 상기 유기 전계 발광 다이오드 소자(E)와의 접촉면적이 감소되거나, 접촉이 안될 수 있기 때문이다.
- <65> 이와 동시에, 상기 게이트 패드 전극(105a), 상기 데이터 패드 전극(106a) 및 상기 파워전극(107a)상에 각각 위치하는 게이트 패드 접촉 전극(105a), 데이터 패드 접촉 전극(106b) 및 상기 파워 접촉 전극(107b)를 형성할 수 있다. 여기서, 상기 파워 접촉 전극(107b)은 상기 더미패턴(108)상에 위치하도록 하여, 상기 연결전극(104)과 같은 단차를 가지도록 형성한다.
- <66> 상기 게이트 패드 접촉 전극(105b) 및 상기 데이터 패드 전극(106b)은 외부에 노출되어 외부신호부와 전기적으로 연결되는 영역으로, 외부의 산소나 수분에 의해 부식이 발생할 수 있다. 이로써, 상기 게이트 패드 접촉 전극(105b) 및 상기 데이터 패드 전극(106b)은 내식성을 가지는 도전물질로 ITO 또는 IZO로 형성할 수 있다. 이때, 상기 연결전극(104)은 상기 게이트 패드 접촉 전극(105b) 및 상기 데이터 패드 전극(106b)과 동시에 형성되므로, 상기 연결전극(104)은 ITO 또는 IZO로 형성할 수 있다.
- <67> 한편, 도 3c를 참조하면, 유기 전계 발광 다이오드 소자(E)가 형성된 제 2 기판(200)을 제공한다.
- <68> 자세하게, 상기 제 2 기판(200)에 상기 유기 전계 발광 다이오드 소자(E)를 형성하는 공정은 우선, 상기 제 2 기판(200)을 제공한다. 상기 제 2 기판(200) 상에 공통전극으로 제 1 전극(210)을 형성한다. 상기 제 1 전극(210)은 일함수가 높은 투명성의 도전 물질로 형성한다. 이를테면, 상기 제 1 전극(210)은 ITO 또는 IZO로 형성할 수 있다.
- <69> 상기 제 1 전극(210) 상부에 각 화소영역별로 정의하기 위한 베퍼층(215)을 형성한다. 상기 베퍼층(215)은 절연막으로 형성한다. 상기 베퍼층(215)상에 세퍼레이터(225)를 형성한다. 여기서, 상기 세퍼레이터(225)는 역테이퍼진 격벽형상으로 형성할 수 있다. 이때, 상기 세퍼레이터(225)는 유기 절연체로 형성할 수 있다. 또, 서브픽셀내부와 상기 제 2 기판(200)의 외곽부에 각각 위치하는 아일랜드의 제 1 베퍼층(215a)과 제 2 베퍼층(215b)이 더 형성되고, 상기 제 1, 제 2 베퍼층(215)상에 각각 제 1 스페이서(235a)와, 제 2 스페이서(235b)가 형성된다.
- <70> 상기 제 1 스페이서(235a)를 포함하는 상기 제 1 전극(210) 전면에 걸쳐, 유기 발광층(220) 및 제 2 전극(235b)

0)을 순차적으로 형성한다.

- <71> 상기 유기 발광층(220)을 형성하기 전에 정공 주입층 및/또는 정공 수송층을 더 형성할 수 있다. 또한, 상기 유기 발광층(220)을 형성한 후에 정공 억제층, 전자 수송층 및 전자 주입층 중 적어도 하나 이상을 더 형성할 수 있다.
- <72> 상기 제 2 전극(230)은 상기 세퍼레이터(225)에 의해 서브픽셀로 자동적으로 분리되어 형성된다. 또한, 상기 제 2 전극(230)은 상기 제 1 스페이서(235a)의 외곽부를 감싸도록 형성되어 있으므로, 상기 제 1 스페이서(235a)에 의해 일부분이 상부로 돌출된다.
- <73> 이와 동시에, 상기 제 2 기판(200)의 외곽부에 위치하고, 상기 제 1 전극(210)과 접촉하는 제 2 전극 더미패턴(240)이 형성되고, 상기 제 2 전극 더미패턴(240)은 상기 제 2 스페이서(235b)의 외곽부를 감싸도록 형성되어, 상기 제 2 전극 더미패턴(240)은 상부로 일부 돌출된다. 이때, 상기 제 2 전극 더미패턴(240)은 상기 제 2 전극(200)과 분리되도록 형성된다.
- <74> 또, 상기 제 2 전극(200)과 상기 제 2 전극 더미패턴(240)은 표면 산화막이 생성되지 않는 Au 또는 Ag로 형성한다. 이는 상술한 바와 같이, 상기 제 2 전극(200)과 상기 제 2 전극 더미패턴(240)이 각각 접촉되는 연결전극(104)과 상기 공통전압패드 접촉전극(107b)이 ITO 또는 IZO로 형성되는바, 접촉저항을 낮추기 위함이다.
- <75> 도 3d를 참조하면, 상기 박막트랜지스터(Tr)가 형성된 제 1 기판(100) 또는 유기 전계 발광 다이오드 소자(E)가 형성된 제 2 기판(200)상에 실란트 패턴(300)을 형성한다. 이후, 상기 제 1 기판(100)에 형성된 상기 박막트랜지스터(Tr)와 상기 공통전압패드부(P3)는 상기 유기 전계 발광 다이오드 소자(E)와 전기적으로 접촉하도록, 상기 제 1 기판(100)과 상기 제 2 기판(200)을 열라인 한 뒤, 두 기판을 합착하는 봉지공정을 수행하여 유기 전계 발광 표시 장치를 제조한다.
- <76> 더 나아가, 상기 제 1 기판(100)과 상기 제 2 기판(200)의 내부는 수분 및 산소를 제거하기 위해 불활성 가스를 충진시킬 수 있다. 이로써, 상기 제 2 기판(200)에 형성된 유기 발광층(220)이 수분 및 산소에 의해 취약하여 수명이 감소하거나 흑점이 발생하는 것을 방지할 수 있다.
- <77> 이로써, 공정 수를 절감하며, 패드부의 부식에 의한 신뢰성이 저하되는 것을 방지할 수 있다.

발명의 효과

- <78> 상기한 바와 같이 본 발명의 유기 전계 발광 표시 장치는 박막트랜지스터와 유기 전계 발광 다이오드 소자를 서로 다른 기판에 각각 형성한 뒤, 상기 두 기판을 합착하여 유기 전계 발광 표시 장치를 제조함으로써, 불량률의 감소와 함께 생산 수율의 향상을 기대할 수 있다.
- <79> 또, 상기 연결전극과 외부에 노출되는 패드부의 접촉전극을 내식성을 가지는 도전물질로 동시에 형성하고, 상기 연결전극과 접촉하는 유기전계발광다이오드 소자의 제 2 전극을 산화막이 형성되지 않는 도전물질로 형성함으로써, 공정수를 저감하며, 상기 패드부의 부식에 의한 신뢰성이 저하되는 것을 방지하였다.
- <80> 상기에서는 본 발명의 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

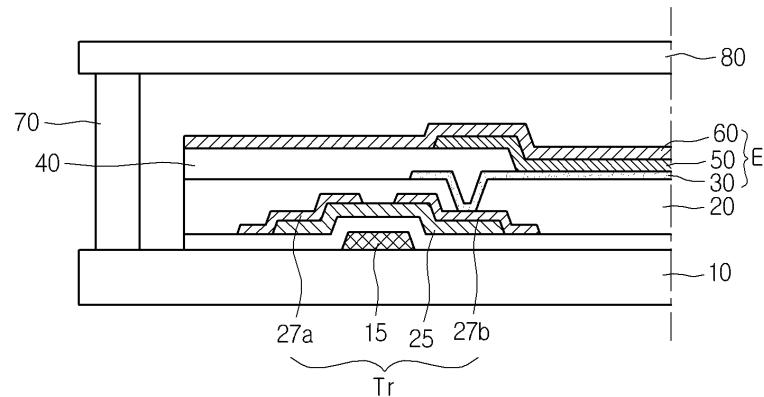
도면의 간단한 설명

- <1> 도 1은 종래의 유기 전계 발광 표시 장치에 대한 개략적인 단면도이다.
- <2> 도 2는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 단면을 도시한 도면이다.
- <3> 도 3a 내지 도 3d는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치의 제조 공정을 설명하기 위해 도시한 공정도들이다.
- <4> (도면의 주요 부분에 대한 부호의 설명)
- | | |
|---------------------|--------------------|
| <5> 100: 제 1 기판 | 104 : 연결전극 |
| <6> 105a: 게이트 패드 전극 | 105b: 게이트 패드 접촉 전극 |
| <7> 107a: 데이터 패드 전극 | 107b: 데이터 패드 접촉 전극 |

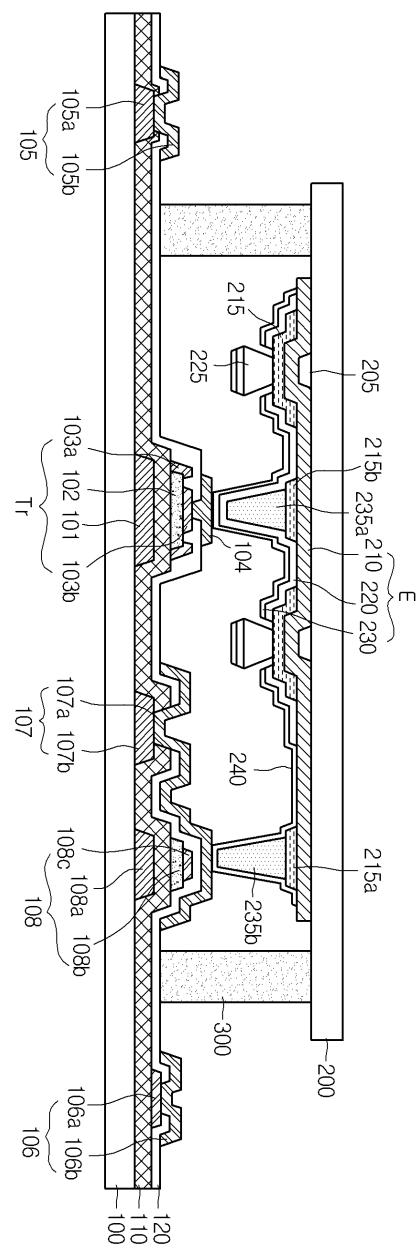
- <8> 200 : 제 2 기판 210 : 제 1 전극
<9> 220 : 유기발광층 230 : 제 2 전극
<10> 300 : 실란트 패턴
<11>

도면

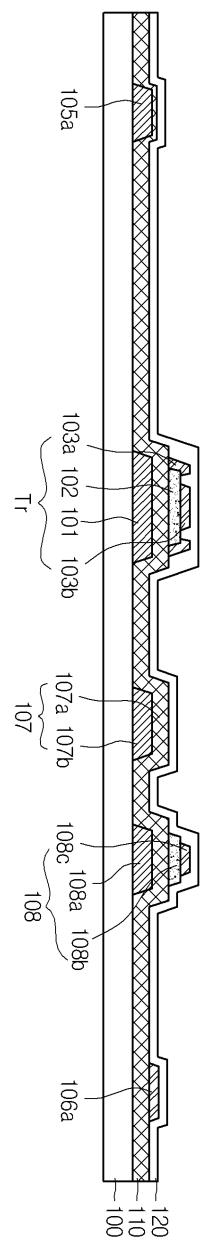
도면1



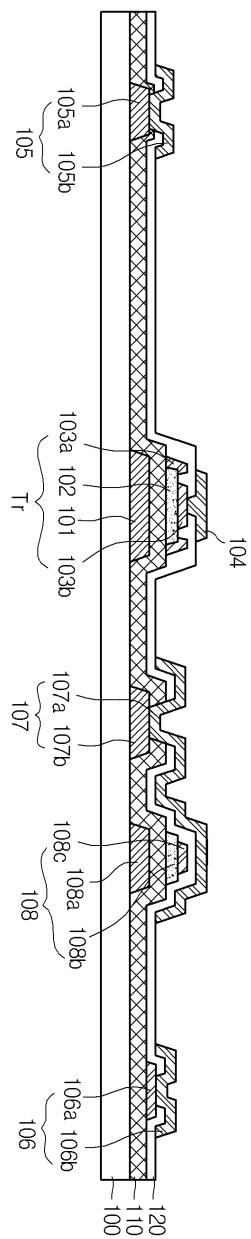
도면2



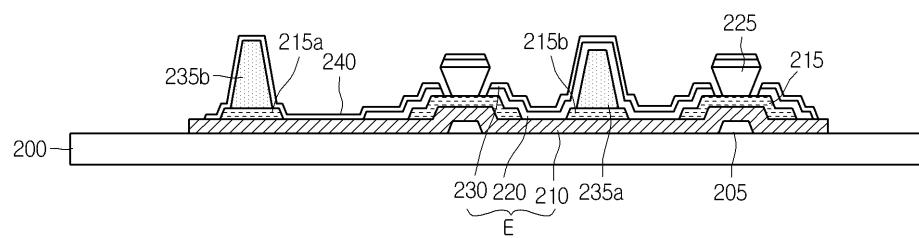
도면3a



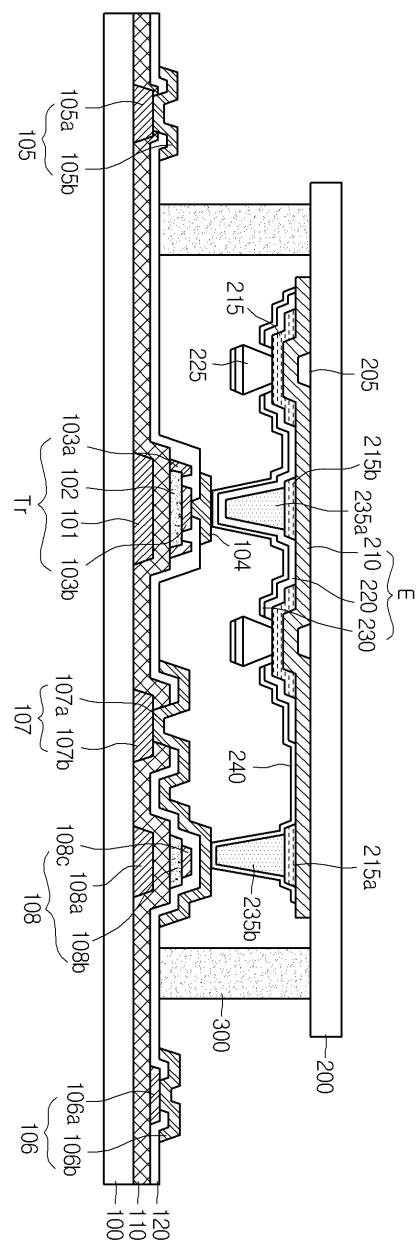
도면3b



도면3c



도면3d



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020080001746A	公开(公告)日	2008-01-04
申请号	KR1020060060064	申请日	2006-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JOON SUK 이준석 CHO HEUNG LYUL 조홍렬		
发明人	이준석 조홍렬		
IPC分类号	H05B33/10 H05B33/26		
CPC分类号	H01L27/3251 H01L27/3248 H01L51/0024 H01L51/56		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置。并且薄膜晶体管是形成在包括形成的第一基板的第一基板顶部区域上的保护膜，并且包括薄膜晶体管和第二基板。并且它在同一层上形成连接电极，并且栅极焊盘接触电极和它是相同的导电材料。以这种方式减少了过程的数量。并且可以防止由焊盘部分的腐蚀引起的可靠性劣化。关于第二基板，有机发光二极管器件与栅极焊盘接触电极电连接，栅极焊盘接触电极与外部电路单元接触，它位于连接电极的边缘：电连接的第一基板，数据焊盘接触电极：和薄膜晶体管以固定间隔与第一衬底分离，在薄膜晶体管的保护膜上形成。双面板，有机电致发光显示装置，焊盘部分，腐蚀。

