



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0120861
(43) 공개일자 2007년12월26일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0055644

(22) 출원일자 2006년06월20일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

전창훈

경북 칠곡군 석적면 중리 부영아파트 110-1606

(74) 대리인

특허법인로알

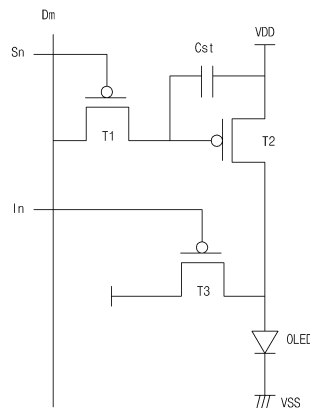
전체 청구항 수 : 총 12 항

(54) 유기전계발광표시장치의 화소 회로

(57) 요약

본 발명은, 유기전계발광표시장치의 화소 회로에 있어서, 스캔 라인으로부터의 스캔 신호에 응답하여 데이터 라인으로부터의 초기화 신호 또는 데이터 신호를 전달하는 제 1 트랜지스터, 제 1 트랜지스터를 통해 수신되는 초기화 신호 또는 데이터 신호를 저장하기 위한 커패시터, 커패시터에 저장된 신호에 따라 초기화 전류 또는 구동 전류를 발생하기 위한 제 2 트랜지스터, 제어 라인으로부터의 제어 신호에 응답하여 초기화 전류를 상기 화소 회로의 외부로 흐르게 하기 위한 제 3 트랜지스터, 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하는 유기전계발광표시장치의 화소 회로를 제공한다.

대표도 - 도3a



특허청구의 범위

청구항 1

유기전계발광표시장치의 화소 회로에 있어서,

스캔 라인으로부터의 스캔 신호에 응답하여 데이터 라인으로부터의 초기화 신호 또는 데이터 신호를 전달하는 제 1 트랜지스터;

상기 제 1 트랜지스터를 통해 수신되는 초기화 신호 또는 데이터 신호를 저장하기 위한 커패시터;

상기 커패시터에 저장된 신호에 따라 초기화 전류 또는 구동 전류를 발생하기 위한 제 2 트랜지스터;

제어 라인으로부터의 제어 신호에 응답하여 상기 초기화 전류를 상기 화소 회로의 외부로 흐르게 하기 위한 제 3 트랜지스터;

상기 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하는 유기전계발광표시장치의 화소 회로.

청구항 2

제 1 항에 있어서,

상기 제 3 트랜지스터의 일단은 상기 유기발광다이오드가 연결된 제 2 트랜지스터의 일단에 연결되는 유기전계발광표시장치의 화소 회로.

청구항 3

제 2 항에 있어서,

상기 제 3 트랜지스터의 타단에는 상기 유기발광다이오드의 문턱 전압보다 낮은 전압이 인가되는 유기전계발광표시장치의 화소 회로.

청구항 4

제 1 항에 있어서,

상기 스캔 라인 및 제어 라인으로부터 제 1 레벨인 선택 신호 및 제어 신호가 인가되면, 상기 데이터 라인으로부터 초기화 신호가 인가되어 상기 제 2 트랜지스터는 초기화 전류를 발생시키고, 상기 초기화 전류는 제 3 트랜지스터를 통하여 상기 화소 회로의 외부로 흐르는 유기전계발광표시장치의 화소 회로.

청구항 5

제 4 항에 있어서,

상기 제어 라인으로부터 제 2 레벨인 제어 신호가 인가되면, 상기 데이터 라인으로부터 데이터 신호가 인가되어 상기 제 2 트랜지스터는 구동 전류를 발생시키고, 상기 구동 전류는 유기발광다이오드에 흐르는 유기전계발광표시장치의 화소 회로.

청구항 6

제 1 항에 있어서,

상기 초기화 전류는 중간 휘도에 대응하는 값인 유기전계발광표시장치의 화소 회로.

청구항 7

유기전계발광표시장치의 화소 회로에 있어서,

스캔 라인으로부터의 스캔 신호에 응답하여 데이터 라인으로부터의 데이터 신호를 전달하는 제 1 트랜지스터;

제어 라인으로부터의 제어 신호에 응답하여 초기화 신호를 전달하는 제 4 트랜지스터;

상기 제 1 또는 제 4 트랜지스터를 통해 수신되는 데이터 신호 또는 초기화 신호를 저장하기 위한 커패시터;

상기 커패시터에 저장된 데이터 신호 또는 초기화 신호에 따라 구동 전류 또는 초기화 전류를 발생하기 위한 제 2 트랜지스터;

상기 제어 라인으로부터의 제어 신호에 응답하여 상기 초기화 전류를 상기 화소 회로의 외부로 흐르게 하기 위한 제 3 트랜지스터;

상기 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하는 유기전계발광표시장치의 화소 회로.

청구항 8

제 7 항에 있어서,

상기 제 3 트랜지스터의 일단은 상기 유기발광다이오드가 연결된 제 2 트랜지스터의 일단에 연결되는 유기전계발광표시장치의 화소 회로.

청구항 9

제 8 항에 있어서,

상기 제 3 트랜지스터의 타단에는 상기 유기발광다이오드의 문턱 전압보다 낮은 전압이 인가되는 유기전계발광표시장치의 화소 회로.

청구항 10

제 7 항에 있어서,

상기 제어 라인으로부터 제 1 레벨의 제어 신호가 인가되면, 상기 제 4 트랜지스터를 통하여 초기화 신호가 전달되어 상기 제 2 트랜지스터는 초기화 전류를 발생시키고, 상기 초기화 전류는 제 3 트랜지스터를 통하여 상기 화소 회로의 외부로 흐르는 유기전계발광표시장치의 화소 회로.

청구항 11

제 8 항에 있어서,

상기 스캔 라인으로부터 제 1 레벨의 스캔 신호가 인가되고 상기 제어 라인으로부터 제 2 레벨의 제어 신호가 인가되면, 상기 데이터 라인으로부터 데이터 신호가 인가되어 상기 제 2 트랜지스터는 구동 전류를 발생시키고, 상기 구동 전류는 유기발광다이오드에 흐르는 유기전계발광표시장치의 화소 회로.

청구항 12

제 7 항에 있어서,

상기 초기화 전류는 중간 휘도에 대응하는 값인 유기전계발광표시장치의 화소 회로.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<8> 본 발명은 유기전계발광표시장치의 화소 회로에 관한 것이다.

<9> 최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display: LCD), 플라스마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

<10> 특히, 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고 자체 발광이다. 또한, 시야각에 문제가 없어서 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온

제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 장치로 주목받고 있다.

<11> 일반적으로, 유기전계발광표시장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, 행렬 형태로 배열된 $N \times M$ 개의 유기발광다이오드(OLED)들을 전압 구동(Voltage Programming) 혹은 전류 구동(Current Programming)하여 영상을 표현할 수 있다. 이와 같은 유기전계발광표시장치를 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 ITO(Indium Tin Oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트 전극에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.

<12> 도 1은 종래기술에 따른 유기전계발광표시장치의 화소 회로를 설명하기 위한 회로도이다.

<13> 도 1을 참조하면, 화소 회로는 스캔 라인(Sn)으로부터의 스캔 신호에 응답하여 데이터 라인(Dm)으로부터의 데이터 신호를 전달하는 스위칭 트랜지스터(T1), 스위칭 트랜지스터(T2)를 통해 수신되는 데이터 신호를 저장하기 위한 커패시터(Cst), 커패시터(Cst)에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 구동 트랜지스터(T2), 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드(OLED)를 포함한다. 여기서, 구동 트랜지스터(T2)의 소오스 전극은 양의 전원을 공급하는 제 1 전원 라인(VDD)에 연결되며, 유기발광다이오드(OLED)의 제 2 전극은 음의 전원을 공급하는 제 2 전원 라인(VSS)에 연결되며, 유기발광다이오드(OLED)에 흐르는 전류의 양은 다음과 같이 표현할 수 있다.

수학적 식 1

<14>
$$I_{OLED} = \frac{1}{2} K (V_{gs} - V_{th})^2$$

<15> 여기서, K는 상수, V_{gs} 는 구동 트랜지스터의 게이트-소스 간의 전압, V_{th} 는 구동 트랜지스터의 문턱 전압을 의미한다. 따라서, 유기발광다이오드에 흐르는 전류의 양은 구동 트랜지스터의 게이트에 인가되는 데이터 신호에 따라 변화할 수 있다.

<16> 도 2는 종래의 유기전계발광표시장치의 구동 트랜지스터의 동작 특성을 도시한 그래프이다.

<17> 도 2를 참조하면, 이전 데이터 신호에 의하여 서로 다른 휘도를 갖는 두 개의 화소에 소정의 게이트-소스의 전압(V_c)을 갖도록 동일한 데이터 신호를 인가하는 경우, 이전 데이터 신호에 의한 구동 트랜지스터의 히스테리시스(hysteresis) 특성에 따라, 발생하는 구동 전류의 양(I_{ds})이 달라지는 것을 볼 수 있다.

<18> 즉, 이전 데이터 신호에 의한 게이트-소스 간의 전압이 블랙 휘도에 대응하는 값(V_a)인 A의 경우와, 화이트 휘도에 대응하는 값(V_b)인 B의 경우, 다음 데이터 신호의 인가에 의하여 A', B' 모두 동일한 게이트-소스 전압(V_c)을 갖게 되더라도, 구동 전류(I_a , I_b)의 값이 각각 다르게 됨을 알 수 있다.

<19> 이는 이전 데이터 신호에 의해 박막 트랜지스터에 포획된 전하들에 의한 것으로, 잔상 효과를 발생시켜 유기전계발광표시장치의 휘도를 불균일하게 하고, 화면의 품위를 손상시키는 문제가 있다.

발명이 이루고자 하는 기술적 과제

<20> 따라서, 본 발명은 각 화소 회로의 휘도를 균일하게 함으로써, 화면의 품위를 향상시킬 수 있는 유기전계발광표시장치의 화소 회로를 제공함에 그 목적이 있다.

발명의 구성 및 작용

<21> 상기와 같은 목적을 달성하기 위하여, 본 발명은, 유기전계발광표시장치의 화소 회로에 있어서, 스캔 라인으로부터의 스캔 신호에 응답하여 데이터 라인으로부터의 초기화 신호 또는 데이터 신호를 전달하는 제 1 트랜지스터, 제 1 트랜지스터를 통해 수신되는 초기화 신호 또는 데이터 신호를 저장하기 위한 커패시터, 커패시터에 저장된 신호에 따라 초기화 전류 또는 구동 전류를 발생하기 위한 제 2 트랜지스터, 제어 라인으로부터의 제어 신호에 응답하여 초기화 전류를 화소 회로의 외부로 흐르게 하기 위한 제 3 트랜지스터, 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하는 유기전계발광표시장치의 화소 회로를 제공한다.

<22> 또한, 본 발명은, 유기전계발광표시장치의 화소 회로에 있어서, 스캔 라인으로부터의 스캔 신호에 응답하여 데

이터 라인으로부터의 데이터 신호를 전달하는 제 1 트랜지스터, 제어 라인으로부터의 제어 신호에 응답하여 초기화 신호를 전달하는 제 4 트랜지스터, 제 1 또는 제 4 트랜지스터를 통해 수신되는 데이터 신호 또는 초기화 신호를 저장하기 위한 커패시터, 커패시터에 저장된 데이터 신호 또는 초기화 신호에 따라 구동 전류 또는 초기화 전류를 발생하기 위한 제 2 트랜지스터, 제어 라인으로부터의 제어 신호에 응답하여 초기화 전류를 화소 회로의 외부로 흐르게 하기 위한 제 3 트랜지스터, 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하는 유기전계발광표시장치의 화소 회로를 제공한다.

- <23> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다.
- <24> 도 3a는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <25> 도 3a를 참조하면, 본 발명의 일 실시예에 따른 유기전계발광표시장치의 화소 회로는, 제 1 내지 제 3 트랜지스터(T1,T2,T3), 커패시터(Cst) 및 유기발광다이오드(OLED)를 포함한다.
- <26> 제 1 트랜지스터(T1)의 게이트는 스캔 라인(Sn)에 연결되고, 제 1 트랜지스터(T1)의 일단은 데이터 라인(Dm)에, 타단은 커패시터(Cst)의 제 1 전극 및 제 2 트랜지스터(T2)의 게이트에 연결된다. 따라서, 제 1 트랜지스터(T1)는 스캔 라인(Sn)의 스캔 신호에 응답하여 데이터 라인(Dm)으로부터 초기화 신호 또는 데이터 신호를 커패시터(Cst) 및 제 2 트랜지스터(T2)에 전달한다.
- <27> 제 2 트랜지스터(T2)의 일단 및 커패시터(Cst)의 제 2 전극은 제 1 전원 라인(VDD)에 연결되어, 커패시터(Cst)는 제 2 트랜지스터(T2)의 게이트와 그 일단에 인가되는 전압의 차이에 해당하는 전압을 저장한다. 따라서, 제 2 트랜지스터(T2)는 커패시터(Cst)에 저장된 전압에 상응하는 전류를 발생시킨다.
- <28> 제 2 트랜지스터(T2)의 타단에는 유기발광다이오드(OLED)가 연결된다. 유기발광다이오드(OLED)는 제 2 트랜지스터(T2)로부터 발생된 구동 전류를 인가받아 그에 상응하는 빛을 발광한다.
- <29> 또한, 제 2 트랜지스터(T2)의 타단에는 제 3 트랜지스터(T3)의 일단이 연결된다. 제 3 트랜지스터(T3)의 게이트는 제어 라인(In)에 연결되어, 제 3 트랜지스터(T3)는 제어 라인(In)의 "로우 레벨"의 신호에 의해 턴-온된다. 또한 제 3 트랜지스터(T3)의 타단에는 유기발광다이오드(OLED)의 문턱 전압보다 낮은 전압이 인가된다. 따라서, 제 3 트랜지스터(T3)가 턴-온되면, 제 2 트랜지스터(T2)에서 발생한 초기화 전류는 유기발광다이오드(OLED)로 흐르지 않고, 제 3 트랜지스터(T3)를 통하여 화소 회로의 외부로 흐르게 된다.
- <30> 도 3b는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 화소 회로의 동작을 설명하기 위한 타이밍도이다.
- <31> 도 3b를 참조하면, 초기화 구간에서, 스캔 라인(Sn)으로부터 제 1 트랜지스터(T1)의 게이트에 "로우 레벨"의 신호가 인가되면 제 1 트랜지스터(T1)가 턴-온된다. 제 1 트랜지스터(T1)는 데이터 라인(Dm)으로부터의 초기화 신호를 커패시터(Cst)에 전달한다. 여기서, 초기화 신호는 블랙 휘도와 화이트 휘도의 중간 정도인 그레이 휘도에 대응하는 신호로서, 구동 트랜지스터를 초기화시키기 위한 것이다.
- <32> 커패시터(Cst)는 그레이 신호에 대응하는 초기화 신호를 저장하고, 커패시터(Cst)에 저장된 초기화 신호가 제 2 트랜지스터(T2)의 게이트에 인가되면, 제 2 트랜지스터(T2)가 턴-온된다. 제 2 트랜지스터(T2)는 제 2 트랜지스터(T2)의 일단에 연결된 제 1 전원 전압(VDD)과 초기화 신호의 차에 대응하는 초기화 전류를 발생시켜 제 2 트랜지스터(T2)의 타단에 전달한다.
- <33> 초기화 구간에서, 스캔 라인(Sn)의 "로우 레벨"의 스캔 신호에 의하여 제 1 트랜지스터(T1)가 턴-온됨과 동시에, 제어 라인(In)의 "로우 레벨"의 제어 신호에 의하여 제 3 트랜지스터(T3)도 턴-온된다. 제 3 트랜지스터(T3)의 타단에는 유기발광다이오드(OLED)의 문턱 전압보다 낮은 전압이 인가되므로, 제 2 트랜지스터(T2)에서 발생한 초기화 전류는 제 3 트랜지스터(T3)를 통하여 외부로 흐르게 된다.
- <34> 다음으로, 데이터 입력 구간에서, 제 1 트랜지스터(T1)에 데이터 라인(Dm)으로부터 데이터 신호가 인가된다. 제 1 트랜지스터(T1)는 데이터 신호를 커패시터(Cst)에 전달하고, 커패시터(Cst)는 데이터 신호를 저장하여 제 2 트랜지스터(T2)의 게이트에 인가한다. 제 2 트랜지스터(T2)는 게이트에 인가된 데이터 신호와 그 일단에 인가된 제 1 전원 전압(VDD)의 차이에 상응하는 구동 전류를 발생시킨다.
- <35> 데이터 입력 구간에서, 제어 라인(In)은 "하이 레벨"의 제어 신호를 인가하므로, 제 3 트랜지스터(T3)는 턴-오프된다. 따라서, 제 2 트랜지스터(T2)에서 발생된 구동 전류는 유기발광다이오드(OLED)로 흐르게 된다. 구동 전류를 인가받은 유기발광다이오드(OLED)는 그에 상응하는 빛을 발생시켜 소정의 영상 이미지를 표현한다.
- <36> 도 4는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동 트랜지스터의 특성을 도시한 그래프이다.

- <37> 도 4를 참조하면, 이전 데이터 신호에 의하여 서로 다른 휘도를 갖는 두 개의 화소 회로에 소정의 게이트-소스의 전압(V_c)을 갖도록 동일한 데이터 신호를 인가하는 경우, 이전 데이터 신호에 무관하게 발생하는 구동 전류의 양(I_{ds})이 동일한 수준인 것을 볼 수 있다.
- <38> 다시 말하면, 본 발명의 일 실시예에 따른 화소 회로는 다음 데이터 신호의 인가 전 중간 휘도를 갖는 초기화 신호를 인가하여 구동 트랜지스터를 초기화함으로써 구동 트랜지스터의 동작 시작점을 이동시킨다. 따라서, 이전 데이터 신호가 블랙 휘도 (V_a) 또는 화이트 휘도(V_b)에 대응하는 경우(A,B)이더라도, 다음 데이터 신호에 의하여 동일한 게이트-소스의 전압(A' , B')을 갖게 되는 경우, 동일한 수준의 구동 전류(I_c)를 발생시킴을 알 수 있다. 즉, 본 발명의 일 실시예에 따른 화소 회로는 구동 트랜지스터의 히스테리시스 특성에 따른 구동 전류량의 차이를 완화시킬 수 있다.
- <39> 상술한 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광표시장치의 화소 회로는 데이터 신호를 인가하기 전, 중간 휘도에 대응하는 초기화 신호로 구동 트랜지스터를 초기화시킨다. 따라서, 구동 트랜지스터의 히스테리시스 특성을 완화하여 각 화소의 휘도의 균일도를 확보할 수 있다.
- <40> 도 5a는 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <41> 도 5a를 참조하면, 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로는 제 1 내지 제 4 트랜지스터(T_1, T_2, T_3, T_4), 커패시터(C_{st}) 및 유기발광다이오드(OLED)를 포함한다.
- <42> 제 1 트랜지스터(T_1)의 게이트는 스캔 라인(S_n)에 연결되고, 제 1 트랜지스터(T_1)의 일단은 데이터 라인(D_m)에, 타단은 커패시터(C_{st})의 제 1 전극 및 제 2 트랜지스터(T_2)의 게이트에 연결된다.
- <43> 제 2 트랜지스터(T_2)의 일단 및 커패시터(C_{st})의 제 2 전극은 제 1 전원 라인(VDD)에 연결되어, 커패시터(C_{st})는 제 2 트랜지스터(T_2)의 게이트와 그 일단에 인가되는 전압의 차이에 해당하는 전압이 저장된다.
- <44> 제 2 트랜지스터(T_2)의 타단에는 유기발광다이오드(OLED)가 연결된다. 유기발광다이오드(OLED)는 제 2 트랜지스터(T_2)로부터 발생된 구동 전류를 인가받아 그에 상응하는 빛을 발광한다.
- <45> 또한, 제 2 트랜지스터(T_2)의 타단에는 제 3 트랜지스터(T_3)의 일단이 연결된다. 제 3 트랜지스터(T_3)의 게이트는 제어 라인(I_n)에 연결되어, 제 3 트랜지스터(T_3)는 제어 라인(I_n)의 "로우 레벨"의 신호에 의해 턴-온된다. 또한, 제 3 트랜지스터(T_3)의 타단에는 유기발광다이오드(OLED)의 문턱 전압보다 낮은 전압이 인가된다. 따라서, 제 3 트랜지스터(T_3)가 턴-온되면, 제 2 트랜지스터(T_2)에서 발생한 전류는 유기발광다이오드(OLED)로 흐르지 않고, 제 3 트랜지스터(T_3)를 통하여 화소 회로의 외부로 흐르게 된다.
- <46> 그리고, 제어 라인(I_n)에는 제 4 트랜지스터(T_4)의 게이트가 연결된다. 제 4 트랜지스터(T_4)의 일단에는 블랙 휘도와 화이트 휘도의 중간 휘도에 해당하는 그레이 휘도를 표시하기 위한 초기화 신호(V_i)가 인가된다. 따라서, 제어 라인(I_n)의 제어 신호에 의하여 제 4 트랜지스터(T_4)가 턴-온되면, 제 4 트랜지스터(T_4)의 타단에 연결된 커패시터(C_{st}) 및 제 2 트랜지스터(T_2)의 게이트에는 초기화 신호(V_i)가 인가된다.
- <47> 도 5b는 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로의 동작을 설명하기 위한 타이밍도이다.
- <48> 도 5b를 참조하면, 초기화 구간에서, 제어 라인(I_n)으로부터 "로우 레벨"의 제어 신호가 인가되면, 제 3 및 제 4 트랜지스터(T_3, T_4)가 턴-온된다. 제 4 트랜지스터(T_4)는 제 4 트랜지스터(T_4)의 타단에 연결된 커패시터(C_{st})에 초기화 신호(V_i)를 전달한다. 여기서, 초기화 신호(V_i)는 블랙 휘도와 화이트 휘도의 중간 정도인 그레이 휘도에 대응하는 신호로서, 데이터 신호를 인가하기 전에, 구동 트랜지스터인 제 2 트랜지스터(T_2)를 초기화시키기 위한 것이다.
- <49> 커패시터(C_{st})는 초기화 신호(V_i)를 저장하고, 커패시터(C_{st})에 저장된 초기화 신호(V_i)가 제 2 트랜지스터(T_2)의 게이트에 인가되면, 제 2 트랜지스터(T_2)가 턴-온된다. 제 2 트랜지스터(T_2)는 제 2 트랜지스터(T_2)의 일단에 연결된 제 1 전원 전압(VDD)과 초기화 신호(V_i)의 차에 대응하는 초기화 전류를 발생시켜 제 2 트랜지스터(T_2)의 타단에 전달한다.
- <50> 초기화 구간에서, 제어 라인(I_n)의 "로우 레벨"의 스캔 신호에 의하여 제 4 트랜지스터(T_4)가 턴-온됨과 동시에, 제 3 트랜지스터(T_3)도 턴-온된다. 따라서, 제 2 트랜지스터(T_2)에서 발생한 초기화 전류는 제 3 트랜지스터(T_3)를 통하여 외부로 흐르게 된다.
- <51> 다음으로, 데이터 입력 구간에서, 스캔 라인(S_n)으로부터 "로우 레벨"의 스캔 신호가 제 1 트랜지스터(T_1)에 인

가되면, 데이터 라인(Dm)으로부터 제 1 트랜지스터(T1)에 데이터 신호가 인가된다. 제 1 트랜지스터(T1)는 데이터 신호를 커패시터(Cst)에 전달하고, 커패시터(Cst)는 데이터 신호를 저장하여 제 2 트랜지스터(T2)의 게이트에 인가한다. 제 2 트랜지스터(T2)는 게이트에 인가된 데이터 신호와 그 일단에 인가된 제 1 전원 전압(VDD)의 차이에 상응하는 구동 전류를 발생시킨다.

<52> 데이터 입력 구간에서, 제어 라인(In)은 "하이 레벨"의 제어 신호를 인가하므로, 제 3 트랜지스터(T3)는 턴-오프된다. 따라서, 제 2 트랜지스터(T2)에서 발생된 구동 전류는 유기발광다이오드(OLED)로 흐르게 된다. 구동 전류를 인가받은 유기발광다이오드(OLED)는 그에 상응하는 빛을 발생시켜 소정의 영상 이미지를 표현한다.

<53> 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로는 제어 라인에 연결된 제 4 트랜지스터(T4)을 통하여 구동 트랜지스터인 제 2 트랜지스터(T2)에 중간 휘도에 해당하는 초기화 신호를 입력함으로써, 데이터 신호의 인가 전 제 2 트랜지스터(T2)를 초기화시킨다. 이로써, 구동 트랜지스터의 히스테리시스 특성을 완화시켜 각 화소의 휘도를 균일하게 할 수 있다.

<54> 또한, 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로는 초기화 신호를 제어 라인에 연결된 제 4 트랜지스터를 통하여 제 2 트랜지스터에 인가하기 때문에, 초기화 시간의 조절이 가능하다. 따라서, 이전 데이터 신호에 의하여 오랫동안 정지 영상을 표현한 경우, 충분한 초기화 시간을 가질 수 있도록 하여 구동 트랜지스터의 히스테리시스 특성을 더욱 완화시킬 수 있다.

<55> 본 발명을 특정의 바람직한 실시예에 관련하여 도시하고 설명하였지만, 본 발명이 그에 한정되는 것이 아니고, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있을 것이다.

발명의 효과

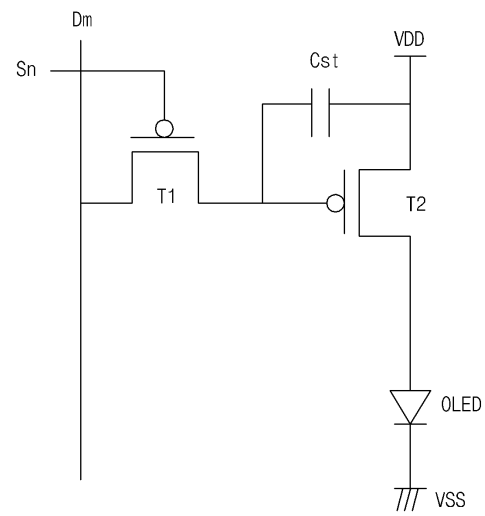
<56> 상술한 바와 같이, 본 발명은 유기전계발광표시장치의 각 화소의 휘도 균일도를 확보하고 잔상 효과를 방지함으로써 유기전계발광표시장치의 화면의 품위를 향상시킬 수 있다.

도면의 간단한 설명

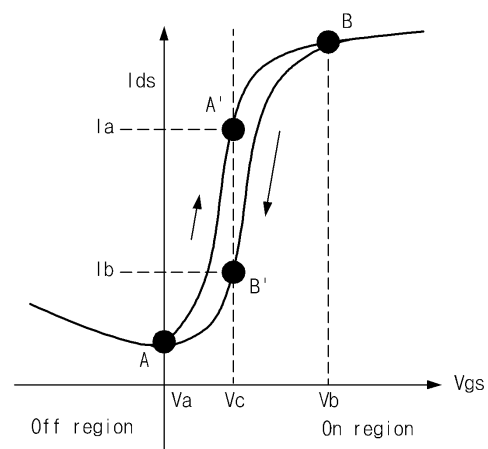
- <1> 도 1은 종래의 유기전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <2> 도 2는 종래의 유기전계발광표시장치의 구동 트랜지스터의 특성을 도시한 그래프이다.
- <3> 도 3a는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 화소 회로를 도시한 회로도이다.
- <4> 도 3b는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 화소 회로의 동작을 설명하기 위한 타이밍도이다.
- <5> 도 4는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동 트랜지스터의 특성을 도시한 그래프이다.
- <6> 도 5a는 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로의 회로도이다.
- <7> 도 5b는 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 화소 회로의 동작을 설명하기 위한 타이밍도이다.

도면

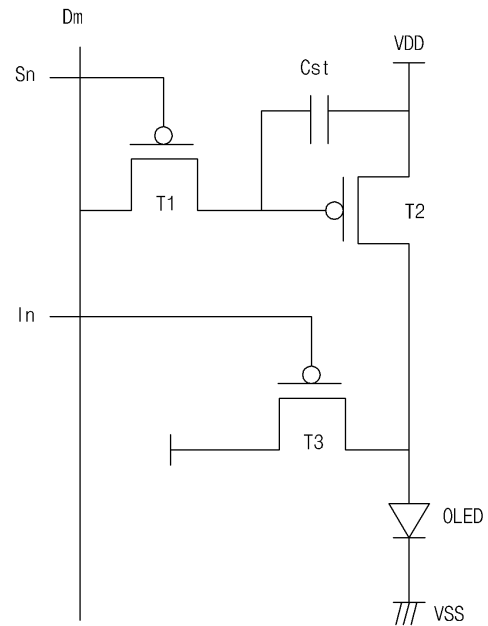
도면1



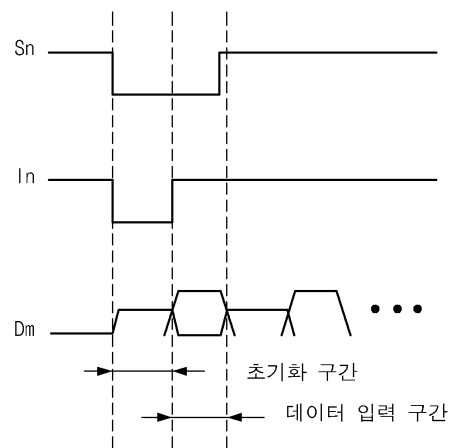
도면2



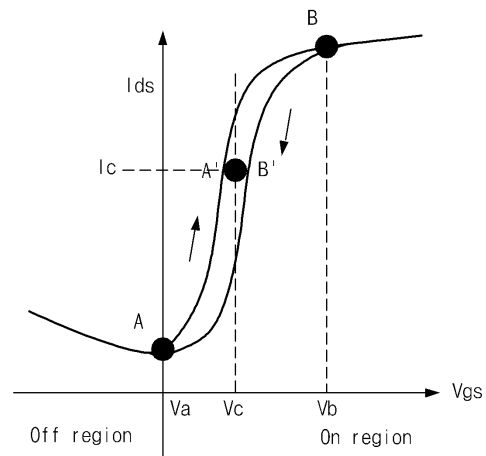
도면3a



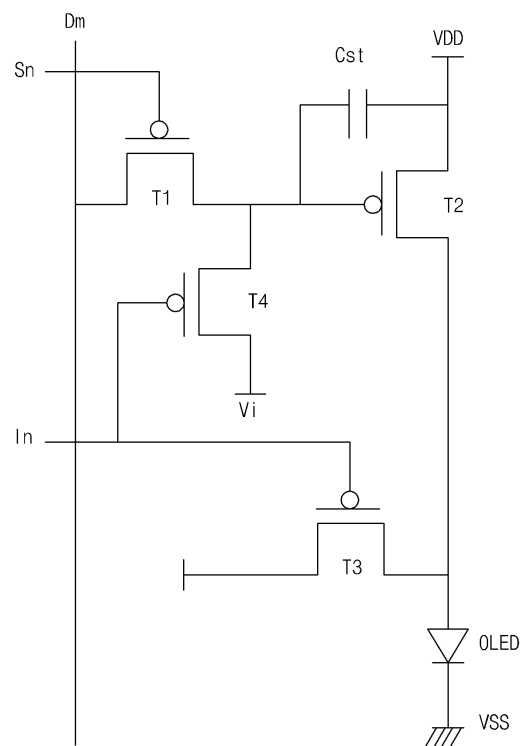
도면3b



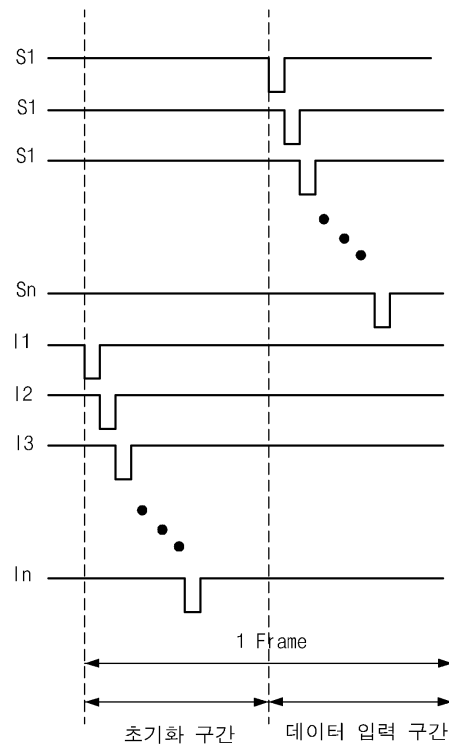
도면4



도면5a



도면5b



专利名称(译)	有机电致发光显示装置的像素电路		
公开(公告)号	KR1020070120861A	公开(公告)日	2007-12-26
申请号	KR1020060055644	申请日	2006-06-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEON CHANG HOON		
发明人	JEON, CHANG HOON		
IPC分类号	G09G3/30 G09G3/32 G09G3/20		
CPC分类号	G09G3/325 G09G2300/0876 G09G2310/061 G09G2320/0233 G09G2320/0257		
外部链接	Espacenet		

摘要(译)

有机发光显示装置的像素电路包括第一晶体管，用于响应于来自扫描线的扫描信号从数据线传输初始化信号或数据信号，第二晶体管，用于根据存储在电容器中的信号产生初始化电流或驱动电流；第二晶体管，用于响应来自控制线的控制信号产生初始化电流，晶体管和有机发光二极管，用于根据驱动电流执行发光操作。

