



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0102063
(43) 공개일자 2007년10월18일

(51) Int. Cl.

H05B 33/26(2006.01) H05B 33/10(2006.01)

(21) 출원번호 10-2006-0033711

(22) 출원일자 2006년04월13일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

서성모

경기 수원시 영통구 영통동 황골마을 주공1단지아파트 948-4(2/6)108-1001

이석중

경북 구미시 도량2동 도량파크맨션 103동1102호

(74) 대리인

특허법인로알

전체 청구항 수 : 총 18 항

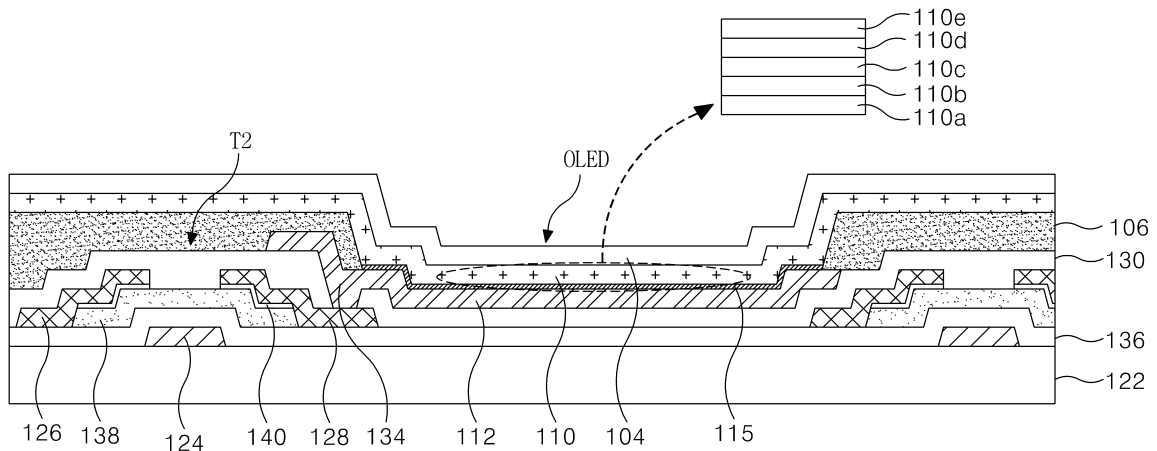
(54) 유기 전계 발광 표시소자 및 그 제조방법

(57) 요약

본 발명은 캐소드 전극의 산화를 방지하여 성능을 향상시킴과 아울러 수명을 연장시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.

본 발명의 유기 전계 발광 표시소자는 기판 위에 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 형성된 캐소드 전극과; 상기 캐소드 전극 위에 형성된 유기 발광층과; 상기 캐소드 전극과 상기 유기 발광층 사이에 형성된 전도성 버퍼막과; 상기 유기 발광층 위에 형성된 애노드 전극을 구비한다.

대표도 - 도4



특허청구의 범위

청구항 1

기관 위에 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 형성된 캐소드 전극과;
상기 캐소드 전극 위에 형성된 유기 발광층과;
상기 캐소드 전극과 상기 유기 발광층 사이에 형성된 전도성 버퍼막과;
상기 유기 발광층 위에 형성된 애노드 전극을 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 2

제 1 항에 있어서,
상기 캐소드 전극 위에 상기 유기 발광층이 형성될 영역을 노출시키는 절연막을 더 구비하며,
상기 전도성 버퍼막은 상기 절연막에 의하여 노출된 상기 캐소드 전극 위에 형성된 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 3

제 1 항에 있어서,
상기 전도성 버퍼막 위에 상기 유기 발광층이 형성될 영역을 노출시키는 절연막을 더 구비하며,
상기 전도성 버퍼막은 상기 캐소드 전극의 전면 위에 형성된 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 4

제 1 항에 있어서,
상기 캐소드 전극은 알루미늄(Al) 또는 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속을 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 5

제 4 항에 있어서,
상기 전도성 버퍼막은 상기 알루미늄계 금속과 아몰퍼스 실리콘 또는 불순물이 첨가된 아몰퍼스 실리콘이 열처리되어 형성된 화합물인 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 6

제 1 항에 있어서,
상기 캐소드 전극과 접속되는 드레인 전극, 상기 드레인 전극과 채널을 사이에 두고 서로 마주보는 소스 전극 및 상기 채널과 게이트 절연막을 사이에 두고 중첩되는 게이트 전극을 포함하는 구동용 박막 트랜지스터를 더 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 7

제 7 항에 있어서,
상기 구동용 박막 트랜지스터의 게이트 전극과 접속되는 스위칭용 박막 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 8

기관 위의 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 캐소드 전극을 형성하는 단계와;
상기 캐소드 전극 위에 유기 발광층이 형성될 영역을 노출시키는 절연막을 형성하는 단계와;
상기 절연막에 의하여 노출된 상기 캐소드 전극 위에 전도성 버퍼막을 형성하는 단계와;

상기 전도성 버퍼막 위에 유기 발광층을 형성하는 단계와;

상기 유기 발광층 위에 애노드 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 9

제 8 항에 있어서,

상기 캐소드 전극은 알루미늄(Al) 또는 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 10

제 9 항에 있어서,

상기 전도성 버퍼막을 형성하는 단계는,

아몰퍼스 실리콘 또는 불순물이 첨가된 아몰퍼스 실리콘을 기판 위에 전면 형성하는 단계와;

상기 기판을 열처리하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 11

제 10 항에 있어서,

상기 전도성 버퍼막을 제외한 영역의 상기 아몰퍼스 실리콘 또는 상기 불순물이 첨가된 아몰퍼스 실리콘을 식각하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 12

제 8 항에 있어서,

상기 캐소드 전극과 접속되는 드레인 전극을 가지는 구동용 박막 트랜지스터를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 13

제 12 항에 있어서,

상기 구동용 박막 트랜지스터의 게이트 전극과 접속되는 스위칭용 박막 트랜지스터를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 14

기판 위의 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 캐소드 전극과 상기 캐소드 전극의 전면을 덮는 전도성 버퍼막을 형성하는 단계와;

상기 전도성 버퍼막 위에 유기 발광층이 형성될 영역을 노출시키는 절연막을 형성하는 단계와;

상기 절연막에 의하여 노출된 상기 전도성 버퍼막 위에 유기 발광층을 형성하는 단계와;

상기 유기 발광층 위에 애노드 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 15

제 14 항에 있어서,

상기 캐소드 전극은 알루미늄(Al) 또는 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 16

제 15 항에 있어서,

상기 캐소드 전극과 상기 전도성 버퍼막을 형성하는 단계는,

상기 알루미늄계 금속과 아몰퍼스 실리콘 또는 불순물이 첨가된 아몰퍼스 실리콘을 상기 기판 위에 연속 전면 증착하는 단계와;

상기 기판을 열처리하는 단계와;

마스크 공정을 이용하여 상기 캐소드 전극과 상기 전도성 버퍼막을 패터닝하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 17

제 13 항에 있어서,

상기 캐소드 전극과 접속되는 드레인 전극을 가지는 구동용 박막 트랜지스터를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 18

제 17 항에 있어서,

상기 구동용 박막 트랜지스터의 게이트 전극과 접속되는 스위칭용 박막 트랜지스터를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 유기 전계 발광 표시소자 및 그 제조방법에 관한 것으로 특히, 캐소드 전극의 산화를 방지하여 성능을 향상시키고 아울러 수명을 연장시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.
- <17> 최근, 음극선관의 큰 중량 및 부피를 줄일 수 있는 평판 표시소자에 대한 관심이 커지고 있다. 이러한 평판 표시장치는 액정표시장치(Liquid Crystal Display), 플라즈마 디스플레이 패널(Plasma Display Panel), 전계 방출 표시장치(Field Emission Display), 전계 발광(Electro-luminescence : 이하, “EL”) 표시소자 등이 있다.
- <18> 이들 중 EL 표시소자는 발광층의 재료에 따라 무기 EL 표시소자와 유기 EL 표시소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광 효율, 휘도 및 시야각이 큰 장점이 있다. 무기 EL 표시소자는 유기 EL 표시소자에 비하여 전력 소모가 크고 고휘도를 얻을 수 없으며 R(Red), G(Green), B(Blue)의 다양한 색을 발광시킬 수 없다. 반면에, 유기 EL 표시소자는 수십 볼트의 낮은 전압에서 구동됨과 아울러 빠른 응답 속도를 가지고 고휘도를 얻을 수 있으며 R, G, B의 다양한 색을 발광시킬 수 있어 차세대 평판 표시소자에 적합하다.
- <19> 유기 EL 표시소자는 도 1에 도시된 바와 같이 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 영역에 각각 배열된 서브 화소(60)를 구비한다. 서브 화소(60)는 게이트 라인(GL)에 게이트 펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛으로 발광함으로써 화상을 표시한다.
- <20> 이를 위하여, 서브 화소(60)는 구동 전압원(VDD)에 애노드 전극이 접속된 EL 셀(OLED)과 게이트 라인(GL) 및 데이터 라인(DL)과 기저 전압원(GND)에 접속되고 EL 셀(OLED)의 캐소드 전극에 접속된 셀 구동부(62)를 구비한다. 셀 구동부(62)는 스위칭용 박막 트랜지스터(Thin Film Transistor : 이하, “TFT”) (T1)와, 구동용 TFT(T2) 및 커패시터(C)를 구비한다.
- <21> 스위칭용 TFT(T1)는 게이트 라인(GL)에 게이트 펄스가 공급되면 턴-온(Turn-On)되어 데이터 라인(DL)에 공급된 데이터 신호를 노드(N)에 공급한다. 노드(N)에 공급된 데이터 신호는 커패시터(C)에 충전됨과 아울러 구동용 TFT(T2)의 게이트 전극으로 공급된다. 구동용 TFT(T2)는 게이트 전극으로 공급되는 데이터 신호에 응답하여 구

동 전압원(VDD)으로부터 EL 셀(OLED)에 공급되는 전류량(I)을 제어함으로써 EL 셀(OLED)의 발광량을 조절한다. 그리고, 스위칭용 TFT(T1)가 턴-오프(Turn-Off)되더라도 커패시터(C)에 충전된 데이터 신호가 방전되므로 구동용 TFT(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 구동 전압원(VDD)으로부터의 전류(I)를 EL 셀(OLED)에 공급함으로써 EL 셀(OLED)의 발광을 유지한다.

- <22> 도 2는 도 1에 도시된 서브 화소의 일부 영역을 자세히 나타내는 단면도이다.
- <23> 도 2를 참조하면, 종래의 유기 EL 표시소자는 스위칭용 TFT(T1, 도 1 참조)와, 스위칭용 TFT의 드레인 전극에 게이트 전극(24)이 접속되는 구동용 TFT(T2)와, 구동용 TFT(T2)의 드레인 전극(28)에 캐소드 전극(12)이 접속되는 EL 셀(OLED)을 구비한다.
- <24> 스위칭용 TFT는 게이트 라인(GL, 도 1 참조)에 접속되는 게이트 전극과, 데이터 라인(DL, 도 1 참조)에 접속되는 소스 전극과, 구동용 TFT(T2)의 게이트 전극(24)과 접속되는 드레인 전극을 구비한다.
- <25> 구동용 TFT(T2)는 스위칭용 TFT의 드레인 전극과 접속되는 게이트 전극(24)과, 기저 전압원(GND)에 접속되는 소스 전극(26)과, EL 셀(OLED)의 캐소드 전극(12)과 접속되는 드레인 전극(28)과, 소스 전극(26) 및 드레인 전극(28) 사이에 채널을 형성하는 활성층(38)을 구비한다.
- <26> 이러한 구동용 TFT(T2)를 상세히 설명하면, 게이트 라인과 함께 형성되는 게이트 전극(24)과, 데이터 라인과 함께 형성되는 소스 및 드레인 전극(26, 28)과, 게이트 전극(24)과 게이트 절연막(36)을 사이에 두고 중첩되어 소스 전극(26)과 드레인 전극(28) 사이에 채널을 형성하는 활성층(38)과, 활성층(38)과 소스 전극(26) 및 드레인 전극(28)과의 콘택 저항을 줄이기 위한 오믹 접촉층(40)을 포함한다. 그리고, EL 셀(OLED)의 캐소드 전극(12)과 드레인 전극(28)과의 접촉을 위하여 보호막(30)을 관통하여 드레인 전극(28)을 노출시키는 드레인 접촉홀(34)을 포함한다.
- <27> EL 셀(OLED)은 유기 발광층(10)과, 절연막(6)에 의하여 절연되며 유기 발광층(10)이 그 사이에 형성되는 애노드 전극(4) 및 캐소드 전극(12)을 구비한다.
- <28> 애노드 전극(4)은 ITO(Indium Tin Oxide) 등의 투명 도전성 물질이 전면 증착되어 형성된다. 이 애노드 전극(4)에는 구동 전압원(VDD, 도 1 참조)으로부터 정공을 방출시키기 위한 구동 신호가 공급된다.
- <29> 캐소드 전극(12)은 드레인 접촉홀(34)을 통하여 구동용 TFT(T2)의 드레인 전극(28)과 접속되며, EL 셀(OLED) 영역마다 형성된다. 이 캐소드 전극(12)에는 구동용 TFT(T2)의 드레인 전극(28)으로부터 전자를 방출시키기 위한 구동 신호가 공급된다.
- <30> 유기 발광층(10)은 전자 주입층(10a), 전자 수송층(10b), 발광층(10c), 정공 수송층(10d) 및 정공 주입층(10e)이 적층되어 형성된다. 이 유기 발광층(10)에는 애노드 전극(4)과 캐소드 전극(12)으로부터 구동 신호가 공급된다. 그러면 도 3과 같이 애노드 전극(4)에서는 정공이 방출되며, 방출된 정공은 정공 주입층(10e) 및 정공 수송층(10d)을 거쳐 발광층(10c)으로 이동하고, 캐소드 전극(12)에서는 전자가 방출되며, 방출된 전자는 전자 주입층(10a) 및 전자 수송층(10b)을 거쳐 발광층(10c)으로 이동하며 따라서, 유기 발광층(10)은 정공과 전자가 발광층(10c) 내에서 재결합함으로써 가시광을 발생한다. 이때, 발생된 가시광이 투명 전극인 애노드 전극(4)을 통하여 외부로 나오게 됨으로써 유기 EL 표시소자는 화상을 표시한다.
- <31> 한편, 유기 EL 표시소자의 캐소드 전극(12)은 애노드 전극(4)으로 방출되는 가시광을 증가시키기 위하여 반사 특성이 우수한 알루미늄(Al), 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속을 이용하여 형성된다. 그러나, 이러한 알루미늄계 금속은 반사 특성이 우수한 반면 쉽게 산화되는 특성이 있다. 따라서, 캐소드 전극(12)의 표면에는 유기 EL 표시소자의 제조 공정 중에 캐소드 전극(12)이 공기 중에 노출되는 경우 산화되어 표면 산화막이 형성된다. 이에 따라, 유기 EL 표시소자는 캐소드 전극(12)의 표면에 형성되는 표면 산화막에 의하여 캐소드 전극(12)으로부터 전자 주입층(10a)에 주입되는 전자가 그 주입을 방해받아 그 성능이 저하되는 문제를 가진다. 그리고, 유기 EL 표시소자는 표면 산화막에 의하여 수명이 줄어드는 단점이 있다.

발명이 이루고자 하는 기술적 과제

- <32> 따라서, 본 발명의 목적은 캐소드 전극의 산화를 방지하여 성능을 향상시키고 아울러 수명을 연장시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.

발명의 구성 및 작용

- <33> 상기의 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 기판 위에 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 형성된 캐소드 전극과; 상기 캐소드 전극 위에 형성된 유기 발광층과; 상기 캐소드 전극과 상기 유기 발광층 사이에 형성된 전도성 버퍼막과; 상기 유기 발광층 위에 형성된 애노드 전극을 구비한다.
- <34> 상기 유기 전계 발광 표시소자는 상기 캐소드 전극 위에 상기 유기 발광층이 형성될 영역을 노출시키는 절연막을 더 구비하며, 상기 전도성 버퍼막은 상기 절연막에 의하여 노출된 상기 캐소드 전극 위에 형성된다.
- <35> 상기 유기 전계발광 표시소자는 상기 전도성 버퍼막 위에 상기 유기 발광층이 형성될 영역을 노출시키는 절연막을 더 구비하며, 상기 전도성 버퍼막은 상기 캐소드 전극의 전면 위에 형성된다.
- <36> 상기 캐소드 전극은 알루미늄(Al) 또는 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속을 포함한다.
- <37> 상기 전도성 버퍼막은 상기 알루미늄계 금속과 아몰퍼스 실리콘 또는 불순물이 첨가된 아몰퍼스 실리콘이 열처리되어 형성된 화합물이다.
- <38> 상기 유기 전계 발광 표시소자는 상기 캐소드 전극과 접속되는 드레인 전극, 상기 드레인 전극과 채널을 사이에 두고 서로 마주보는 소스 전극 및 상기 채널과 게이트 절연막을 사이에 두고 중첩되는 게이트 전극을 포함하는 구동용 박막 트랜지스터를 더 구비한다.
- <39> 상기 유기 전계 발광 표시소자는 상기 구동용 박막 트랜지스터의 게이트 전극과 접속되는 스위칭용 박막 트랜지스터를 더 포함한다.
- <40> 본 발명의 실시 예에 따른 유기 전계 발광 표시소자의 제조방법은 기판 위의 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 캐소드 전극을 형성하는 단계와; 상기 캐소드 전극 위에 유기 발광층이 형성될 영역을 노출시키는 절연막을 형성하는 단계와; 상기 절연막에 의하여 노출된 상기 캐소드 전극 위에 전도성 버퍼막을 형성하는 단계와; 상기 전도성 버퍼막 위에 유기 발광층을 형성하는 단계와; 상기 유기 발광층 위에 애노드 전극을 형성하는 단계를 포함한다.
- <41> 상기 전도성 버퍼막을 형성하는 단계는, 아몰퍼스 실리콘 또는 불순물이 첨가된 아몰퍼스 실리콘을 기판 위에 전면 형성하는 단계와; 상기 기판을 열처리하는 단계를 포함한다.
- <42> 상기 유기 전계 발광 표시소자의 제조방법은 상기 전도성 버퍼막을 제외한 영역의 상기 아몰퍼스 실리콘 또는 상기 불순물이 첨가된 아몰퍼스 실리콘을 식각하는 단계를 더 포함한다.
- <43> 본 발명의 실시 예에 따른 유기 전계 발광 표시소자의 제조방법은 기판 위의 데이터 라인과 게이트 라인의 교차로 정의되는 전계 발광 셀 영역에 캐소드 전극과 상기 캐소드 전극의 전면을 덮는 전도성 버퍼막을 형성하는 단계와; 상기 전도성 버퍼막 위에 유기 발광층이 형성될 영역을 노출시키는 절연막을 형성하는 단계와; 상기 절연막에 의하여 노출된 상기 전도성 버퍼막 위에 유기 발광층을 형성하는 단계와; 상기 유기 발광층 위에 애노드 전극을 형성하는 단계를 포함한다.
- <44> 상기 캐소드 전극과 상기 전도성 버퍼막을 형성하는 단계는, 상기 알루미늄계 금속과 아몰퍼스 실리콘 또는 불순물이 첨가된 아몰퍼스 실리콘을 상기 기판 위에 연속 전면 증착하는 단계와; 상기 기판을 열처리하는 단계와; 마스크 공정을 이용하여 상기 캐소드 전극과 상기 전도성 버퍼막을 패터닝하는 단계를 포함한다.
- <45> 상기의 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <46> 이하, 도 4 내지 도 7d를 참조하여 본 발명의 바람직한 실시 예들에 대하여 설명하기로 한다.
- <47> 도 4는 본 발명의 제1 실시 예에 따른 유기 EL 표시소자를 나타내는 단면도이다.
- <48> 도 4를 참조하면, 본 발명의 제1 실시 예에 따른 유기 EL 표시소자는 스위칭용 TFT(T1, 도 1 참조)와, 스위칭용 TFT의 드레인 전극에 게이트 전극(124)이 접속되는 구동용 TFT(T2)와, 구동용 TFT(T2)의 드레인 전극(128)에 캐소드 전극(112)이 접속되는 EL 셀(OLED)을 구비한다.
- <49> 스위칭용 TFT는 게이트 라인(GL, 도 1 참조)에 접속되는 게이트 전극과, 데이터 라인(DL, 도 1 참조)에 접속되는 소스 전극과, 구동용 TFT(T2)의 게이트 전극(124)과 접속되는 드레인 전극을 구비한다.
- <50> 구동용 TFT(T2)는 스위칭용 TFT의 드레인 전극과 접속되는 게이트 전극(124)과, 기저 전압원(GND, 도 1 참조)에

접속되는 소스 전극(126)과, EL 셀(OLED)의 캐소드 전극(112)과 접속되는 드레인 전극(128)과, 소스 전극(126) 및 드레인 전극(128) 사이에 채널을 형성하는 활성층(138)을 구비한다.

<51> 이러한 구동용 TFT(T2)를 상세히 설명하면, 게이트 라인과 함께 형성되는 게이트 전극(124)과, 데이터 라인과 함께 형성되는 소스 및 드레인 전극(126, 128)과, 게이트 전극(124)과 게이트 절연막(136)을 사이에 두고 중첩되어 소스 전극(126)과 드레인 전극(128) 사이에 채널을 형성하는 활성층(138)과, 활성층(138)과 소스 전극(126) 및 드레인 전극(128)과의 콘택 저항을 줄이기 위한 오믹 접촉층(140)을 포함한다. 그리고, EL 셀(OLED)의 캐소드 전극(112)과 드레인 전극(128)과의 접촉을 위하여 보호막(130)을 관통하여 드레인 전극(128)을 노출시키는 드레인 접촉홀(134)을 포함한다.

<52> EL 셀(OLED)은 유기 발광층(110)과, 절연막(106)에 의하여 절연되며 유기 발광층(110)이 그 사이에 형성되는 애노드 전극(104) 및 캐소드 전극(112)과, 캐소드 전극(112)과 유기 발광층(110) 사이에 형성되는 전도성 버퍼막(115)을 구비한다.

<53> 애노드 전극(104)은 투명 도전성 물질이 전면 증착되어 형성된다. 이 애노드 전극(104)에는 구동 전압원(VDD, 도 1 참조)으로부터 정공을 방출시키기 위한 구동 신호가 공급된다.

<54> 캐소드 전극(112)은 드레인 접촉홀(134)을 통하여 구동용 TFT(T2)의 드레인 전극(128)과 접속되며, EL 셀(OLED) 영역마다 형성된다. 이 캐소드 전극(112)에는 구동용 TFT(T2)의 드레인 전극(128)으로부터 전자를 방출시키기 위한 구동 신호가 공급된다.

<55> 전도성 버퍼막(115)은 유기 발광층(110)이 형성되는 영역을 마련하기 위해 절연막(106)에 의해 노출된 캐소드 전극(112) 위에 캐소드 전극(112)의 노출된 영역을 덮도록 형성된다. 이 전도성 버퍼막(115)은 캐소드 전극(112)을 형성하는 알루미늄계 금속 위에 아몰퍼스 실리콘(a-Si) 또는 불순물이 첨가된 아몰퍼스 실리콘(a-Si)을 증착한 후 열처리하여 형성한다. 이때, 전도성 버퍼막(115)은 100Å 이하의 두께로 형성된다.

<56> 유기 발광층(110)은 전자 주입층(110a), 전자 수송층(110b), 발광층(110c), 전공 수송층(110d) 및 정공 주입층(110e)이 적층되어 형성된다. 이 유기 발광층(110)에는 애노드 전극(104)과 캐소드 전극(112)으로부터 구동 신호가 공급되면 애노드 전극(104)에서 방출된 전공과 캐소드 전극(112)에서 방출된 전자가 발광층(110c) 내에서 재결합함으로써 가시광을 발생한다. 이때, 발생한 가시광이 투명 전극인 애노드 전극(104)을 통하여 외부로 나오게 됨으로써 유기 EL 표시소자는 화상을 표시한다.

<57> 이하, 도 5a 내지 도 5e를 참조하여 본 발명의 제1 실시 예에 따른 유기 EL 표시소자의 제조방법을 설명하면 다음과 같다.

<58> 도 5a를 참조하면, 본 발명의 제1 실시 예에 따른 유기 EL 표시소자의 제조방법은 스위칭용 TFT와 구동용 TFT(T2)가 형성된 기판(122) 위에 알루미늄(Al) 및 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속을 전면 증착한 후 패터닝함으로써 드레인 접촉홀(134)을 통하여 구동용 TFT(T2)의 드레인 전극(128)과 접속되는 캐소드 전극(112)을 형성한다. 그리고, 절연물질을 전면 증착한 후 패터닝함으로써 캐소드 전극(112) 위에 유기 발광층(110)이 형성될 캐소드 전극(112)을 노출시키는 절연막(106)을 형성한다.

<59> 그런 다음, 캐소드 전극(112)이 형성된 기판(122) 위에 도 5b와 같이 아몰퍼스 실리콘(a-Si) 또는 불순물이 첨가된 아몰퍼스 실리콘(a-Si)을 전면 증착한다.

<60> 이어서, 아몰퍼스 실리콘(a-Si) 또는 불순물이 첨가된 아몰퍼스 실리콘(a-Si)이 전면 증착된 기판(122)을 열처리하여 알루미늄계 금속과 아몰퍼스 실리콘(a-Si) 또는 불순물이 첨가된 아몰퍼스 실리콘(a-Si)이 접촉된 영역 즉, 노출된 캐소드 전극(112) 위에 도 5c와 같이 전도성 버퍼막(115)을 형성한다. 이때, 전도성 버퍼막(115)은 100Å 이하의 두께로 형성된다. 그리고, 건식 식각 공정으로 도 5d와 같이 전도성 버퍼막(115)을 제외한 영역의 아몰퍼스 실리콘(a-Si)을 제거한다. 전도성 버퍼막(115)은 아몰퍼스 실리콘(a-Si) 또는 불순물이 첨가된 아몰퍼스 실리콘(a-Si)보다 식각에 강한 특성을 가진다. 따라서, 건식 식각 공정에서 식각률의 제어를 통하여 아몰퍼스 실리콘(a-Si) 또는 불순물이 첨가된 아몰퍼스 실리콘(a-Si)은 제거하며 전도성 버퍼막(115)은 제거되지 않는다.

<61> 그 후, 전도성 버퍼막(115)이 형성된 기판(122) 위에 도 5e와 같이 유기 발광 물질을 증착하여 유기 발광층(110)을 형성하며 연이어, 애노드 전극(104)을 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등의 투명 도전 물질을 전면 증착하여 형성한다.

<62> 이와 같이, 본 발명의 제1 실시 예에 따른 유기 EL 표시소자 및 그 제조방법은 유기 발광층(110)이 형성되는 영

역에 노출되는 캐소드 전극(112) 위에 전도성 버퍼막(115)을 형성함으로써 유기 발광층(110)을 형성하는 공정 중에 캐소드 전극(112)이 공기 중에 노출되어 산화되는 것을 방지할 수 있다. 이에 따라, 본 발명의 제1 실시 예에 따른 유기 EL 표시소자는 캐소드 전극(112)의 산화를 방지함으로써 그 성능을 향상시킴과 아울러 수명을 연장시킬 수 있다.

- <63> 도 6은 본 발명의 제2 실시 예에 따른 유기 EL 표시소자를 나타내는 단면도이다.
- <64> 본 발명의 제2 실시 예에서 기술한 제1 실시 예와 실질적으로 동일한 구성에 대해서는 상세한 설명을 생략하기로 한다.
- <65> 도 6을 참조하면, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자는 본 발명의 제1 실시 예의 유기 EL 표시소자가 유기 발광층(110)이 형성되는 영역에 노출되는 캐소드 전극(112) 위에 형성되는 전도성 버퍼막(115)을 구비하는 것과는 달리, 캐소드 전극(212) 위에 캐소드 전극(212)의 전면을 덮는 전도성 버퍼막(215)을 구비한다.
- <66> 이하, 도 7a 내지 도 7d를 참조하여 본 발명의 제2 실시 예에 따른 유기 EL 표시소자의 제조방법을 설명하면 다음과 같다.
- <67> 도 7a를 참조하면, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자의 제조방법은 스위칭용 TFT와 구동용 TFT(T2)가 형성된 기판(222) 위에 알루미늄(Al) 및 알루미늄네오듐(AlNd) 등을 포함하는 알루미늄계 금속과 아몰퍼스 실리콘(a-Si) 또는 n+ 불순물이 도핑된 아몰퍼스 실리콘(n+ a-Si)을 연속 전면 증착하고, 전면 증착된 알루미늄계 금속과 아몰퍼스 실리콘(a-Si) 또는 n+ 불순물이 도핑된 아몰퍼스 실리콘(n+ a-Si)을 패터닝함으로써 드레인 접촉홀(234)을 통하여 구동용 TFT(T2)의 드레인 전극(228)과 접속되는 캐소드 전극(212)과, 캐소드 전극(212)을 덮는 아몰퍼스 실리콘막(215a)을 형성한다.
- <68> 그런 다음, 기판(222)을 열처리하여 캐소드 전극(212) 위에 도 7b와 같이 전도성 버퍼막(215)을 형성한다. 전도성 버퍼막(215)은 100Å 이하의 두께로 형성된다.
- <69> 이어서, 절연물질을 전면 증착한 후 패터닝함으로써 도 7c와 같이 캐소드 전극(212)과 전도성 버퍼막(215) 위에 유기 발광층(210)이 형성될 영역을 노출시키는 절연막(206)을 형성한다.
- <70> 그리고, 절연막(206)이 형성된 기판(222) 위에 도 7d와 같이 유기 발광 물질을 증착하여 유기 발광층(210)을 형성하며 연이어, 애노드 전극(204)을 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등의 투명 도전 물질을 전면 증착하여 형성한다.
- <71> 이와 같이, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자 및 그 제조방법은 캐소드 전극(212) 위에 캐소드 전극(212)의 전면을 덮는 전도성 버퍼막(215)을 형성함으로써 캐소드 전극(212)이 노출되어 방지되는 것을 방지할 수 있다. 이에 따라, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자는 캐소드 전극(212)의 산화를 방지함으로써 그 성능을 향상시킴과 아울러 수명을 연장시킬 수 있다.

발명의 효과

- <72> 상술한 바와 같이, 본 발명의 실시 예에 따른 유기 EL 표시소자 및 그 제조방법은 캐소드 전극 위에 전도성 버퍼막을 형성함으로써 공정 중에 캐소드 전극이 공기 중에 노출되어 산화되는 것을 방지할 수 있다. 이에 따라, 본 발명의 실시 예에 따른 유기 EL 표시소자는 캐소드 전극의 산화를 방지함으로써 그 성능을 향상시킴과 아울러 수명을 연장시킬 수 있다.
- <73> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정하여져야만 할 것이다.

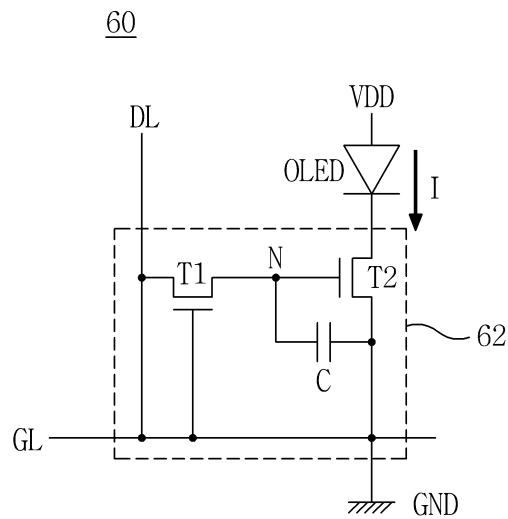
도면의 간단한 설명

- <1> 도 1은 종래의 유기 전계 발광 표시소자를 등가적으로 나타내는 회로도.
- <2> 도 2는 도 1에 도시된 유기 전계 발광 표시소자의 일부 영역을 나타내는 단면도.
- <3> 도 3은 유기 전계 발광 표시소자의 발광원리를 설명하기 위한 도면.
- <4> 도 4는 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시소자를 나타내는 단면도.

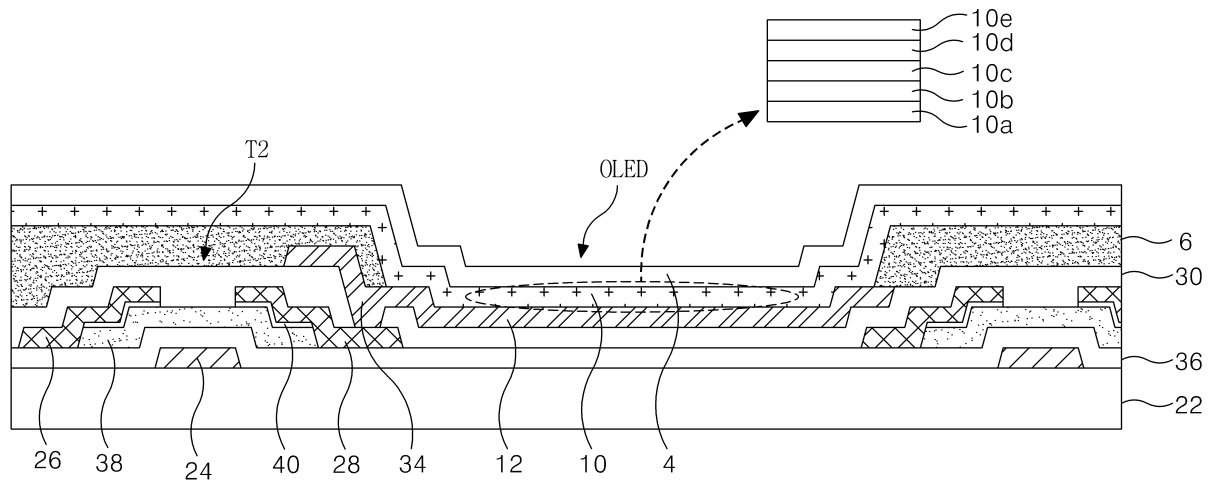
- <5> 도 5a 내지 도 5e는 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시소자의 제조방법을 단계적으로 나타내는 단면도.
- <6> 도 6은 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시소자를 나타내는 단면도.
- <7> 도 7a 내지 도 7d는 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시소자의 제조방법을 단계적으로 나타내는 단면도.
- <8> < 도면의 주요 부분에 대한 부호의 간단한 설명>
- <9> 4, 104, 204 : 애노드 전극 6, 106, 206 : 절연막
- <10> 10, 110, 210 : 유기 발광층 12, 112, 212 : 캐소드 전극
- <11> 22, 122, 222 : 기판 24, 124 : 게이트 전극
- <12> 26, 126 : 소스 전극 28, 128 : 드레인 전극
- <13> 30, 130 : 보호막 34, 134 : 드레인 접촉홀
- <14> 36, 136 : 게이트 절연막 38, 138 : 활성층
- <15> 40, 140 : 오믹 접촉층 115, 215 : 전도성 버퍼막

도면

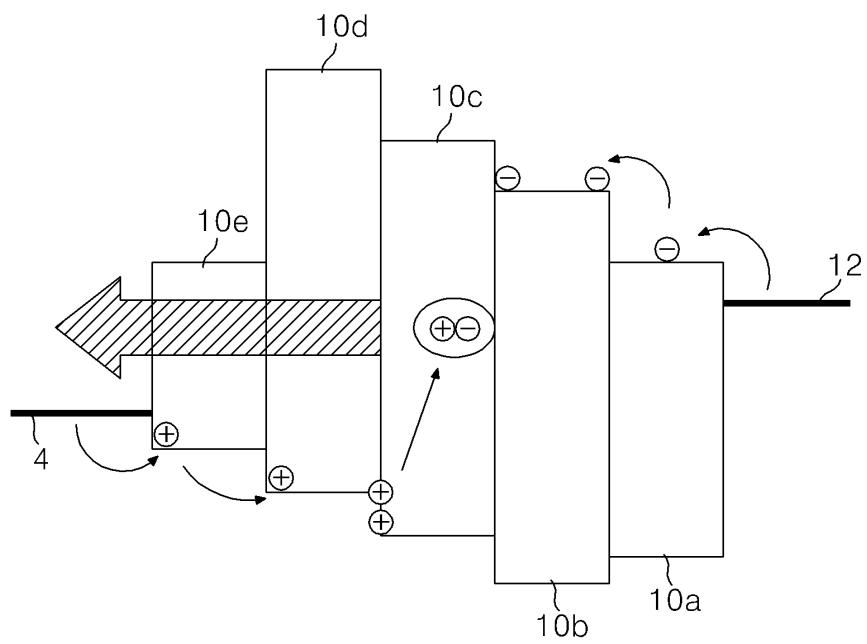
도면1



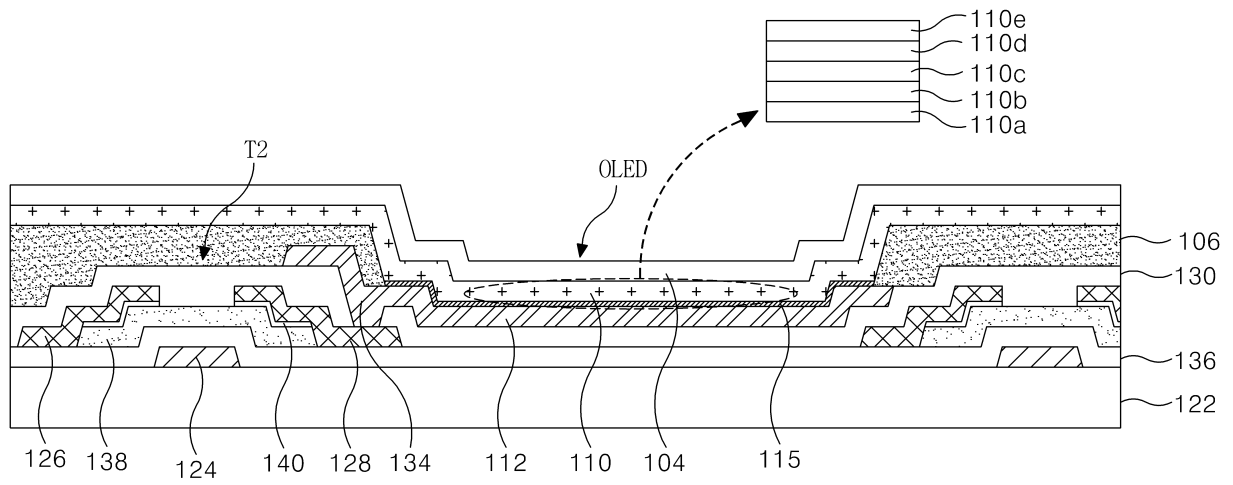
도면2



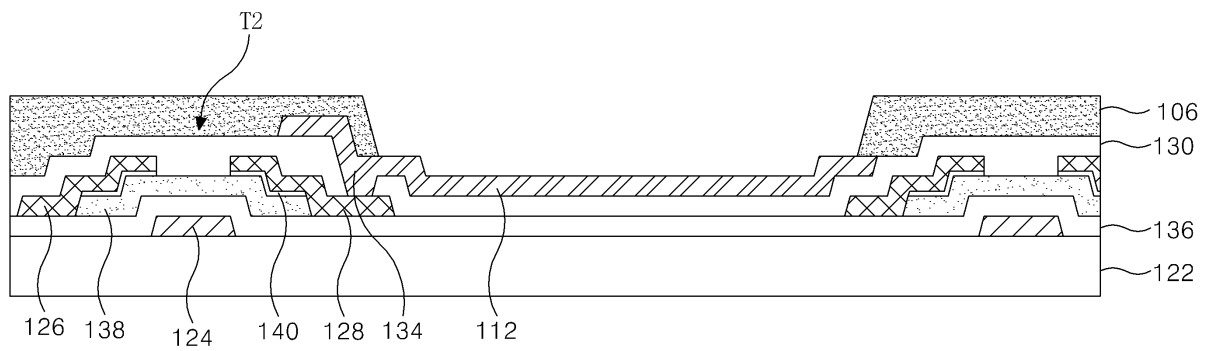
도면3



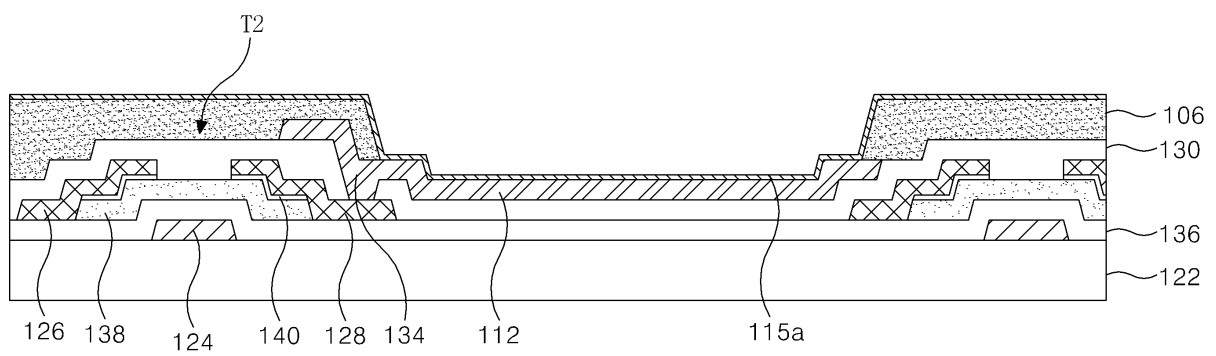
도면4



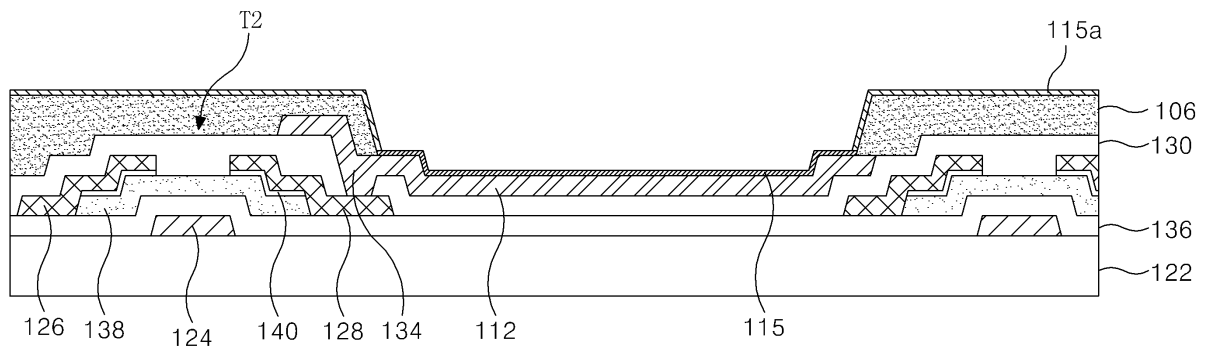
도면5a



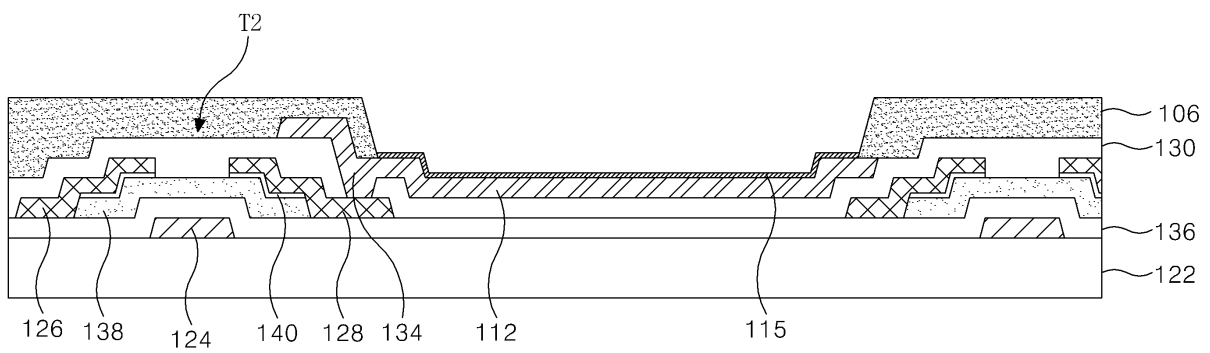
도면5b



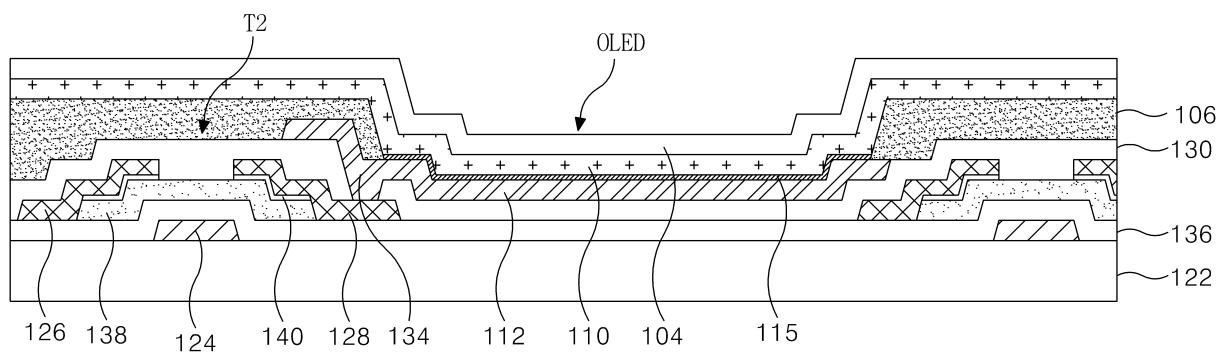
도면5c



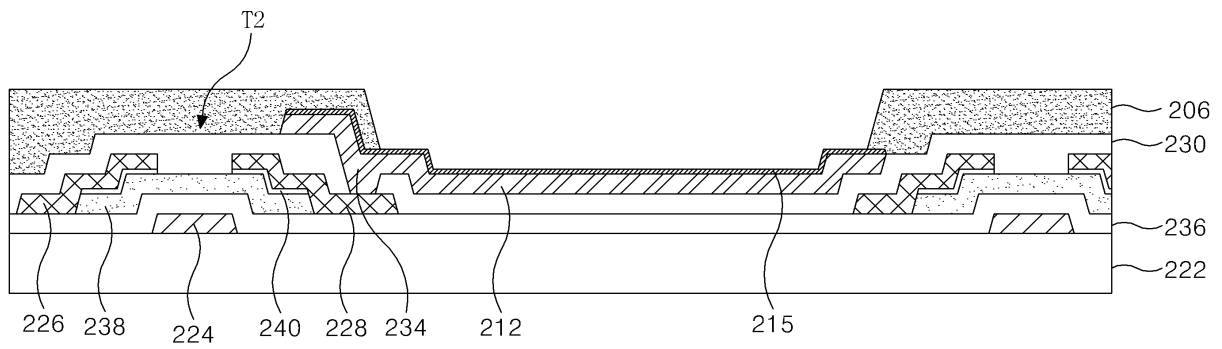
도면5d



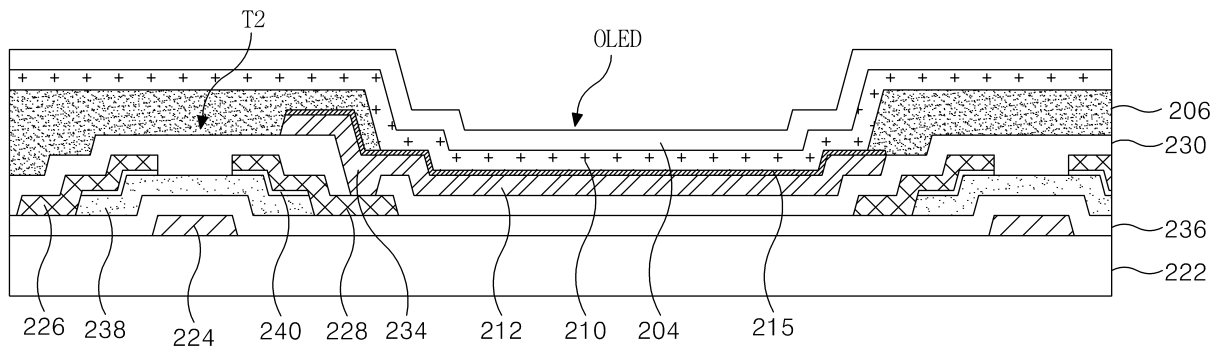
도면5e



도면7c



도면7d



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020070102063A	公开(公告)日	2007-10-18
申请号	KR1020060033711	申请日	2006-04-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEO SEONG MOH 서성모 LEE SEOK JONG 이석종		
发明人	서성모 이석종		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L51/5237 C23C14/22 H01L51/5221 H01L51/56		
外部链接	Espacenet		

摘要(译)

有机电致发光显示装置及其制造方法本发明涉及一种能够防止阴极氧化以改善性能并延长寿命的有机电致发光显示装置及其制造方法。本发明的有机电致发光显示装置是数据线和栅极线的显示装置形成在电致发光单元区域中的阴极电极，定义为交叉点；在阴极上形成有机发光层；在阴极和有机发光层之间形成导电缓冲层；形成在有机发光层上的阳极电极和。

