



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0134405
(43) 공개일자 2006년12월28일

(21) 출원번호 10-2005-0054057
(22) 출원일자 2005년06월22일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 허진
경북 구미시 선산읍 교리 1165번지 동우 비봉 102동 905호
김중철
서울 동대문구 회기동 103-193번지

(74) 대리인 이수웅

전체 청구항 수 : 총 7 항

(54) 유기전계발광소자 및 유기전계발광 표시장치

(57) 요약

본 발명은, 신호전류에 의해 발광하는 발광다이오드와, 전원전압과 상기 발광다이오드 사이에 접속되어 발광 다이오드에 신호전류를 공급하는 구동박막트랜지스터와, 전원전압에 연결되어 (m)번째 데이터라인(D(m))의 데이터신호에 따라 데이터를 저장하는 제1캐패시터와, 제1캐패시터와 구동박막트랜지스터의 게이트 사이에 연결되어 보상할 문턱전압과 전원전압을 저장하는 제2캐패시터와, (m)번째 데이터라인(D(m))과 제1캐패시터와 제2캐패시터의 공통노드인 A노드 사이에 연결되며 게이트가 (n)번째 스캔라인(S(n))에 연결되어 (n)번째 스캔신호입력시 (m)번째 데이터신호를 제1캐패시터에 공급하는 입력스위치부와, (n-1)번째 스캔라인(S(n))과 연결되어 (n-1)번째 스캔신호입력시 구동박막트랜지스터의 문턱전압과 전원전압이 보상될 수 있도록 제1캐패시터와 상기 제2캐패시터를 제어하는 문턱전압 및 전원전압 보상부와, 구동박막트랜지스터와 발광 다이오드 사이에 연결되어 있으며, 게이트가 (n-1)번째 스캔제어라인(Em(n-1))에 접속되어 (n)번째 스캔신호입력시 (m)번째 데이터신호에 따라 박막구동트랜지스터로부터 신호전류를 발광다이오드에 공급하도록 스위칭하는 출력스위치부를 포함하는 유기전계발광소자 및 그의 구동방법을 제공한다.

대표도

도 4

특허청구의 범위

청구항 1.

신호전류에 의해 발광하는 발광다이오드와;

전원전압과 상기 발광다이오드 사이에 접속되어 상기 발광 다이오드에 신호전류를 공급하는 구동박막트랜지스터와;

상기 전원전압과에 연결되어 (m)번째 데이터라인(D(m))의 데이터신호에 따라 데이터를 저장하는 제1캐패시터와;

상기 제1캐패시터와 상기 구동박막트랜지스터의 게이트 사이에 연결되어 보상할 문턱전압과 전원전압을 저장하는 제2캐패시터와;

(m)번째 데이터라인(D(m))과 상기 제1캐패시터와 상기 제2캐패시터의 공통노드인 A노드 사이에 연결되며 게이트가 (n)번째 스캔라인(S(n))에 연결되어 (n)번째 스캔신호입력시 (m)번째 데이터신호를 상기 제1캐패시터에 공급하는 입력스위치부와;

(n-1)번째 스캔라인(S(n))과 연결되어 (n-1)번째 스캔신호입력시 상기 구동박막트랜지스터의 문턱전압과 전원전압이 보상될 수 있도록 상기 제1캐패시터와 상기 제2캐패시터를 제어하는 문턱전압 및 전원전압 보상부와;

상기 구동박막트랜지스터와 상기 발광 다이오드 사이에 연결되어 있으며, 게이트가 (n-1)번째 스캔제어라인(Em(n-1))에 접속되어 (n)번째 스캔신호입력시 (m)번째 데이터신호에 따라 상기 박막구동트랜지스터로부터 신호전류를 상기 발광다이오드에 공급하도록 스위칭하는 출력스위치부를 포함하는 유기전계발광소자.

청구항 2.

제 1 항에 있어서,

상기 문턱전압 및 전원전압 보상부는,

상기 입력스위치부의 게이트에 연결되어 있으며, 게이트가 상기 (n-1)번째 스캔라인에 접속되어 있는 제2스위치와,

상기 A노드와 상기 구동박막트랜지스터 사이에 연결되어 있으며, 게이트가 상기 (n-1)번째 스캔라인에 접속되어 있는 제3스위치를 포함하는 유기전계발광소자.

청구항 3.

제 2 항에 있어서,

상기 구동박막트랜지스터와 상기 입력스위치부, 상기 출력스위치부, 제2스위치, 제3스위치는 동일한 전도타입을 갖는 박막트랜지스터인 것을 특징으로 하는 유기전계발광소자.

청구항 4.

제 3 항에 있어서,

상기 구동박막트랜지스터와 상기 입력스위치부, 상기 출력스위치부, 상기 제2스위치, 상기 제3스위치는 PMOS 트랜지스터인 것을 특징으로 하는 유기전계발광소자.

청구항 5.

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 발광다이오드는 유기발광 다이오드인 것을 특징으로 하는 유기전계발광소자.

청구항 6.

상기 유기전계발광소자의 행을 선택하기 위한 스캔신호를 (n-1)번째 스캔라인에 인가하는 이전 스캔라인 선택단계와;

상기 스캔신호에 응답하여 구동박막트랜지스터의 문턱전압과 전원전압의 보상을 준비하는 보상준비단계와;

상기 보상준비단계 이후, (n)번째 스캔신호에 따라서 (n)번째 스캔라인을 선택하여 데이터전압을 인가하는 데이터전압 인가단계와;

상기 데이터전압 인가단계에서 인가된 상기 데이터전압을 충전하여 상기 문턱전압과 전원전압을 보상하는 보상단계와;

상기 보상된 문턱전압과 전원전압과 무관하며 상기 인가된 데이터 전압에 대응하는 전류를 상기 유기전계발광소자에 공급하는 전류공급단계를 포함하는 유기전계발광소자의 구동방법.

청구항 7.

제6항에 있어서,

상기 이전 스캔라인의 스캔신호에 응답하여 상기 데이터전압이 인가되는 동안에 상기 유기전계발광소자에 전류가 공급되지 않도록 제어하여 각 유기전계발광소자간의 전류편차가 발생됨을 방지하는 단계를 추가로 포함하는 유기 전계발광소자의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광소자 및 그의 구동방법에 관한 것이다.

유기전계발광소자(Organic Light Emitting Diodes, OLED)는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자이었다. 이 유기전계발광소자를 포함하는 유기전계발광 표시장치는, 액정 디스플레이장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 응답속도가 빠르고 직류구동전압이 낮고 초박막화가 가능하기 때문에 벽걸이형 또는 휴대용으로 응용이 가능하였다.

이와 같은 유기전계발광소자는 적색, 청색, 녹색의 서브픽셀들이 하나의 색을 표현하는 픽셀들을 이용하여 컬러를 구현하였다. 이때 유기전계발광소자는 서브픽셀을 구동하는 방식으로 단순매트릭스형 유기전계발광소자(Passive Matrix OLED, PMOLED)와 박막트랜지스터(TFT)를 이용하여 구동하는 방식인 액티브 매트릭스형 유기전계발광소자(Active Matrix OLED, AMOLED)로 나눌 수 있었다.

도 1은 종래 액티브 매트릭스형 유기전계발광소자의 회로도이다.

종래 액티브 매트릭스형 유기전계발광소자는 제 1 내지 제5박막트랜지스터(M1~M5) 및 제 1, 2 캐패시터(C1, C2), 유기발광 다이오드(OLED)를 포함하고 있었다.

유기발광 다이오드(OLED)는 인가되는 전류의 양에 대응하는 빛을 발광하였다.

제1박막트랜지스터(M1)는 전원전압(VDD)에 소스가 연결되고 제5박막트랜지스터(M5)의 소스에 드레인이 연결되어, 제2박막트랜지스터(M2)를 통하여 게이트에 인가되는 데이터전압에 대응하는 전류를 유기발광 다이오드(OLED)에 공급하였다.

제3박막트랜지스터(M3)는 소스가 전원전압(VDD)에 연결되고, 게이트가 (n-1)번째 스캔라인(S(n-1))에 연결되고, 드레인에 제2박막트랜지스터(M2)의 드레인과 제1박막트랜지스터(M1)의 게이트 사이에 연결되어 인가되는 전원전압(VDD)을 전달하였다.

제4박막트랜지스터(M4)는 게이트가 (n-1)번째 스캔라인(S(n-1))에 연결되고, 드레인이 상기 제1박막트랜지스터(M1)의 드레인과 제5박막트랜지스터(M5)의 소스 사이에 연결되고, 소스는 제1박막트랜지스터(M1)의 게이트와 제1캐패시터(C1) 사이에 연결되었다.

그리고 제5박막트랜지스터(M5)는 게이트에 (n-1)번째 스캔라인(S(n-1))이 연결되고, 드레인에 유기발광 다이오드(OLED)의 애노드가 연결되어, 제1박막트랜지스터(M1)로부터 인가되는 구동전류를 유기발광 다이오드(OLED)에 전달하였다.

여기서, 도 1에 도시한 유기전계발광소자에 따르면 제1박막트랜지스터(M1)와 제3, 4박막트랜지스터(M3, M4)는 PMOS형 박막트랜지스터, 제5박막트랜지스터(M5)는 NMOS형 트랜지스터로 구성되었다.

그리고 제1캐패시터(C1)는 제1박막트랜지스터(M1)의 게이트와 제2박막트랜지스터(M1) 사이에 연결되어 제1박막트랜지스터(M1)의 문턱전압을 충전하고, 제2캐패시터(C2)는 제1박막트랜지스터(M1)의 게이트와 구동전원(Vdd) 사이에 연결되어 제2박막트랜지스터(M2)에서 인가되는 데이터전압을 충전하였다.

아울러, 제2박막트랜지스터(M2)는 게이트가 스캔라인에 연결되고, 소스는 데이터라인과, 드레인은 제1캐패시터(C1)에 연결되었다.

도 2a는 (n-1)번째 스캔신호가 인가되었을 때 종래 유기전계발광소자의 동작을 도시한 회로도이며, 도 2b는 도 2a의 구동 타이밍도이다. 또한, 도 3a는 (n)번째 스캔신호가 인가되었을 때 종래 유기전계발광소자의 동작을 도시한 회로도이며, 도 3b는 도 3a의 구동 타이밍도이다.

다음에는 도 1에 도시한 종래 액티브 매트릭스형 유기전계발광소자의 동작을 도 2a 내지 3b를 참조하여 설명한다.

도 2b와 같이, 일정시간(T(n-1))에 (n-1)번째 스캔라인(S(n-1))에는 로우(Low) 신호, n번째 스캔라인(S(n))에는 하이(High) 신호가 인가되면, 도 2a에 도시된 바와 같이 (n-1)번째 스캔라인(S(n-1))에 게이트가 연결된 PMOS형 트랜지스터인 제3박막트랜지스터(M3)와 제4박막트랜지스터(M4)는 턴온되어 쇼트(Short)가 되고, NMOS형 트랜지스터인 제5박막트랜지스터(M5)는 턴오프되어 단락상태를 유지하였다. 또한, n번째 스캔라인(S(n))에 게이트가 연결된 제2박막트랜지스터(M2)도 턴오프되어 단락상태를 유지하였다.

따라서, 제4박막트랜지스터(M4)가 턴온됨에 따라서 제1박막트랜지스터(M1)는 구동전압(Vdd)에 대해 다이오드 기능을 수행하므로써 전원전압(VDD)으로부터 출력된 전원전압이 제3박막트랜지스터(M3)를 통하여 제1박막트랜지스터(M1)의 문턱전압에 해당되는 전압(Vth)이 제1캐패시터(C1)에 충전되었다.

아울러 제5박막트랜지스터(M5)는 상기와 같이 제1캐패시터(C1)가 충전되는 동안 턴오프되어 전류가 제1박막트랜지스터(M1)에서 유기발광 다이오드(OLED)로 인가되는 것을 방지하였다.

이후, (n-1)번째 스캔라인(S(n-1))이 로우에서 하이로 변환되고, 일정 시간차를 두고 n번째 스캔라인(S(n))이 선택되어 로우신호를 출력하며 이는 도 3a 및 3b에 도시된 바와 같았다.

도 3a에 도시된 바와 같이 (n-1)번째 스캔라인(S(n-1))에 게이트가 연결된 PMOS트랜지스터인 제3, 4박막트랜지스터(M3, M4)는 턴오프되어 단락상태가 되고, NMOS형 트랜지스터인 제5박막트랜지스터(M5)는 턴온되어 쇼트상태를 유지하였다. 그리고, n번째 스캔라인(S(n))에 게이트가 연결된 PMOS형 제3박막트랜지스터(M3)도 턴온되어 쇼트상태를 유지하였다.

또한, 스캔라인(S(n))이 로우신호로 변환된 이후, 데이터 선으로부터 화상신호가 출력됨에 따라 데이터전압(Vd)이 제2박막트랜지스터(M2)를 통하여 제2캐패시터(C2)에 충전되었다.

여기서, 제1박막트랜지스터(M1)의 게이트전압은 제1캐패시터(C1)의 문턱전압과, 제2캐패시터(C2)에 충전된 데이터전압의 합이 되므로 제1박막트랜지스터(M1)의 문턱전압(Vth)의 편차가 보상되었다. 즉, 제1캐패시터에(C1)는 문턱전압(Vth)의 편차 만큼 제1캐패시터(C1)에 전압이 충전되므로 각 화소에서 문턱전압의 편차가 발생되지 않았다.

또한, 상술한 바와 같이 (n-1)번째 스캔라인(S(n-1))이 로우에서 하이로 변환됨에 따라 제5박막트랜지스터(M5)는 턴온됨에 따라 제1박막트랜지스터(M1)로부터 상기 수학식1에 의한 연산결과에 따른 전류를 상기 유기EL소자(OLED)에 전달하게 되었다. 그러므로 유기발광 다이오드(OLED)는 인가되는 전류의 세기에 따라서 발광하였다.

$$I_{oled} = \frac{\beta}{2} (V_{dd} - V_d)^2$$

I_{oled} 는 유기발광 다이오드에 흐르는 전류, β 는 상수 값, V_{dd} 는 전원전압, V_d 는 데이터 전압을 나타낸다.

그러나, 종래 유기전계발광소자는 구동박막트랜지스터에 해당하는 제1박막트랜지스터(M1)의 문턱전압(Vth)의 편차를 보상하였으나, 전원전압의 전압강하를 보상하지 못하여 화질 불균일 문제를 여전히 야기하였다.

따라서, 구동박막트랜지스터의 문턱전압 뿐 아니라 별도의 레퍼런스라인을 추가하지 않고 전원전압의 전압강하를 보상하는 유기전계발광소자의 필요성이 절실하였다.

발명이 이루고자 하는 기술적 과제

상기 문제점을 해소하기 위해 이루어진 것으로서, 본 발명은 구동박막트랜지스터의 문턱전압과 전원전압을 동시에 보상하여 화질 불균일을 개선할 수 있는 유기전계발광소자 및 유기전계발광 표시장치를 제공하는데 그 목적이 있다.

또한, 본 발명은 별도의 레퍼런스라인을 추가하지 않고 전원전압의 전압강하를 회로구조를 개선하여 보상할 수 있는 유기전계발광소자 및 유기전계발광 표시장치를 제공하는데 또다른 목적이 있다.

또한, 본 발명은 먹스 방식이나 아날로그 샘플링 방식의 구동이 가능한 유기전계발광소자 및 유기전계발광 표시장치를 제공하는데 또다른 목적이 있다.

발명의 구성

상기 기술적 과제를 달성하기 위하여, 본 발명은, 신호전류에 의해 발광하는 발광다이오드와, 전원전압과 상기 발광다이오드 사이에 접속되어 발광 다이오드에 신호전류를 공급하는 구동박막트랜지스터와, 전원전압에 연결되어 (m)번째 데이터라인(D(m))의 데이터신호에 따라 데이터를 저장하는 제1캐패시터와, 제1캐패시터와 구동박막트랜지스터의 게이트 사이에 연결되어 보상할 문턱전압과 전원전압을 저장하는 제2캐패시터와, (m)번째 데이터라인(D(m))과 제1캐패시터와 제2캐패시터의 공통노드인 A노드 사이에 연결되며 게이트가 (n)번째 스캔라인(S(n))에 연결되어 (n)번째 스캔신호입력시 (m)번째 데이터신호를 제1캐패시터에 공급하는 입력스위치부와, (n-1)번째 스캔라인(S(n))과 연결되어 (n-1)번째 스캔신호입력시 구동박막트랜지스터의 문턱전압과 전원전압이 보상될 수 있도록 제1캐패시터와 상기 제2캐패시터를 제어하는 문턱전압 및 전원전압 보상부와, 구동박막트랜지스터와 발광 다이오드 사이에 연결되어 있으며, 게이트가 (n-1)번째 스캔제어라인(Em(n-1))에 접속되어 (n)번째 스캔신호입력시 (m)번째 데이터신호에 따라 박막구동트랜지스터로부터 신호전류를 발광다이오드에 공급하도록 스위칭하는 출력스위치부를 포함하는 유기전계발광소자를 제공한다.

이때, 문턱전압 및 전원전압 보상부는, 입력스위치부의 게이트에 연결되어 있으며 게이트가 (n-1)번째 스캔라인에 접속되어 있는 제2스위치와, A노드와 구동박막트랜지스터 사이에 연결되어 있으며 게이트가 (n-1)번째 스캔라인에 접속되어 있는 제3스위치를 포함할 수 있다.

또한, 구동박막트랜지트와 입력스위치부, 출력스위치부, 제2스위치, 제3스위치는 동일한 전도타입을 갖는 박막트랜지스터일 수 있다.

또한, 구동박막트랜지스터와 입력스위치, 출력스위치, 제2스위치, 제3스위치는 PMOS 트랜지스터일 수 있다.

또한, 발광다이오드는 유기발광 다이오드일 수 있다.

또다른 측면에서, 본 발명은, 유기전계발광소자의 행을 선택하기 위한 스캔신호를 (n-1)번째 스캔라인에 인가하는 이전 스캔라인 선택단계와, 스캔신호에 응답하여 구동박막트랜지스터의 문턱전압과 전원전압의 보상을 준비하는 보상준비단계와, 보상준비단계 이후 (n)번째 스캔신호에 따라서 (n)번째 스캔라인을 선택하여 데이터전압을 인가하는 데이터전압 인가단계와, 데이터전압 인가단계에서 인가된 데이터전압을 충전하여 문턱전압과 전원전압을 보상하는 보상단계와, 보상된 문턱전압과 전원전압과 무관하며 인가된 데이터 전압에 대응하는 전류를 유기전계발광소자에 공급하는 전류공급단계를 포함하는 유기전계발광소자의 구동방법을 제공한다.

이때, 이전 스캔라인의 스캔신호에 응답하여 데이터전압이 인가되는 동안에 유기전계발광소자에 전류가 공급되지 않도록 제어하여 각 유기전계발광소자간의 전류편차가 발생됨을 방지하는 단계를 추가로 포함할 수 있다.

이하 도면을 참조하여 본 발명의 일실시예를 상세히 설명한다.

도 4는 본 발명의 일실시예에 따른 액티브 매트릭스형 유기전계발광소자의 회로도이다.

본 발명의 일실시예에 따른 액티브 매트릭스형 유기전계발광소자(20)는 PMOS형 트랜지스터인 제1 내지 제5박막트랜지스터(M1, S/W1 내지 S/W4) 및 제 1, 2 캐패시터(C_{st} , C_{vth}), 유기발광 다이오드(OLED)를 포함하고 있다.

제1박막트랜지스터(M1)는 구동박막트랜지스터이며, 제2 내지 제5박막트랜지스터(S/W1 내지 S/W4)는 제1 내지 제4스위치이며, 제 1, 2 캐패시터(C_{st} , C_{vth})는 각각 데이터전압 및 문턱전압 저장 캐패시터이다. 유기발광 다이오드(OLED)는 인가되는 전류의 양에 대응하는 빛을 발광한다.

구동박막트랜지스터(M1)는 전원전압(V_{DD})에 소스가 연결되고 제4스위치(S/W4)의 소스에 드레인이 연결되어, 제1스위치(S/W1)를 통하여 게이트에 인가되는 데이터전압에 대응하는 전류를 유기발광 다이오드(OLED)에 공급한다.

제1스위치(S/W1)는 게이트가 (n)번째 스캔라인(S(n))에 연결되고, 소스는 (m)번째 데이터라인(D(m))과, 드레인은 제1,2 캐패시터(C1)의 공통노드인 B노드에 연결되어 있다.

제2스위치(S/W2)는 소스가 (n)번째 스캔라인(S(n))에 연결되고, 게이트가 (n-1)번째 스캔라인(S(n-1))에 연결되고, 드레인이 제1스위치(S/W1)의 드레인과 1, 2 캐패시터(C_{st} , C_{vth})의 공통노드인 B노드에 연결되어 있다.

제3스위치(S/W3)는 게이트가 (n-1)번째 스캔라인(S(n-1))에 연결되고, 드레인이 구동박막트랜지스터(M1)의 드레인과 제4스위치(S/W4)의 소스 사이에 연결되고, 소스는 제1박막트랜지스터(M1)의 게이트와 제1캐패시터(C_{vth}) 사이 A노드에 연결되어 있다.

제4스위치(S/W4)는 게이트에 (n-1)번째 스캔제어라인($Em(n-1)$)이 연결되고, 드레인에 유기발광 다이오드(OLED)의 애노드가 연결되어, 구동박막트랜지스터(M1)로부터 인가되는 구동전류를 유기발광 다이오드(OLED)에 전달한다.

제1캐패시터(C_{st})는 구동박막트랜지스터(M1)의 게이트와 제1스위치(S/W1) 사이 B노드에 연결되어 구동박막트랜지스터(M1)의 문턱전압을 충전하고, 제2캐패시터(C_{vth})는 구동박막트랜지스터(M1)의 게이트와 구동전원(VDD) 사이에 연결되어 제1스위치(S/W1)에서 인가되는 데이터전압을 충전한다.

이하, 도 4에 도시한 본 발명의 실시예에 따른 액티브 매트릭스형 유기전계발광소자(20)를 도 4 및 도 4의 유기전계발광소자의 구동 타이밍도를 도시한 도 5를 참조하여 설명한다.

도 5의 T_1 구간에 (n-1)번째 스캔라인(S(n-1))과 스캔제어라인($Em(n-1)$)에는 로우(Low) 신호, (n)번째 스캔라인(S(n))에는 하이(High) 신호가 인가되면, (n-1)번째 스캔라인(S(n-1))과 스캔제어라인 또는 인에이블제어라인($Em(n-1)$)에 게

이트가 연결된 PMOS형 트랜지스터인 제2 내지 4스위치(S/W2 내지 S/W4)는 턴온되어 쇼트(Short)가 된다. 또한, (n)번째 스캔라인(S(n))에 게이트가 연결된 제1스위치(S/W1)는 턴오프되어 단락상태를 유지하므로 A노드는 데이터전압을 저장하기 위해 준비한다.

도 5의 T_2 구간에 (n-1)번째 스캔라인(S(n-1))에는 로우(Low) 신호, 스캔제어라인(Em(n-1))과 (n)번째 스캔라인(S(n))에는 하이(High) 신호가 인가되면, (n-1)번째 스캔라인(S(n-1))에 게이트가 연결된 PMOS형 트랜지스터인 제2, 3스위치(S/W2, S/W3)는 유지하지만, 스캔제어라인(Em(n-1))과 (n)번째 스캔라인(S(n))에 게이트가 연결된 제1, 4스위치(S/W1, S/W4)은 턴오프되어 단락상태를 유지한다. 이때 A노드 전압은 $V_{DD}-V_{th}$ 로 프로그램되며, B노드 전압은 게이트 하이전압인 V_{ref} 로 프로그램되어 제2캐패시터(C_{vth})에는 $V_{ref}-(V_{DD}-V_{th})$ 전압이 저장된다.

도 5의 T_3 구간에 (n-1)번째 스캔라인(S(n-1))에는 하이(High) 신호, 스캔제어라인(Em(n-1))과 (n)번째 스캔라인(S(n))에는 로우(Low) 신호가 인가되면, (n-1)번째 스캔라인(S(n-1))에 게이트가 연결된 PMOS형 트랜지스터인 제2, 3스위치(S/W2, S/W3)는 턴오프되어 단락되며, 스캔제어라인(Em(n-1))과 (n)번째 스캔라인(S(n))에 게이트가 연결된 제1, 4스위치(S/W1, S/W4)은 턴온되어 쇼트된다. 이때 (m)번째 데이터라인(D(m))에 데이터전압이 B노드에 인가되면 A노드 전압은 $V_d-[V_{ref}-(V_{DD}-V_{th})]$ 으로 바뀌게 된다. 또한 구동박막트랜지스터(M1)의 소스-게이트전압 V_{gs} 는 $V_{DD}-\{V_d-[V_{ref}-(V_{DD}-V_{th})]\}=V_{ref}-V_d+V_{th}$ 가 되어 전원전압이 보상된다.

마지막으로, 도 5의 T_3 구간에 스캔제어라인(Em(n-1))에 로우(Low) 신호가 인가되면, 제4스위치(S/W4)는 턴오프에 따라 구동박막트랜지스터(M1)로부터 상기 수학식2에 의한 연산결과에 따른 전류를 유기발광 다이오드(OLED)에 전달한다.

결과적으로 유기발광 다이오드(OLED)에 인가되는 전류는 구동박막트랜지스터(M1)의 문턱전압이나 전원전압(V_{DD})이 보상되게 된다.

$$I_{oled} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} (V_{ref} - V_d)^2$$

I_{oled} 는 유기발광 다이오드(OLED)에 흐르는 전류, β 는 상수 값, V_{gs} 는 구동박막트랜지스터(M1)의 소스-게이트전압, V_{th} 는 구동박막트랜지스터(M1)의 문턱전압, V_{ref} 는 구동박막트랜지스터(M1)의 게이트 하이 전압, V_d 는 데이터 전압을 나타낸다.

이에 따라 구동박막트랜지스터(M1)의 문턱전압과 전원전압(V_{DD})을 별도의 레퍼런스라인을 추가하지 않고 동시에 보상하여 화질 불균일을 개선할 수 있다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 따라서 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

발명의 효과

이러한 구성에 의하여 본 발명은 구동박막트랜지스터의 문턱전압과 전원전압을 동시에 보상하여 화질 불균일을 개선할 수 있는 효과가 있다.

또한, 본 발명은 별도의 레퍼런스라인을 추가하지 않고 전원전압의 전압강하를 회로구조를 개선하여 보상할 수 있다.

또한, 본 발명은 먹스 방식이나 아날로그 샘플링 방식의 구동이 가능한 효과가 있다.

이에 따라 균일한 화질을 제공하는 유기전계발광소자와 유기전계발광 표시장치를 제공한다.

도면의 간단한 설명

도 1은 종래 유기전계발광소자의 등가회로도.

도 2a는 (n-1)번째 스캔신호가 인가되었을 때 종래 유기전계발광소자의 동작을 도시한 회로도.

도 2b는 도 2a의 구동 타이밍도.

도 3a는 (n)번째 스캔신호가 인가되었을 때 종래 유기전계발광소자의 동작을 도시한 회로도.

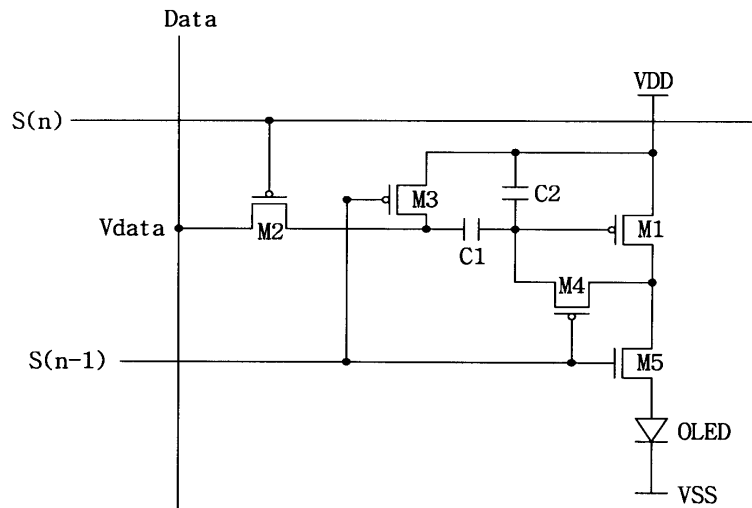
도 3b는 도 3a의 구동 타이밍도.

도 4는 본 발명의 일실시예에 따른 유기전계발광소자의 등가회로도.

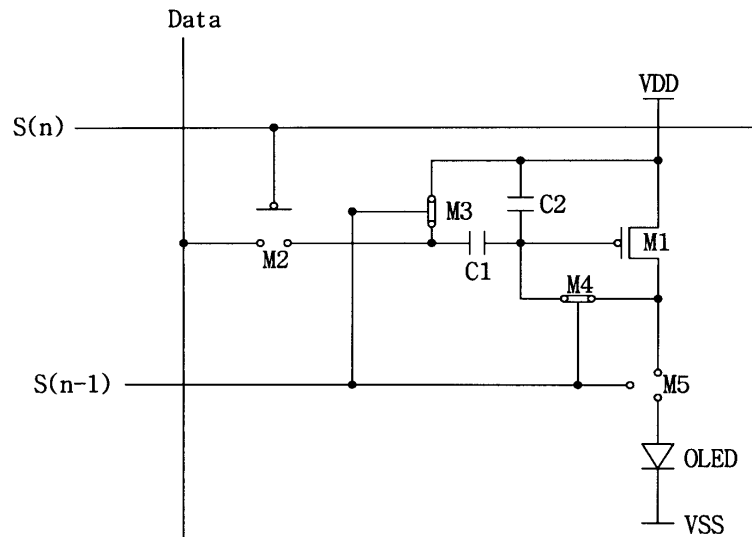
도 5는 도 4의 유기전계발광소자의 구동 타이밍도.

도면

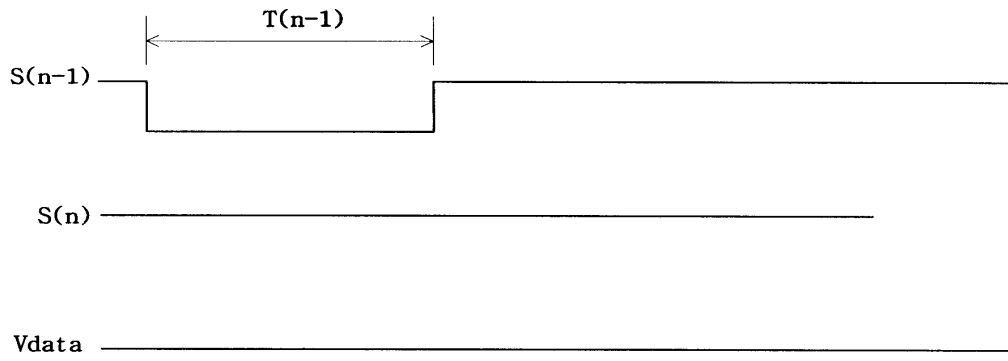
도면1



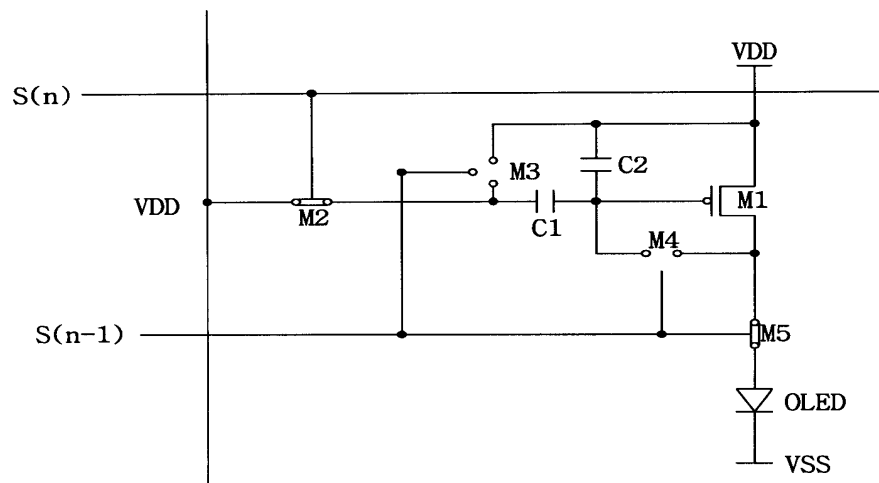
도면2a



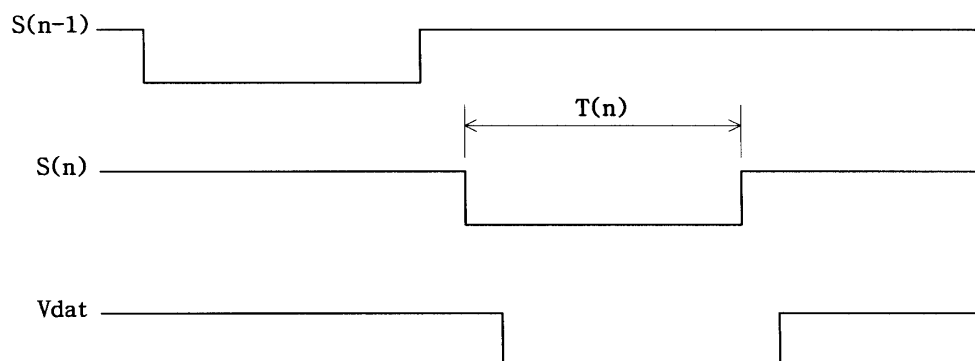
도면2b



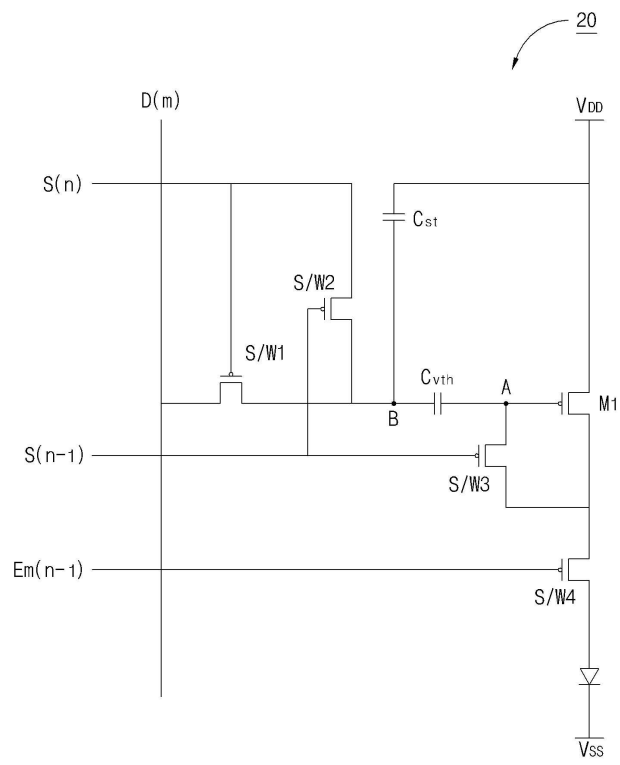
도면3a



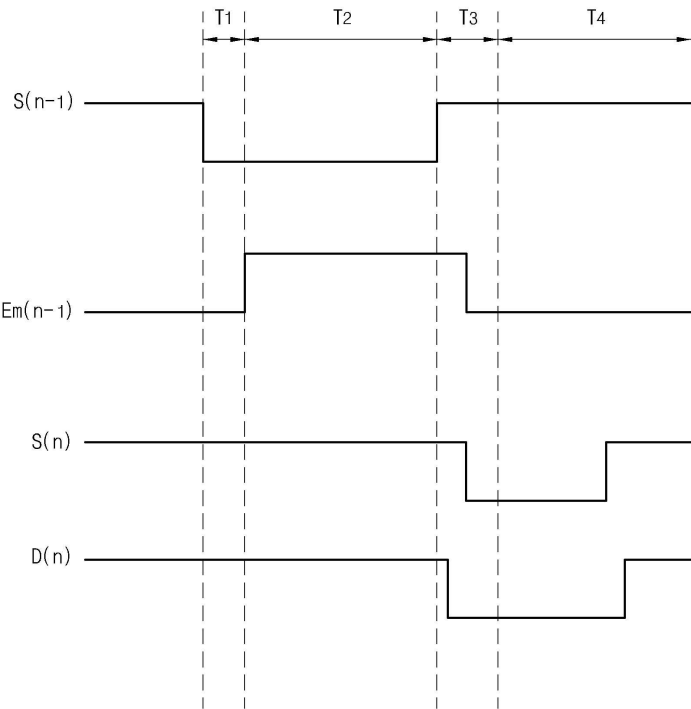
도면3b



도면4



도면5



本发明涉及包括第一开关的有机电致发光显示装置，该第一开关包括连接到 (m) 数字数据线 (D(m)) 的源极，连接到第一节点 (B) 的漏极，以及连接到数字扫描的栅极线 (S(n))；第二开关包括连接到第一开关的栅极的源极和 (n) 数字扫描线，栅极连接到数字扫描线，漏极连接到第一节点 (B)；第四开关包括第三开关，并且连接到栅极的源极连接到数字扫描控制线，包括连接到第二电容器的栅极和驱动薄膜之间的第二节点 (A) 的源极晶体管，漏极连接到驱动薄膜晶体管的漏极，栅极连接到 (n-1) 个数字扫描线，并且连接到数字扫描线 (S(n)) 的栅极，(n) 施加低信号电平的数字扫描信号 (n-1)。对于连接到数字扫描线的栅极，施加低信号电平的 (n-1) 个数字扫描信号。对于连接到与数字扫描控制线连接的栅极的源极，施加高信号电平的 (n-1) 个数字扫描控制信号，并且驱动薄膜晶体管的漏极和漏极连接到阳极有机发光二极管。有机电致发光，数据驱动，存储电容，数据电压。

