

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

H05B 33/10 (2006.01)

H05B 33/06 (2006.01)

(11) 공개번호

10-2006-0077963

(43) 공개일자

2006년07월05일

(21) 출원번호 10-2004-0116613

(22) 출원일자 2004년12월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지(72) 발명자 김창연
경기 안양시 동안구 범계동 목련대우아파트 208동 404호(74) 대리인 김용인
심창섭

심사청구 : 있음

(54) 유기 전계발광소자 및 그 제조방법

요약

본 발명은 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자(DUAL PLATE OLED : DPOLED)에 관한 것으로 특히 상,하판 화소를 연결시키는 콘택 스페이서의 개수를 하나의 서브-픽셀 당 적어도 2개 이상 배열함으로써 접촉 영역을 증가시켜 접촉저항을 줄이는 것을 목적으로 한다.

상기 목적을 달성하기 위해 본발명에 의한 유기 전계발광소자는 서로 이격되어 대향합착되고 다수의 서브-픽셀을 구비하는 제 1, 제 2 기판과, 상기 제 1 기판 상에 일렬로 배열된 게이트 배선과, 상기 게이트 배선에 수직교차하며 일정간격으로 서로 이격되는 데이터 배선 및 전력 공급선과, 상기 서브-픽셀 내부에 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 구동 박막트랜지스터 상부의 보호막 상에 형성되는 적어도 둘 이상의 콘택 스페이서와, 상기 구동 박막트랜지스터의 드레인 전극에 연결되고 상기 콘택 스페이서의 표면을 따라 형성되는 연결전극을 포함하여 구성되는 것을 특징으로 한다.

대표도

도 3

색인어

DPOLED, 콘택 스페이서, 연결전극

명세서

도면의 간단한 설명

도 1은 종래 기술에 의한 유기 전계발광소자의 단면도.

도 2는 종래 기술에 의한 문제점을 설명하기 위한 유기 전계발광소자의 단면도.

도 3은 본 발명에 의한 유기 전계발광소자의 평면도.

도 4는 도 3의 I - I'선상에서의 절단면도.

도 5a 내지 도 5d는 본 발명에 의한 유기 전계발광소자의 공정단면도.

도 6은 본 발명의 다른 실시예에 의한 유기 전계발광소자의 평면도.

*도면의 주요 부분에 대한 부호설명

111 : 제 1 기판 112 : 게이트 배선

115 : 데이터 배선 120 : 제 2 기판

121 : 제 1 전극 122 : 유기발광층

123 : 제 2 전극 131 : 절연층

132 : 격벽 141 : 연결전극

142 : 콘택 스페이서 160 : 스토리지 전극

161 : 전력 공급선

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전계발광소자(Electroluminescence Display Device ; 이하, ELD라 함)에 관한 것으로 특히, 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자 및 그 제조방법에 관한 것이다.

최근들어, 평판표시장치에 대한 연구가 활발한데, 그 중에서 각광받고 있는 것으로 LCD(Liquid Crystal Displays), FED(Field Emission Displays), ELD(Electroluminescence Device), PDP(Plasma Display Panels) 등이 있다.

이 중, 현재 PCS(personal communication service)를 비롯한 개인 정보 단말기, 노트북, TV 등의 경우 액정표시소자가 널리 사용되고 있으나 시야각이 좁고 응답속도가 느리다는 문제 때문에, 자발광의 유기 전계발광소자가 주목받고 있다.

유기 전계발광소자는 유기발광층 양단에 형성된 음극 및 양극에 전계를 가하여 유기발광층 내에 전자와 정공을 주입 및 전달시켜 서로 결합하게 함으로써, 이때의 결합 에너지에 의해 발광되는 전계발광(EL;electroluminescence) 현상을 이용한 것이다. 즉, 전자와 정공이 쌍을 이룬 후 여기상태(excite state)로부터 기저상태(ground state)로 떨어지면서 발광한다.

이러한, 유기 전계발광소자는 응답속도가 빠르고 휘도가 우수하며 박막화로 인한 저전압 구동을 실현시킬 수 있을 뿐만 아니라, 가시영역의 모든 색상을 구현할 수 있어 현대인의 다양한 기호에 맞출 수 있는 장점이 있다. 또한, 플라스틱과 같이 휘 수 있는(flexible) 투명기판 위에도 소자를 형성할 수 있다.

또한, 저전압에서 구동할 수 있고, 전력 소비가 비교적 적으며, 녹색, 적색, 청색의 3가지 색을 쉽게 구현할 수 있기 때문에 차세대 평판디스플레이에 적합한 소자이다.

이러한 유기 전계발광소자를 구동하는 방식은 수동 매트릭스형(passive matrix type)과 능동 매트릭스형(active matrix type)으로 나눌 수 있다.

상기 수동 매트릭스형 유기 전계발광소자는 그 구성이 단순하여 제조방법 또한 단순하나 높은 소비전력과 표시소자의 대면적화에 어려움이 있으며, 배선의 수가 증가하면 할수록 개구율이 저하된다는 단점이 있다.

반면, 능동 매트릭스형 유기 전계발광소자는 높은 발광효율과 고화질을 제공할 수 있는 장점이 있다.

이하에서는, 도면을 참고하여 종래기술에 의한 능동 매트릭스형 유기전계발광소자 특히, 듀얼 플레이트 구조로 제작된 능동 매트릭스형 유기 전계발광소자에 대해 살펴보기로 한다.

도 1은 종래 기술에 의한 유기 전계발광소자의 단면도이고, 도 2는 종래 기술에 의한 문제점을 설명하기 위한 유기 전계발광소자의 단면도이다.

도 1에 도시된 바와 같이, 유기 전계발광소자는 투명한 제 1 기판(10)과 제 2 기판(20)을 실런트(sealant)(도시하지 않음)를 통해 합착하여 구성되는데, 상기 제 1 기판(10)의 상부에는 다수의 화소부(발광부)(P)가 정의되고, 각 화소부(P)의 일측마다 박막트랜지스터(T)와 어레이 배선(미도시)이 형성된다.

즉, 상기 제 1 기판(10) 상에는 일렬로 배열된 게이트 배선과, 상기 게이트 배선에 교차되며 서로 일정간격으로 이격되는 데이터 배선 및 전력 공급선과, 상기 게이트 배선 및 데이터 배선의 교차 지점에 구비되는 스위칭 박막트랜지스터(도시하지 않음)와, 상기 게이트 배선 및 전력공급선의 교차 지점에 구비되는 구동 박막트랜지스터(Tp)가 형성되는데, 상기 스위칭 박막트랜지스터의 드레인 전극이 상기 구동 박막트랜지스터의 게이트 전극(12a)에 연결되고, 상기 구동 박막트랜지스터의 드레인 전극(15b)이 연결전극(41)과 일체형으로 형성된다.

상기 게이트 배선, 데이터 배선 및 전력공급선 내부의 픽셀이 하나의 서브-픽셀이 되고, 이러한 서브-픽셀 내부에 스위칭 박막트랜지스터와 구동 박막트랜지스터가 하나씩 구비된다.

그리고, 제 2 기판(20) 상부에는 투명한 정공 주입전극인 제 1 전극(21)과, 서브 픽셀 경계부에 위치하는 절연막(31) 및 격벽(separator)(32)과, 상기 절연막 및 격벽 내 영역에서 상기 제 1 전극(21) 상부에 형성되는 유기발광층(22)과, 상기 유기발광층(22) 상에 형성되는 전자 주입전극인 제 2 전극(23)이 구비된다.

상기 유기발광층(22)과 제 2 전극(23)은 상기 절연막(31) 및 격벽(32)에 의해서, 서브 픽셀 단위로 분리된 패턴으로 형성된다.

이 때, 상기 제 2 전극(23)과 구동소자(T)는 별도의 연결전극(41)을 통해 간접적으로 연결된다. 상기 연결전극(41)은 상기 제 1 기판(10)에 형성되며, 상기 제 1, 제 2 기판(10,20)의 합착에 의해 연결전극(41)이 제 2 전극(23)과 접촉하게 된다.

상기 연결전극(41)은 콘택 스페이서(42)에 의해 제 2 전극(23)에 접촉되며, 상기 콘택 스페이서(42)는 두 기판 사이에서 일정높이의 기둥형상으로 형성되어 셀갭 유지의 기능도 수행한다.

상기 유기발광층(22)은 적(R), 녹(G), 청(B)의 컬러를 표현하게 되는데, 일반적인 방법으로는 상기 각 서브-픽셀마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패턴하여 사용한다. 그리고, 상기 유기발광층(22)은 단층 또는 다층으로 구성할 수 있으며, 다층으로 구성할 경우에는 상기 제 1 전극(21)과 근접하여 정공 주입층 및 정공 수송층을 더 구비하고, 상기 제 2 전극(23)과 근접하여 전자 주입층 및 전자 수송층을 더 구비한다.

이러한 소자의 제 1 전극(21) 및 제 2 전극(23)에 전계를 인가하면 제 2 전극(23)으로부터 전자가 유기발광층(22)으로 주입되고, 제 1 전극(21)으로부터 정공이 유기발광층(22)으로 주입된다.

유기 발광층(22)에 주입된 전자와 정공은 전계하에서 유기 발광층으로 이동하다가 서로 결합하여 엑시톤(exciton)을 형성하고, 엑시톤의 여기상태에 있던 전자가 기저상태로 천이되면서 가시광 영역의 빛을 내게 된다.

발명이 이루고자 하는 기술적 과제

그러나, 상기와 같은 종래 기술에 의한 유기 전계발광소자는 다음과 같은 문제점이 있다.

즉, 종래 유기 전계발광소자의 서브-픽셀 내부에는 하나의 콘택 스페이서(42)가 형성되고 그 위에 연결전극(41)이 형성되는데, 도 2에 도시된 바와 같이, 콘택 스페이서(42) 하부에 패턴(60)(ex, 전력공급선)이 더 구비되거나 또는 보호막(61)의 두께가 불균일해지는 경우 서브-픽셀 내부의 단차가 불균일해진다.

이와같이, 서브-픽셀 내부의 단차가 불균일해지면 콘택 스페이서(42) 상부의 연결전극(41)이 상부기관의 제 2 전극(23)에 접촉하지 않는 문제("A")가 발생하는데, 연결전극이 제 2 전극에 연결되지 않으면 유기발광층을 구동할 수 없게 된다.

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기관에 구성된 상부 발광식 듀얼플레이트 구조의 유기 전계발광소자에 있어서, 상,하판 화소를 연결시키는 콘택 스페이서의 개수를 하나의 서브-픽셀 당 적어도 2개 이상 배열함으로써 접촉 영역을 증가시켜 접촉저항을 줄이고자 하는 유기 전계발광소자 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자는 서로 이격되어 대향합착되고 다수의 서브-픽셀을 구비하는 제 1, 제 2 기관과, 상기 제 1 기관 상에 일렬로 배열된 게이트 배선과, 상기 게이트 배선에 수직교차하며 일정간격으로 서로 이격되는 데이터 배선 및 전력 공급선과, 상기 게이트 배선과 데이터 배선의 교차지점에 형성되는 스위칭 박막트랜지스터 및 상기 게이트 배선과 전력공급선의 교차 지점에 형성되는 구동 박막트랜지스터와, 상기 구동 박막트랜지스터를 포함한 전면에 형성되는 보호막과, 상기 보호막 상에 형성되는 적어도 둘 이상의 콘택 스페이서와, 상기 구동 박막트랜지스터의 드레인 전극에 연결되고 상기 콘택 스페이서의 표면을 따라 형성되는 연결전극과, 상기 제 2 기관에 형성되어 차례로 적층되는 제 1 전극 및 유기발광층과, 상기 유기발광층 상에 형성되고, 상기 콘택 스페이서에 의해 연결전극과 접촉하는 제 2 전극을 포함하여 구성되는 것을 특징으로 한다.

그리고, 또다른 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자의 제조방법은 제 1 기관 상에 게이트 배선을 형성하는 단계와, 상기 게이트 배선에 수직교차하는 데이터 배선을 형성하는 단계와, 상기 데이터 배선에 평행하며 일정간격으로 이격되는 전력 공급선을 형성하는 단계와, 상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 박막트랜지스터를 형성하고, 상기 게이트 배선과 전력공급선의 교차 지점에 구동 박막트랜지스터를 형성하는 단계와, 상기 구동 박막트랜지스터를 포함한 전면에 보호막을 형성하는 단계와, 상기 보호막 상에 적어도 둘 이상의 콘택 스페이서를 형성하는 단계와, 상기 콘택 스페이서의 표면을 따라 연결전극을 형성하는 단계와, 상기 1 기관에 대향하는 제 2 기관 상에 제 1 전극, 유기발광층, 제 2 전극을 형성하는 단계와, 상기 연결전극이 제 2 전극에 접촉되도록 제 1, 제 2 기관을 대향합착하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

즉, 본 발명은 상,하판 화소를 연결시키는 콘택 스페이서의 개수를 하나의 서브-픽셀 당 적어도 2개 이상 배열함으로써 접촉 영역을 증가시켜 접촉저항을 줄이고자 하는 것을 특징으로 한다.

여기서, 상기 적어도 2개 이상의 콘택 스페이서는 게이트 배선에 평행하는 방향으로 배열하거나 또는 데이터 배선에 평행하는 방향으로 배열한다.

이하, 첨부된 도면을 참조하여 본 발명에 의한 유기 전계발광소자 및 그 제조방법을 설명하면 다음과 같다.

도 3은 본 발명에 의한 유기 전계발광소자의 평면도이고, 도 4는 도 3의 I-I'선상에서의 절단면도이며, 도 5a 내지 도 5d는 본 발명에 의한 유기 전계발광소자의 공정단면도이다. 그리고, 도 6은 본 발명의 다른 실시예에 의한 유기 전계발광소자의 평면도이다.

본 발명에 의한 유기 전계발광소자는, 도 3 및 도 4에 도시된 바와 같이, 스위칭 박막트랜지스터(Ts) 및 구동 박막트랜지스터(Tp)가 구비된 박막트랜지스터 어레이부와, 제 1 전극(121), 유기발광층(122) 및 제 2 전극(123)이 적층 형성된 유기전계 발광부가 각각 제 1, 제 2 기관(111, 120) 상에 형성되는 듀얼플레이트 구조로 제작되는 것을 특징으로 하는바, 상기 제 1, 제 2 기관(111, 120)은 연결전극(141)에 의해 전기적으로 연결된다.

상기 연결전극(141)은 하나의 서브-픽셀 당 적어도 둘 이상 형성된 콘택 스페이스(141) 표면을 따라 형성된다.

구체적으로, 상기 제 1 기관(111) 상에는 일렬로 배열된 게이트 배선(112)과 상기 게이트 배선에 수직교차하며 서로 일정 간격으로 이격되는 데이터 배선(115) 및 전력 공급선(161)의 의해서 서브-픽셀이 정의된다.

이 때, 상기 게이트 배선(112)과 데이터 배선(115)의 교차지점에 스위칭 박막트랜지스터(Ts)가 배치되고, 상기 게이트 배선(112)과 전력 공급선(161)의 교차 지점에 구동 박막트랜지스터(Tp)가 배치된다.

상기 스위칭 박막트랜지스터 및 구동 박막트랜지스터는 각각 게이트 전극(112a,112b), 액티브층(114a,114b), 소스전극(115a,115c) 및 드레인 전극(115b,115d)으로 구성된다.

여기서, 상기 액티브층(114a,114b)이 다결정실리콘인 경우, 상기 스위칭 박막트랜지스터 및 구동 박막트랜지스터는 게이트 전극이 상부에 배치되는 탑-게이트형 박막트랜지스터가 된다. 도 4에 도시된 바와 같이, 구동 박막트랜지스터의 소스 전극(115c) 및 드레인 전극(115d)은 콘택홀(151)을 통해 액티브층의 소스 영역(160) 및 드레인 영역(162)에 각각 접속되고, 상기 소스영역과 드레인 영역 사이의 액티브층은 채널층(161)이 된다. 이와같은 구성은 스위칭 박막트랜지스터의 경우도 동일하다.

다만, 상기 액티브층을 비정질실리콘으로 형성할 수도 있는데, 이 경우엔 게이트 전극이 하부에 배치되는 버텀-게이트형 박막트랜지스터로 구성된다.

상기 스위칭 박막트랜지스터의 게이트 전극(112a)은 게이트 배선(112)과 일체형으로 형성되고, 소스 전극(115a)은 데이터 배선(115)과 일체형으로 형성되고, 드레인 전극(115b)은 콘택홀(152)을 통해 구동 박막트랜지스터의 게이트 전극(112b)과 연결된다.

상기 구동 박막트랜지스터의 게이트 전극(112b)은 상기 게이트 배선(112)과 동일층에 구비되고, 소스 전극(115c)은 상기 전력 공급선(161)과 연결되고, 드레인 전극(115d)은 상기 연결전극(141)과 연결되며, 상기 연결전극(141)은 제 2 전극(123)과 접촉되도록 구성된다.

상기 연결전극(141)은 보호막(116) 상에 형성되는 콘택 스페이스(141)의 표면을 따라 형성되는데, 상기 콘택 스페이스(141)는 기둥 형상의 유기막 패턴으로서, 포토레지스트를 이용한 사진식각공정에 의해 형성되며, 포토 아크릴(photoacryl), 폴리이미드(polyimide) 등의 유기절연물질을 재료로 사용한다.

이 때, 상기 콘택 스페이스(141)는 제 1, 제 2 기관(111,120) 사이의 셀갭 높이로 형성하는데, 연결전극(141)과 제 2 전극(123) 사이의 접촉 영역을 보다 증가시키기 위해서 하나의 서브-픽셀 당 적어도 2개 이상의 콘택 스페이스를 형성한다. 이와같이, 연결전극(141)과 제 2 전극(123) 사이의 접촉 영역을 증가시킴으로써, 서브-픽셀 내의 하부막 불균일에 의한 접촉 불량 방지를 줄일 수 있고 접촉영역을 증가시켜 접촉 저항을 줄일 수 있다.

콘택 스페이스(141)는 서브-픽셀 내부에 박막트랜지스터가 형성되지 않는 부분에 형성되는데, 도 3에 도시된 바와 같이, 데이터 배선(115) 방향으로 2개 이상의 콘택 스페이스(141)를 배열하여도 되고, 도 6에 도시된 바와 같이, 게이트 배선(112) 방향으로 2개 이상의 콘택 스페이스(141)를 배열하여도 된다.

그리고, 상기 전력 공급선(161)과 그 하부에 오버랩된 스토리지 전극(160)은 그 사이에 절연막을 두고 스토리지 커패시터(Cst)를 구성하는데, 상기 전력 공급선(161)은 상기 데이터 배선(115)과 동일층에 구비되고, 상기 스토리지 전극(160)은 박막트랜지스터의 액티브층(114b)과 동일층에 구비된다.

한편, 제 2 기관(120) 상에는 투명한 정공주입층인 제 1 전극(121)이 형성되고, 그 위에는 각 서브-픽셀 마다 독립적으로 구성된 유기발광층(122)이 형성되며, 그 위에는 전자주입층인 제 2 전극(123)이 적층된다.

이때, 제 1 전극(121) 상에는 서브-픽셀 경계부에 절연층(131) 및 사다리꼴 형상의 격벽(132)이 차례대로 형성되어 있는데, 상기 격벽(132)에 의해 별도의 패터닝 공정없이 격벽 내부에 유기발광층(122) 및 제 2 전극(123)을 서브-픽셀 단위로 형성한다. 상기 격벽(132)의 평면적 구조는 서브-픽셀의 경계부에 형성되어 프레임 구조를 가진다.

그리고, 상기 유기발광층(122)은 상기 제 1 전극(21)과 근접한 정공 주입층 및 정공 수송층과, 각 서브-픽셀마다 특유의 빛을 발광하는 주 발광층과, 제 2 전극(23)과 근접한 전자 주입층 및 전자 수송층으로 이루어지며, 각 서브-픽셀마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패터닝함으로써 적(R), 녹(G), 청(B)의 컬러를 표현한다.

이하, 첨부된 도 5a 내지 도 5d를 참고로 하여 유기 전계발광소자의 제조방법을 설명하면 다음과 같다.

먼저, 도 5a에 도시된 바와 같이, 제 1 기판(111)을 포함한 전면에 폴리 실리콘층을 형성한 후, 이를 패터닝하여 액티브층(114b)을 형성한다. 이 때, 폴리 실리콘층을 형성하는 방법은 폴리 실리콘을 직접 증착하는 방법과, 비정질 실리콘(Amorphous Silicon)을 증착한 후 다결정으로 결정화하는 방법이 있다.

이 때, 제 1 기판(111)과 액티브층(114b) 사이의 전면에 실리콘산화물(SiO_2)을 재료로 한 버퍼층(도시하지 않음)을 더 형성할 수 있는데, 이러한 버퍼층은 후속 공정에서 기판으로부터 이동전하(mobile charge)가 액티브층으로 침투하는 것을 방지하고, 소자의 자기 열화 효과(self-heating effect)를 방지하고, 비정질 실리콘층의 결정화 과정에서 고온으로부터 기판을 보호하며, 기판에 대한 액티브층의 접촉특성을 개선시키는 역할을 한다.

다음, 상기 액티브층(114b)을 포함한 전면에 실리콘 질화물 또는 실리콘 산화물을 증착하여 게이트 절연막(113)을 형성하고, 상기 게이트 절연막(113) 상에 신호지연의 방지를 위해서 낮은 비저항을 가지는 저저항 금속을 증착하고 패터닝하여 게이트 전극(112b) 및 게이트 배선(도 3의 112)을 형성한다. 상기 게이트 전극(112b)은 상기 액티브층(114b)의 소정 부위에 오버랩되도록 형성한다.

계속해서, 상기 게이트 전극(112b)을 마스크로 하여 상기 액티브층(114b)에 고농도의 n형 또는 p형 불순물 이온을 도핑하여 소스/드레인 영역(160,162)을 형성한다. 이 때, 상기 게이트 전극(112b)에 의해 불순물 이온이 도핑되지 않은 소스 영역(160)과 드레인 영역(162) 사이의 액티브층(114b)은 채널층(161)이 된다.

다음, 도 1b에 도시된 바와 같이, 상기 게이트 전극(112b)을 포함한 전면에 무기절연물질 또는 유기절연물질을 형성하여 보호막(116)을 형성한 뒤, 상기 소스/드레인 영역(160,162)이 노출되도록 상기 게이트 절연막(113) 및 보호막(116)을 식각하여 콘택홀(151)을 형성한다.

이후, 상기 보호막(116) 상에 유기재료인 BCB(Benzocyclobutene), 아크릴계 수지(acryl resin)를 두텁게 도포한 후 패터닝하여 기둥 형상의 콘택 스페이서(141)를 형성한다.

이때, 상기 콘택 스페이서(141)는 하나의 서브-픽셀 당 적어도 2개 이상 형성하는데, 복수개의 콘택 스페이서(141)를 게이트 배선 방향으로 배열하거나 또는 데이터 배선 방향으로 배열 형성한다. 상기 콘택 스페이서는 상기 구동 박막트랜지스터 및 스위칭 박막트랜지스터가 형성되지 않는 서브-픽셀 내부에 형성한다.

다음, 도 5c에 도시된 바와 같이, 상기 콘택 스페이서(141)를 포함한 전면에 저저항 금속층을 증착하고 습식식각을 포함한 패터닝 공정을 수행하여, 콘택홀(152)을 통해 상기 소스/드레인 영역(160,162)에 각각 콘택되는 소스/드레인 전극(115d) 및 데이터 배선(도 3의 115)을 형성한다. 그와 동시에, 상기 드레인 전극(115d)에 연결되고 상기 콘택 스페이서(141)의 표면을 따라 형성되는 연결전극(141)을 패터닝한다.

이 때, 상기 데이터 배선층과 연결전극은 동시에 형성할 수도 있으나, 서로 다른 층에서 별도의 공정으로 형성할 수도 있다.

그리고, 상기 데이터 배선과 동시에 전력공급선(도 3의 161)을 더 형성할 수 있는데, 상기 전력공급선도 서로 다른 층에서 별도의 공정으로 형성할 수 있을 것이다. 다만, 상기 구동 박막트랜지스터의 소스 전극(115c)은 상기 전력공급선에 콘택되도록 형성한다.

이로써, 액티브층(114b), 게이트 절연막(113), 게이트 전극(112b), 소스/드레인 전극(115c,115d)의 적층막으로 이루어지는 탑-게이트 형의 구동 박막트랜지스터가 완성된다. 스위칭 박막트랜지스터도 이와 동일한 과정으로 형성한다.

마지막으로, 도 5d에 도시된 바와 같이, 제 1 기관(111)에 제 1 전극(121), 유기발광층(122), 제 2 전극(123), 격벽(132)이 형성되어 있는 제 2 기관(120)을 대향합착하여 제 1 기관의 연결전극(141)을 제 2 전극(123)에 접촉시킨다. 이 때, 콘택 스페이서(141)가 서브-픽셀 당 적어도 2개 이상 형성되므로 연결전극(141)과 제 2 전극(123)의 접촉 영역도 증가하고 이에 따라서 접촉 저항도 저하된다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같은 본 발명의 유기 전계발광소자 및 그 제조방법은 다음과 같은 효과가 있다.

즉, 하나의 서브-픽셀 당 적어도 2개 이상의 콘택 스페이서를 형성하여 연결전극과 제 2 전극 사이의 접촉 영역을 증가시킴으로써, 서브-픽셀 내의 하부막 불균일에 의한 접촉 불량 방지를 줄일 수 있고 접촉영역을 증가시켜 접촉 저항을 줄일 수 있다.

(57) 청구의 범위

청구항 1.

서로 이격되어 대향합착되고 다수의 서브-픽셀을 구비하는 제 1, 제 2 기관;

상기 제 1 기관 상에 일렬로 배열된 게이트 배선;

상기 게이트 배선에 수직교차하며 일정간격으로 서로 이격되는 데이터 배선 및 전력 공급선;

상기 게이트 배선과 데이터 배선의 교차지점에 형성되는 스위칭 박막트랜지스터 및 상기 게이트 배선과 전력공급선의 교차 지점에 형성되는 구동 박막트랜지스터;

상기 구동 박막트랜지스터를 포함한 전면에 형성되는 보호막;

상기 보호막 상에 형성되는 적어도 둘 이상의 콘택 스페이서;

상기 구동 박막트랜지스터의 드레인 전극에 연결되고 상기 콘택 스페이서의 표면을 따라 형성되는 연결전극;

상기 제 2 기관에 형성되어 차례로 적층되는 제 1 전극 및 유기발광층;

상기 유기발광층 상에 형성되고, 상기 콘택 스페이서에 의해 연결전극과 접촉하는 제 2 전극을 포함하여 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 2.

제 1 항에 있어서,

상기 구동 박막트랜지스터의 게이트 전극은 상기 스위칭 박막트랜지스터의 드레인 전극에 연결되는 것을 특징으로 하는 유기 전계발광소자.

청구항 3.

제 1 항에 있어서,

상기 적어도 둘 이상의 콘택 스페이서는 게이트 배선에 평행하는 방향으로 배열되거나 또는 데이터 배선에 평행하는 방향으로 배열되는 것을 특징으로 하는 유기 전계발광소자.

청구항 4.

제 1 항에 있어서,

상기 구동 박막트랜지스터의 소스전극은 상기 전력 공급선에 연결되는 것을 특징으로 하는 유기 전계발광소자.

청구항 5.

제 1 항에 있어서,

상기 전력 공급선 하부에 액티브층이 더 구비되어 스토리지 커패시터가 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 6.

제 1 항에 있어서,

상기 유기발광층과 제 2 전극은 격벽에 의해 서브-픽셀 단위로 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 7.

제 1 기판 상에 게이트 배선을 형성하는 단계;

상기 게이트 배선에 수직교차하는 데이터 배선을 형성하는 단계;

상기 데이터 배선에 평행하며 일정간격으로 이격되는 전력 공급선을 형성하는 단계;

상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 박막트랜지스터를 형성하고, 상기 게이트 배선과 전력공급선의 교차 지점에 구동 박막트랜지스터를 형성하는 단계;

상기 구동 박막트랜지스터를 포함한 전면에 보호막을 형성하는 단계;

상기 보호막 상에 적어도 둘 이상의 콘택 스페이서를 형성하는 단계;

상기 콘택 스페이서의 표면을 따라 연결전극을 형성하는 단계;

상기 1 기판에 대향하는 제 2 기판 상에 제 1 전극, 유기발광층, 제 2 전극을 형성하는 단계;

상기 연결전극이 제 2 전극에 접촉되도록 제 1, 제 2 기판을 대향합착하는 단계를 포함하여 이루어지는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 8.

제 7 항에 있어서,

상기 구동 박막트랜지스터의 소스/드레인 전극을 형성하는 단계와 상기 연결전극을 형성하는 단계를 동시에 또는 이시에 수행하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 9.

제 7 항에 있어서,

상기 적어도 둘 이상의 콘택 스페이서는 게이트 배선에 평행하는 방향으로 배열하거나 또는 데이터 배선에 평행하는 방향으로 배열하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 10.

제 7 항에 있어서,

상기 데이터 배선을 형성하는 단계와 상기 전력 공급선을 형성하는 단계는 동시에 또는 이시에 수행하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 11.

제 7 항에 있어서,

상기 콘택 스페이서는 상기 구동 박막트랜지스터 및 스위칭 박막트랜지스터가 형성되지 않는 서브-픽셀 내부에 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 12.

제 7 항에 있어서,

상기 연결전극을 형성하는 단계에서, 상기 연결전극을 상기 구동 박막트랜지스터의 드레인 전극에 콘택시키는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

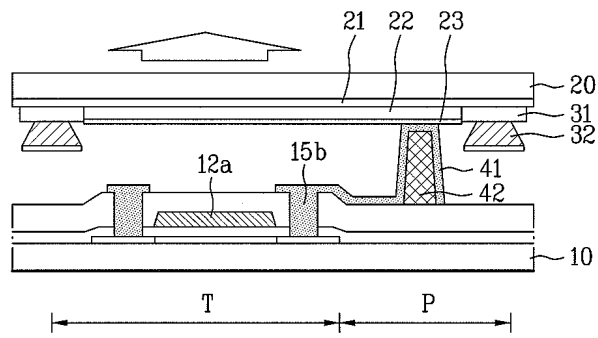
청구항 13.

제 7 항에 있어서,

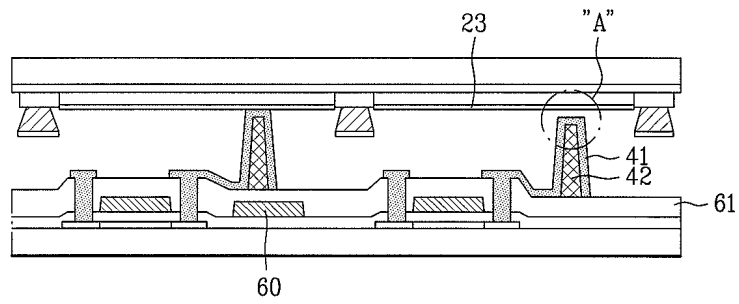
상기 콘택 스페이서는 유기절연물질로 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

도면

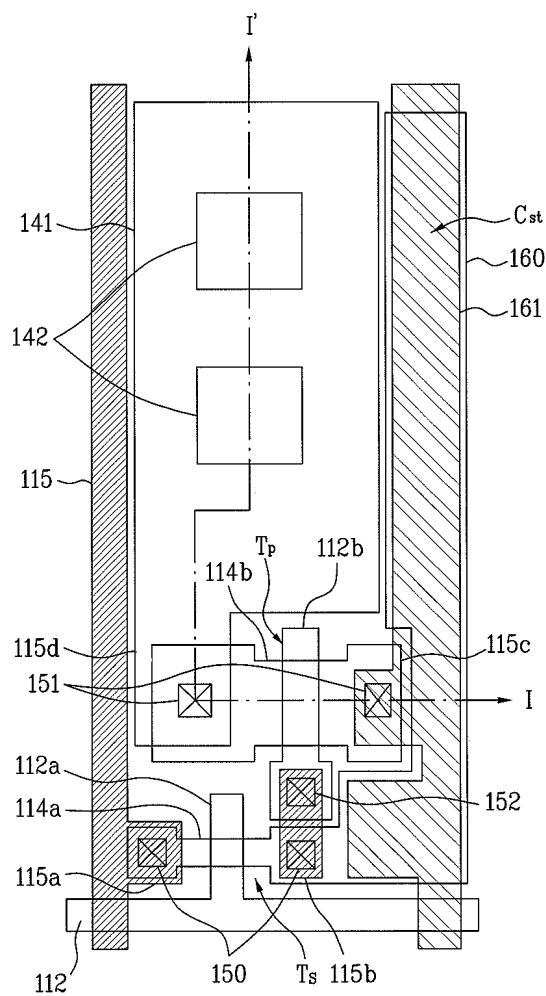
도면1



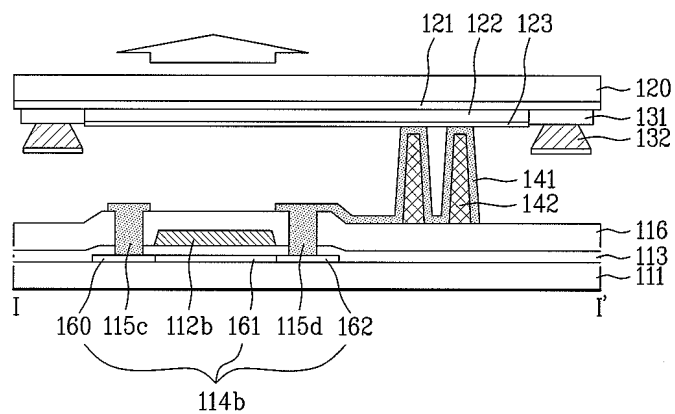
도면2



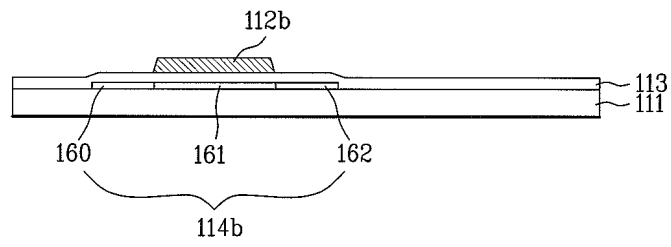
도면3



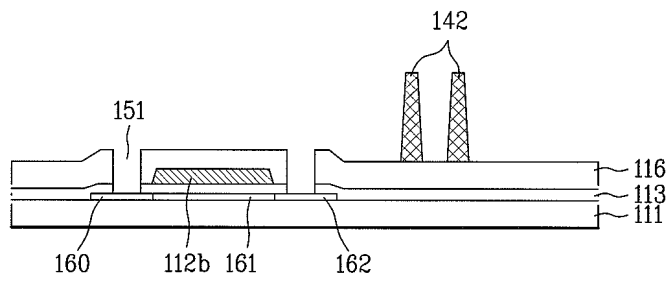
도면4



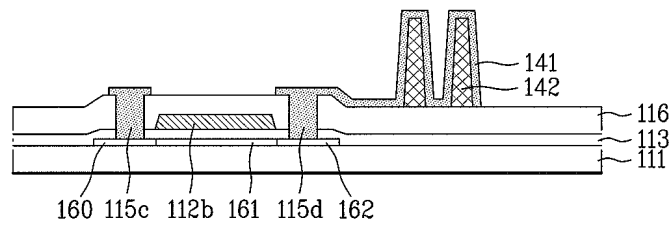
도면5a



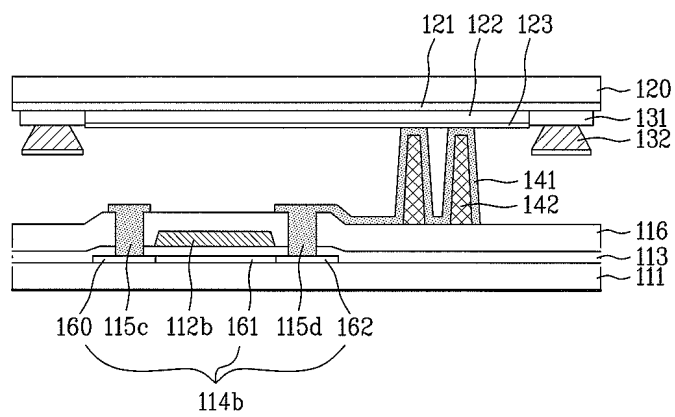
도면5b



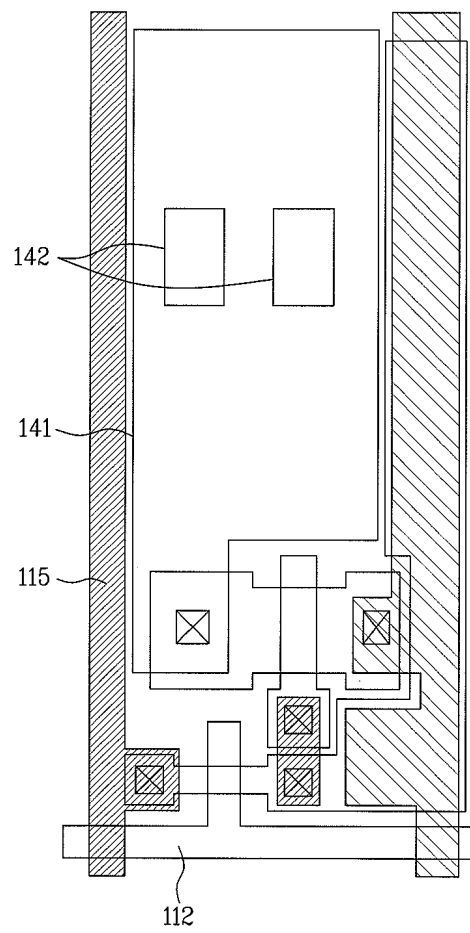
도면5c



도면5d



도면6



本发明是与所述薄膜晶体管阵列单元和由一个单独的衬底的方法，包括在有机发光部的顶部发光型的双板结构制造的有机EL器件：该特定相位，下面板的像素涉及链接的接触垫片（DUAL PLATE OLED DPOLED）每个子像素布置至少两个或更多个子像素，从而通过增加接触面积来减小接触电阻。根据本发明的用于实现上述目的的有机电致发光器件是相对胶结彼此间隔开的多个子的第一和第二基板和所述第一基板栅极配线包括像素和上排成一列垂直于栅极线并以规则间隔隔开的信号线和电源线，形成在子像素中的开关薄膜晶体管和驱动薄膜晶体管，以及至少一个薄膜晶体管并且连接电极连接到驱动薄膜晶体管的漏电极并沿接触间隔物的表面形成。3 指数方面 DPOLED，接触垫片，连接电极

