(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
H05B 33/26 (2006.01)
H05B 33/10 (2006.01)

(11) 공개번호 10-2006-0077283
(43) 공개일자 2006년07월05일

(21) 출원번호 10-2004-0116096
(22) 출원일자 2004년12월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 유충근
인천 부평구 청천2동 광명아파트 103-610
이광연
경기 안양시 동안구 호계동 1088-8 201호

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 유기 전계발광소자 및 그 제조방법

요약

본 발명은 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자(DUAL PLATE OLED : DPOLED)에 관한 것으로, 특히 상부기판의 유기발광층이 외부로 노출되어 수축(shrinkage)되는 것을 방지하기 위한 유기 전계발광소자에 관한 것으로, 제 1 기판 상에 형성되어 서브-픽셀을 정의하는 게이트 배선, 데이터 배선 및 전력 공급선과, 상기 서브-픽셀 내부에 각각 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 제 1 기판에 이격되어 대향합착되는 제 2 기판 내측부에 형성되는 제 1 전극과, 상기 제 1 전극 상부의 서브-픽셀 가장자리에 적층되는 절연막 패턴 및 격벽과, 상기 절연막 패턴 및 격벽 내부에 서브-픽셀 단위로 형성되는 유기발광층과, 상기 유기발광층 상부에 형성되어 유기발광층이 외부로 노출되지 않도록 상기 유기발광층을 완전커버하는 제 2 전극과, 상기 구동 박막트랜지스터와 제 2 전극을 연결하는 연결전극을 포함하여 구성되는 것을 특징으로 한다.

대표도

도 3

색인어

DPOLED, 유기발광층, 섀도우 마스크

명세서

도면의 간단한 설명

도 1은 종래 기술에 의한 유기 전계발광소자의 단면도.

도 2는 종래 기술에 의한 문제점을 설명하기 위한 유기 전계발광소자의 단면도.

도 3은 본 발명에 의한 유기 전계발광소자의 단면도.

도 4a 내지 도 4e는 본 발명에 의한 유기 전계발광소자의 공정단면도.

*도면의 주요 부분에 대한 부호설명

111,120 : 기판 112 : 게이트 전극

114 : 액티브층 115a : 소스전극

115b : 드레인 전극 116 : 보호막

121 : 제 1 전극 122 : 유기발광층

123 : 제 2 전극 131 : 절연층 패턴

132 : 격벽 141 : 연결전극

142 : 콘택 스페이서 170 : 섀도우 마스크

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전계발광소자(Electroluminescence Display Device ; 이하, ELD라 함)에 관한 것으로 특히, 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자 및 그 제조방법에 관한 것이다.

최근들어, 평판표시장치에 대한 연구가 활발한데, 그 중에서 각광받고 있는 것으로 LCD(Liquid Crystal Displays), FED (Field Emission Displays), ELD(Electroluminescence Device), PDP(Plasma Display Panels) 등이 있다.

이 중, 현재 PCS(personal communication service)를 비롯한 개인 정보 단말기, 노트북, TV 등의 경우 액정표시소자가 널리 사용되고 있으나 시야각이 좁고 응답속도가 느리다는 문제 때문에, 자발광의 유기 전계발광소자가 주목받고 있다.

유기 전계발광소자는 유기발광층 양단에 형성된 음극 및 양극에 전계를 가하여 유기발광층 내에 전자와 정공을 주입 및 전달시켜 서로 결합하게 함으로써, 이때의 결합 에너지에 의해 발광되는 전계발광(EL;electroluminescence) 현상을 이용한 것이다. 즉, 전자와 정공이 쌍을 이룬 후 여기상태(excite state)로부터 기저상태(ground state)로 떨어지면서 발광한다.

이러한, 유기 전계발광소자는 응답속도가 빠르고 휘도가 우수하며 박막화로 인한 저전압 구동을 실현시킬 수 있을 뿐만 아니라, 가시영역의 모든 색상을 구현할 수 있어 현대인의 다양한 기호에 맞출 수 있는 장점이 있다. 또한, 플라스틱과 같이 휠 수 있는(flexble) 투명기판 위에도 소자를 형성할 수 있다.

또한, 저전압에서 구동할 수 있고, 전력 소비가 비교적 적으며, 녹색, 적색, 청색의 3가지 색을 쉽게 구현할 수 있기 때문에 차세대 평판디스플레이에 적합한 소자이다.

이러한 유기 전계발광소자를 구동하는 방식은 수동 매트릭스형(passive matrix type)과 능동 매트릭스형(active matrix type)으로 나눌 수 있다.

상기 수동 매트릭스형 유기 전계발광소자는 그 구성이 단순하여 제조방법 또한 단순하나 높은 소비전력과 표시소자의 대면적화에 어려움이 있으며, 배선의 수가 증가하면 할수록 개구율이 저하된다는 단점이 있다.

반면, 능동 매트릭스형 유기 전계발광소자는 높은 발광효율과 고화질을 제공할 수 있는 장점이 있다.

이하에서는, 도면을 참고하여 종래기술에 의한 능동 매트릭스형 유기전계발광소자 특히, 듀얼 플레이트 구조로 제작된 능동 매트릭스형 유기 전계발광소자에 대해 살펴보기로 한다.

도 1은 종래 기술에 의한 유기 전계발광소자의 단면도이고, 도 2는 종래 기술에 의한 문제점을 설명하기 위한 유기 전계발광소자의 단면도이다.

도 1에 도시된 바와 같이, 유기 전계발광소자는 투명한 제 1 기판(10)과 제 2 기판(20)을 실런트(sealant)(30)를 통해 합착하여 구성되는바, 상기 제 1 기판(10)의 상부에는 다수의 화소부(발광부)(P)가 정의되고, 각 화소부(P)의 일측마다 박막트랜지스터(T)와 어레이 배선(미도시)이 형성된다.

즉, 상기 제 1 기판(10) 상에는 일렬로 배열된 게이트 배선과, 상기 게이트 배선에 교차되며 서로 일정간격으로 이격되는 데이터 배선 및 전력 공급선과, 상기 게이트 배선 및 데이터 배선의 교차 지점에 구비되는 스위칭 박막트랜지스터(도시하지 않음)와, 상기 게이트 배선 및 전력공급선의 교차 지점에 구비되는 구동 박막트랜지스터(Tp)가 형성되는데, 상기 스위칭 박막트랜지스터의 드레인 전극이 상기 구동 박막트랜지스터의 게이트 전극(12a)에 연결되고, 상기 구동 박막트랜지스터의 드레인 전극(15b)이 연결전극(41)과 일체형으로 형성된다.

상기 게이트 배선, 데이터 배선 및 전력공급선 내부의 픽셀의 하나의 서브-픽셀이 되고, 이러한 서브-픽셀 내부에 스위칭 박막트랜지스터와 구동 박막트랜지스터를 하나씩 구비된다.

그리고, 제 2 기판(20) 상부에는 투명한 정공 주입전극인 제 1 전극(21)과, 서브 픽셀 경계부에 위치하는 절연막 패턴(31) 및 격벽(separator)(32)과, 상기 절연막 패턴 및 격벽 내 영역에서 상기 제 1 전극(21) 상부에 형성되는 유기발광층(22)과, 상기 유기발광층(22) 상에 형성되는 전자 주입전극인 제 2 전극(23)이 구비된다.

상기 유기발광층(22)과 제 2 전극(23)은 상기 절연막(31) 및 격벽(32)에 의해서, 서브 픽셀 단위로 분리된 패턴으로 형성된다.

이 때, 상기 제 2 전극(23)과 구동 박막트랜지스터는 별도의 연결전극(41)을 통해 간접적으로 연결된다. 상기 연결전극(41)은 상기 제 1 기판(10)에 형성되며, 상기 제 1 ,제 2 기판(10,20)의 합착에 의해 연결전극(41)이 제 2 전극(23)과 접촉하게 된다.

상기 연결전극(41)은 콘택 스페이서(42)에 의해 제 2 전극(23)에 접촉되며, 상기 콘택 스페이서(42)는 두 기판 사이에서 일정높이의 기둥형상으로 형성되어 셀갭 유지의 기능도 수행한다.

상기 유기발광층(22)은 적(R), 녹(G), 청(B)의 컬러를 표현하게 되는데, 일반적인 방법으로는 상기 각 화소마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패턴하여 사용한다. 그리고, 상기 유기발광층(22)은 단층 또는 다층으로 구성할 수 있으며, 다층으로 구성할 경우에는 상기 제 1 전극(21)과 근접하여 정공 수송층을 더 구비하고, 상기 제 2 전극(23)과 근접하여 전자 수송층을 더 구비한다.

이러한 소자의 제 1 전극(21) 및 제 2 전극(23)에 전계를 인가하면 제 2 전극(23)으로부터 전자가 유기발광층(22)으로 주입되고, 제 1 전극(21)으로부터 정공이 유기발광층(22)으로 주입된다.

유기 발광층(22)에 주입된 전자와 정공은 전계하에서 유기 발광층으로 이동하다가 서로 결합하여 엑시톤(exciton)을 형성하고, 엑시톤의 여기상태에 있던 전자가 기저상태로 천이되면서 가시광 영역의 빛을 내게 된다.

발명이 이루고자 하는 기술적 과제

그러나, 상기와 같은 종래 기술에 의한 유기 전계발광소자는 다음과 같은 문제점이 있다.

즉, 도 2에 도시된 바와 같이, 제 2 기판(20) 상의 패턴을 서브-픽셀 단위로 픽셀레이션(pixellation)하기 위해서, 서브-픽셀 가장자리에 형성되는 절연막 패턴(31) 및 격벽(32)을 이용하여 유기발광층(22) 및 제 2 전극(23)을 분리하는데, 격벽(32)을 사용하여 제 2 전극 형성을 형성하면 제 2 전극으로 유기발광층(22) 에지 부분을 커버할 수 없게 되는 문제점이 발생한다.

이 경우, 유기발광층의 에지 부분이 외부의 O_2, H_2O에 노출되거나 격벽에서 발생하는 아웃개싱(outgassing) 등에 노출되어 열화가 진행됨으로써, 빛이 발하지 않게 되는 부분이 생기게 된다. 이러한 열화현상은 시간이 지남에 따라 점점 더 진행하게 되며, 소자의 수명에 매우 큰 영향을 주어 패널의 수명단축에 가장 큰 원인으로 작용하게 된다.

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 박막트랜지스터 어레이부와 유기전계 발광부가 별도의 기판에 구성된 상부 발광식 듀얼플레이트 구조로 제작된 유기 전계발광소자에 있어서, 상부기판의 유기발광층의 면적을 작게 형성하고 그 위에 형성되는 제 2 전극으로 상기 유기발광층을 완전커버함으로써 유기발광층이 외부로 노출되어 수축(shrinkage)되는 것을 방지하고자 하는 유기 전계발광소자 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자는 제 1 기판 상에 형성되어 서브-픽셀을 정의하는 게이트 배선, 데이터 배선 및 전력 공급선과, 상기 서브-픽셀 내부에 각각 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터와, 상기 제 1 기판에 이격되어 대향합착되는 제 2 기판 내측부에 형성되는 제 1 전극과, 상기 제 1 전극 상부의 서브-픽셀 가장자리에 적층되는 절연막 패턴 및 격벽과, 상기 절연막 패턴 및 격벽 내부에 서브-픽셀 단위로 형성되는 유기발광층과, 상기 유기발광층 상부에 형성되어 유기발광층이 외부로 노출되지 않도록 상기 유기발광층을 완전커버하는 제 2 전극과, 상기 구동 박막트랜지스터와 제 2 전극을 연결하는 연결전극을 포함하여 구성되는 것을 특징으로 한다.

그리고, 또다른 목적을 달성하기 위한 본 발명에 의한 유기 전계발광소자의 제조방법은 제 1 기판 상에 게이트 배선을 형성하고 이에 수직교차하는 데이터 배선 및 전력공급선을 형성하여 서브-픽셀을 정의하는 단계와, 상기 서브-픽셀 내부에 스위칭 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계와, 상기 구동 박막트랜지스터에 연결되도록 연결전극을 형성하는 단계와, 상기 제 1 기판에 대향하는 제 2 기판 내측에 제 1 전극을 형성하는 단계와, 상기 제 1 전극 상부의 서브-픽셀 경계부에 절연막 패턴을 형성하는 단계와, 상기 절연막 패턴 상부에 격벽을 형성하는 단계와, 상기 절연막 패턴 및 격벽 사이로 유기발광층을 형성하는 단계와, 상기 유기발광층 상에 상기 유기발광층이 완전 커버되도록 제 2 전극을 형성하는 단계와, 상기 연결전극이 제 2 전극에 접촉되도록 제 1 ,제 2 기판을 대향합착하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

즉, 본 발명은 유기발광층이 외부로 노출되어 수축(shrinkage)되는 것을 방지하기 위해 유기발광층의 면적을 작게 형성하고 그 위에 형성되는 제 2 전극으로 상기 유기발광층을 완전커버하는 것을 특징으로 한다.

이 때, 상기 유기발광층을 작게 형성하기 위해 섀도우 마스크를 사용하여 형성하며, 상기 유기발광층의 줄어든 면적만큼 절연막 패턴을 크게 형성하여 제 1 전극과 제 2 전극의 접촉을 방지한다.

이하, 첨부된 도면을 참조하여 본 발명에 의한 유기 전계발광소자 및 그 제조방법을 설명하면 다음과 같다.

도 3은 본 발명에 의한 유기 전계발광소자의 단면도이고, 도 4a 내지 도 4e는 본 발명에 의한 유기 전계발광소자의 공정단면도이다.

본 발명에 의한 유기 전계발광소자는, 도 3에 도시된 바와 같이, 스위칭 박막트랜지스터(도시하지 않음) 및 구동 박막트랜지스터(Tp)가 구비된 박막트랜지스터 어레이부와, 제 1 전극(121), 유기발광층(122) 및 제 2 전극(123)이 적층 형성된 유기전계 발광부가 각각 제 1 ,제 2 기판(111,120) 상에 형성되는 듀얼플레이트 구조로 제작되는 것을 특징으로 하는바, 상기 제 1 ,제 2 기판(111,120)은 연결전극(141)에 의해 전기적으로 연결된다.

구체적으로, 상기 제 1 기판(111) 상에는 일렬로 배열된 게이트 배선과, 상기 게이트 배선에 수직교차하며 서로 일정간격으로 이격되는 데이터 배선 및 전력 공급선에 의해서 서브-픽셀이 정의되는데, 상기 게이트 배선과 데이터 배선의 교차지점에 스위칭 박막트랜지스터가 배치되고, 상기 게이트 배선과 전력 공급선의 교차 지점에 구동 박막트랜지스터(Tp)가 배치된다.

상기 구동 박막트랜지스터는 각각 게이트 전극(112a), 액티브층(114), 소스전극(115a) 및 드레인 전극(115b)으로 구성된다.

여기서, 상기 액티브층(114)이 다결정실리콘인 경우, 상기 구동 박막트랜지스터는 게이트 전극이 상부에 배치되는 탑-게이트형 박막트랜지스터가 되며, 소스전극(115a) 및 드레인 전극(115b)은 액티브층의 소스 영역(114a) 및 드레인 영역(114b)에 각각 접속되고, 상기 소스영역과 드레인 영역 사이의 액티브층은 채널층(114c)이 된다. 이와같은 구성은 스위칭 박막트랜지스터의 경우도 동일하다.

다만, 상기 액티브층을 비정질실리콘으로 형성할 수도 있는데, 이 경우엔 게이트 전극이 하부에 배치되는 버텀-게이트형 박막트랜지스터로 구성된다.

상기 구동 박막트랜지스터의 게이트 전극(112b)은 상기 게이트 배선(112)과 동일층에 구비되어 상기 스위칭 박막트랜지스터의 드레인 전극에 연결되고, 소스 전극(115c)은 상기 전력 공급선(161)과 연결되고, 드레인 전극(115d)은 상기 연결전극(141)과 연결되며, 상기 연결전극(141)은 제 2 전극(123)과 접촉되도록 구성된다.

상기 연결전극(141)은 보호막(116) 상에 형성되는 콘택 스페이서(141)의 표면을 따라 형성되는데, 상기 콘택 스페이서(141)는 기둥 형상의 유기막 패턴으로서, 포토레지스트를 이용한 사진식각공정에 의해 형성되며, 포토 아크릴(photoacryl), 폴리이미드(polyimide) 등의 유기절연물질을 재료로 사용한다. 이 때, 상기 콘택 스페이서(141)는 제 1 ,제 2 기판(111,120) 사이의 셀갭 높이로 형성된다.

한편, 제 2 기판(120) 상에는 투명한 정공주입층인 제 1 전극(121)이 형성되고, 그 위에는 각 서브-픽셀마다 독립적으로 구성된 유기발광층(122)이 형성되며, 그 위에는 상기 유기발광층(122)의 에지부분이 외부로 노출되지 않도록 유기발광층을 완전커버하는 전자주입층인 제 2 전극(123)이 적층된다.

이때, 제 1 전극(121) 상에는 서브-픽셀 경계부에 절연층(131) 및 사다리꼴 형상의 격벽(132)이 차례대로 형성되어 있는데, 상기 격벽(132)에 의해 별도의 패터닝 공정없이 격벽 내부에 유기발광층(122) 및 제 2 전극(123)을 서브-픽셀 단위로 형성한다. 상기 격벽(132)의 평면적 구조는 서브-픽셀의 경계부에 형성되어 프레임 구조를 가진다.

그리고, 상기 유기발광층(122)은 상기 제 1 전극(21)과 근접한 정공 수송층과, 각 서브-픽셀마다 특유의 빛을 발광하는 주발광층과, 제 2 전극(23)과 근접한 전자 수송층으로 이루어지며, 각 서브-픽셀마다 적, 녹, 청색을 발광하는 별도의 유기물질을 패턴함으로써 적(R), 녹(G), 청(B)의 컬러를 표현한다.

또한, 상기 제 2 전극(123)이 유기발광층(122)을 완전커버할 수 있기 위해서, 유기발광층(122)의 면적을 작게 형성하는데, 상기 격벽 내부에 형성되는 유기발광층과 상기 격벽이 5㎛ 이상 이격되도록 형성한다. 이와같이, 유기발광층을 격벽에 의해 정의되는 서브-픽셀보다 작게 형성하기 위해서는 걔도우 마스크를 사용하여 형성한다.

이경우, 유기발광층(122)의 면적이 줄어든만큼 절연막 패턴(131)의 면적을 크게 형성하여, 상기 유기발광층(122)이 절연막 패턴의 에지에 오버랩되도록 한다.

이로써, 상기 절연막 패턴 및 유기발광층에 의해서, 상기 제 1 전극(121)과 제 2 전극(123)이 전기적으로 접촉되지 않게 되며, 상기 유기발광층이 외부로 노출되는 것을 방지할 수 있다.

이하, 첨부된 도 4a 내지 도 4e를 참고로 하여 유기 전계발광소자의 제조방법을 설명하면 다음과 같다.

먼저, 도 4a에 도시된 바와 같이, 제 2 기판(121) 상에 ITO(Indium Tin Oxide)와 같이 일함수(work function)가 큰 투명 도전성 금속을 증착하여 양극전극(anode electrode)인 제 1 전극(121)을 형성한다.

그리고, 상기 제 1 전극(121) 상에 실리콘 질화물 또는 실리콘 산화물과 같은 무기절연물질을 증착하여 절연막(131)을 형성한다.

이어서, 상기 절연막(131) 상에 포토레지스트(Photo Resist)(151)를 증착한 후 상부에 마스크(150)를 위치시켜, 마스크 상부에서 빛을 조사하여 하부의 포토레지스트(151)를 노광한다.

다음, 노광된 포토레지스트를 현상액으로 현상하여 패터닝한 후, 패턴된 포토레지스트(151) 사이로 노출된 하부의 절연막(131)을 식각하고 상기 포토레지스트를 제거하면, 도 4b에 도시된 바와 같이, 서로 이격하여 일방향으로 형성된 절연막 패턴(131)이 완성된다.

이 때, 상기 절연막 패턴(131)은 이후 형성될 격벽의 상부 면적보다 큰 면적으로 형성하는데, 이것은 제 2 전극(123)을 증착하는 공정 중 제 1 전극(121)과 제 2 전극(123)이 서로 접촉하는 불량을 방지하기 위한 것이다. 특히, 본 발명에 의한 절연막 패턴(131)의 면적은 기존의 면적보다 더 넓게 형성하는데, 유기발광층의 면적을 축소시키므로 그 만큼 제 1 전극(121)의 노출 위험이 커지기 때문이다.

계속하여, 도 4c에 도시된 바와 같이, 절연막 패턴(131)이 형성된 제 2 기판(120) 전면에 포토 아크릴(photoacryl), 폴리이미드(polyimide) 등의 유기절연물질을 도포한 후, 상기 절연막 패턴(131)을 형성한 공정과 동일한 사진식각공정을 진행하여 상기 절연막 패턴(131) 상에 역 테이퍼 형상으로 격벽(132)을 형성한다.

이어서, 도 4d에 도시된 바와 같이, 상기 격벽(132) 사이의 제 1 전극(121) 상부에 유기발광층(122)을 형성한다. 이 때, 섀도우 마스크(170)를 사용하여 유기발광층(122)을 형성함으로써, 상기 유기발광층이 격벽(132)에서 5㎛ 이상 안측으로 성막되게 한다.

기존에는 오픈 마스크를 사용하여 유기발광층을 형성하고 상기 격벽에 의해 서브-픽셀 단위로 유기발광층 패턴을 분리하였는데, 본 발명에서는 유기발광층을 격벽으로부터 5㎛ 이상 이격되도록 형성하기 위해서, 격벽을 중심으로 5㎛ 이상의 지점까지 차광영역(170a)이 구비된 섀도우 마스크(170)를 사용하는 것이다.

이와같이, 유기발광층(122)의 면적을 축소시킴으로써 제 2 전극(123) 에지부분으로 유기발광층이 노출되는 것을 방지한다. 유기발광층(122)의 면적이 넓어짐에 따라 제 1 전극(121)이 원하지 않게 노출될 염려가 있는데, 이를 방지하기 위해 절연막 패턴(131)의 면적을 기존보다 크게 형성한다.

마지막으로, 도 4e에 도시된 바와 같이, 상기 유기발광층(122) 상부에 유기발광층을 완전커버하는 제 2 전극(123)을 형성한다. 상기 제 2 전극은 오픈 마스크를 사용하여 형성하는데, 격벽(132)에 의해 서브-픽셀 단위로 패턴이 분리된다.

따라서, 격벽(132)과 유기발광층(122) 사이의 5㎛ 이상에 해당되는 영역에는, 제 2 전극(123)이 형성되어 유기발광층(122)의 에지를 커버하함으로써 유기발광층의 수축(shrinkage)을 방지할 수 있다. 그리고, 유기발광층이 오버랩되는 절연막 패턴에 의해 제 1 전극(121)과 제 2 전극(123)의 전기적 접촉이 차단된다.

여기서, 상기 제 2 전극(123)은 음극전극(cathode electrode)으로서, 칼슘(Ca), 마그네슘(Mg), 알루미늄(Al) 등으로 구성된 금속 중 하나를 선택하여 형성한다.

이러한, 제 2 기판은 제 1 기판의 연결전극이 제 2 전극에 접촉되도록 제 1 기판에 대향합착한다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같은 본 발명의 유기 전계발광소자 및 그 제조방법은 다음과 같은 효과가 있다.

즉, 섀도우 마스크를 사용하여 유기발광층의 면적을 작게 형성하고 그 위에 형성되는 제 2 전극으로 유기발광층을 완전커버하도록 형성함으로써, 유기발광층이 외부로 노출되어 수축(shrinkage)되는 문제점을 방지한다.

따라서, 유기발광층의 에지 부분이 외부의 O_2, H_2O에 노출되거나 격벽에서 발생하는 아웃개싱(outgassing) 등에 노출되어 열화가 진행될 염려가 없으므로 유기 전계발광소자의 수명 단축을 극복할 수 있다.

(57) 청구의 범위

청구항 1.

제 1 기판 상에 형성되어 서브-픽셀을 정의하는 게이트 배선, 데이터 배선 및 전력 공급선;

상기 서브-픽셀 내부에 각각 형성되는 스위칭 박막트랜지스터 및 구동 박막트랜지스터;

상기 제 1 기판에 이격되어 대향합착되는 제 2 기판 내측부에 형성되는 제 1 전극;

상기 제 1 전극 상부의 서브-픽셀 가장자리에 적층되는 절연막 패턴 및 격벽;

상기 절연막 패턴 및 격벽 내부에 서브-픽셀 단위로 형성되는 유기발광층;

상기 유기발광층 상부에 형성되어 유기발광층이 외부로 노출되지 않도록 상기 유기발광층을 완전커버하는 제 2 전극;

상기 구동 박막트랜지스터와 제 2 전극을 연결하는 연결전극을 포함하여 구성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 2.

제 1 항에 있어서,

상기 격벽 내부에 형성되는 유기발광층과 상기 격벽이 5㎛ 이상 이격되는 것을 특징으로 하는 유기 전계발광소자.

청구항 3.

제 1 항에 있어서,

상기 유기발광층은 상기 절연막 패턴의 에지에 오버랩되는 것을 특징으로 하는 유기 전계발광소자.

청구항 4.

제 1 항에 있어서,

상기 절연막 패턴 및 유기발광층에 의해 상기 제 1 전극과 제 2 전극이 접촉되지 않는 것을 특징으로 하는 유기 전계발광소자.

청구항 5.

제 1 항에 있어서,

상기 제 2 전극은 상기 절연막 패턴 및 격벽 내부에 서브-픽셀 단위로 형성되는 것을 특징으로 하는 유기 전계발광소자.

청구항 6.

제 1 기판 상에 게이트 배선을 형성하고, 이에 수직교차하는 데이터 배선 및 전력공급선을 형성하여 서브-픽셀을 정의하는 단계;

상기 서브-픽셀 내부에 스위칭 박막트랜지스터 및 구동 박막트랜지스터를 형성하는 단계;

상기 구동 박막트랜지스터에 연결되도록 연결전극을 형성하는 단계;

상기 제 1 기판에 대향하는 제 2 기판 내측에 제 1 전극을 형성하는 단계;

상기 제 1 전극 상부의 서브-픽셀 경계부에 절연막 패턴을 형성하는 단계;

상기 절연막 패턴 상부에 격벽을 형성하는 단계;

상기 절연막 패턴 및 격벽 사이로 유기발광층을 형성하는 단계;

상기 유기발광층 상에 상기 유기발광층이 완전 커버되도록 제 2 전극을 형성하는 단계;

상기 연결전극이 제 2 전극에 접촉되도록 제 1 ,제 2 기판을 대향합착하는 단계를 포함하여 이루어지는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 7.

제 6 항에 있어서,

상기 유기발광층은 상기 격벽으로부터 5㎛ 이상 이격되도록 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 8.

제 6 항에 있어서,

상기 유기발광층이 상기 절연막 패턴의 에지에 오버랩되도록 절연막 패턴의 면적을 크게 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 9.

제 6 항에 있어서,

상기 유기발광층 형성시, 섀도우 마스크를 사용하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

청구항 10.

제 6 항에 있어서,

상기 제 2 전극 형성시, 오픈 마스크를 사용하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

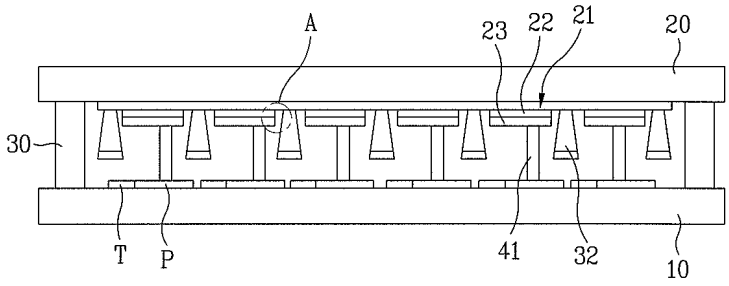
청구항 11.

제 6 항에 있어서,

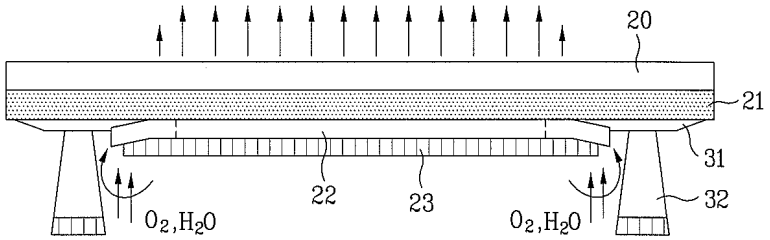
상기 연결전극 하부에 콘택 스페이서를 더 형성하는 것을 특징으로 하는 유기 전계발광소자의 제조방법.

도면

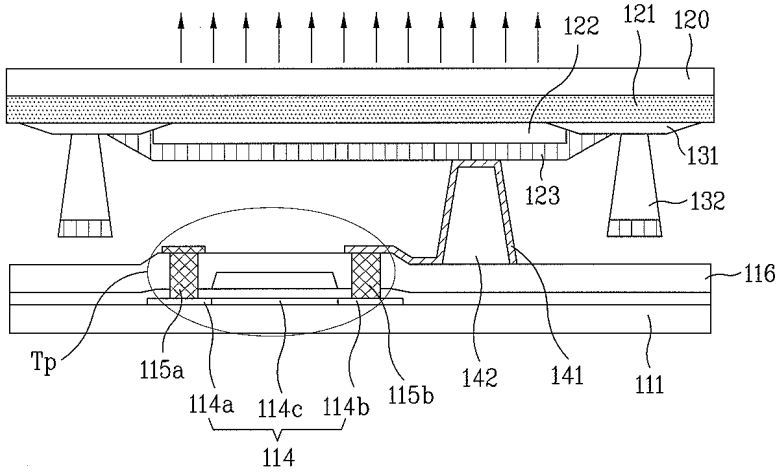
도면1



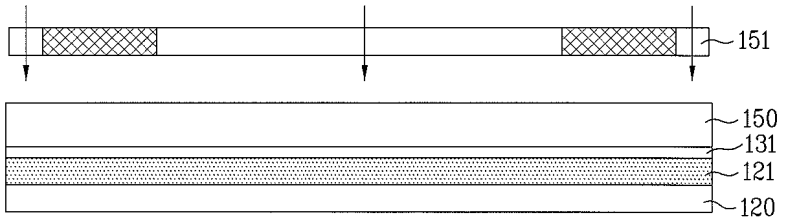
도면2



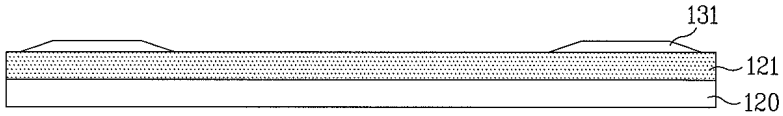
도면3



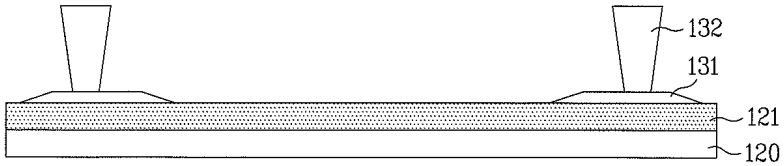
도면4a



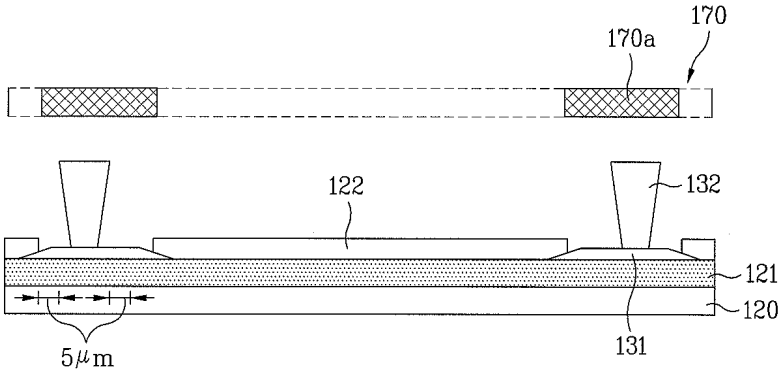
도면4b



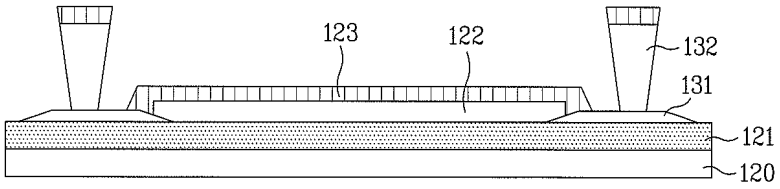
도면4c



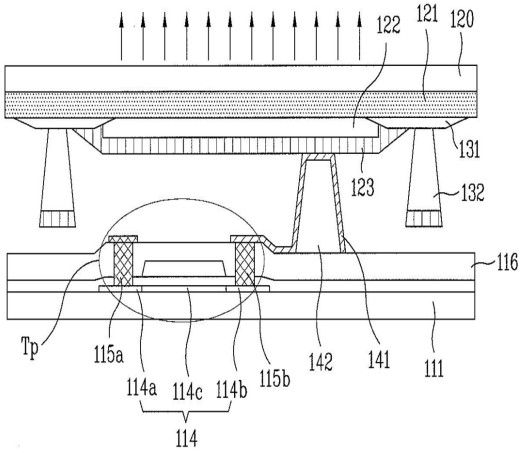
도면4d



도면4e



专利名称(译)	有机电致发光器件及其制造方法		
公开(公告)号	KR1020060077283A	公开(公告)日	2006-07-05
申请号	KR1020040116096	申请日	2004-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO CHOONGKEUN 유충근 LEE KWANGYEON 이광연		
发明人	유충근 이광연		
IPC分类号	H05B33/26 H05B33/10		
代理人(译)	金勇 新昌		
其他公开文献	KR101096719B1		
外部链接	Espacenet		

摘要(译)

本发明涉及制造成在薄膜晶体管阵列部分中配置的顶部发射型双板结构的有机电致发光器件（DUAL PLATE OLED：DPOLED），并且有机发光部分是单独的基板。特别地，本发明的有机电致发光器件形成在形成于开关薄膜晶体管内侧的第一电极上，分别形成在栅极布线内，栅极布线限定子像素，栅极布线形成在第一基板上，数据线和接地总线：子像素驱动薄膜晶体管：第一基板和第二基板：相对密封的第二基板：第一电极作为有机电致发光器件，用于防止上板的有机发光层暴露在外面并随着收缩而变形（收缩）。并且它形成在绝缘层图案上：分隔壁：形成在绝缘层图案的预定部分上的暴露的第一电极。形成在子像素的两个边缘中并暴露第一电极的预定部分延伸的有机发光层直到绝缘层图案的预定部分，第二电极形成在有机发光层上，以及包括连接驱动薄膜晶体管和第二电极的连接电极。并且第二电极的边缘接触绝缘层图案。以这种方式，第二电极完全覆盖有机发光层，使得有机发光层和分隔壁接触。关于延伸的有机物，没有形成分隔壁。 DPOLED，有机发光层和荫罩。