

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0026787  
G09G 3/30 (2006.01) (43) 공개일자 2006년03월24일

(21) 출원번호 10-2004-0075655  
(22) 출원일자 2004년09월21일

(71) 출원인 삼성에스디아이 주식회사  
경기 수원시 영통구 신동 575  
(72) 발명자 김은아  
경기 수원시 영통구 영통동 풍림아파트 601-1501  
이정노  
경기 용인시 수지읍 동성1차아파트 109-701  
(74) 대리인 박상수

심사청구 : 있음

(54) 다수개의 구동 트랜지스터와 다수개의 애노드 또는캐소드전극을 갖는 유기 전계 발광 표시장치

요약

본 발명은 유기 전계 발광 표시장치에 관한 것으로서, 상세하게는 유기EL소자의 제 1 전극과 제 2 전극간의 단락(short) 발생에 따른 암점(dark pixel)이 생기는 것을 방지하기 위하여 하나의 단위화소에 다수개의 제 1 전극 및 공통 제 2 전극을 갖는 유기EL소자와 다수개의 구동 트랜지스터를 포함하는 유기 전계 발광 표시장치에 관한 것이다.

이를 위하여 본 발명에 따른 유기 전계 발광 표시장치의 구성은 다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서, 상기 화소회로는 상기 데이터선을 통하여 전달되는 데이터신호가 인가되는 적어도 2개 이상의 구동 트랜지스터; 및 적어도 2개 이상의 제 1 전극을 구비한 유기EL소자를 포함한다.

대표도

도 5

색인어

유기발광소자, 다수개의 애노드전극, 다수개의 구동트랜지스터

명세서

도면의 간단한 설명

도 1은 일반적인 유기 전계 발광 표시장치를 나타낸 블럭도이다.

도 2는 종래의 유기 전계 발광 표시장치의 하나의 단위화소를 나타내는 회로도이다.

도 3은 종래의 유기 전계 발광 표시장치의 하나의 단위화소를 나타내는 평면도이다.

도 4는 종래의 유기 전계 발광 표시장치의 애노드전극과 캐소드전극간의 단락을 보여주는 단면도이다.

도 5는 본 발명의 일실시예에 따른 유기 전계 발광 표시장치의 하나의 단위화소를 나타내는 회로도이다.

도 6은 본 발명의 일실시예에 따른 NMOS형 구동 트랜지스터를 구비한 또 다른 화소회로를 도시한 도면이다

도 7은 본 발명의 일실시예에 따른 유기 전계 발광 표시장치의 하나의 단위화소를 나타내는 평면도이다.

도 8은 본 발명의 일 실시예에 따른 도 7의 I-I'선에 따른 단면구조도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시장치에 관한 것으로서, 상세하게는 유기EL소자의 제 1 전극과 제 2 전극간의 단락(short) 발생에 따라 단위화소 전체가 구동되지 않는 것을 방지하기 위하여 하나의 단위화소에 다수개의 제 1 전극 및 공통제 2 전극을 갖는 유기EL소자와 다수개의 구동 트랜지스터를 포함하는 유기 전계 발광 표시장치에 관한 것이다.

유기 전계발광(electroluminescent 이하, EL 이라함)소자는 캐소드에서 공급되는 전자와 애노드에서 공급되는 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 이를 이용한 EL 디스플레이는 액정 디스플레이장치와 같이 별도의 광원(back light)을 필요로 하지 아니하며, 수동형 발광소자에 비하여 시야각이 넓고 응답속도가 빠르며, 직류구동전압이 낮고 초박막화가 가능하기 때문에 벽걸이형 또는 휴대용 디스플레이로 응용이 가능하다.

이와 같은 유기EL 표시패널을 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 애노드 전극(예:ITO(indium tin oxide) 등)에 연결하고 박막 트랜지스터의 게이트에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.

도 1은 일반적인 유기 전계 발광 표시장치의 개략적인 블럭도이다.

도 1을 참조하면, 유기 전계 발광 표시장치는 표시패널(10), 데이터 구동부(20) 및 주사 구동부(30)를 포함한다.

표시패널(10)은 데이터 신호를 전달하기 위한 다수의 데이터선(D1, D2, D3, ..., Dm)과 선택신호를 전달하기 위한 다수의 주사선(S1, S2, S3, ..., Sn)이 상호 교차되도록 배열되고, 상기 다수의 데이터선과 다수의 주사선의 교차점에 다수의 화소회로(11)가 구성되어 있다.

데이터 구동부(20)는 상기 다수의 데이터선(D1, D2, D3, ..., Dm)을 통해 화상신호를 나타내는 데이터신호를 출력하고, 주사 구동부(30)는 상기 다수의 주사선(S1, S2, S3, ..., Sn)을 통해 선택신호를 순차적으로 출력하여 화소회로(11)를 구동한다.

도 2는 종래의 유기 전계 발광 표시장치의 하나의 단위화소를 나타내는 회로도로서, 도 1의 유기 전계 발광 표시장치의 표시패널의 N×M 개의 화소회로 중 하나를 대표적으로 보여주는 도면이다.

도 2에 나타난 바와 같이, 화소 회로(11)는 유기 EL 소자(OLED), 스위칭 트랜지스터(M1), 구동 트랜지스터(M2), 커패시터(Cst), 주사선(Sn) 및 데이터선(Dm)을 포함한다.

스위칭 트랜지스터(M1)는 게이트가 주사선(Sn)에 연결되고 소스가 데이터선(Dm)에 연결되어 주사선(Sn)으로부터의 선택 신호에 응답하여 데이터선(Dm)으로부터의 데이터 신호를 구동 트랜지스터(M2)의 게이트로 전달한다. 구동 트랜지스터(M2)는 전원 전압(Vdd)에 소스가 연결되고, 게이트와 소스 사이에 커패시터(Cst)가 연결되어 있다. 커패시터(Cst)는 트랜지스터(M2)의 게이트-소스 전압(V<sub>GS</sub>)을 일정 기간 유지한다.

유기 EL 소자(OLED)는 캐소드(b)가 기준 전압(Vss)에 연결되며 구동 트랜지스터(M2)를 통하여 인가되는 전류에 대응하는 빛을 발광한다. 여기서, 유기 EL 소자(OLED)의 캐소드(b)에 연결되는 기준 전압(VSS)은 전원 전압(Vdd)보다 낮은 레벨의 전압으로서, 그라운드 전압 등이 사용될 수 있다.

이때, 유기 EL 소자(OLED)에 흐르는 전류는 다음의 수학적 식 1과 같다.

$$I_{OLED} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} (VDD - Vdata - |V_{th}|)^2$$

수학적 식 1

여기서, I<sub>OLED</sub>는 유기 EL 소자(OLED)에 흐르는 전류, V<sub>gs</sub>는 구동트랜지스터(M2)의 게이트와 소스 사이의 전압, V<sub>th</sub>는 구동 트랜지스터(M2)의 문턱 전압, V<sub>data</sub>는 데이터 전압, β는 상수 값을 나타낸다.

수학적 식 1에 나타난 바와 같이, 도 2에 도시된 화소 회로(11)에 의하면 인가되는 데이터 전압(V<sub>data</sub>)에 대응되는 전류가 유기 EL 소자(OLED)에 공급되고, 공급되는 전류에 대응하여 유기 EL 소자(OLED)가 발광하게 된다.

상기와 같은 회로구성을 갖는 종래의 유기 전계 발광 표시장치의 단위픽셀의 평면구조는 도 3에 도시된 바와 같다.

도 3은 종래의 유기전계발광표시장치의 하나의 단위픽셀을 나타내는 평면도이다.

도 3을 참조하면, 종래의 단위픽셀은 일방향으로 배열된 주사선(32)과, 상기 주사선(32)과 교차하는 일방향으로 배열된 데이터선(31)과, 상기 주사선(32)과 교차하고 상기 데이터선(31)에 평행하게 배열된 전원전압선(37)을 구비한다. 또한 상기 스위칭 트랜지스터(33)는 상기 주사선(32) 및 데이터선(31)에 각각 연결된다. 캐패시터는 상기 스위칭 트랜지스터(33)의 소스/드레인전극(34)중 하나와 콘택홀을 통해 연결되는 하부전극(35)과 상기 전원전압선(37)에 연결되어 상기 캐패시터 하부전극(35)의 상측에 배치되는 상부전극(36)을 구비한다. 구동 트랜지스터(39)는 게이트(38)가 상기 캐패시터 하부전극(35)에 연결되고, 소스/드레인전극(40)중 하나에 비어홀(41)을 통해 연결되는 애노드전극(a)을 구비한다.

상기와 같은 종래의 단위픽셀에서 상기 유기EL소자(OLED)는 기관위에 애노드전극(a)이 형성되고, 상기 애노드전극(a)의 상면에 유기 발광층이 형성되고, 상기 유기 발광층의 상면에는 캐소드전극(b)이 형성된다.

아울러 상기 애노드전극(a)과 캐소드전극(b)사이에는 유기 발광층(EL, 도 4 참조)만 존재하고, 애노드전극 주변에는 절연막이 존재하여, 상기 애노드전극(a)과 캐소드전극(b)이 상기 유기 발광층을 통하지 않고 직접적으로 통전됨을 방지한다.

그러나 종래의 유기EL소자(OLED)는 각 단위픽셀당 하나의 애노드 전극과 공통 캐소드전극이 배치되는데 공정중에 미세 먼지가 상기 애노드전극과 캐소드전극 사이에 끼여지게 되거나 또는 하부막의 패터닝불량 및 외압에 의해 절연되어야 할 상기 애노드전극과 캐소드전극간이 접촉되어 통전되는 단락(short)불량이 발생하며 이는 도 4에 도시된 바와 같다.

도 4는 종래의 유기 전계 발광 표시장치에서 애노드전극과 캐소드전극간의 단락을 나타낸 단면도이다. 도면부호 a는 애노드전극, b는 캐소드전극, c는 미세먼지이다.

도 4에 도시된 바와 같이 애노드전극(a)과 캐소드전극(b)사이의 절연막에 미세먼지(c)가 존재하여 상기 애노드전극(a)과 캐소드전극(b)이 상기 미세먼지(c)로 인하여 단락(short)된다. 이와 같은 상기 애노드전극(a)과 캐소드전극(b)간의 단락에 의해 상기 애노드전극(a)에 캐소드전압(Vss)이 인가되어 데이터신호에 따른 구동 트랜지스터의 전류가 유기 발광층으로 흘러 소정의 색상을 발광하는 것이 아니라 단락된 캐소드전극(b)으로 흘러 소정의 색상을 발광하지 않게 되어 암점(dark

pixel)이 나타나는 픽셀불량이 발생하게 된다는 문제점이 있다. 이러한 문제점은 두께가 얇은 유기막으로 형성된 유기 발광소자의 경우 미세먼지(c) 등에 의하여 애노드전극(a)과 캐소드전극(b)간의 단락에 의한 암점(dark pixel)이 더 많아지게 된다. 따라서 이에 대한 개선방안이 절실히 요구되고 있다.

### 발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하고자 본 발명은 하나의 단위화소에 다수개의 구동 트랜지스터와 다수개의 제 1 전극 및 공통 제 2 전극을 갖는 유기EL소자를 설계함으로써 어느 하나의 제 1 전극과 제 2 전극간의 단락이 발생하더라도 나머지 제 1 전극에 해당하는 유기 발광소자들이 발광하게 함으로써 시각적으로 단락불량을 인식하기 어렵게 하는 유기 전계 발광 표시장치를 제공하는 것에 목적이 있다.

### 발명의 구성 및 작용

본 발명에 따른 유기 전계 발광 표시장치의 구성은 다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서, 상기 화소회로는 상기 데이터선을 통하여 전달되는 데이터신호가 인가되는 적어도 2개 이상의 구동 트랜지스터; 및 적어도 2개 이상의 제 1 전극을 구비한 유기EL소자를 포함하는 것을 특징으로 한다.

또한, 다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서, 상기 화소회로는 상기 주사선이 게이트에 연결되고 상기 데이터선이 소스에 연결된 스위칭 트랜지스터; 상기 스위칭 트랜지스터의 드레인에 하부전극이 연결되고, 전원전압에 상부전극이 연결된 캐패시터; 상기 전원전압에 소스가 공통 연결되고, 상기 스위칭 트랜지스터의 드레인에 게이트가 공통 연결된 적어도 2개 이상의 구동 트랜지스터; 및 상기 적어도 2개 이상의 구동 트랜지스터의 드레인 각각에 제 1 전극이 연결된 적어도 2개 이상의 제 1 전극을 갖는 유기EL소자로 구성된 것을 특징으로 한다.

또한, 다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서, 상기 화소회로는 상기 주사선이 게이트에 연결되고 상기 데이터선이 소스에 연결된 스위칭 트랜지스터; 상기 스위칭 트랜지스터의 드레인에 하부전극이 연결되고, 기준전압에 상부전극이 연결된 캐패시터; 상기 기준전압에 소스가 공통 연결되고, 상기 스위칭 트랜지스터의 드레인에 게이트가 공통 연결된 적어도 2개 이상의 구동 트랜지스터; 및 상기 적어도 2개 이상의 구동 트랜지스터의 드레인 각각에 제 1 전극이 연결된 적어도 2개 이상의 제 1 전극을 갖는 유기EL소자로 구성된 것을 특징으로 한다.

또한, 기판 상에 반도체층과 게이트 전극, 소스 전극, 및 드레인 전극을 구비하는 적어도 2개 이상의 박막 트랜지스터; 상기 적어도 2개 이상의 박막 트랜지스터의 소스 전극 또는 드레인 전극과 연결되는 적어도 2개 이상의 제 1 전극; 상기 적어도 2개 이상의 제 1 전극 상에 형성된 유기발광층; 및 상기 유기발광층상의 전면에 형성된 제 2 전극을 포함하는 것을 특징으로 한다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시 예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다.

이제 본 발명의 실시예에 따른 유기 전계 발광 표시장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 5는 본 발명의 일 실시예에 따른 화소 회로로서, NxM 개의 화소 회로 중 데이터선(Dm)과 주사선(Sn)에 연결된 화소 회로를 대표적으로 도시한 것이다.

도 5에 도시된 바와 같이, 화소 회로는 스위칭 트랜지스터(M1), 제 1 구동 트랜지스터(M2), 제 2 구동 트랜지스터(M3), 커패시터(Cst) 및 2개의 애노드 전극을 갖는 유기 EL 소자(OLED)를 포함한다. 상기 제 1 및 제 2 구동 트랜지스터(M2, M3)는 PMOS 트랜지스터로 구성되어 있다.

스위칭 트랜지스터(M1)는 게이트가 현재 주사선(Sn)에 연결되어 현재 주사선으로부터의 선택 신호에 응답하여 소스에 연결된 데이터선(Dm)으로부터의 데이터 전압을 제 1 및 제 2 구동 트랜지스터(M2, M3)의 게이트로 전달한다.

제 1 구동 트랜지스터(M2)는 소스가 전원 전압(Vdd)에 연결되고, 게이트가 상기 스위칭 트랜지스터(M1)의 드레인에 연결되고, 드레인이 유기EL소자(OLED)의 제 1 애노드전극(a1)에 연결된다.

제 2 구동 트랜지스터(M3)는 소스가 전원 전압(Vdd)에 연결되고, 게이트가 상기 스위칭 트랜지스터(M1)의 드레인에 연결되고, 드레인이 유기EL소자(OLED)의 제 2 애노드전극(a2)에 연결된다.

즉, 제 1 구동 트랜지스터(M2)와 제 2 구동 트랜지스터(M3)는 소스 및 게이트가 공통으로 연결되어 있다.

커패시터(Cst)는 제 1 및 제 2 구동 트랜지스터(M2, M3)의 게이트와 소스 사이에 공통 연결되어 게이트-소스 전압( $V_{GS}$ )을 일정 기간 유지한다.

유기EL소자(OLED)는 캐소드전극이 기준 전압( $V_{SS}$ )에 공통 연결되며 애노드전극이 제 1 및 제 2 애노드 전극(a1, a2)으로 분리되어 각각 제 1 및 제 2 구동 트랜지스터(M2, M3)의 드레인에 연결되어, 제 1 및 제 2 구동 트랜지스터(M2, M3)로부터 인가되는 전류값에 대응하는 빛을 발광한다.

이와 같은 본 발명의 일실시예에 따른 화소 회로의 동작을 살펴보면, 상술한 바와 같이 주사선(Sn)을 통해 스위칭 트랜지스터(M1)의 게이트에 인가되는 선택 신호에 의해 스위칭 트랜지스터(M1)가 턴온되면, 데이터선(Dm)을 통해 전달되는 데이터 신호를 상기 커패시터(Cst)에 전달하여 데이터 신호가 저장되도록 한다. 이후 상기 커패시터(Cst)에 저장된 데이터 신호가 상기 제 1 및 제 2 구동 트랜지스터(M2, M3)에 전달된다. 그러므로, 상기 제 1 구동 트랜지스터(M2) 및 제 2 구동 트랜지스터(M3)는 인가되는 데이터신호에 상응하여 상술한 수학적 식 1에 해당하는 구동전류를 각각 제 1 및 제 2 애노드전극(a1, a2)을 통해 유기EL소자(OLED)에 공급되어 발광이 이루어진다.

이때, 상술한 종래의 문제점과 같이 외압이나 미세먼지등에 의해 어느 하나의 애노드전극(a1, a2) 예를 들면, 제 2 애노드전극(a2)과 캐소드전극(b)이 단락(short) 되어 픽셀불량이 발생되면 상기 제 2 애노드 전극(a2)과 연결되어 있는 제 2 구동 트랜지스터(M3)에서 흐르는 구동전류는 캐소드전극(b)으로 흘러 제 2 애노드 전극(a2)에 해당하는 유기EL소자는 빛을 발광하지 않게 된다.

하지만 제 1 구동 트랜지스터(M2)에 연결된 제 1 애노드 전극(a1)에 해당하는 유기EL소자에는 정상적으로 전류가 흘러 빛을 발광한다.

이 경우, 발광휘도는 제 2 애노드 전극(a2)과 캐소드전극(b)이 단락되기 전 보다 감소된 휘도로 발광하지만, 종래 유기 전계 발광 표시장치와 같이 완전히 암점(dark pixel)으로 되지는 않으므로 시각적으로 픽셀불량을 인식하기 어렵게 된다.

도 5에서는 상기 제 1 및 제 2 구동 트랜지스터(M2, M3)는 PMOS형 트랜지스터로 구성되어 있으나, NMOS형 트랜지스터로 구성될 수도 있다.

도 6은 본 발명의 일실시예에 따른 NMOS형 구동 트랜지스터를 구비한 또 다른 화소회로를 도시한 도면이다.

도 6에 도시된 바와 같이, 화소 회로는 스위칭 트랜지스터(M1), 제 1 구동 트랜지스터(M2), 제 2 구동 트랜지스터(M3), 커패시터(Cst) 및 2개의 캐소드 전극을 갖는 유기 EL 소자(OLED)를 포함한다. 상기 제 1 및 제 2 구동 트랜지스터(M2, M3)는 NMOS 트랜지스터로 구성되어 있다.

스위칭 트랜지스터(M1)는 게이트가 현재 주사선(Sn)에 연결되어 현재 주사선으로부터의 선택 신호에 응답하여 소스에 연결된 데이터선(Dm)으로부터의 데이터 전압을 제 1 및 제 2 구동 트랜지스터(M2', M3')의 게이트로 전달한다.

제 1 구동 트랜지스터(M2')는 소스가 기준전압( $V_{SS}$ )에 연결되고, 게이트가 상기 스위칭 트랜지스터(M1)의 드레인에 연결되고, 드레인이 유기EL소자(OLED)의 제 1 캐소드전극(a1')에 연결된다.

제 2 구동 트랜지스터(M3')는 소스가 기준전압(V<sub>SS</sub>)에 연결되고, 게이트가 상기 스위칭 트랜지스터(M1)의 드레인에 연결되고, 드레인이 유기EL소자(OLED)의 제 2 캐소드전극(a2')에 연결된다.

즉, 제 1 구동 트랜지스터(M2')와 제 2 구동 트랜지스터(M3')는 소스 및 게이트가 공통으로 연결되어 있다.

커패시터(Cst)는 제 1 및 제 2 구동 트랜지스터(M2', M3')의 게이트와 소스 사이에 공통 연결되어 게이트-소스 전압(V<sub>GS</sub>)을 일정 기간 유지한다.

유기EL소자(OLED)는 애노드전극이 전원 전압(V<sub>DD</sub>)에 공통 연결되며 캐소드전극이 제 1 및 제 2 캐소드 전극(a1', a2')으로 분리되어 각각 제 1 및 제 2 구동 트랜지스터(M2', M3')의 드레인에 연결된다.

상기 도 6의 화소회로의 구동동작은 상기 도 5의 구동동작을 기초로 본 발명이 속하는 기술분야에서 통상의 지식을 가지는 자는 용이하게 이해할 수 있는바 생략하기로 한다. 또한, 이하의 설명에서는 PMOS형 구동 트랜지스터로 구성된 화소회로를 기초로 평면도 및 단면도를 설명하기로 한다.

도 7은 본 발명의 일 실시 예에 따른 유기 전계 발광 표시장치의 하나의 단위화소의 평면도이다.

도 7을 참조하면, 본 발명의 단위화소는 일방향으로 배열된 주사선(132)과, 상기 주사선(132)과 교차하는 일방향으로 배열된 데이터선(131)과, 상기 주사선(132)과 교차하고 상기 데이터선(131)에 평행하게 배열된 전원전압선(137)을 구비한다.

또한 상기 스위칭 트랜지스터(133)는 상기 주사선(132) 및 데이터선(131)에 각각 연결된다. 커패시터는 상기 스위칭 트랜지스터(133)의 소스/드레인전극(134)중 하나와 콘택홀을 통해 연결되는 하부전극(135)과 상기 전원전압선(137)에 연결되어 상기 커패시터 하부전극(135)의 상측에 배치되는 상부전극(136)을 구비한다.

제 1 구동 트랜지스터(140)는 게이트(141)가 상기 커패시터 하부전극(135)에 연결되고, 소스(142)가 상기 전원전압선(137)에 연결된다. 제 2 구동 트랜지스터(150)는 게이트(151)가 상기 커패시터 하부전극(135)에 연결되고, 소스(152)가 상기 전원전압선(137)에 연결된다.

유기EL소자(OLED)는 애노드전극(a)이 제 1 애노드전극(a1)과 제 2 애노드전극(a2)으로 분리되어 형성되고, 상기 제 1 및 제 2 애노드전극(a1, a2) 상면에 유기발광층이 형성되고, 상기 유기발광층의 상면에는 공통캐소드전극이 형성된다. 여기서 상기 제 1 애노드전극(a1)은 상기 제 1 구동 트랜지스터(140)의 소스/드레인전극(143)중 하나에 비어홀(144)을 통해 연결되며, 상기 제 2 애노드전극(a2)은 상기 제 2 구동 트랜지스터(150)의 소스/드레인전극(153)중 하나에 비어홀(154)을 통해 연결된다. 제 1 및 제 2 애노드전극(a1,a2)의 면적은 동일 면적으로 형성하는 것이 바람직하나 서로 다른 면적을 가지고 형성할 수도 있다.

따라서, 상술한 바와 같이 예를 들어, 제 2 애노드 전극(a2)과 캐소드전극(b)이 외압이나 미세먼지 등으로 단락(short)이 발생되면 제 2 구동 트랜지스터(150)로 부터의 구동 전류가 유기발광층으로 흐르지 않고 캐소드전극(b)으로 빠져나가 빛이 발광되지 않게 되나, 제 1 구동 트랜지스터(140)로 부터의 구동 전류는 제 1 애노드전극(a1)을 통하여 유기발광층으로 흐르기 때문에 빛이 발광하게 된다. 이와 같이 하나의 단위화소의 발광면적 중 제 2 애노드전극(a2)에 해당하는 면적은 비발광이 되나 제 1 애노드전극(a1)에 해당하는 면적은 발광하게 되어 실질적으로 발광휘도의 감소가 초래되지만 종래의 단위화소의 경우처럼 완전히 비발광 되어 암점(dark pixel)이 발생되지는 않기 때문에 소비자가 시각적으로 화소불량을 인식하기 어렵게 된다.

도 8은 본 발명의 일 실시예에 따른 도 7의 I-I'선에 따른 단면구조도이다.

도 8을 참조하면, 기판(200) 상에 버퍼층(205)이 위치하고, 상기 버퍼층(205) 상부로 제 1 및 제 2 반도체층(210, 220)이 형성된다. 상기 버퍼층(205)은 반드시 형성되어야 할 것은 아니지만, 기판으로부터 소자로 유입되는 불순물을 방지하기 위해서 형성하는 것이 더욱 바람직하다고 볼 수 있다. 상기 버퍼층(205)은 실리콘 질화막(SiNx), 실리콘 산화막(SiO<sub>2</sub>), 또는 실리콘 산화질화막(SiOxNy)으로 형성될 수 있다. 상기 제 1 반도체층(210)은 비정질 또는 결정질 실리콘막으로 이루어지며, 소스, 드레인 영역(210a, 210b)과 채널 영역(210c)으로 구성되며, 상기 제 2 반도체층(220) 또한 비정질 또는 결정질 실리콘막으로 이루어지며, 소스 콘택 영역(220a), 드레인 콘택 영역(220b)과 채널 영역(220c)으로 구성된다. 상기

제 1 및 제 2 반도체층(210,220)이 형성된 기판 상부로 게이트 절연막(230)과 게이트 전극(215, 225)이 위치하고, 그 상부로 층간 절연막(240)이 형성되며, 하부의 제 1 및 제 2 반도체층(210, 220)의 소스/드레인 영역(210a/210b, 220a/220b)과 각각 콘택이 되는 소스/드레인 전극(217a/217b, 227a/227b)이 위치한다.

상기 소스/드레인 전극(217a/217b, 227a/227b) 상부로 외부의 습기, 불순물, 및 공정 과정 중 식각 공정 시 하부층들의 보호를 위하여 패시베이션층(250)을 형성한다. 상기 패시베이션층(250)은  $\text{SiO}_2$ ,  $\text{SiN}_x$  및  $\text{SiO}_2/\text{SiN}_x$ 의 적층막 중 하나의 물질로 이루어진다.

상기 패시베이션층(250) 상부에 평탄화층(260)을 형성할 수도 있으며, 상기 평탄화층(260)의 상부에는 제 1 및 제 2 애노드 전극(270, 280)이 위치한다. 상기 제 1 및 제 2 애노드 전극(270,280)은 ITO 또는 IZO 등의 투명도전성 물질로 이루어지거나 Al, Al합금, Ag, Ag합금과 같은 높은 반사율을 갖는 반사막과 ITO 또는 IZO와 같은 투명도전막을 포함하는 적층막으로 형성될 수 있다.

상기 제 1 애노드 전극(270)은 상기 평탄화층(260) 및 패시베이션층(240)에 형성된 비아홀(262)을 따라 소스/드레인 전극(217a,217b) 예를 들면 드레인 전극(217b)과 콘택되며, 상기 제 2 애노드 전극(280)은 상기 평탄화층(260) 및 패시베이션층(250)에 형성된 비아홀(263)을 따라 소스/드레인 전극(227a,227b) 예를 들면 드레인 전극(227b)과 콘택된다.

상기 제 1 및 제 2 애노드 전극(270,280) 상부로는 화소정의막(PDL ; pixel defining layer)(285)이 형성되고, 도시된 바와 같이 2개의 화소 개구부 영역을 갖도록 상기 화소정의막(285)은 식각되어, 제 1 및 제 2 애노드 전극(270,280)이 노출된다.

상기 2개의 화소 개구부내의 노출된 제 1 및 제 2 애노드 전극(270,280) 상에 유기발광층(290)이 형성되고, 유기발광층(290)상부로 전면에 공통 캐소드 전극(295)이 형성되어 유기 전계 발광 표시장치가 이루어진다.

이와 같이 본 발명에 따른 유기 전계 발광 표시장치는 다수개의 애노드 전극중 어느 하나와 캐소드 전극간의 단락(short)이 발생하더라도 해당부분의 유기발광소자만이 발광하지 않고 나머지 애노드 전극에 해당하는 유기발광소자는 정상적으로 발광하기 때문에 시각적으로 단락발생에 의한 화소불량이 인식되기 어렵게 된다.

상기와 같은 도 5 내지 도 8에서는 2개의 구동 트랜지스터와 2개의 애노드 전극 및 공통 캐소드 전극을 구비한 유기발광소자를 갖는 화소 회로에 대하여 설명하였으나, 2개 이상 즉, n개의 구동 트랜지스터와 n개의 애노드 전극 및 공통 캐소드 전극을 구비한 유기 발광소자를 갖는 화소회로를 구성할 수도 있다. 따라서, 본 발명의 일 실시예에 따른 구동 트랜지스터 및 애노드 전극은 적어도 2개 이상인 것을 요지로 한다.

또한, 상기 도 7 및 도 8에서는 2개의 구동 트랜지스터를 PMOS형 트랜지스터로 구성하였으나, NMOS형 트랜지스터로 구성될 수도 있다. 이 경우 유기EL소자(OLED)는 2개의 캐소드 전극과 공통애노드 전극을 가지며, 2개의 캐소드 전극은 2개의 NMOS 구동트랜지스터 드레인에 각각 연결되고, 애노드 전극은 전원전압(Vdd)에 공통 연결된다. 2개의 NMOS 구동트랜지스터의 소스는 기준전압(Vss)에 공통 연결된다.

상기 발명의 상세한 설명은 본 발명의 특정 실시예를 예로 들어서 설명하였으나, 본 발명은 이에 한정되는 것은 아니며, 본 발명의 개념을 이탈하지 않는 범위 내에서 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의하여 여러 가지 형태로 변형 또는 변경 실시하는 것 또한 본 발명의 개념에 포함되는 것은 물론이다.

### 발명의 효과

상기와 같이 본 발명에 따른 유기전계발광표시장치는 하나의 단위화소에 다수개의 구동 트랜지스터와 다수개의 제 1 전극 및 공통 제 2 전극을 갖는 유기 EL소자를 설계함으로써 어느 하나의 제 1 전극과 제 2 전극간의 단락(short)이 발생하더라도 나머지 제 1 전극에 해당하는 유기EL소자들이 발광하게 됨으로써 시각적으로 암점(dark pixel) 발생에 의한 단위화소 불량이 인식되기 어려운 효과가 있다.

### (57) 청구의 범위

#### 청구항 1.

다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서,

상기 화소회로는

상기 데이터선을 통하여 전달되는 데이터신호가 인가되는 적어도 2개 이상의 구동 트랜지스터; 및

적어도 2개 이상의 제 1 전극을 구비한 유기EL소자를 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

## 청구항 2.

제 1 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 소스가 공통 연결되고, 게이트가 공통 연결되며, 드레인이 상기 적어도 2개 이상의 제 1 전극에 각각 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

## 청구항 3.

제 1 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시장치.

## 청구항 4.

제 3 항에 있어서,

상기 유기EL소자는 제 2 전극이 기준전압에 공통으로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

## 청구항 5.

제 1 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 NMOS 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시장치.

## 청구항 6.

제 5 항에 있어서,

상기 유기EL소자는 제 2 전극이 전원전압에 공통으로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

## 청구항 7.

제 1 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 서로 병렬로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 8.

제 1 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 캐패시터를 서로 공유하는 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 9.

다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서,

상기 화소회로는

상기 주사선이 게이트에 연결되고 상기 데이터선이 소스에 연결된 스위칭 트랜지스터;

상기 스위칭 트랜지스터의 드레인에 하부전극이 연결되고, 전원전압에 상부전극이 연결된 캐패시터;

상기 전원전압에 소스가 공통 연결되고, 상기 스위칭 트랜지스터의 드레인에 게이트가 공통 연결된 적어도 2개 이상의 구동 트랜지스터; 및

상기 적어도 2개 이상의 구동 트랜지스터의 드레인 각각에 제 1 전극이 연결된 적어도 2개 이상의 제 1 전극을 갖는 유기 EL소자로 구성된 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 10.

제 9 항에 있어서,

상기 유기EL소자는 제 2 전극이 기준전압에 공통으로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 11.

제 9 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 동일한 전도 타입을 갖는 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 12.

제 9 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 서로 병렬로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 13.

다수의 주사선과 다수의 데이터선이 교차하는 영역에 형성된 다수의 화소회로를 포함하는 유기 전계 발광 표시장치에 있어서,

상기 화소회로는

상기 주사선이 게이트에 연결되고 상기 데이터선이 소스에 연결된 스위칭 트랜지스터;

상기 스위칭 트랜지스터의 드레인에 하부전극이 연결되고, 기준전압에 상부전극이 연결된 캐패시터;

상기 기준전압에 소스가 공통 연결되고, 상기 스위칭 트랜지스터의 드레인에 게이트가 공통 연결된 적어도 2개 이상의 구동 트랜지스터; 및

상기 적어도 2개 이상의 구동 트랜지스터의 드레인 각각에 제 1 전극이 연결된 적어도 2개 이상의 제 1 전극을 갖는 유기 EL소자로 구성된 것을 특징으로 하는 유기 전계 발광 표시장치.

#### 청구항 14.

제 13 항에 있어서,

상기 유기EL소자는 제 2 전극이 전원전압에 공통으로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

#### 청구항 15.

제 13 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 동일한 전도 타입을 갖는 것을 특징으로 하는 유기 전계 발광 표시장치.

#### 청구항 16.

제 13 항에 있어서,

상기 적어도 2개 이상의 구동 트랜지스터는 서로 병렬로 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

#### 청구항 17.

기관 상에 반도체층과 게이트 전극, 소스 전극, 및 드레인 전극을 구비하는 적어도 2개 이상의 박막 트랜지스터;

상기 적어도 2개 이상의 박막 트랜지스터의 소스 전극 또는 드레인 전극과 연결되는 적어도 2개 이상의 제 1 전극;

상기 적어도 2개 이상의 제 1 전극 상에 형성된 유기발광층; 및

상기 유기발광층상의 전면에 형성된 제 2 전극을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

#### 청구항 18.

제 17 항에 있어서,

상기 적어도 2개 이상의 제 1 전극은 ITO 또는 IZO 로 이루어진 투명 도전막인 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 19.

제 17 항에 있어서,

상기 적어도 2개 이상의 제 1 전극은 ITO 또는 IZO 로 이루어진 투명도전막과 Al, Al합금, Ag 및 Ag합금으로 이루어진 군에서 선택된 하나로 이루어진 반사막의 적층구조인 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 20.

제 17 항에 있어서,

상기 적어도 2개 이상의 박막 트랜지스터는 동일한 전도 타입을 갖는 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 21.

제 17 항에 있어서,

상기 적어도 2개 이상의 박막 트랜지스터 상부에 형성된 패시베이션층을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 22.

제 21 항에 있어서,

상기 패시베이션층은 상기 적어도 2개 이상의 박막 트랜지스터의 소스 또는 드레인전극과 상기 적어도 2개 이상의 제 1 전극을 연결하는 적어도 2개 이상의 비아홀이 형성된 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 23.

제 21 항에 있어서,

상기 패시베이션층 상부에 형성된 평탄화층을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

### 청구항 24.

제 23 항에 있어서,

상기 패시베이션층 및 상기 평탄화층은 상기 적어도 2개 이상의 박막 트랜지스터의 소스 또는 드레인전극과 상기 적어도 2개 이상의 제 1 전극을 연결하는 적어도 2개 이상의 비아홀이 형성된 것을 특징으로 하는 유기 전계 발광 표시장치.

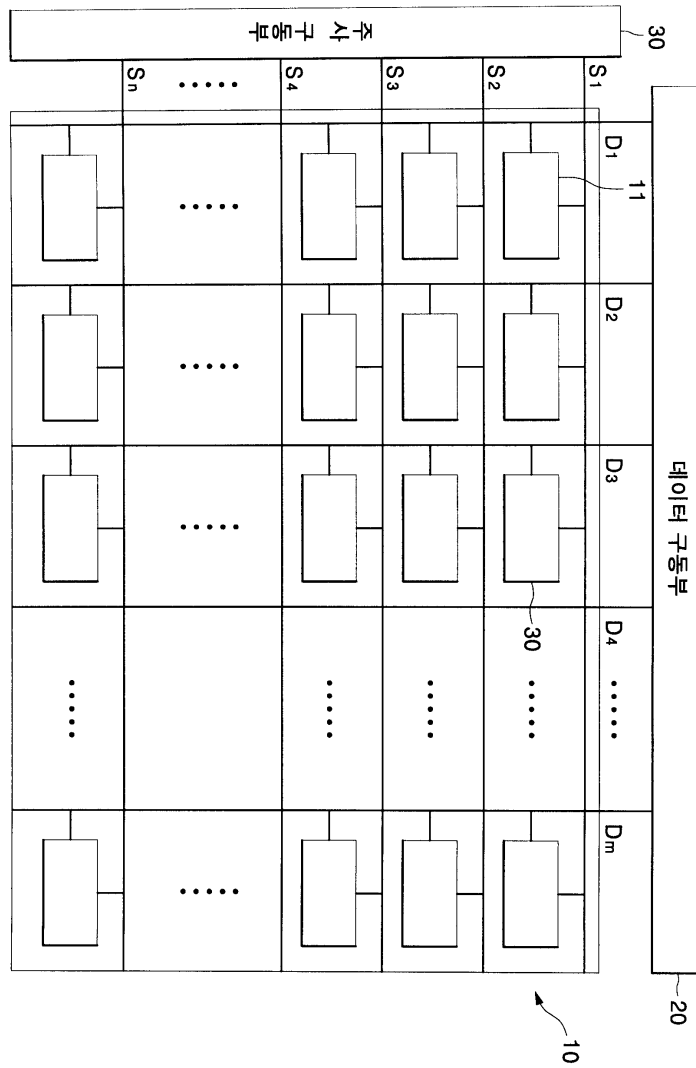
### 청구항 25.

제 17 항에 있어서,

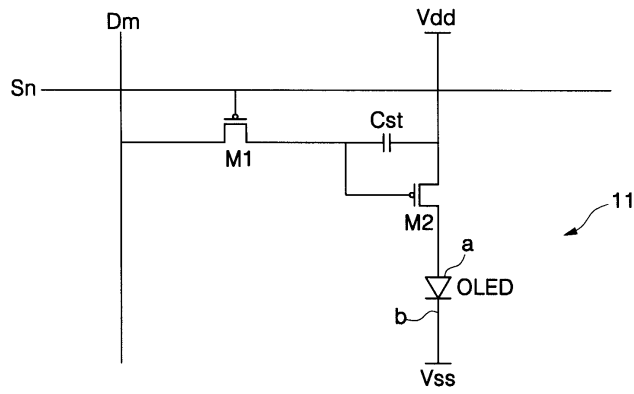
상기 적어도 2개 이상의 제 1 전극을 노출시키는 개구부를 갖는 화소정의막을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

도면

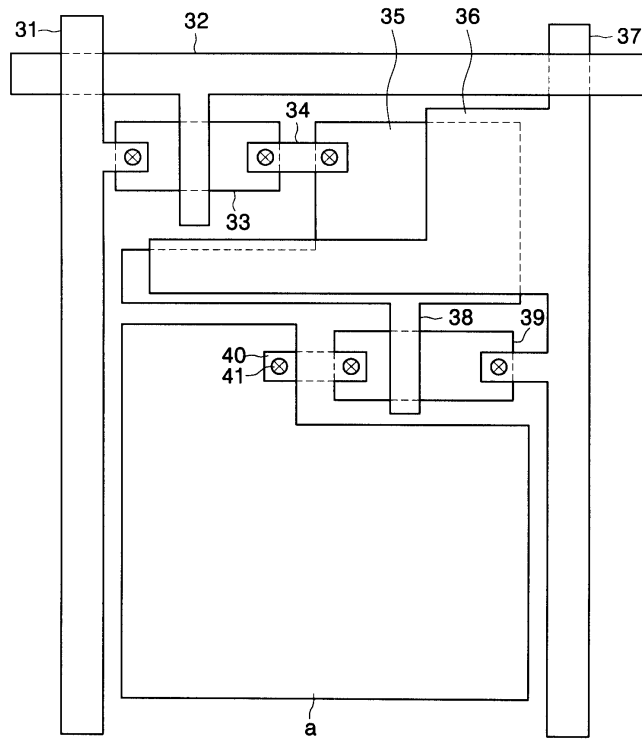
도면1



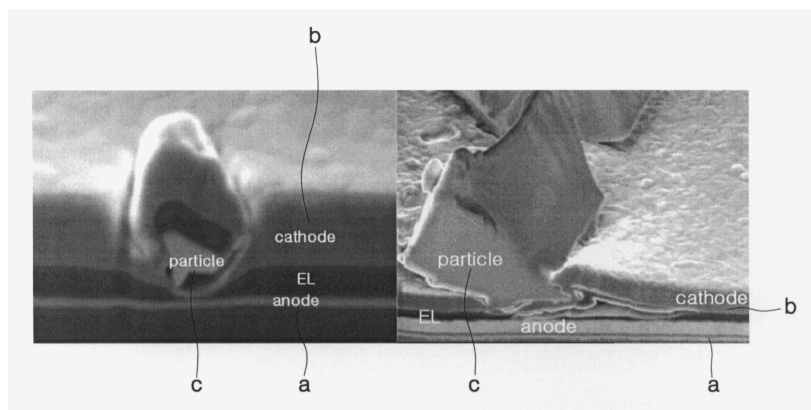
도면2



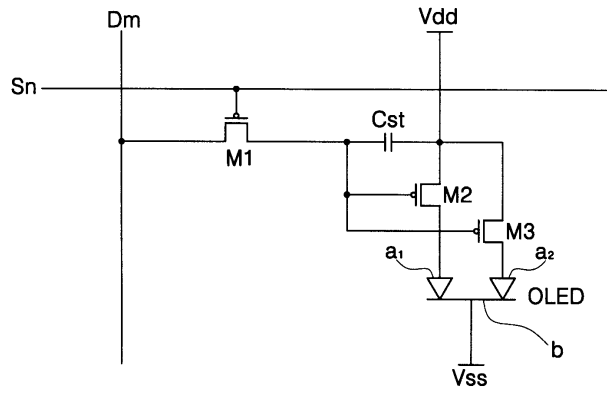
도면3



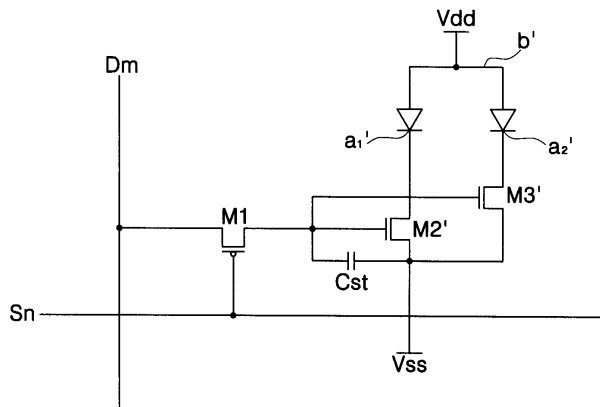
도면4



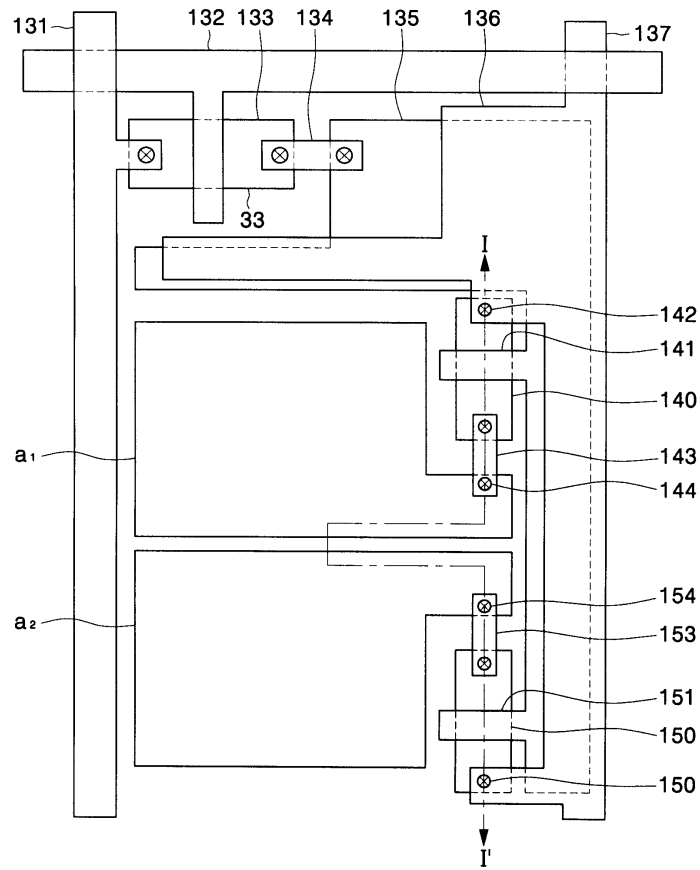
도면5



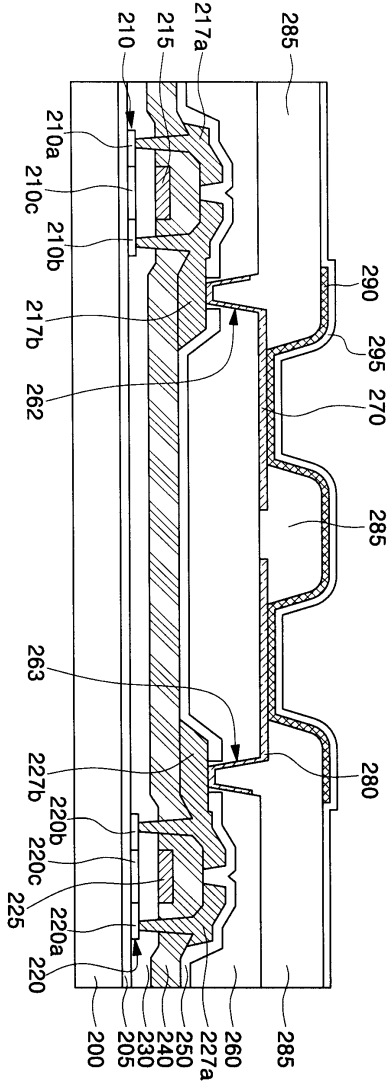
도면6



도면7



도면8



专利名称(译)	一种有机发光显示装置，具有多个驱动晶体管 and 多个阳极或阴极电极		
公开(公告)号	<a href="#">KR1020060026787A</a>	公开(公告)日	2006-03-24
申请号	KR1020040075655	申请日	2004-09-21
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM EUNAH 김은아 LEE JEONGNO 이정노		
发明人	김은아 이정노		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0443 G09G2300/0842 H01L27/3276 G09G3/3233		
代理人(译)	PARK, 常树		
其他公开文献	KR100699997B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及包括有机电致发光显示器的有机电致发光显示装置，该有机电致发光显示器在一个单位像素上具有多个第一电极和共用材料2电极，以防止有机电致发光显示装置中的暗点（暗色像素）根据具体地，产生有机电致发光显示器的第一电极和第二电极之间的短路产生以及多个驱动晶体管。为此，根据本发明的有机电致发光显示装置的配置包括多条扫描线和两个或更多个驱动晶体管，其中像素电路的数据信号被传送到有机电致发光显示装置中，其中多条数据线包括在通过数据线交叉的区域上形成的多个像素电路，以及配备有2个或更多个第一电极的有机电致发光显示器。有机发光装置，多个阳极电极和多个驱动晶体管s。

