

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G09G 3/30

(11) 공개번호 10-2005-0090666
(43) 공개일자 2005년09월14일

(21) 출원번호 10-2004-0015858
(22) 출원일자 2004년03월09일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 김양완
경기도용인시기홍읍공세리428-5번지
곽원규
경기도성남시분당구구미동88번지까치주공아파트207동903호

(74) 대리인 유미특허법인

심사청구 : 있음

(54) 발광 표시 장치

요약

본 발명은 인가되는 2개 이상의 제어신호에 응답하는 스위칭 소자를 이용하여 데이터 신호를 전달하는 화소회로를 포함하는 발광 표시장치를 제공한다.

본 발명에 따른 발광 표시 장치의 화소 회로는, 데이터선에 직렬로 연결되는 2개의 제1 및 제2 스위칭 소자를 포함한다. 이 제1 및 제2 스위칭 소자를 통하여 상기 데이터선으로부터 전달되는 데이터 신호에 대응하여 저장소자에 전하를 축적하고, 구동 트랜지스터는 저장소자에 축적된 전하량에 대응하는 전류를 출력한다. 발광소자는 이 전류에 대응하는 빛을 발광한다. 여기서, 제1 및 제2 스위칭 소자 중 어느 하나는 제1 주사선으로부터의 선택 신호에 응답하여 턴온되며, 나머지 하나는 제2 주사선에 연결된 화소 회로의 동작을 제어하는 제어 신호에 응답하여 턴온된다.

대표도

도 8

색인어

유기전계 발광, 유기EL, OLED, 화소회로, 주사선

명세서

도면의 간단한 설명

도 1은 유기 전계 발광 소자의 개념도이다.

도 2는 TFT를 이용한 능동 구동방식을 사용하는 일반적인 유기 전계 발광 표시장치를 개략적으로 보여주는 도면이다.

도 3은 도 2의 표시패널(100)의 $N \times M$ 개의 화소회로 중 하나를 대표적으로 보여주는 도면이다.

도 4는 데이터 신호를 전류 누설 없이 전달하기 위하여 이중 게이트의 스위칭 트랜지스터를 포함하는 화소회로의 일 예를 보여주는 등가 회로도이다.

도 5는 도 4의 화소회로에 인가되는 신호선들의 파형을 보여주는 도면이다.

도 6은 도 4에 도시된 화소회로의 배치구조의 일 예를 보여주는 도면이다.

도 7은 도 6의 I ~ I' 부분의 단면도이다.

도 8은 본 발명의 실시예에 따른 화소회로의 등가 회로도이다.

도 9은 본 실시예에 따른 화소회로에 인가되는 신호선의 파형을 보여주는 도면이다.

도 10은 도 7에 도시된 화소회로의 배치구조의 일 예를 보여주는 도면이다.

도 11은 도 10의 II ~ II' 부분의 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 발광 표시 장치에 관한 것으로, 특히 유기 물질의 전계 발광(이하, "유기 EL"이라 함)을 이용한 유기EL 발광 표시장치에 관한 것이다.

일반적으로 유기EL 표시장치는, 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, 행렬 형태로 배열된 $N \times M$ 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현할 수 있도록 되어 있다.

이러한 유기 발광셀은 다이오드 특성을 가져서 유기 발광 다이오드(OLED)로도 불리며, 도 1에 나타난 바와 같이 애노드(ITO), 유기 박막, 캐소드 전극층(금속)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다. 이러한 유기 발광셀들이 $N \times M$ 개의 매트릭스 형태로 배열되어 유기 EL 표시패널을 형성한다.

이와 같은 유기EL 표시패널을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, 이하 TFT라고 명명함)를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터를 각 ITO(indium tin oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.

도 2는 TFT를 이용한 능동 구동방식을 사용하는 일반적인 유기EL 표시장치를 개략적으로 보여주는 도면이다.

도 2에 도시된 바와 같이, 유기EL 표시장치는 유기EL 표시패널(100), 주사 구동부(200), 및 데이터 구동부(300)를 포함한다.

유기EL 표시패널(100)은 열 방향으로 뻗어 있는 복수의 데이터선(D1-Dm), 행 방향으로 뻗어 있는 복수의 주사선(S1-Sn), 및 복수의 화소회로(110)를 포함한다. 데이터선(D1-Dm)은 화상 신호를 나타내는 데이터 신호를 화소회로(110)로 전달하며, 주사선(S1-Sn)은 선택 신호를 화소회로(110)로 전달한다. 화소회로(110)는 이웃한 두 데이터선(D1-Dm)과 이웃한 두 주사선(S1-Sn)에 의해 정의되는 화소 영역에 형성되어 있다.

주사 구동부(200)는 주사선(S1-Sn)에 각각 선택 신호를 순차적으로 인가하며, 데이터 구동부(300)는 데이터선(D1-Dm)에 화상 신호에 대응되는 데이터 전압을 인가한다.

주사 구동부(200) 및/또는 데이터 구동부(300)는 표시패널(100)에 전기적으로 연결될 수 있으며 또는 표시패널(100)에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또는 표시 패널(100)에 접착되어 전기적으로 연결되어 있는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있다. 이와는 달리 주사 구동부(200) 및/또는 데이터 구동부(300)는 표시 패널의 유리 기판 위에 직접 장착될 수도 있으며, 또는 유리 기판 위에 주사선, 데이터선 및 박막 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로와 대체될 수도 직접 장착될 수도 있다.

도 3은 도 2의 표시패널(100)의 N×M 개의 화소회로 중 하나를 대표적으로 보여주는 도면이다.

도 3에 나타난 바와 같이, 화소 회로는 유기 EL 소자(OLED), 2개의 트랜지스터(SM, DM) 및 커패시터(Cst)를 포함한다. 트랜지스터들(SM, DM)은 PMOS형 트랜지스터로 형성된다.

구동 트랜지스터(DM)는 전원 전압(Vdd)에 소스가 연결되고, 게이트와 소스 사이에 커패시터(Cst)가 연결되어 있다. 커패시터(Cst)는 트랜지스터(M1)의 게이트-소스 전압(V_{GS})을 일정 기간 유지한다. 스위칭 트랜지스터(SM)는 현재 주사선(S_n)으로부터의 선택 신호에 응답하여 데이터선(D_m)으로부터의 데이터 전압을 트랜지스터(DM)로 전달한다.

유기 EL 소자(OLED)는 캐소드가 기준 전압(V_{ss})에 연결되며 구동 트랜지스터(DM)를 통하여 인가되는 전류에 대응하는 빛을 발광한다. 여기서, 유기 EL 소자(OLED)의 캐소드에 연결되는 전원(VSS)은 전원(Vdd)보다 낮은 레벨의 전압으로서, 그라운드 전압 등이 사용될 수 있다.

이와 같은 능동 구동 방식의 화소회로는, 주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 신호를 전달하는 스위칭 트랜지스터(SM)가 반드시 필요하며, 이 스위칭 트랜지스터(SM)를 통하여 누설전류(leakage current)가 흘러 화소회로가 오동작될 수 있다는 문제점이 있다.

따라서 스위칭 트랜지스터(SM)는 데이터 신호를 전류 누설 없이 전달할 수 있는 화소회로가 절실히 요구되는 실정이다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 다른 기술적 과제는, 2개 이상의 제어신호에 응답하는 스위칭 소자를 이용하여 데이터 신호를 전달하는 화소회로를 포함하는 발광 표시장치 및 그 구동방법을 제공하는 것이다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위하여, 본 발명의 하나의 특징에 따른 발광 표시 장치는, 선택 신호를 전달하는 제1 주사선 및 상기 제1 주사선과 다른 타이밍에 상기 선택 신호를 전달하는 제2 주사선을 포함하는 복수의 주사선, 상기 주사선에 절연되어 교차하며 데이터 신호를 전달하는 복수의 데이터선, 상기 주사선과 상기 데이터선에 각각 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치로서,

상기 화소 회로는,

상기 데이터선에 직렬로 연결되는 제1 및 제2 스위칭 소자,

상기 제1 및 제2 스위칭 소자를 통하여 상기 데이터선으로부터 전달되는 데이터 신호에 대응하는 전압을 충전하는 저장 소자,

상기 저장소자에 충전된 전압에 대응하는 전류를 출력하는 제1 트랜지스터, 그리고

상기 제1 트랜지스터로부터 출력되는 전류에 대응하는 빛을 발광하는 발광 소자를 포함하며,

상기 제1 주사선에 연결된 화소회로의 상기 제1 및 제2 스위칭 소자 중 어느 하나는 상기 제1 주사선으로부터의 선택 신호에 응답하여 턴온되며, 나머지 하나는 제2 주사선에 연결된 화소 회로의 동작을 제어하는 제1 제어 신호에 응답하여 턴온된다.

또한, 상기 화소회로는 상기 발광소자와 상기 제1 트랜지스터 사이에 연결되어 상기 제1 트랜지스터로부터 출력되는 전류를 차단하는 제3 스위칭 소자를 더 포함하고, 상기 제3 스위칭 소자는 상기 제1 제어신호에 응답하여 동작될 수 있다.

또한, 상기 제1 제어신호는 제1 주사선으로부터 선택신호가 인가되는 동안 상기 제3 스위칭 소자를 차단할 수 있다.

상기 제3 스위칭 소자는 상기 제1 및 제2 스위칭 소자 중에서 상기 제1 제어신호에 응답하여 턴온되는 스위칭 소자와 서로 다른 타입의 채널을 가질 수 있다.

상기 저장소자는, 상기 제1 트랜지스터의 문턱전압에 대응하는 전압을 충전하는 제1 커패시터; 및 상기 제1 커패시터와 직렬로 연결되는 제2 커패시터를 포함할 수 있다.

상기 제1 및 제2 커패시터는 상기 제1 트랜지스터의 게이트와 소스 사이에 전기적으로 연결되며, 상기 화소회로는 제2 제어신호에 응답하여 상기 제1 트랜지스터를 다이오드 연결시키는 제4 스위칭 소자; 및 상기 제1 커패시터와 병렬 연결되며 상기 제2 제어신호에 응답하여 턴온되는 제5 스위칭 소자를 더 포함할 수 있다.

상기 제2 제어신호는 상기 제1 주사선에 인접한 제3 주사선으로부터의 선택신호일 수 있다.

상기 제1 제어신호는 상기 제1 주사선 및 제3 주사선으로부터 선택신호가 인가되는 동안 상기 제3 스위칭 소자를 차단할 수 있다.

상기 제1 및 제2 스위칭 소자는 이중 게이트 트랜지스터일 수 있다.

본 발명의 다른 특징에 따른 발광 표시 장치는, 발광소자를 각각 포함하는 복수의 화소 영역이 형성되어 있는 발광 표시 장치로서,

상기 하나의 화소 영역은,

제1 방향으로 뻗어 있으며 선택 신호를 전달하는 제1 전극;

상기 제1 전극과 실질적으로 동일한 방향으로 뻗어 있으며 제어 신호를 전달하는 제2 전극;

제2 방향으로 뻗어 있어 상기 제1 및 제2 전극과 절연되어 교차하며, 화상을 나타내는 데이터 신호를 전달하는 데이터 전극; 및

상기 제1 전극 및 상기 화소 영역과 인접한 화소 영역의 상기 제2 전극에 절연되어 교차하며, 일단이 상기 데이터 전극과 접촉구를 통하여 연결되는 제1 반도체층을 포함하며,

상기 데이터 전극과 접촉구를 통하여 연결되는 제1 반도체층의 일단이 드레인 또는 소스 전극으로 동작하고 상기 제1 전극과 제2 전극이 게이트 전극으로 동작하는 제1 트랜지스터가 적어도 하나 존재한다.

또한, 상기 제2 전극에 절연되어 형성되며, 일단이 상기 발광소자의 일 전극과 접촉구를 통하여 연결되는 제2 반도체층을 포함하며,

상기 발광소자의 일 전극과 접촉구를 통하여 연결되는 제2 반도체층의 일단은 드레인 전극으로 동작하고 상기 제2 전극이 게이트 전극으로 동작하는 제2 트랜지스터가 존재할 수 있다.

상기 화소 영역과 인접한 화소 영역의 상기 제1 전극과 상기 제2 전극은 서로 인접하여 배치될 수 있다.

상기 제1 반도체층과 상기 제2 반도체층은 서로 다른 타입의 트랜지스터를 형성하는 반도체층일 수 있다.

상기 제1 트랜지스터는 상기 제1 전극 및 상기 제2 전극이 이중 게이트 전극으로 동작할 수 있다.

본 발명의 또 다른 특징에 따른 발광 표시 장치는, 선택 신호를 전달하는 복수의 주사선, 데이터 신호를 전달하는 복수의 데이터선, 상기 주사선과 상기 데이터선에 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치로서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자;

제1 전극, 상기 제1 전극에 전기적으로 연결되는 제2 전극 및 상기 제1 스위칭 소자에 전기적으로 연결되는 제3 전극을 구비하고, 상기 제1 전극 및 제2 전극 간에 인가되는 전압에 대응하는 전류를 상기 제3 전극으로 출력하는 제1 트랜지스터;

제1 제어신호에 응답하여 상기 트랜지스터를 다이오드 연결시키는 제1 스위칭 소자;

일전극이 상기 트랜지스터의 제2 전극에 접속되는 제1 커패시터;

상기 제1 전극과 상기 제1 커패시터의 타전극 사이에 접속되는 제2 커패시터;

상기 제1 제어신호에 응답하여 턴온되어 전원과 상기 제1 커패시터의 타전극을 전기적으로 연결하는 제2 스위칭 소자; 및

상기 주사선의 선택신호 및 상기 제2 제어신호에 각각 응답하는 이중 게이트 전극을 가지며, 상기 데이터선에 인가되는 데이터신호를 상기 제1 커패시터의 타전극으로 인가하는 제2 트랜지스터를 포함한다.

또한, 상기 제2 제어신호는 상기 화소회로에 인접한 화소회로의 주사선일 수 있다.

제3 제어신호에 응답하여 상기 발광 소자로 인가되는 전류를 차단하는 제3 스위칭 소자(M2)를 더 포함할 수 있다.

상기 제3 제어신호는, 상기 주사선 및 상기 화소회로에 인접한 화소회로의 주사선으로부터 선택신호가 인가되는 동안에 상기 제3 스위칭 소자를 차단할 수 있다.

상기 제3 스위칭 소자는 상기 제2 트랜지스터와 서로 다른 타입의 채널을 가질 수 있다.

상기 제2 제어신호는 상기 화소회로에 인접한 다른 화소회로의 제3 제어신호일 수 있다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다. 또한 층, 막, 영역, 판 등의 부분이 다른 부분 위에 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

한편, 주사선에 관한 용어를 정의하면, 현재 선택 신호를 전달하려고 하는 주사선을 "현재 주사선"이라 하고, 현재 선택 신호가 전달되기 전에 선택 신호를 전달한 주사선을 "직전 주사선", 현재 선택 신호가 전달된 후에 선택 신호를 전달한 주사선을 "다음 주사선"이라고 한다.

또한, 현재 주사선의 선택신호에 기초하여 발광하는 셀을 "현재 셀"이라 하고, 직전 주사선의 선택신호에 기초하여 발광하는 셀을 "직전 셀", 다음 주사선의 선택신호에 기초하여 발광하는 셀을 "다음 셀"이라고 한다.

그리고, 현재 셀의 발광제어선을 "현재 발광제어선", 직전 셀의 발광제어선을 "직전 발광제어선", 다음 셀의 발광제어선을 "다음 발광제어선"이라고 한다.

도 4는 데이터 신호를 전류 누설 없이 전달하기 위하여 이중 게이트의 스위칭 트랜지스터를 포함하는 화소회로의 일 예를 보여주는 등가 회로도이다.

도 4에서는 설명의 편의상 m번째 데이터선(Dm)과 현재 주사선(Sn) 및 직전 주사선(Sn-1)에 연결된 화소 회로만을 도시하였다.

도 4에 도시된 바와 같이, 화소 회로는 트랜지스터들(M1-M6), 커패시터들(Cst, Cvth), 및 유기EL 소자(OLED)를 포함한다.

트랜지스터(M1)는 유기 EL 소자(OLED)를 구동하기 위한 구동 트랜지스터로서, 전원(Vdd)과 유기EL 소자(OLED) 사이에 접속되고, 게이트에 인가되는 전압에 의하여 트랜지스터(M2)를 통하여 유기EL 소자(OLED)에 흐르는 전류를 제어한다.

트랜지스터(M1)의 게이트에는 커패시터(Cvth)의 노드(A)가 접속되고, 커패시터(Cvth)의 노드(B) 및 전원(Vdd) 사이에 커패시터(Cst)와 트랜지스터(M4)가 병렬접속된다.

트랜지스터(M5, M6)는 현재 주사선(Sn)으로부터의 선택 신호에 응답하여 데이터선(Dm)으로부터 인가된 데이터 전압을 커패시터(Cvth)의 노드(B)로 전달한다. 트랜지스터(M5, M6)는 이중 게이트(dual gate)로 형성된 트랜지스터로서 도 4에서는 2개의 트랜지스터로 도시하였다.

트랜지스터(M4)는 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 커패시터(Cvth)의 노드(B)를 전원(Vdd)에 직접 연결한다.

트랜지스터(M3)는 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 트랜지스터(M1)를 다이오드 연결시킨다.

트랜지스터(M2)는 트랜지스터(M1)의 드레인과 유기EL 소자(OLED)의 애노드 간에 접속되고, 발광제어선(EMIn)으로부터의 선택 신호에 응답하여 트랜지스터(M1)의 드레인과 유기EL 소자(OLED)의 사이를 차단시킨다.

유기EL 소자(OLED)는 트랜지스터(M2)를 통하여 입력되는 전류에 대응하여 빛을 방출한다.

다음으로, 도 5를 참조하여 도 4의 화소회로의 동작에 대하여 설명한다.

도 5는 도 4의 화소회로에 인가되는 신호선들의 파형을 보여주는 도면이다.

먼저, 구간(T1)에서, 직전 주사선(Sn-1)에 로우 레벨의 주사 전압이 인가되면, 트랜지스터(M3)가 턴온되어 트랜지스터(M1)는 다이오드 연결 상태가 된다. 따라서, 트랜지스터(M1)의 게이트 및 소스간 전압이 트랜지스터(M1)의 문턱전압(Vth)이 될 때까지 변하게 된다. 이때 트랜지스터(M1)의 소스가 전원(Vdd)에 연결되어 있으므로, 트랜지스터(M1)의 게이트 즉, 커패시터(Cvth)의 노드(A)에 인가되는 전압은 전원전압(Vdd)과 문턱전압(Vth)의 합이 된다. 또한, 트랜지스터(M4)가 턴온되어 커패시터(Cvth)의 노드(B)에는 전원(Vdd)이 인가되어, 커패시터(Cvth)에 충전되는 전압(VCvth)은 수학식 1과 같다.

수학식 1

$$I_{CVth} = I_{CVthA} - I_{CVthB} = (VDD + Vth) - VDD = Vth$$

여기서, VCvth는 커패시터(Cvth)에 충전되는 전압을 의미하고, VCvthA는 커패시터(Cvth)의 노드(A)에 인가되는 전압, VCvthB는 커패시터(Cvth)의 노드(B)에 인가되는 전압을 의미한다.

또한, 구간(T1)에서 N타입의 채널을 갖는 트랜지스터(M2)는 발광제어선(EMIn)의 로우레벨의 신호에 응답하여 차단되어, 트랜지스터(M1)에 흐르는 전류가 유기EL 소자(OLED)로 흐르는 것을 방지하고, 현재 주사선(Sn)에는 하이 레벨의 신호가 인가되므로 트랜지스터(M5, M6)는 차단된다.

다음, 구간(T2)에서, 현재 주사선(Sn)에 로우 레벨의 주사 전압이 인가되면, 트랜지스터(M5, M6)가 턴온되어 데이터 전압(Vdata)이 노드(B)에 인가된다. 또한, 커패시터(Cvth)에는 트랜지스터(M1)의 문턱 전압(Vth)에 해당되는 전압이 충전되어 있으므로, 트랜지스터(M1)의 게이트에는 데이터 전압(Vdata)과 트랜지스터(M1)의 문턱 전압(Vth)의 합에 대응되는 전압이 인가된다. 즉, 트랜지스터(M1)의 게이트-소스간 전압(Vgs)은 다음의 수학식 2와 같다. 이 때, 발광제어선(EMIn)은 로우레벨의 신호가 인가되어 트랜지스터(M2)는 차단된다.

수학식 2

$$V_{gs} = (V_{data} + V_{th}) - V_{DD}$$

그 다음, 구간(T3)에서, 발광제어선(EMIn)의 하이레벨에 응답하여 트랜지스터(M2)가 온되어 트랜지스터(M1)의 게이트-소스 전압(V_{GS})에 대응하는 전류(I_{OLED})가 유기EL 소자(OLED)에 공급되어, 유기 EL 소자(OLED)는 발광하게 된다. 전류(I_{OLED})는 수학식 3과 같다.

수학식 3

$$I_{OLED} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} ((V_{data} + V_{th} - V_{DD}) - V_{th})^2 = \frac{\beta}{2} (V_{DD} - V_{data})^2$$

여기서, I_{OLED}는 유기 EL 소자(OLED)에 흐르는 전류, Vgs는 트랜지스터(M1)의 소스와 게이트 사이의 전압, Vth는 트랜지스터(M1)의 문턱 전압, Vdata는 데이터 전압, β는 상수 값을 나타낸다.

이와 같이, 도 4에 도시된 화소회로는 주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 신호를 전달하는 스위칭 소자로서 이중 게이트 트랜지스터, 즉 트랜지스터(M5, M6)를 사용함으로써, 스위칭 트랜지스터를 통하여 흐를 수 있는 누설전류를 효과적으로 차단할 수 있다.

이에 더하여, 본 화소회로는, 각 화소에 위치하는 트랜지스터(M1)의 문턱전압(Vth)이 서로 다르더라도, 이 문턱 전압(Vth)의 편차가 커패시터(Cvth)에 의하여 보상되므로, 유기EL 소자(OLED)에 공급되는 전류는 일정하게 된다. 이로써, 화소의 위치에 따른 휘도 불균형 문제를 해결할 수 있다.

또한 구간(T1) 및 구간(T2) 동안에 트랜지스터(M2)가 차단되므로, 데이터가 충전되는 동안 누설전류가 흐르는 것을 차단하게 되므로 소비 전력을 줄일 수 있고 또한 블랙 계조를 정확하게 표현할 수 있다.

도 6은 도 4에 도시된 화소회로의 배치구조의 일 예를 보여주는 평면도이고, 도 7은 도 6의 I ~ I' 부분의 단면도이다.

도 6 및 도 7에서와 같이, 절연 기판(1) 위에 산화 규소 등으로 이루어진 차단층(10)이 형성되고, 차단층(10) 위에 다결정 규소층(poly silicon layer)(21, 22, 23, 24, 25, 26)이 형성된다.

다결정 규소층(21)은 세로 방향으로 뻗어 있으며 현재 셀의 트랜지스터(M2)의 채널 영역을 형성한다. 다결정 규소층(22)은 세로방향으로 두 개의 가지가 형성되도록 "ㄷ"자 형상이며 현재 셀의 트랜지스터(M3)의 채널 영역을 형성한다. 다결정 규소층(23)은 "ㄴ"자 형상으로 가로 방향에서 세로방향으로 꺾어져 있으며 현재 셀의 구동 트랜지스터(M1)의 채널영역과 직전 셀의 커패시터(Cst)의 일전극을 형성한다. 다결정 규소층(24)은 "ㄴ"자 형상으로 세로 방향에서 가로 방향으로 꺾어져 있으며 직전 셀의 스위칭 트랜지스터(M5, M6)의 채널영역을 형성한다. 다결정 규소층(25)은 "ㄱ"자 형상으로 가로 방향에서 세로 방향으로 꺾어져 있으며 커패시터(Cvth)의 일전극을 형성한다. 다결정 규소층(26)은 세로 방향으로 뻗어 있으며 현재 셀의 트랜지스터(M4)의 채널영역을 형성한다.

이렇게 형성된 다결정 규소층(21, 22, 23, 24, 25, 26) 위에 게이트절연막(30)이 형성된다.

게이트절연막(30) 위에 게이트 전극선들이 형성된다. 구체적으로, 직전 주사선(S_n-1)에 대응하는 게이트전극(42), 발광 제어선(EMIn)에 대응하는 게이트전극(41), 구동 트랜지스터(M1)의 게이트전극(43) 및 커패시터들(Cst, Cvth)의 일전극을 형성하는 전극(44)이 게이트절연막(30) 위에 형성된다.

게이트전극(42)은 가로 방향으로 두 개의 가지가 형성되도록 "ㄷ"자 형상이며, 트랜지스터(M3) 및 트랜지스터(M4)의 게이트전극을 형성하고, 트랜지스터(M5, M6)의 이중 게이트전극을 형성한다. 게이트전극(41)은 가로 방향으로 뻗어 있으며 트랜지스터(M2)의 게이트전극을 형성한다. 전극(44)의 한쪽 끝은 게이트절연막(30)을 관통하여 형성된 접촉구(31)를 통하여 다결정 규소층(24)에 연결되어 직전 셀의 트랜지스터(M5, M6)의 드레인 전극에 연결되고, 다른 쪽 끝은 직전 셀의 커패시터들(Cst, Cvth)의 일전극(B)을 형성한다.

게이트 전극(41, 42, 43, 44) 위에 층간절연막(50)이 형성된다. 층간 절연막(50) 위에는 전극(61) 전극선(62, 63, 66), 전원선(64) 및 데이터선(65)이 형성된다.

전극(61)은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(51)를 통하여 다결정 규소층(21)에 연결되어 트랜지스터(M2)의 드레인전극을 형성한다.

전극선(62)은 세로 방향으로 뻗어 있으며 아래 쪽 끝은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(52)를 통하여 다결정 규소층(21)에 연결되어 트랜지스터(M2)의 소스전극을 형성하고, 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(53)를 통하여 다결정 규소층(22)에 연결되어 트랜지스터(M3)의 소스전극을 형성한다. 전극선(62)의 위쪽 끝은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(54)를 통하여 다결정 규소층(23)에 연결되어 트랜지스터(M1)의 드레인전극을 형성한다.

전극선(63)은 세로 방향으로 뻗어 있으며, 위쪽 끝은 게이트절연막(30)을 관통하는 접촉구(57)를 통하여 다결정 규소층(23)에 연결되어 트랜지스터(M1)의 게이트전극을 형성하고, 접촉구(59)를 통하여 다결정 규소층(22)에 연결되어 트랜지스터(M3)의 드레인전극을 형성한다. 또 전극선(63)의 아래 쪽 끝은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구를 통하여 다결정 규소층(25)에 연결되어 현재 셀의 커패시터(Cvth)의 일전극(A)을 전기적으로 연결한다.

전원선(64)은 직전 셀, 현재 셀, 다음 셀 영역을 관통하여 연결되도록 세로방향으로 길게 뻗어 있으며, 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(55)를 통하여 다결정 규소층(23)에 연결되어 트랜지스터(M1)의 소스전극을 형성하고, 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구를 통하여 다결정 규소층(26)에 연결되어 트랜지스터(M4)의 드레인전극을 형성한다.

데이터선(65)은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(56)를 통하여 다결정 규소층(24)에 연결되어 트랜지스터(M5, M6)의 소스전극을 형성한다.

전극선(66)은 층간절연막(50)을 관통하는 접촉구와, 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구를 통하여 다결정 규소층(26)의 소스영역과 게이트전극(44)을 전기적으로 연결하여 현재 셀의 커패시터들(Cst, Cvth)의 일전극(B)을 형성한다.

도 6 및 도 7을 참조하여 설명한 바와 같이, 도 4의 화소회로는 두 개의 스위칭 트랜지스터(M5, M6)가 직렬로 연결되고, 게이트전극은 이중 게이트로 형성되어 있다. 따라서 현재 셀의 스위칭 트랜지스터(M5, M6)의 게이트전극을 현재 주사선(S_n)에 연결하기 위하여 주사선(S_n)을 'ㄷ' 모양으로 형성하게 된다. 따라서 주사선(S_n)을 위한 추가공간(A)이 더 필요하게 되어 개구율이 감소된다는 단점이 있다.

본 발명은 이와 같은 단점을 보완하기 위한 것으로, 개구율을 감소시키지 않으면서 스위칭 트랜지스터의 누설전류를 차단할 수 있는 이중 게이트의 스위칭 트랜지스터를 포함하는 화소회로를 제공한다.

도 8은 본 발명의 실시예에 따른 화소회로를 보여주는 등가 회로도이다.

도 8의 화소회로는 스위칭 트랜지스터(M6)는 현재 주사선(S_n)에 기초하여 동작하고, 스위칭 트랜지스터(M5)는 다음 발광제어선(EMIn+1)에 기초하여 동작한다는 점이 도 4의 화소회로와 다른 점이다. 이하에서 보다 구체적으로 설명한다.

도 8에 도시된 바와 같이, 화소 회로는 트랜지스터들(M1-M6), 커패시터들(Cst, Cvth), 및 유기EL 소자(OLED)를 포함한다.

트랜지스터(M1)는 유기 EL 소자(OLED)를 구동하기 위한 구동 트랜지스터로서, 전원(Vdd)과 유기EL 소자(OLED) 사이에 접속되고, 게이트에 인가되는 전압에 의하여 트랜지스터(M6)를 통하여 유기EL 소자(OLED)에 흐르는 전류를 제어한다.

트랜지스터(M1)의 게이트에는 커패시터(Cvth)의 일전극(A)이 접속되고, 커패시터(Cvth)의 타전극(B) 및 전원(Vdd) 간에 커패시터(Cst)와 트랜지스터(M4)가 병렬접속된다.

트랜지스터(M5)는 다음 발광제어선(EMIn+1)으로부터의 선택신호에 응답하여 동작하고, 트랜지스터(M6)는 현재 주사선(Sn)으로부터의 선택 신호에 응답하여 동작한다. 즉, 트랜지스터(M5)와 트랜지스터(M6)가 동시에 온되어 데이터선(Dm)으로부터 인가된 데이터 전압을 커패시터(Cvth)의 타전극(B)으로 전달한다.

트랜지스터(M4)는 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 커패시터(Cvth)의 전극(B)에 전원(Vdd)을 공급한다.

트랜지스터(M3)는 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 트랜지스터(M1)를 다이오드 연결시킨다.

트랜지스터(M2)는 트랜지스터(M1)의 드레인과 유기EL 소자(OLED)의 애노드 간에 접속되고, 발광제어선(EMIn)으로부터의 선택 신호에 응답하여 트랜지스터(M1)의 드레인과 유기EL 소자(OLED)의 사이를 차단시킨다.

유기EL 소자(OLED)는 트랜지스터(M2)를 통하여 입력되는 전류에 대응하여 빛을 방출한다.

도 8과 같이 구성된 화소회로의 동작에 대하여 도 9를 참조하여 보다 자세히 설명한다.

도 9는 본 실시예에 따른 화소회로에 인가되는 신호선의 파형을 보여주는 도면이다.

먼저, 구간(T1)에서, 직전 주사선(Sn-1)에 로우 레벨의 주사 전압이 인가되면, 현재 셀의 트랜지스터(M3)가 턴온되어 트랜지스터(M1)는 다이오드 연결 상태가 된다. 따라서, 트랜지스터(M1)의 게이트 및 소스간 전압이 트랜지스터(M1)의 문턱전압(Vth)이 될 때까지 변하게 된다. 이때 트랜지스터(M1)의 소스가 전원(Vdd)에 연결되어 있으므로, 트랜지스터(M1)의 게이트 즉, 커패시터(Cvth)의 일전극(A)에 인가되는 전압은 전원전압(Vdd)과 문턱전압(Vth)의 합이 된다. 또한, 트랜지스터(M4)가 턴온되어 커패시터(Cvth)의 타전극(B)에는 전원(Vdd)이 인가되어, 커패시터(Cvth)에 전압(Vcvt)이 충전된다(수학식 1참조).

또한, 구간(T1)에서 N타입의 채널을 갖는 트랜지스터(M2)는 발광제어선(EMIn)의 로우레벨에 응답하여 차단되어, 트랜지스터(M1)에 흐르는 전류가 유기EL 소자(OLED)로 흐르는 것이 방지된다.

다음, 구간(T2)에서, 현재 주사선(Sn)이 로우레벨 신호를 인가하면, 현재 셀의 스위칭 트랜지스터(M6)가 온되고, 동시에 다음 셀의 트랜지스터들(M3, M4)이 온된다. 이 때, 다음 셀에서 누설전류에 의하여 유기EL 소자(OLED)가 발광하는 것을 방지하기 위하여 발광제어선(EMIn+1)에 로우레벨을 인가하여 다음셀의 N형 트랜지스터(M2)를 오프시키게 된다. 따라서 다음 발광제어선(EMIn+1)의 선택신호에 기초하여 동작하는 트랜지스터(M5)는 온된다.

이렇게 하여, 스위칭 트랜지스터(M5)와 스위칭 트랜지스터(M6)가 동시에 온 되어 데이터 전압(Vdata)이 노드(B)에 인가된다. 또한, 커패시터(Cvth)에는 트랜지스터(M1)의 문턱 전압(Vth)에 해당되는 전압이 충전되어 있으므로, 트랜지스터(M1)의 게이트에는 데이터 전압(Vdata)과 트랜지스터(M1)의 문턱 전압(Vth)의 합에 대응되는 전압이 인가된다. 이 때, 발광제어선(EMIn)은 로우레벨이 인가되어 트랜지스터(M2)는 차단된다.

그 다음, 구간(T3)에서, EMIn의 하이레벨에 응답하여 트랜지스터(M2)가 온되어 트랜지스터(M1)의 게이트-소스 전압(V_{GS})에 대응하는 전류(I_{OLED})가 유기EL 소자(OLED)에 공급되어, 유기 EL 소자(OLED)는 발광하게 된다.

본 실시예에서는 트랜지스터(M2)는 N형이고, 트랜지스터(M5)는 P형이지만, 트랜지스터(M2)는 P형이고, 트랜지스터(M5)는 N형일 수 있다.

이렇게 함으로써, 도 7에 도시된 화소회로는 현재 주사선과 다음 발광제어선에 각각 응답하는 트랜지스터(M5, M6)를 사용함으로써, 스위칭 트랜지스터를 통하여 흐를 수 있는 누설전류를 효과적으로 차단할 수 있다.

이에 더하여, 각 화소에 위치하는 트랜지스터(M1)의 문턱전압(V_{th})이 서로 다르더라도, 이 문턱 전압(V_{th})의 편차가 커패시터(C_{vth})에 의하여 보상되므로, 유기EL 소자(OLED)에 공급되는 전류는 일정하게 된다. 이로써, 화소의 위치에 따른 휘도 불균형 문제를 해결할 수 있다.

또한 구간(T1) 및 구간(T2) 동안에 트랜지스터(M2)가 차단되므로, 데이터가 충전되는 동안 누설전류가 흐르는 것을 차단하게 되므로 소비 전력을 줄일 수 있고 또한 블랙 계조를 정확하게 표현할 수 있다.

도 10은 도 8에 도시된 화소회로의 배치구조의 일 예를 보여주는 평면도이고, 도 11은 도 10의 II~II'의 단면도이다.

도 10 및 도 11에서와 같이, 절연 기판(1) 위에 산화 규소 등으로 이루어진 차단층(10)이 형성되고, 차단층(10) 위에 다결정 규소층(poly silicon layer)(21, 22, 23, 24, 25, 26)이 형성된다.

다결정 규소층(21)은 세로 방향으로 뻗어 있으며 현재 셀의 트랜지스터(M2)의 채널 영역을 형성하고, 다결정 규소층(21)과 연결되는 다결정 규소층(22)은 세로방향으로 두 개의 가지가 형성되도록 "ㄷ"자 형상이며 현재 셀의 트랜지스터(M3)의 채널 영역을 형성한다. 다결정 규소층(23)은 "ㄴ"자 형상으로 가로 방향에서 세로방향으로 꺾어져 있으며 현재 셀의 구동 트랜지스터(M1)의 채널영역과 직전 셀의 커패시터(C_{st})의 일전극을 형성한다. 다결정 규소층(24)은 "ㄴ"자 형상으로 세로 방향에서 가로 방향으로 꺾어져 있으며 직전 셀의 스위칭 트랜지스터(M5, M6)의 채널영역을 형성한다. 다결정 규소층(25)은 "ㄱ"자 형상으로 가로 방향에서 세로 방향으로 꺾어져 있으며 커패시터(C_{vth})의 일전극을 형성한다. 다결정 규소층(26)은 세로 방향으로 뻗어 있으며 현재 셀의 트랜지스터(M4)의 채널영역을 형성한다.

이렇게 형성된 다결정 규소층(21, 22, 23, 24, 25, 26) 위에 게이트절연막(30)이 형성된다.

게이트절연막(30) 위에 게이트 전극선들이 형성된다. 구체적으로, 직전 주사선(S_{n-1})에 대응하는 게이트전극(42), 발광 제어선(EM_{in})에 대응하는 게이트전극(41), 구동 트랜지스터(M1)의 게이트전극(43) 및 커패시터들(C_{st} , C_{vth})의 일전극을 형성하는 전극(44)이 게이트절연막(30) 위에 형성된다.

게이트전극(42)은 가로 방향으로 뻗어 있으며, 트랜지스터(M3) 및 트랜지스터(M4)의 게이트전극을 형성하고, 트랜지스터(M6)의 게이트전극을 형성한다. 게이트전극(41)은 가로 방향으로 클랭크() 형상이며, 트랜지스터(M2)의 게이트전극 및 트랜지스터(M5)의 게이트전극을 형성한다.

전극(44)의 한쪽 끝은 게이트절연막(30)을 관통하여 형성된 접촉구(31)를 통하여 다결정 규소층(24)에 연결되어 직전 셀의 트랜지스터(M6)의 드레인 전극에 연결되고, 다른 쪽 끝은 직전 셀의 커패시터들(C_{st} , C_{vth})의 일전극(B)을 형성한다.

게이트 전극(41, 42, 43, 44) 위에 층간절연막(50)이 형성된다. 층간 절연막(50) 위에는 전극(61) 전극선(62, 63, 66), 전원선(64) 및 데이터선(65)이 형성된다.

전극(61)은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(51)를 통하여 다결정 규소층(21)에 연결되어 트랜지스터(M2)의 드레인전극을 형성한다.

전극선(62)은 세로 방향으로 뻗어 있으며 아래 쪽 끝은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(58)를 통하여 다결정 규소층(21, 22)에 연결되어 트랜지스터(M2)의 소스전극 및 트랜지스터(M3)의 소스전극을 공통으로 형성한다. 전극선(62)의 위쪽 끝은 층간절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(54)를 통하여 다결정 규소층(23)에 연결되어 트랜지스터(M1)의 드레인전극을 형성한다.

전극선(63)은 세로 방향으로 뻗어 있으며, 위쪽 끝은 게이트절연막(30)을 관통하는 접촉구(57)를 통하여 다결정 규소층(23)에 연결되어 트랜지스터(M1)의 게이트전극을 형성하고, 접촉구(59)를 통하여 다결정 규소층(22)에 연결되어 트랜지스터(M3)의 드레인전극을 형성한다. 또 전극선(63)의 아래 쪽 끝은 은 충전절연막(50) 및 게이트절연막(30)을 관통하는 접촉구를 통하여 다결정 규소층(25)에 연결되어 현재 셀의 커패시터(Cvth)의 일전극(A)을 전기적으로 연결한다.

전원선(64)은 직전 셀, 현재 셀, 다음 셀 영역을 관통하여 연결되도록 세로방향으로 길게 뻗어 있으며, 충전절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(55)를 통하여 다결정 규소층(23)에 연결되어 트랜지스터(M1)의 소스전극을 형성하고, 충전절연막(50) 및 게이트절연막(30)을 관통하는 접촉구를 통하여 다결정 규소층(26)에 연결되어 트랜지스터(M4)의 드레인전극을 형성한다.

데이터선(65)은 충전절연막(50) 및 게이트절연막(30)을 관통하는 접촉구(56)를 통하여 다결정 규소층(24)에 연결되어 트랜지스터(M5)의 소스전극을 형성한다.

전극선(66)은 충전절연막(50)을 관통하는 접촉구와, 충전절연막(50) 및 게이트절연막(30)을 관통하는 접촉구를 통하여 다결정 규소층(26)의 소스영역과 게이트전극(44)을 전기적으로 연결하여 현재 셀의 커패시터들(Cst, Cvth)의 일전극(B)을 형성한다.

이와 같이 두 개의 스위칭 트랜지스터(M5, M6)를 직렬로 연결하고 게이트전극을 현재 주사선(Sn)과 다음 발광제어선(EMIn+ 1)에 연결함으로써, 도 6에서 요구되던 추가공간(A)이 필요 없게 되어 개구율이 증가될 수 있다.

이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 실시예와 같은 구조에 한정되는 것은 아니고 이중 게이트 스위칭 트랜지스터의 동작이 인접한 화소의 다른 제어선에 기초하여 동작하는 구조를 포함하는 것이다. 또한 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

본 발명에 따르면, 두 개의 스위칭 트랜지스터(M5, M6)를 직렬로 연결하고 게이트전극을 다음 발광제어선(EMIn+ 1)과 현재 주사선(Sn)에 각각 연결함으로써, 주사선이 차지하는 공간이 감소되어 개구율이 증가된다.

이에 더하여, 본 발명에 따르면, 현재 주사선과 다음 발광제어선에 각각 응답하는 트랜지스터(M5) 및 트랜지스터(M6)를 사용함으로써, 스위칭 트랜지스터를 통하여 흐를 수 있는 누설전류를 효과적으로 차단할 수 있다.

또한, 각 화소에 위치하는 트랜지스터(M1)의 문턱전압(Vth)이 서로 다르더라도, 이 문턱 전압(Vth)의 편차가 커패시터(Cvth)에 의하여 보상되므로, 유기EL 소자(OLED)에 공급되는 전류는 일정하게 된다. 이로써, 화소의 위치에 따른 휘도 불균형 문제를 해결할 수 있다.

또한, 구간(T1) 및 구간(T2) 동안에 트랜지스터(M2)가 차단되므로, 데이터가 충전되는 동안 누설전류가 흐르는 것을 차단하게 되므로 소비 전력을 줄일 수 있고 또한 블랙 계조를 정확하게 표현할 수 있다.

(57) 청구의 범위

청구항 1.

선택 신호를 전달하는 제1 주사선 및 제2 주사선을 포함하는 복수의 주사선, 상기 주사선에 절연되어 교차하며 데이터 신호를 전달하는 복수의 데이터선, 상기 주사선과 상기 데이터선에 각각 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

상기 데이터선에 직렬로 연결되는 제1 및 제2 스위칭 소자,

상기 제1 및 제2 스위칭 소자를 통하여 상기 데이터선으로부터 전달되는 데이터 신호에 대응하는 전압을 충전하는 저장 소자,

상기 저장소자에 충전된 전압에 대응하는 전류를 출력하는 제1 트랜지스터, 그리고

상기 제1 트랜지스터로부터 출력되는 전류에 대응하는 빛을 발광하는 발광 소자를 포함하며,

상기 제1 주사선에 연결된 화소회로의 상기 제1 및 제2 스위칭 소자 중 어느 하나는 상기 제1 주사선으로부터의 선택 신호에 응답하여 턴온되며, 나머지 하나는 제2 주사선에 연결된 화소 회로의 동작을 제어하는 제1 제어 신호에 응답하여 턴온되는 발광 표시 장치.

청구항 2.

제1항에 있어서,

상기 화소회로는,

상기 발광소자와 상기 제1 트랜지스터 사이에 연결되어 상기 제1 트랜지스터로부터 출력되는 전류를 차단하는 제3 스위칭 소자를 더 포함하고,

상기 제3 스위칭 소자는 상기 제1 제어신호에 응답하여 동작되는 발광 표시장치.

청구항 3.

제2항에 있어서,

상기 제1 제어신호는, 제1 주사선으로부터 선택신호가 인가되는 동안 상기 제3 스위칭 소자를 차단하는 발광 표시장치.

청구항 4.

제2항에 있어서,

상기 제3 스위칭 소자는 상기 제1 및 제2 스위칭 소자 중에서 상기 제1 제어신호에 응답하여 턴온되는 스위칭 소자와 서로 다른 타입의 채널을 갖는 발광 표시장치.

청구항 5.

제2항에 있어서,

상기 저장소자는, 상기 제1 트랜지스터의 문턱전압에 대응하는 전압을 충전하는 제1 커패시터; 및

상기 제1 커패시터와 직렬로 연결되는 제2 커패시터를 포함하는 발광 표시 장치.

청구항 6.

제5항에 있어서,

상기 제1 및 제2 커패시터는 상기 제1 트랜지스터의 게이트와 소스 사이에 전기적으로 연결되며,
 상기 화소회로는 제2 제어신호에 응답하여 상기 제1 트랜지스터를 다이오드 연결시키는 제4 스위칭 소자; 및
 상기 제1 커패시터와 병렬 연결되며 상기 제2 제어신호에 응답하여 턴온되는 제5 스위칭 소자를 더 포함하는 발광 표시 장치.

청구항 7.

제6항에 있어서,
 상기 제2 제어신호는 상기 제1 주사선에 인접한 제3 주사선으로부터의 선택신호인 발광 표시 장치.

청구항 8.

제7항에 있어서,
 상기 제1 제어신호는 상기 제1 주사선 및 제3 주사선으로부터 선택신호가 인가되는 동안 상기 제3 스위칭 소자를 차단하는 발광 표시 장치.

청구항 9.

제1항 내지 제7항 중 어느 한 항에 있어서,
 상기 제1 및 제2 스위칭 소자는 이중 게이트 트랜지스터인 발광 표시 장치.

청구항 10.

발광소자를 각각 포함하는 복수의 화소 영역이 형성되어 있는 발광 표시 장치에 있어서,
 상기 하나의 화소 영역은,
 제1 방향으로 뻗어 있으며 선택 신호를 전달하는 제1 전극;
 상기 제1 전극과 실질적으로 동일한 방향으로 뻗어 있으며 제어 신호를 전달하는 제2 전극;
 제2 방향으로 뻗어 있어 상기 제1 및 제2 전극과 절연되어 교차하며, 화상을 나타내는 데이터 신호를 전달하는 데이터 전극; 및
 상기 제1 전극 및 상기 화소 영역과 인접한 화소 영역의 상기 제2 전극에 절연되어 교차하며, 일단이 상기 데이터 전극과 접촉구를 통하여 연결되는 제1 반도체층을 포함하며,
 상기 데이터 전극과 접촉구를 통하여 연결되는 제1 반도체층의 일단이 드레인 또는 소스 전극으로 동작하고 상기 제1 전극과 제2 전극이 게이트 전극으로 동작하는 제1 트랜지스터가 적어도 하나 존재하는 발광 표시 장치.

청구항 11.

제10항에 있어서,

상기 제2 전극에 절연되어 형성되며, 일단이 상기 발광소자의 일 전극과 접촉구를 통하여 연결되는 제2 반도체층을 포함하며,

상기 발광소자의 일 전극과 접촉구를 통하여 연결되는 제2 반도체층의 일단은 드레인 전극으로 동작하고 상기 제2 전극이 게이트 전극으로 동작하는 제2 트랜지스터가 존재하는 발광 표시 장치.

청구항 12.

제11항에 있어서,

상기 화소 영역과 인접한 화소 영역의 상기 제1 전극과 상기 제2 전극은 서로 인접하여 배치되는 발광 표시 장치.

청구항 13.

제11항에 있어서,

상기 제1 반도체층과 상기 제2 반도체층은 서로 다른 타입의 트랜지스터를 형성하는 반도체층인 발광 표시 장치.

청구항 14.

제10항 내지 제13항 중 어느 한 항에 있어서,

상기 제1 트랜지스터는 상기 제1 전극 및 상기 제2 전극이 이중 게이트 전극으로 동작하는 발광 표시장치.

청구항 15.

선택 신호를 전달하는 복수의 주사선, 데이터 신호를 전달하는 복수의 데이터선, 상기 주사선과 상기 데이터선에 연결되는 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 발광하는 발광 소자;

제1 전극, 상기 제1 전극에 전기적으로 연결되는 제2 전극 및 상기 제1 스위칭 소자에 전기적으로 연결되는 제3 전극을 구비하고, 상기 제1 전극 및 제2 전극 간에 인가되는 전압에 대응하는 전류를 상기 제3 전극으로 출력하는 제1 트랜지스터(M1);

제1 제어신호에 응답하여 상기 트랜지스터를 다이오드 연결시키는 제1 스위칭 소자(M3);

일전극이 상기 트랜지스터의 제2 전극에 접속되는 제1 커패시터(Cvth);

상기 제1 전극과 상기 제1 커패시터의 타전극 사이에 접속되는 제2 커패시터(Cst);

상기 제1 제어신호에 응답하여 턴온되어 전원과 상기 제1 커패시터의 타전극을 전기적으로 연결하는 제2 스위칭 소자(M4); 및

상기 주사선의 선택신호 및 상기 제2 제어신호에 각각 응답하는 이중 게이트 전극을 가지며, 상기 데이터선에 인가되는 데이터신호를 상기 제1 커패시터의 타전극으로 인가하는 제2 트랜지스터(M5, M6)

를 포함하는 발광 표시 장치.

청구항 16.

제15항에 있어서,

상기 제2 제어신호는 상기 화소회로에 인접한 화소회로의 주사선인 발광 표시 장치.

청구항 17.

제15항에 있어서,

제3 제어신호에 응답하여 상기 발광 소자로 인가되는 전류를 차단하는 제3 스위칭 소자(M2)를 더 포함하는 발광 표시 장치.

청구항 18.

제17항에 있어서,

상기 제3 제어신호는, 상기 주사선 및 상기 화소회로에 인접한 화소회로의 주사선으로부터 선택신호가 인가되는 동안에 상기 제3 스위칭 소자를 차단하는 발광 표시 장치.

청구항 19.

제17항에 있어서,

상기 제3 스위칭 소자는 상기 제2 트랜지스터와 서로 다른 타입의 채널을 갖는 발광 표시장치.

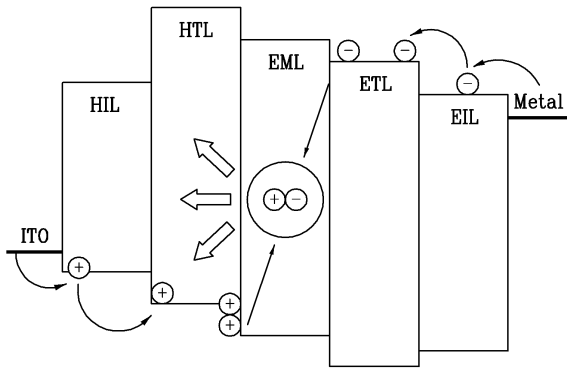
청구항 20.

제17항 내지 제19항 중 어느 한 항에 있어서,

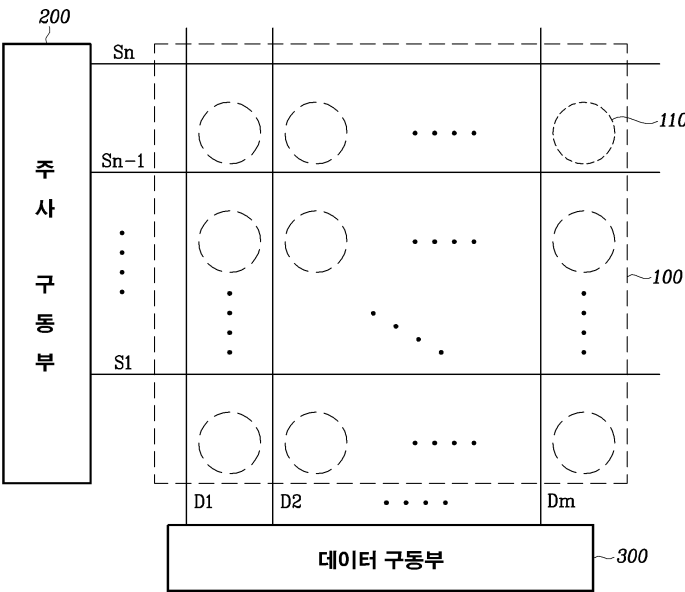
상기 제2 제어신호는 상기 화소회로에 인접한 다른 화소회로의 제3 제어신호인 발광 표시 장치.

도면

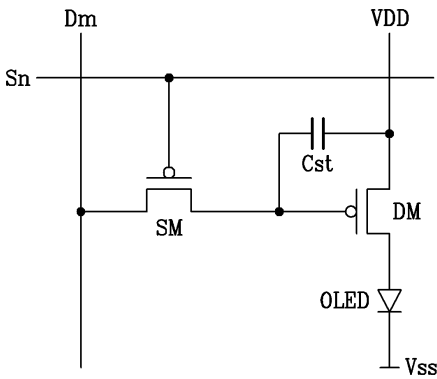
도면1



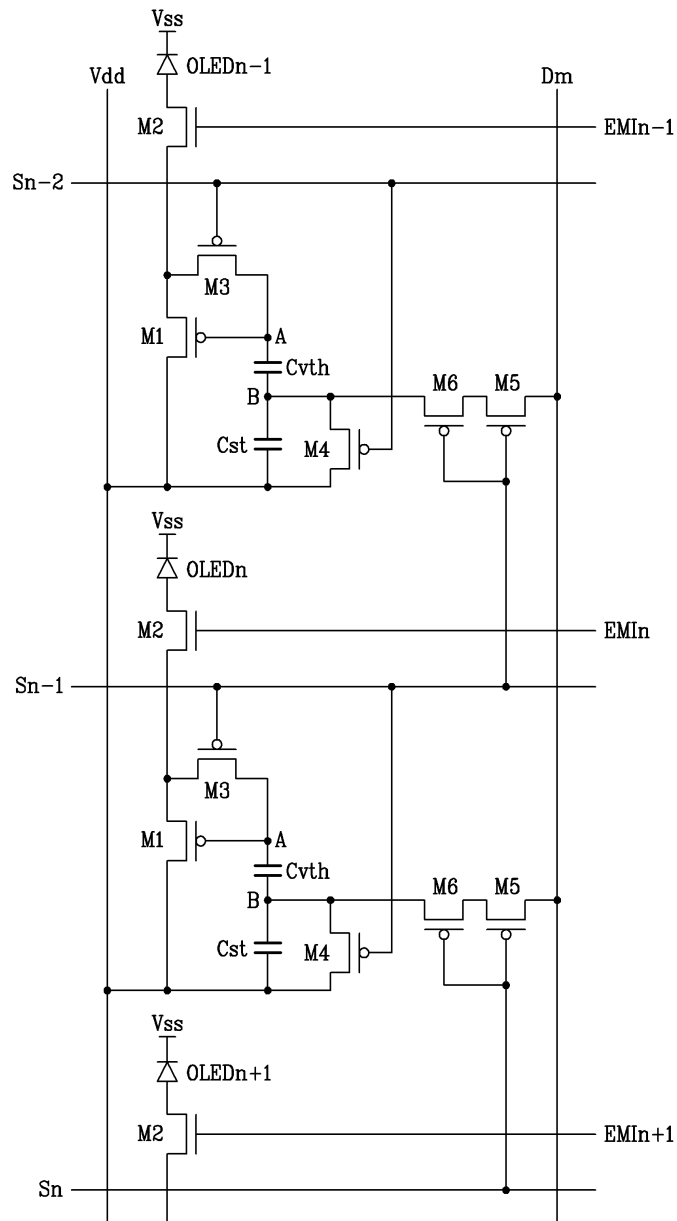
도면2



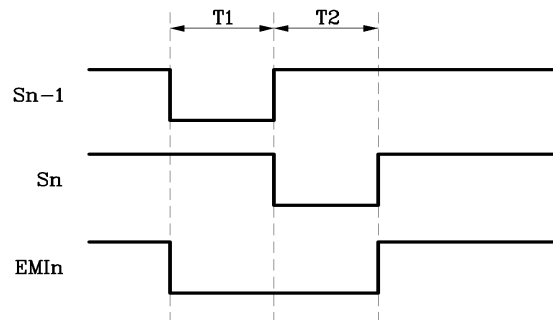
도면3



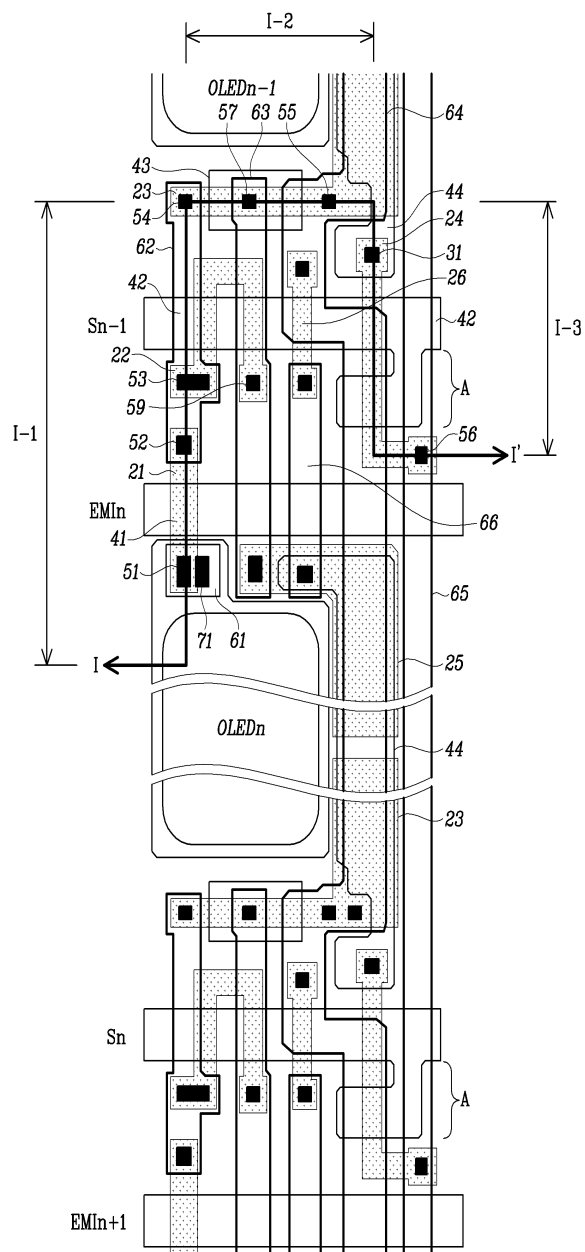
도면4



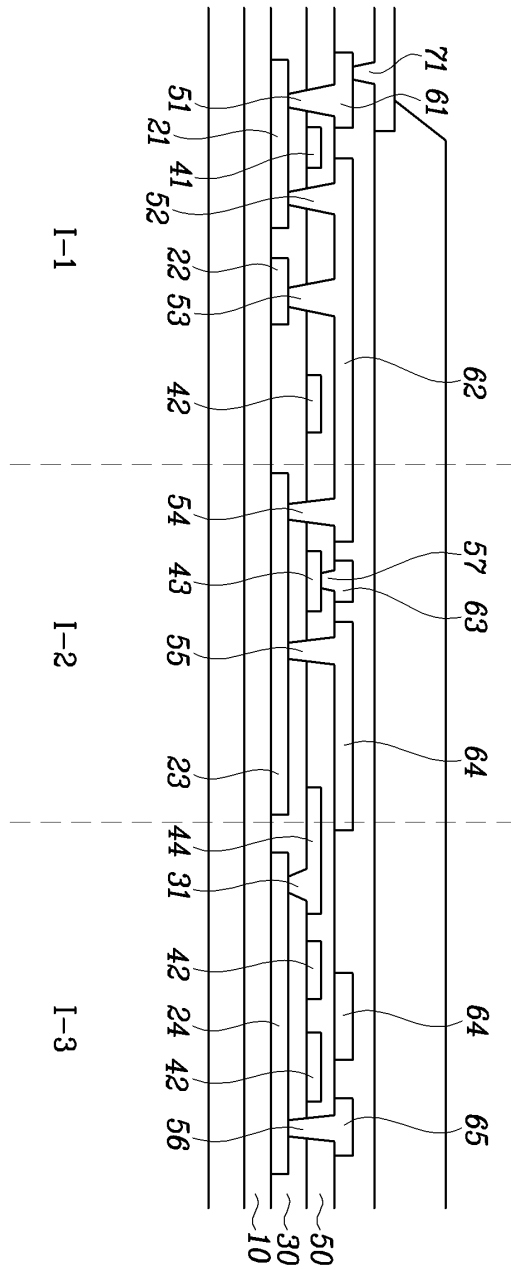
도면5



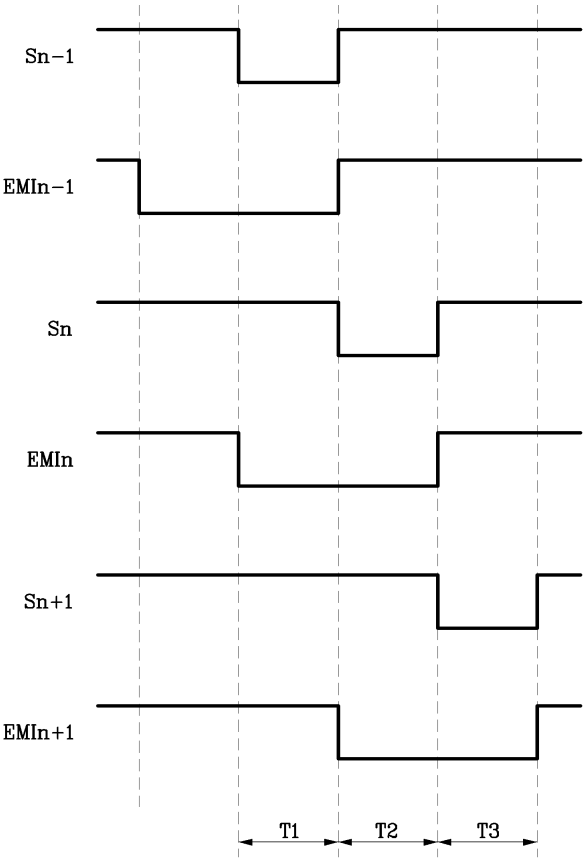
도면6



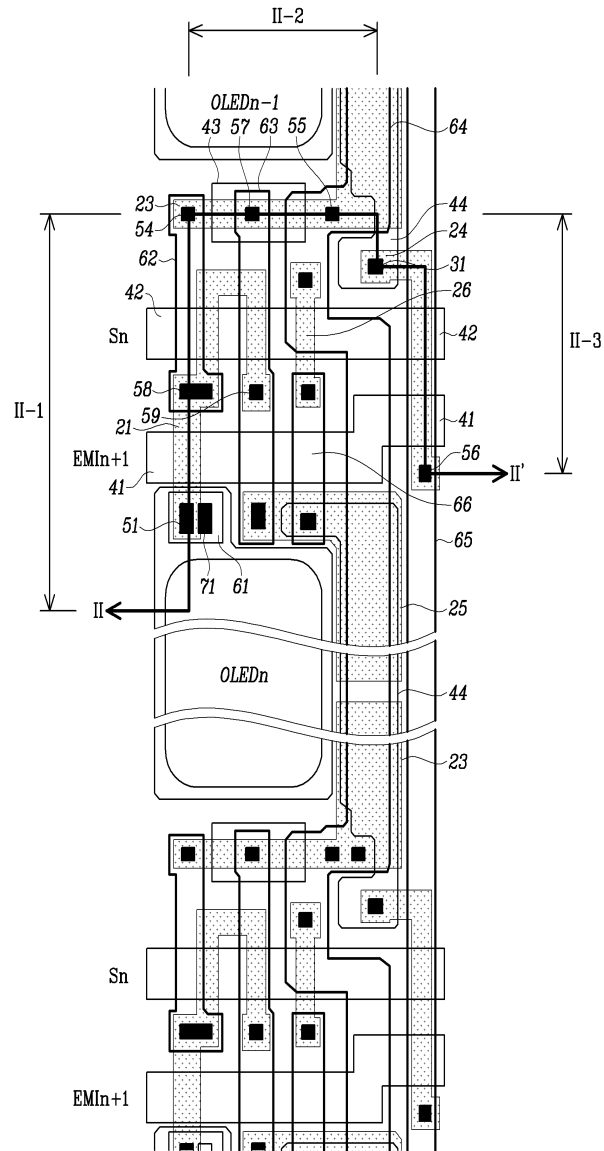
도면7



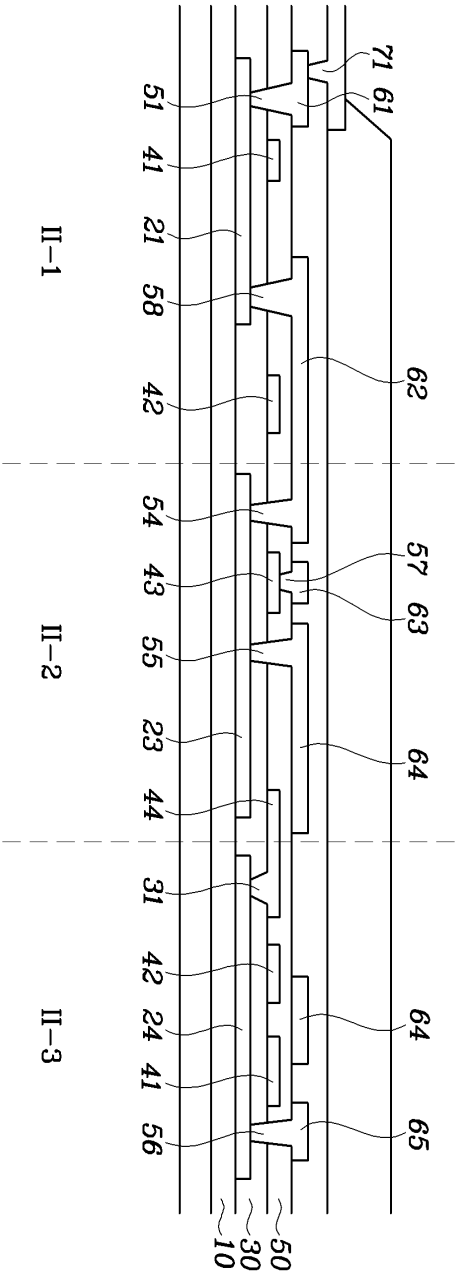
도면9



도면10



도면11



专利名称(译)	发光显示		
公开(公告)号	KR1020050090666A	公开(公告)日	2005-09-14
申请号	KR1020040015858	申请日	2004-03-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM YANGWAN 김양완 KWAK WONKYU 곽원규		
发明人	김양완 곽원규		
IPC分类号	G09G3/30 G09G5/00 H05B33/00 H01L51/50 H05B33/14 G09G3/20 H01L29/786		
CPC分类号	G09G3/30 H01L27/3262 H05B33/00 G09G2300/0852 G09G2300/0861 G09G2320/043 G09G2320/0214 G09G3/3233 G09G2300/0819		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR100684712B1		
外部链接	Espacenet		

摘要(译)

本发明提供了一种发光显示装置，包括像素电路，该像素电路使用响应于所施加的控制信号的2个或更多个的开关元件来传送数据信号。根据本发明的发光显示装置的像素电路包括串联连接到2的数据线的第一和第二开关元件。对应于电荷量的电流对应于通过该第一和第二开关元件从数据线传送的数据信号。并且，在蓄电池中蓄积电荷，并且输出驱动晶体管在蓄电池中蓄积的电荷。对应于发光器件的光是该电流被辐射。这里，响应于来自第一扫描线的选择信号，接通第一和第二开关元件中的任何一个。并且它响应于控制连接到第二扫描线的像素电路的操作的控制信号而导通。有机电致发光，有机EL，OLED，像素电路，扫描线。

