(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G09G 3/30

(11) 공개번호 10-2004-0085654
(43) 공개일자 2004년10월08일

(21) 출원번호 10-2003-0020433
(22) 출원일자 2003년04월01일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 권오경
서울특별시송파구신천동장미아파트14동1102호

(74) 대리인 유미특허법인

심사청구 : 있음

(54) 발광 표시 장치 및 그 표시 패널과 구동 방법

요약

유기 전계발광 표시 장치의 화소 회로에 구동 트랜지스터, 제1 내지 제4 스위칭 소자, 그리고 유기 전계발광 소자가 형성되어 있다. 구동 트랜지스터는 발광 소자를 구동하기 위한 전류를 출력하며, 제1 스위칭 소자는 주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 전류를 구동 트랜지스터로 전달한다. 제2 스위칭 소자는 제1 제어 신호에 응답하여 구동 트랜지스터를 다이오드 형태로 연결하며, 제3 스위칭 소자는 제2 제어 신호에 응답하여 동작한다. 제4 스위칭 소자는 제3 제어 신호에 응답하여 구동 트랜지스터로부터의 구동 전류를 유기 전계발광 소자로 전달하며, 유기 전계발광 소자는 구동 전류에 따라 빛을 발광한다. 제3 스위칭 소자가 온 상태일 때, 구동 트랜지스터의 게이트와 소스 사이에 제1 저장 소자가 형성된다. 그리고 제3 스위칭 소자가 오프 상태일 때 구동 트랜지스터의 게이트와 소스 사이에 제2 저장 소자가 형성된다. 먼저, 데이터 전류에 대응하는 제1 전압이 제1 저장 소자에 인가된 후, 제1 트랜지스터의 문턱 전압에 대응하는 제2 전압이 제2 저장 소자에 인가된다. 다음, 제1 및 제2 전압에 의해 제1 저장 소자에 저장된 제3 전압이 구동 트랜지스터에 인가되어 구동 전류가 생성된다.

대표도

도 5

색인어

유기 EL, 커패시터, 트랜지스터, 커플링, 문턱 전압, 전류 구동

명세서

도면의 간단한 설명

도 1은 유기 전계발광 소자의 개념도이다.

도 2는 종래의 전압 기입 방식의 화소 회로의 등가 회로도이다.

도 3은 종래의 전류 기입 방식의 화소 회로의 등가 회로도이다.

도 4는 본 발명의 실시예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 5, 도 7 및 도 9는 각각 본 발명의 제1, 제2 및 제3 실시예에 따른 화소 회로의 등가 회로도이다.

도 6 및 도 8은 각각 도 5 및 도 7의 화소 회로를 구동하기 위한 구동 파형도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광 표시 장치와 그 표시 패널 및 그 구동 방법에 관한 것으로, 특히 유기 전계발광(electroluminescent, 이하 EL이라 함) 표시 장치에 관한 것이다.

일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, N×M개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 도 1에 나타낸 바와 같이 애노드(ITO), 유기 박막, 캐소드 레이어(metal)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, TFT) 또는 MOSFET를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터와 커패시터를 각 ITO(indium tin oxide) 화소 전극에 접속하여 커패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 커패시터에 전압을 유지시키기 위해 인가되는 신호의 형태에 따라 능동 구동 방식은 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 나누어진다.

아래에서는 도 2 및 도 3을 참조하여 종래 기술에 따른 전압 및 전류 기입 방식의 유기 EL 표시 장치에 대하여 설명한다.

도 2는 유기 EL 소자를 구동하기 위한 종래의 전압 기입 방식의 화소 회로로 서, N×M개의 화소 중 하나를 대표적으로 도시한 것이다. 도 2를 참조하면, 유기 EL 소자(OLED)에 트랜지스터(M1)가 연결되어 발광을 위한 전류를 공급한다. 트랜지스터(M1)의 전류량은 스위칭 트랜지스터(M2)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이때, 인가된 전압을 일정 기간 유지하기 위한 커패시터(C1)가 트랜지스터(M1)의 소스와 게이트 사이에 연결되어 있다. 트랜지스터(M2)의 게이트에는 주사선(S_n)이 연결되어 있으며, 소스 측에는 데이터선(D_m)이 연결되어 있다.

이와 같은 구조의 화소의 동작을 살펴보면, 스위칭 트랜지스터(M2)의 게이트에 인가되는 선택 신호에 의해 트랜지스터(M2)가 턴온 되면, 데이터선(D_m)으로부터의 데이터 전압이 트랜지스터(M1)의 게이트에 인가된다. 그러면 커패시터(C1)에 의해 게이트와 소스 사이에 충전된 전압(V_{GS})에 대응하여 트랜지스터(M2)에 전류(I_{OLED})가 흐르고, 이 전류(I_{OLED})에 대응하여 유기 EL 소자(OLED)가 발광한다.

이때, 유기 EL 소자(OLED)에 흐르는 전류는 다음의 수학식 1과 같다.

수학식 1

$$I_{OELD} = \frac{\beta}{2}(V_{GS} - V_{TH})^2 = \frac{\beta}{2}(V_{DD} - V_{DATA} - |V_{TH}|)^2$$

여기서, I_{OLED}는 유기 EL 소자(OLED)에 흐르는 전류, V_{GS}는 트랜지스터(M1)의 소스와 게이트 사이의 전압, V_{TH}는 트랜지스터(M1)의 문턱전압, V_{DATA}는 데이터 전압, β는 상수 값을 나타낸다.

수학식 1에 나타낸 바와 같이, 도 2에 도시한 화소 회로에 의하면 인가되는 데이터 전압에 대응하는 전류가 유기 EL 소자(OELD)에 공급되고, 공급된 전류에 대응하여 유기 EL 소자가 발광하게 된다. 이때, 인가되는 데이터 전압은 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그런데 이와 같은 종래의 전압 기입 방식의 화소 회로에서는 제조 공정의 불균일성에 의해 생기는 박막 트랜지스터의 문턱 전압(V_{TH}) 및 전자 이동도(electron mobility)의 편차로 인해 고계조를 얻기 어렵다는 문제점이 있다. 예를 들어, 3V로 화소의 박막 트랜지스터를 구동하는 경우 8비트(256) 계조를 표현하기 위해서는 12mV(=3V/256) 간격으로 박막 트랜지스터의 게이트에 전압을 인가해야 하는데, 만일 제조 공정의 분균일로 인한 박막 트랜지스터의 문턱 전압의 편차가 100㎷인 경우에는 고계조를 표현하기 어려워진다. 또한 이동도의 편차로 인해 수학식 1에서의 β값이 달라지므로 더욱 고계조를 표현하기 어렵게 된다.

이에 반해 전류 기입 방식의 화소 회로는 화소 회로에 전류를 공급하는 전류원이 패널 전체를 통해 균일하다고 하면 각 화소내의 구동 트랜지스터가 불균일한 전압-전류 특성을 갖는다 하더라도 균일한 디스플레이 특성을 얻을 수 있다.

도 3은 유기 EL 소자를 구동하기 위한 종래의 전류 기입 방식의 화소 회로로서, N×M개의 화소 중 하나를 대표적으로 도시한 것이다. 도 3을 참조하면, 유기EL 소자(OLED)에 트랜지스터(M1)가 연결되어 발광을 위한 전류를 공급하며, 트랜지스터(M1)의 전류량은 트랜지스터(M2)를 통해 인가되는 데이터 전류에 의해 제 어되도록 되어있다.

먼저, 주사선(S_n)으로부터의 선택 신호에 의해 트랜지스터(M2, M3)가 턴온되면, 트랜지스터(M1)는 다이오드 연결 상태가 되고 데이터선(D_m)으로부터의 데이터 전류(I_{DATA})에 대응하는 전압이 커패시터(C1)에 저장된다. 다음, 주사선(S_n)으로부터의 선택 신호가 하이 레벨이 되어 트랜지스터(M2, M3)가 턴오프되고, 주사선(E_n)으로부터의 발광 신호가 로우 레벨이 되어 트랜지스터(M4)가 턴온된다. 그러면 전원 전압(VDD)으로부터 전원이 공급되고 커패시터(C1)에 저장된 전압에 대응하는 전류가 유기 EL 소자(OLED)로 흘러 발광이 이루어진다. 이때, 유기 EL 소자(OLED)에 흐르는 전류는 수학식 2와 같다.

수학식 2

$$I_{OLED} = \frac{\beta}{2}(V_{GS} - V_{TH})^2 = I_{DATA}$$

여기서, V_{GS}는 트랜지스터(M1)의 소스와 게이트 사이의 전압, V_{TH}는 트랜지스터(M1)의 문턱전압, 는 상수 값을 나타낸다.

수학식 2에서 나타낸 바와 같이 종래의 전류 픽셀회로에 의하면, 유기 EL 소자에 흐르는 전류(I_{OLED})는 데이터 전류(I_{DATA})와 동일하므로 기입 전류원이 패널 전체를 통해 균일하다고 하면 균일한 특성을 얻을 수 있게 된다. 그런데 유기 EL 소자에 흐르는 전류(I_{OLED})는 미세 전류이므로, 미세 전류(I_{DATA})로서 화소 회로를 제어 해야 하므로 데이터선을 충전하는데 시간이 많이 걸린다는 문제점이 있다. 예를 들어, 데이터선 부하 커패시턴스가 30pF이라 가정할 경우에 수십nA에서 수백nA 정도의 데이터 전류로 데이터선의 부하를 충전하려면 수㎳의 시간이 필요하다. 이는 수십μs 수준인 라인 시간(line time)을 고려 해볼 때 충전 시간이 충분하지 못하다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 트랜지스터의 문턱 전압이나 이동도를 보상할 수 있으며 데이터선을 충분히 충전시킬 수 있는 발광 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

본 발명에 따른 발광 표시 장치에는, 화상 신호를 나타내는 데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 그리고 데이터선과 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로가 형성되어 있다. 화소 회로는 발광 소자, 제1 트랜지스터, 제1 내지 제3 스위칭 소자, 제1 및 제2 저장 소자를 포함한다. 제1 트랜지스터는 발광 소자를 발광시키기 위한 구동 전류를 공급하며 제1 및 제2 주 전극과 제어 전극을 가지며, 제1 스위칭 소자는 제1 제어 신호에 응답하여 제1 트랜지스터를 다이오드 형태로 연결시킨다. 제2 스위칭 소자는 주사선으로부터의 제1 선택 신호에 응답하여 데이터선으로부터의 데이터 신호를 전달하며, 제3 스위칭 소자는 제3 제

어 신호에 응답하여 제1 트랜지스터로부터의 구동 전류를 발광 소자로 전달한다. 제1 저장 소자는 제2 제어 신호에 응답하여 제2 스위칭 소자로부터의 데이터 전류에 대응하는 제1 전압을 저장하고, 제2 저장 소자는 제2 제어 신호의 디스에이블 레벨에 응답하여 제1 트랜지스터의 문턱 전압에 대응하는 제2 전압을 저장한다. 그리고 제1 저장 소자에 제1 전압이 인가된 후 제2 저장 소자에 제2 전압이 인가되며, 제1 및 제2 저장 소자의 커플링에 의해 제1 저장 소자에 저장된 제3 전압이 제1 트랜지스터에 인가되어 구동 전류가 출력된다.

화소 회로는 제2 제어 신호에 응답하여 턴온되며 제1 트랜지스터의 제어 전극에 제1단이 연결되는 제4 스위칭 소자를 더 포함하는 것이 바람직하다. 이때, 제4 스위칭 소자가 턴온되어 제1 기억 소자가 형성되며 제4 스위칭 소자가 턴오프되어 제2 기억 소자가 형성된다.

그리고 제2 저장 소자는 제1 트랜지스터의 제어 전극과 제1 주 전극 사이에 연결되는 제1 커패시터에 의해 형성되며, 제1 저장 소자는 제1 트랜지스터의 제1 주 전극과 제4 스위칭 소자의 제2단 사이에 연결되는 제2 커패시터와 제1 커패시터의 병렬 연결에 의해 형성될 수 있다.

또는, 제1 저장 소자는 제4 스위칭 소자의 제2단과 제1 트랜지스터의 제1 주 전극 사이에 연결되는 제1 커패시터에 의해 형성되며, 제2 저장 소자는 제4 스위칭 소자의 제2단과 제1 트랜지스터의 제어 전극 사이에 연결되는 제2 커패시터와 제1 커패시터의 직렬 연결에 의해 형성될 수 있다.

그리고 제1 제어 신호는 제1 선택 신호 및 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성될 수 있다. 이때, 제1 스위칭 소자는, 제1 선택 신호에 응답하여 제1 트랜지스터를 다이오드 형태로 연결시키는 제2 트랜지스터 및 제2 선택 신호에 응답하여 제1 트랜지스터를 다이오드 형태로 연결시키는 제3 트랜지스터를 포함하는 것이 바람직하다.

제2 제어 신호는 제1 선택 신호 및 제3 제어 신호로 형성될 수 있다. 이때, 화소 회로는 제4 스위칭 소자에 병렬로 연결되는 제5 스위칭 소자를 더 포함하고, 제4 및 제5 스위칭 소자는 각각 제1 선택 신호 및 제3 제어 신호에 응답하여 턴온되는 것이 바람직하다.

본 발명에 따르면, 주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 전류를 전달하는 스위칭 소자, 데이터 전류에 대응하여 구동 전류를 출력하는 트랜지스터, 그리고 트랜지스터로부터의 구동 전류에 대응하여 빛을 발광하는 발광 소자를 포함하는 화소 회로가 형성되어 있는 발광 표시 장치를 구동하는 방법이 제공된다. 먼저, 스위칭 소자로부터의 데이터 전류에 대응하는 제1 전압을 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되는 제1 저장 소자에 인가하고, 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되는 제2 저장 소자에 트랜지스터의 문턱 전압에 대응하는 제2 전압을 인가한다. 다음, 제1 및 제2 저장 소자를 커플링하여 트랜지스터의 제어 전극과 제1 주 전극 사이의 전압을 제3 전압으로 하고, 트랜지스터로부터의 구동 전류를 발광 소자로 전달한다. 이때, 트랜지스터로부터의 구동 전류는 제3 전압에 대응하여 결정된다.

본 발명에 따른 발광 표시 장치의 표시 패널에는 화상 신호를 나타내는 데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 그리 고 데이터선과 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로가 형성되어 있다. 화소 회로는 발광 소자, 제1 트랜지스터, 제1 내지 제4 스위칭 소자, 제1 및 제2 저장 소자를 포함한다. 제1 트랜지스터는 발광 소자를 구동하기 위한 전류를 출력하며, 제1 스위칭 소자는 주사선으로부터의 제1 선택 신호에 응답하여 데이터선으로부터의 데이터 전류를 제1 트랜지스터로 전달한다. 제2 스위칭 소자는 제1 제어 신호에 응답하여 제1 트랜지스터를 다이오드 형태로 연결하며, 제3 스위칭 소자는 제2 제어 신호에 응답하여 동작한다. 제4 스위칭 소자는 제3 제어 신호에 응답하여 트랜지스터로부터의 구동 전류를 발광 소자로 전달한다. 제1 저장 소자는 제3 스위칭 소자가 온 상태일 때 제1 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되며, 제2 저장 소자는 제3 스위칭 소자가 오프 상태일 때 제1 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성된다. 이 표시 패널은 데이터 전류에 대응하는 제1 전압이 제1 저장 소자에 인가되는 제1 구간, 제1 트랜지스터의 문턱 전압에 대응하는 제2 전압이 제2 저장 소자에 인가되는 제2 구간, 그리고 제1 및 제2 전압에 의해 제1 저장 소자에 저장된 제3 전압에 의해 구동 전류가 생성되는 제3 구간 순으로 구동된다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략 하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다.

이제 본 발명의 실시예에 따른 유기 EL 표시 장치 및 그 화소 회로와 구동 방법에 대하여 도면을 참고로 하여 상세하

게 설명한다.

먼저, 도 4를 참조하여 본 발명의 실시예에 따른 유기 EL 표시 장치에 대하여 자세하게 설명한다. 도 4는 본 발명의 실시예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 4에 나타낸 바와 같이, 본 발명의 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 패널(10), 주사 구동부(20) 및 데이터 구동부(30)를 포함한다.

유기 EL 표시 패널(10)은 행 방향으로 뻗어 있는 복수의 데이터선(D_1-D_M), 열 방향으로 뻗어 있는 복수의 주사선(S_1-S_N, E_1-E_N) 및 복수의 화소 회로(11)를 포함한다. 데이터선(D_1-D_M)은 화상 신호를 나타내는 데이터 신호를 화소 회로(11)로 전달하며, 주사선(S_1-S_N)은 선택 신호를 화소 회로(11)로 전달한다. 화소 회로(11)는 이웃한 두 데이터선(D_1-D_M)과 이웃한 두 주사선(S_1-S_N)에 의해 정의되는 화소 영역에 형성되어 있다. 또한 주사선(E_1-E_N)은 화소 회로(11)의 발광을 제어하는 발광 신호를 전달한다.

주사 구동부(20)는 주사선(S_1-S_N, E_1-E_N)에 각각 선택 신호와 발광 신호를 순차적으로 인가하며, 데이터 구동부(30)는 데이터선(D_1-D_M)에 화상 신호를 나타내는 데이터 전류를 인가한다.

주사 구동부(20) 및/또는 데이터 구동부(30)는 표시 패널(10)에 전기적으로 연결될 수 있으며 또는 표시 패널(10)에 접착되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또는 표시 패널(10)에 접착되어 전기적으로 연결되어 있는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있으며, 이를 CoF(chip on flexible board, chip on film) 방식이라 한다. 이와는 달리 주사 구동부(20) 및/또는 데이터 구동부(30)는 표시 패널의 유리 기판 위에 직접 장착될 수도 있으며, 또는 유리 기판 위에 주사선, 데이터선 및 박막 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로와 대체될 수도 직접 장착될 수도 있다. 이를 CoG(chip on glass) 방식이라 한다.

아래에서는 도 5 및 도 6을 참조하여 본 발명의 제1 실시예에 따른 유기 EL 표시 장치의 화소 회로(11)에 대하여 상세하게 설명한다. 도 5는 본 발명의 제1 실시예에 따른 화소 회로의 등가 회로도이며, 도 6은 도 5의 화소 회로를 구동하기 위한 구동 파형도이다. 그리고 도 5에서는 설명의 편의상 m번째 데이터선(D_m)과 n번째 주사선(S_n)에 연결된 화소 회로만을 도시하였다.

도 5에 나타낸 바와 같이, 본 발명의 제1 실시예에 따른 화소 회로(11)는 유 기 EL 소자(OLED), 트랜지스터(M1-M7) 및 커패시터(C1, C2)를 포함하며, 트랜지스터(M1-M7)는 PMOS 트랜지스터로 형성되어 있다. 이러한 트랜지스터는 표시 패널(10)의 유리 기판 위에 형성되는 게이트 전극, 드레인 전극 및 소스 전극을 각각 제어 전극 및 2개의 주(main) 전극으로 가지는 박막 트랜지스터인 것이 바람직하다.

트랜지스터(M1)는 전원 전압(VDD)에 소스가 연결되고 트랜지스터(M5)에 게이트가 연결되어 있으며, 트랜지스터(M1)의 게이트와 드레인 사이에는 트랜지스터(M3)가 연결되어 있다. 트랜지스터(M1)는 게이트와 소스 사이에 걸리는 전압(V_{GS})에 대응하는 전류(I_{OLED})를 출력한다. 트랜지스터(M3)는 (n+1)번째 행에 위치한 화소 회로에 연결된 주사선(S_{n+1})으로부터의 선택 신호(SE_{n+1})에 응답하여 트랜지스터(M1)를 다이오드 형태로 연결시킨다. 그리고 트랜지스터(M7)는 데이터선(D_m)과 트랜지스터(M1)의 게이트 사이에 연결되며, 주사선(S_n)으로부터의 선택 신호(SE_n)에 응답하여 트랜지스터(M1)를 다이오드 형태로 연결시킨다. 이때, 트랜지스터(M7)는 트랜지스터(M3)와 마찬가지로 트랜지스터(M1)의 게이트와 드레인 사이에 연결될 수도 있다.

커패시터(C1)는 전원 전압(VDD)과 트랜지스터(M1)의 게이트 사이에 연결되며, 커패시터(C2)는 전원 전압(VDD)과 트랜지스터(M5)의 제1단 사이에 연결된다. 이러한 커패시터(C1, C2)는 트랜지스터의 게이트와 소스 사이의 전압을 저장하는 저장 소자로서 작용한다. 트랜지스터(M5)의 제2단은 트랜지스터(M1)의 게이트에 연결되며, 트랜지스터(M6)는 트랜지스터(M5)에 병렬 연결되어 있다. 트랜지스터(M5)는 주사선(S_n)으로부터의 선택 신호(SE_n)에 응답하여 커패시터(C1, C2)를 병렬 연결시키며, 트랜지스터(M6)는 주사선(E_n)으로부터의 발광 신호(EM_n)에 응답하여 커패시터(C1, C2)를 병렬 연결시킨다.

트랜지스터(M2)는 주사선(S_n)으로부터의 선택 신호(SE_n)에 응답하여 데이터선(D_m)으로부터의 데이터 전류(I_{DATA})를 트랜지스터(M1)로 전달한다. 트랜지스터(M4)는 트랜지스터(M1)의 드레인과 유기 EL 소자(OLED) 사이에 연결되어, 주사선(E_n)으로부터의 발광 신호(EM_n)에 응답하여 트랜지스터(M1)의 전류(I_{OLED})를 유기 EL 소자(OLED)로 전달한다. 유기 EL 소자(OLED)는 트랜지스터(M4)와 기준 전압 사이에 연결되며 인가되는 전류(I_{OLED})의 양에 대응하는 빛을 발광한다.

다음, 도 6을 참조하여 본 발명의 제1 실시예에 따른 화소 회로의 동작에 대하여 상세하게 설명한다.

도 6을 보면, 먼저 구간(T1)에서는 로우 레벨의 선택 신호(SE $_n$)에 의해 트랜지스터(M5)가 턴온되어 커패시터(C1, C2)는 트랜지스터(M1)의 게이트와 소스 사이에서 병렬 연결된다. 그리고 트랜지스터(M2, M7)가 턴온되어 트랜지스터(M1)는 다이오드 형태로 연결되며, 트랜지스터(M2)가 턴온되어 데이터선(D $_m$)으로부터의 데이 터 전류(I $_{DATA}$)가 트랜지스터(M1)에 흐르게 된다. 트랜지스터(M1)에는 데이터 전류(I $_{DATA}$)가 흐르므로 데이터 전류(I $_{DATA}$)는 수학식 3과 같이 나타낼 수 있으며, 수학식 3으로부터 구간(T1)에서의 게이트-소스 전압(V $_{GS}$(T1))은 수학식 4로 주어진다.

수학식 3

$$I_{DATA}=\frac{\beta}{2}(|V_{GS}(T1)|-|V_{TH}|)^2$$

수학식 4

$$|V_{GS}(T1)|=\sqrt{\frac{2I_{DATA}}{\beta}}+|V_{TH}|$$

여기서, β는 상수값이며, V $_{TH}$는 트랜지스터(M1)의 문턱 전압이다.

따라서 커패시터(C1, C2)에는 데이터 전류(I $_{DATA}$)에 해당하는 전압(V $_{GS}$(T1))이 저장된다. 그리고 하이 레벨의 발광 신호(EM $_m$)에 의해 트랜지스터(M4)가 턴오프되어, 유기 EL 소자(OLED)로의 전류가 차단되어 있다.

다음, 구간(T2)에서는 하이 레벨의 선택 신호(SE $_n$)에 응답하여 트랜지스터(M2, M5, M7)가 턴오프되고, 로우 레벨의 선택 신호(SE $_{n+1}$)에 응답하여 트랜지스터(M3)가 턴온된다. 하이 레벨의 발광 신호(EM $_m$)에 의해 트랜지스터(M6)는 턴오프되어 있다. 턴오프된 트랜지스터(M5, M6)에 의해 커패시터(C2)는 수학식 4에 나타낸 전압이 저장된 상태에서 플로팅된다. 턴오프된 트랜지스터(M2)에 의해 데이터 전류(I $_{DATA}$)가 차단되어 있고 턴온된 트랜지스터(M3)에 의해 트랜지스터(M1)는 다이오드 연결 상태로 유지되므로, 커패시터(C1)에는 트랜지스터(M1)의 문턱 전압(V $_{TH}$)이 저장된다.

다음, 구간(T3)에서는 하이 레벨의 선택 신호(SE $_{n+1}$)에 응답하여 트랜지스터(M3)가 턴오프되고 로우 레벨의 발광 신호에 응답하여 트랜지스터(M4, M6)가 턴온된다. 트랜지스터(M6)가 턴온되면 커패시터(C1, C2)는 병렬 연결되고, 커패시터(C1, C2)의 커플링에 의해 구간(T3)에서의 트랜지스터(M1)의 게이트-소스 전압(V $_{GS}$(T3))은 수학식 5와 같이 된다.

수학식 5

$$|V_{GS}(T3)|=|V_{TH}|+\frac{C_2}{C_1+C_2}(|V_{GS}(T1)|-|V_{TH}|)$$

여기서, C $_1$ 및 C $_2$는 각각 커패시터(C1, C2)의 커패시턴스이다.

따라서 트랜지스터(M1)에 흐르는 전류(I $_{OLED}$)는 수학식 6과 같이 되며, 이 전류(I $_{OLED}$)가 턴온된 트랜지스터(M4)에 의해 유기 EL 소자(OLED)에 공급되어 발광이 이루어진다. 즉, 구간(T3)에서는 커패시터(C1, C2)의 커플링에 의해 전압이 분배되고 유기 EL 소자(OLED)의 발광이 이루어진다.

수학식 6

$$I_{OLED}=\frac{\beta}{2}\left\{\frac{C_2}{C_1+C_2}(|V_{GS}(T1)|-|V_{TH}|)\right\}^2=\left(\frac{C_2}{C_1+C_2}\right)^2 I_{DATA}$$

수학식 6에 나타낸 바와 같이, 유기 EL 소자(OLED)에 공급되는 전류(I_{OLED})는 트랜지스터(M1)의 문턱 전압(V_{TH})이나 이동도에 관계없이 결정되므로, 문턱 전압의 편차나 이동도의 편차가 보상될 수 있다. 또한 유기 EL 소자(OLED)에 공급되는 전류(I_{OLED})는 데이터 전류(I_{DATA})에 비해 $C_2/(C_1+C_2)$의 제곱 배만큼 작은 값이다. 예를 들어 C_1가 C_2의 M배($C_2=M*C_1$)라면, 전류(I_{OLED})에 대해 $(M+1)^2$ 배만큼 큰 데이터 전류(I_{DATA})로서 유기 EL 소자(OLED)에 흐르는 미세 전류를 제어할 수 있으므로, 고계조를 표현할 수 있다. 그리고 데이터선(D_1-D_m)에 큰 데이터 전류(I_{DATA})를 공급하므로 데이터선의 충전 시간을 충분히 확보할 수 있다. 또한, 트랜지스터(M1-M7)가 모두 동일 타입의 트랜지스터이므로 표시 패널(10)의 유리 기판 위에 박막 트랜지스터를 형성하는 공정을 간단하게 할 수 있다.

본 발명의 제1 실시예에서는 트랜지스터(M1-M7)를 PMOS 트랜지스터로 구현하였지만, 이를 NMOS 트랜지스터로 구현할 수 있다. 트랜지스터(M1-M5)를 NMOS 트랜지스터로 구현하는 경우에는, 도 5의 화소 회로에서 트랜지스터(M1)의 소스를 전원 전압(VDD) 대신에 기준 전압에 연결하고, 유기 EL 소자(OLED)의 캐소드를 트랜지스터(M4)에 연결하고 애노드를 전원 전압(VDD)에 연결한다. 그리고 선택 신호(SE_n, SE_{n+1}) 및 발광 신호(EM_n)는 도 6의 구동 파형에 대하여 반전된 형태를 가진다. 트랜지스터(M1-M5)를 NMOS 트랜지스터로 구현하는 경우에 대한 자세한 설명은 제1 실 시예의 설명으로부터 용이하게 알 수 있으므로 생략한다. 또한, 트랜지스터(M1-M7)를 PMOS와 NMOS의 조합, 또는 유사한 기능을 하는 다른 스위칭 소자로 구현할 수도 있다.

그리고 본 발명의 제1 실시예에서는 7개의 트랜지스터(M1-M7)를 사용하여 화소 회로를 구현하였지만, 제어 신호를 전달하는 주사선을 추가하여 트랜지스터의 개수를 줄일 수도 있다. 아래에서는 이러한 실시예에 대하여 도 7 내지 도 12를 참조하여 상세하게 설명한다.

도 7은 본 발명의 제2 실시예에 따른 화소 회로의 등가 회로도이며, 도 8은 도 7의 화소 회로를 구동하기 위한 구동 파형도이다.

도 7에 나타낸 바와 같이, 본 발명의 제2 실시예에 따른 화소 회로는 도 5의 화소 회로에서 트랜지스터(M6, M7)가 제거되고 주사선(X_n, Y_n)이 추가되어 있다. 그리고 트랜지스터(M3)의 게이트는 주사선(X_n)에 연결되며 주사선(X_n)으로부터의 제어 신호($CS1_n$)에 응답하여 트랜지스터(M1)를 다이오드 형태로 연결시킨다. 트랜지스터(M5)의 게이트는 주사선(Y_n)에 연결되며 주사선(Y_n)으로부터의 제어 신호($CS2_n$)에 응답하여 커패시터(C1, C2)를 병렬 연결시킨다.

도 8을 보면, 먼저 로우 레벨의 제어 신호($CS1_n$, $CS2_n$)에 의해 트랜지스터(M3, M5)가 턴온되어, 트랜지스터(M1)는 다이오드 형태로 연결되고 커패시터(C1, C2)는 병렬 연결된다. 그리고 로우 레벨의 선택 신호(SE_n)에 의해 트랜지 스터(M2)가 턴온되어, 데이터선(D_m)으로부터의 데이터 전류(I_{DATA})가 트랜지스터(M1)에 흐르게 된다. 따라서 제1 실시예에서의 구간(T1)과 같이 게이트-소스 전압(V_{GS}(T1))은 수학식 4와 같이 되며, 이 전압(V_{GS}(T1))이 커패시터(C1, C2)에 저장된다.

다음, 구간(T2)에서는 하이 레벨의 제어 신호($CS2_n$)에 의해 트랜지스터(M5)가 턴오프되어 커패시터(C2)는 전압이 충전된 상태에서 플로팅된다. 하이 레벨의 선택 신호(SE_n)에 의해 트랜지스터(M2)가 턴오프되어 데이터 전류(I_{DATA})가 차단된다. 따라서 제1 실시예의 구간(T2)에서와 같이 커패시터(C1)에는 트랜지스터(M1)의 문턱 전압(V_{TH})이 저장된다.

구간(T3)에서는 하이 레벨의 제어 신호($CS1_n$)에 의해 트랜지스터(M3)가 턴오프되고 로우 레벨의 제어 신호($CS2_n$)에 응답하여 트랜지스터(M5)가 턴온된다. 트랜지스터(M5)가 턴온되면 커패시터(C1, C2)는 병렬 연결되고, 구간(T3)에서의 트랜지스터(M1)의 게이트-소스 전압(V_{GS}(T3))은 제1 실시예의 구간(T3)에서와 같이 수학식 5로 주어진다.

이와 같이, 본 발명의 제2 실시예에 따른 화소 회로는 제1 실시예와 동일하게 동작하지만, 제1 실시예에 비해 트랜지스터의 개수를 줄일 수 있다.

그리고 본 발명의 제2 실시예에서는 제1 실시예에 비해 트랜지스터의 개수를 2개 줄이고 주사선의 개수를 2개 증가시켰다. 이와는 달리 트랜지스터의 개수를 1 개 줄이고 주사선의 개수를 1개 증가시킬 수도 있다.

예를 들어, 도 5의 화소 회로에서 트랜지스터(M6)를 제거하고, 도 7에서와 같이 트랜지스터(M5)의 게이트를 제어 신호($CS2_n$)를 전달하는 주사선(Y_n)에 연결할 수 있다. 그러면 제어 신호($CS2_n$)가 로우 레벨인 구간(T1, T3)에서 트랜지스터(M5)가 턴온되어 커패시터(C1, C2)가 병렬 연결되므로, 이러한 실시예도 제1 실시예와 동작이 동일하게 된다.

또한, 도 5의 화소 회로에서 트랜지스터(M7)를 제거하고, 도 7에서와 같이 트랜지스터(M3)의 게이트를 제어 신호(CS1 $_n$)를 전달하는 주사선(X $_n$)에 연결할 수 있다. 그러면 제어 신호(CS1 $_n$)가 로우 레벨인 구간(T1, T2)에서 트랜지스터(M3)가 턴온되어 트랜지스터(M1)가 다이오드 형태로 연결되므로, 이러한 실시예도 제1 실시예와 동작이 동일하게 된다.

이상, 본 발명의 제1 및 제2 실시예에서는 커패시터(C1, C2)를 전원 전압(VDD)에 병렬로 연결하였지만, 이와는 달리 커패시터(C1, C2)를 전원 전압(VDD)에 직렬로 연결할 수도 있다. 아래에서는 이러한 실시예에 대하여 도 9를 참조하여 상세하게 설명한다.

도 9는 본 발명의 제3 실시예에 따른 화소 회로의 등가 회로도이다.

도 9에 나타낸 바와 같이, 본 발명의 제3 실시예에 따른 화소 회로는 커패시터(C1, C2) 및 트랜지스터(M5)의 연결 상태를 제외하면 제2 실시예와 동일한 구조를 가진다. 자세하게 설명하면, 커패시터(C1, C2)는 전원 전압(VDD)과 트랜지스터(M3) 사이에 직렬로 연결되며, 트랜지스터(M5)는 커패시터(C1, C2)의 접점과 트랜지스터(M1)의 게이트 사이에 연결되어 있다.

제5 실시예에 따른 화소 회로는 제2 실시예와 동일한 구동 파형에 의해 구동되며, 자세한 동작에 대하여 도 8 및 도 9를 참조하여 설명한다.

먼저, 구간(T1)에서는 로우 레벨의 제어 신호(CS1 $_n$)에 의해 트랜지스터(M3)가 턴온되어 트랜지스터(M1)는 다이오드 형태로 연결된다. 로우 레벨의 제어 신호(CS1 $_n$)에 의해 트랜지스터(M5)가 턴온되어 커패시터(C2)의 전압은 0V로 된다. 그리고 트랜지스터(M2)가 로우 레벨의 선택 신호(SE $_n$)에 응답하여, 데이터선(D $_m$)으로부터의 데이터 전류(I $_{DATA}$)가 트랜지스터(M1)에 흐르게 된다. 데이터 전류(I $_{DATA}$)에 따라 트랜지스터(M1)의 게이트-소스 전압(V $_{GS}$(T1))은 수학식 3 및 4와 같이 된다. 또한 하이 레벨의 발광 신호(EM $_n$)에 의해 트랜지스터(M4)가 턴오프되어 유기 EL 소자(OLED)로의 전류가 차단되어 있다.

구간(T2)에서는 제어 신호(CS2 $_n$)가 하이 레벨로 되어 트랜지스터(M5)가 턴오프되고, 선택 신호(SE $_n$)가 하이 레벨로 되어 트랜지스터(M2)가 턴오프된다. 그리고 턴온된 트랜지스터(M3)에 의해 트랜지스터(M1)는 다이오드 형태로 연결되어 있으므로, 직렬 연결된 커패시터(C1, C2)의 양단에는 트랜지스터(M1)의 문턱 전압(V $_{TH}$)이 인가된다. 따라서 수학식 4에 나타낸 전압(V $_{GS}$(T1))을 충전하고 있던 커패시터(C1) 의 전압(V $_{C1}$)은 커패시터(C1, C2)의 커플링에 의해 수학식 7과 같이 된다.

수학식 7

$$V_{C1} = |V_{TH}| + \frac{C_1}{C_1 + C_2}(|V_{GS}(T1)| - |V_{TH}|)$$

다음, 구간(T3)에서는 하이 레벨의 제어 신호(CS1 $_n$)에 응답하여 트랜지스터(M3)가 턴오프되고, 로우 레벨의 제어 신호(CS2 $_n$) 및 발광 신호(EM $_n$)에 의해 트랜지스터(M5, M4)가 턴온된다. 트랜지스터(M3)가 턴오프되고 트랜지스터(M5)가 턴온되면, 커패시터(C1)의 전압(V $_{C1}$)이 구간(T3)에서의 트랜지스터(M1)의 게이트-소스 전압(V $_{GS}$(T3))으로 된다. 따라서 트랜지스터(M1)에 흐르는 전류(I $_{OLED}$)는 수학식 8과 같이 되고, 이 전류(I $_{OLED}$)가 트랜지스터(M4)에 의해 유기 EL 소자(OLED)에 공급되어 발광이 이루어진다.

수학식 8

$$I_{OLED} = \frac{\beta}{2}\left\{\frac{C_1}{C_1 + C_2}(|V_{GS}(T1)| - |V_{TH}|)\right\}^2 = \left(\frac{C_1}{C_1 + C_2}\right)^2 I_{DATA}$$

이와 같이 본 발명의 제3 실시예에서도 제1 실시예와 마찬가지로 유기 EL 소자(OLED)에 공급되는 전류(I $_{OLED}$)는 트랜지스터(M1)의 문턱 전압(V $_{TH}$)이나 이동도에 관계없이 결정된다. 또한 전류(I $_{OLED}$)에 대해 (C $_1$+C $_2$)/C $_1$의 제곱 배만큼 큰 데이터 전류(I $_{DATA}$)로서 유기 EL 소자(OLED)에 흐르는 미세 전류를 제어할 수 있으므로, 고 계조를 표현할 수 있다. 그리고 데이터선(D $_1$-D $_M$)에 큰 데이터 전류(I $_{DATA}$)를 공급하므로 데이터선의 충전 시간을 충분히 확보할 수 있다.

본 발명의 제3 실시예에서는 트랜지스터(M1-M5)를 PMOS 트랜지스터로 구현하였지만, NMOS 또는 PMOS와 NMOS의 조합으로 화소 회로를 구현할 수 있으며, 또한 유사한 기능을 하는 다른 스위칭 소자를 사용하여 화소 회로를 구현할 수도 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이와 같이 본 발명에 의하면, 큰 데이터 전류로서 유기 EL 소자에 흐르는 전류를 제어할 수 있으므로, 한 라인 시간동안 데이터선을 충분히 충전할 수 있다. 또한, 유기 EL 소자에 흐르는 전류는 트랜지스터의 문턱 전압 편차나 이동도의 편차가 보상되며, 고해상도와 대면적의 발광 표시 장치가 구현될 수 있다.

(57) 청구의 범위

청구항 1.

화상 신호를 나타내는 데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 그리고 상기 데이터선과 상기 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로가 형성되어 있는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 빛을 발광하는 발광 소자,

상기 발광 소자를 발광시키기 위한 구동 전류를 공급하며 제1 및 제2 주 전극(main electrode)과 제어 전극을 가지는 제1 트랜지스터,

제1 제어 신호에 응답하여 상기 제1 트랜지스터를 다이오드 형태로 연결시키는 제1 스위칭 소자,

상기 주사선으로부터의 제1 선택 신호에 응답하여 상기 데이터선으로부터의 데이터 신호를 전달하는 제2 스위칭 소자,

제2 제어 신호에 응답하여 상기 제2 스위칭 소자로부터의 상기 데이터 전류에 대응하는 제1 전압을 저장하는 제1 저장 소자,

상기 제2 제어 신호의 디스에이블 레벨에 응답하여 상기 제1 트랜지스터의 문턱 전압에 대응하는 제2 전압을 저장하는 제2 저장 소자, 그리고

제3 제어 신호에 응답하여 상기 제1 트랜지스터로부터의 상기 구동 전류를 상기 발광 소자로 전달하는 제3 스위칭 소자

를 포함하며,

상기 제1 저장 소자에 상기 제1 전압이 인가된 후 상기 제2 저장 소자에 상기 제2 전압이 인가되며, 상기 제1 및 제2 저장 소자의 커플링에 의해 상기 제1 저장 소자에 저장된 제3 전압이 상기 제1 트랜지스터에 인가되어 상기 구동 전류가 출력되는 발광 표시 장치.

청구항 2.

제1항에 있어서,

상기 제1 및 제2 제어 신호와 상기 제1 선택 신호가 인에이블되어 상기 제1 저장 소자에 상기 제1 전압이 저장되는 제1 구간,

상기 제1 제어 신호가 인에이블되고 상기 제2 제어 신호 및 상기 제1 선택 신호가 디스에이블되어 상기 제2 저장 소자에 상기 제2 전압이 저장되는 제2 구간, 그리고

상기 제1 제어 신호가 디스에이블되고 상기 제3 제어 신호가 인에이블되어 상기 제3 전압에 대응하는 상기 구동 전류가 상기 발광 소자에 공급되는 제3 구간

순으로 동작하는 발광 표시 장치.

청구항 3.
제1항에 있어서,

상기 화소 회로는 상기 제2 제어 신호에 응답하여 턴온되며 상기 제1 트랜지스터의 제어 전극에 제1단이 연결되는 제4 스위칭 소자를 더 포함하며,

상기 제4 스위칭 소자가 턴온되어 상기 제1 기억 소자가 형성되며 상기 제4 스위칭 소자가 턴오프되어 상기 제2 기억 소자가 형성되는 발광 표시 장치.

청구항 4.
제3항에 있어서,

상기 제2 저장 소자는 상기 제1 트랜지스터의 제어 전극과 제1 주 전극 사이에 연결되는 제1 커패시터에 의해 형성되며, 상기 제1 저장 소자는 상기 제1 트랜지스터의 제1 주 전극과 상기 제4 스위칭 소자의 제2단 사이에 연결되는 제2 커패시터와 상기 제1 커패시터의 병렬 연결에 의해 형성되는 발광 표시 장치.

청구항 5.
제3항에 있어서,

상기 제1 저장 소자는 상기 제4 스위칭 소자의 제2단과 상기 제1 트랜지스터의 제1 주 전극 사이에 연결되는 제1 커패시터에 의해 형성되며,

상기 제2 저장 소자는 상기 제4 스위칭 소자의 제2단과 상기 제1 트랜지스터의 제어 전극 사이에 연결되는 제2 커패시터와 상기 제1 커패시터의 직렬 연결에 의해 형성되는 발광 표시 장치.

청구항 6.
제3항에 있어서,

상기 제1 제어 신호는 상기 제1 선택 신호 및 상기 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성되며,

상기 제1 스위칭 소자는, 상기 제1 선택 신호에 응답하여 상기 제1 트랜지스터를 다이오드 형태로 연결시키는 제2 트랜지스터 및 상기 제2 선택 신호에 응답하 여 상기 제1 트랜지스터를 다이오드 형태로 연결시키는 제3 트랜지스터를 포함하는 발광 표시 장치.

청구항 7.
제3항에 있어서,

상기 제2 제어 신호는 상기 제1 선택 신호 및 상기 제3 제어 신호로 형성되며,

상기 화소 회로는 상기 제4 스위칭 소자에 병렬로 연결되는 제5 스위칭 소자를 더 포함하며, 상기 제4 및 제5 스위칭 소자는 각각 상기 제1 선택 신호 및 상기 제3 제어 신호에 응답하여 턴온되는 발광 표시 장치.

청구항 8.
제3항에 있어서,

상기 제1 제어 신호는 상기 제1 선택 신호 및 상기 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성되며, 상기 제2 제어 신호는 상기 제1 선택 신호 및 상기 제3 제어 신호로 형성되고,

상기 제1 스위칭 소자는, 상기 제1 선택 신호에 응답하여 상기 제1 트랜지스터를 다이오드 형태로 연결시키는 제2 트랜지스터 및 상기 제2 선택 신호에 응답하여 상기 제1 트랜지스터를 다이오드 형태로 연결시키는 제3 트랜지스터를 포함하며,

상기 화소 회로는 상기 제4 스위칭 소자에 병렬로 연결되는 제5 스위칭 소자를 더 포함하며, 상기 제4 및 제5 스위칭 소자는 각각 상기 제1 선택 신호 및 상기 제3 제어 신호에 응답하여 턴온되는 발광 표시 장치.

청구항 9.
주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 전류를 전달하는 스위칭 소자, 상기 데이터 전류에 대응하여 구동 전류를 출력하며 제1 및 제2 주 전극과 제어 전극을 가지는 트랜지스터, 그리고 상기 트랜지스터로부터의 구동 전류에 대응하여 빛을 발광하는 발광 소자를 포함하는 화소 회로가 형성되어 있는 발광 표시 장치를 구동하는 방법에 있어서,

상기 스위칭 소자로부터의 데이터 전류에 대응하는 제1 전압을 상기 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되는 제1 저장 소자에 인가하는 제1 단계,

상기 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되는 제2 저장 소자에 상기 트랜지스터의 문턱 전압에 대응하는 제2 전압을 인가하는 제2 단계, 그리고

상기 제1 및 제2 저장 소자를 커플링하여 상기 트랜지스터의 제어 전극과 제1 주 전극 사이의 전압을 제3 전압으로 하고, 상기 트랜지스터로부터의 구동 전류를 상기 발광 소자로 전달하는 제3 단계

를 포함하며,

상기 트랜지스터로부터의 구동 전류는 상기 제3 전압에 대응하여 결정되는 발광 표시 장치의 구동 방법.

청구항 10.
제9항에 있어서,

상기 제1 단계에서 상기 제1 저장 소자는 상기 트랜지스터의 제어 전극과 제1 주 전극 사이에 병렬로 연결되는 제1 및 제2 커패시터를 포함하며,

상기 제2 단계에서 상기 제2 저장 소자는 상기 제1 커패시터를 포함하며,

상기 제3 단계에서 상기 제3 전압은 상기 제1 및 제2 커패시터의 병렬 연결에 의해 결정되는 발광 표시 장치의 구동 방법.

청구항 11.
제9항에 있어서,

상기 제1 단계에서 상기 제1 저장 소자는 상기 트랜지스터의 제어 전극과 제1 주 전극 사이에 연결되는 제1 커패시터를 포함하며,

상기 제2 단계에서 상기 제2 저장 소자는 상기 제1 커패시터 및 상기 제1 커패시터와 상기 트랜지스터의 제어 전극 사이에 연결되는 제2 커패시터를 포함하며,

상기 제3 단계에서 상기 제3 전압은 상기 제1 커패시터에 의해 결정되는 발광 표시 장치의 구동 방법.

청구항 12.
제9항에 있어서,

상기 제1 단계는 제1 제어 신호에 응답하여 상기 트랜지스터가 다이오드 형태로 연결되는 단계, 제2 제어 신호의 제1 레벨에 응답하여 상기 제1 저장 소자가 형성되는 단계, 상기 주사선으로부터의 제1 선택 신호에 응답하여 상기 데이터 전류가 제공되는 단계, 그리고 상기 제1 전압을 상기 제1 저장 소자에 인가하는 단계 를 포함하며,

상기 제2 단계는 상기 제2 제어 신호의 제2 레벨에 응답하여 상기 제2 저장 소자가 형성되는 단계, 그리고 상기 제2 전압이 상기 제2 저장 소자에 인가되는 단계를 포함하며,

상기 제3 단계는 상기 제어 신호의 제2 레벨에 응답하여 상기 제3 전압을 저장하는 상기 제1 저장 소자가 형성되는 단계, 그리고 제3 제어 신호에 응답하여 상기 구동 전류가 상기 발광 소자로 전달되는 단계를 포함하는 발광 소자의 구동 방법.

청구항 13.
제12항에 있어서,

상기 제1 단계에서 상기 제1 제어 신호는 상기 제1 선택 신호로 형성되며,

상기 제2 단계에서 상기 제1 제어 신호는 상기 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성되는 발광 표시 장치의 구동 방법.

청구항 14.
제12항에 있어서,

상기 제1 단계에서 상기 제2 제어 신호의 제1 레벨은 상기 제1 선택 신호로 형성되며,

상기 제3 단계에서 상기 제2 제어 신호의 제1 레벨은 상기 제3 제어 신호로 형성되는 발광 표시 장치의 구동 방법.

청구항 15.
제12항에 있어서,

상기 제1 단계에서 상기 제2 제어 신호의 제1 레벨 및 상기 제1 제어 신호는 상기 제1 선택 신호로 형성되며,

상기 제2 단계에서 상기 제1 제어 신호는 상기 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성되며,

상기 제3 단계에서 상기 제2 제어 신호의 제1 레벨은 상기 제3 제어 신호로 형성되는 발광 표시 장치의 구동 방법.

청구항 16.
화상 신호를 나타내는 데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 그리고 상기 데이터선과 상기 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로가 형성되어 있는 발광 표시 장치의 표시 패널에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 빛을 발광하는 발광 소자,

발광 소자를 구동하기 위한 전류를 출력하는 제1 트랜지스터,

상기 주사선으로부터의 제1 선택 신호에 응답하여 상기 데이터선으로부터의 데이터 전류를 상기 제1 트랜지스터로 전달하는 제1 스위칭 소자,

제1 제어 신호에 응답하여 상기 제1 트랜지스터를 다이오드 형태로 연결하는 제2 스위칭 소자,

제2 제어 신호에 응답하여 동작하는 제3 스위칭 소자,

제3 제어 신호에 응답하여 상기 트랜지스터로부터의 구동 전류를 상기 발광 소자로 전달하는 제4 스위칭 소자,

상기 제3 스위칭 소자가 온 상태일 때 상기 제1 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되는 제1 저장 소자, 그리고

상기 제3 스위칭 소자가 오프 상태일 때 상기 제1 트랜지스터의 제어 전극과 제1 주 전극 사이에 형성되는 제2 저장 소자

를 포함하며,

상기 데이터 전류에 대응하는 제1 전압이 상기 제1 저장 소자에 인가되는 제1 구간, 상기 제1 트랜지스터의 문턱 전압에 대응하는 제2 전압이 상기 제2 저장 소자에 인가되는 제2 구간, 그리고 상기 제1 및 제2 전압에 의해 상기 제1 저장 소자에 저장된 제3 전압에 의해 상기 구동 전류가 생성되는 제3 구간 순으로 구동되는 표시 패널.

청구항 17.
제16항에 있어서,

상기 제1 구간은 상기 제1 선택 신호와 상기 제1 및 제2 제어 신호의 인에이블 레벨 및 상기 제3 제어 신호의 디스에이블 레벨에 의해 동작하며,

상기 제2 구간은 상기 제1 제어 신호의 인에이블 레벨 및 상기 제1 선택 신호 및 상기 제1 및 제3 제어 신호의 디스에이블 레벨에 의해 동작하며,

상기 제3 구간은 상기 제2 및 제3 제어 신호의 인에이블 레벨 및 상기 제1 선택 신호와 상기 제1 제어 신호의 디스에이블 레벨에 의해 동작하는 발광 표시 장치의 표시 패널.

청구항 18.
제17항에 있어서,

상기 제1 및 제2 구간에서의 상기 제1 제어 신호의 인에이블 레벨은 각각 상기 제1 선택 신호 및 상기 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성되며,

상기 제2 스위칭 소자는 상기 제1 및 제2 선택 신호에 각각 응답하는 2개의 트랜지스터를 포함하는 발광 표시 장치의 표시 패널.

청구항 19.
제17항에 있어서,

상기 제1 및 제3 구간에서의 상기 제2 제어 신호의 인에이블 레벨은 각각 상기 제1 선택 신호 및 상기 제3 제어 신호로 형성되며,

상기 제3 스위칭 소자는 상기 제1 선택 신호 및 상기 제3 제어 신호에 각각 응답하는 2개의 트랜지스터를 포함하는 발광 표시 장치의 표시 패널.

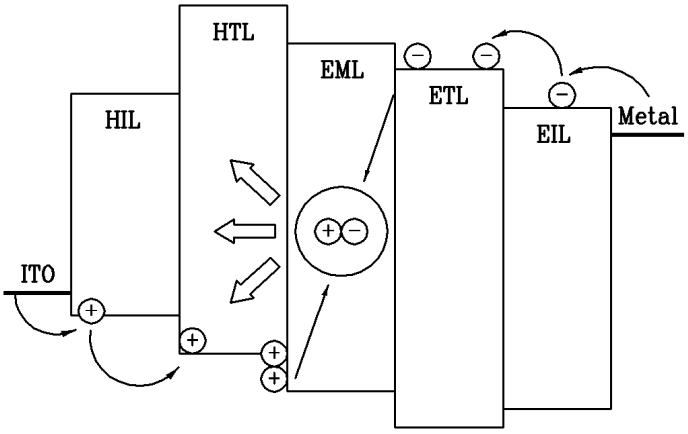
청구항 20.
제19항에 있어서,

상기 제1 및 제2 구간에서의 상기 제1 제어 신호의 인에이블 레벨은 각각 상기 제1 선택 신호 및 상기 제1 선택 신호 이후에 인에이블 구간을 가지는 다음 주사선으로부터의 제2 선택 신호로 형성되며, 상기 제1 및 제3 구간에서의 상기 제2 제어 신호의 인에이블 레벨은 각각 상기 제1 선택 신호 및 상기 제3 제어 신호로 형성되고,

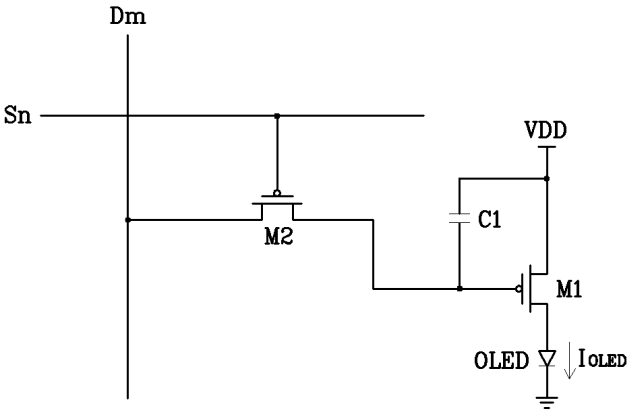
상기 제2 스위칭 소자는 상기 제1 및 제2 선택 신호에 각각 응답하는 2개의 트랜지스터를 포함하며, 상기 제3 스위칭 소자는 상기 제1 선택 신호 및 상기 제3 제어 신호에 각각 응답하는 2개의 트랜지스터를 포함하는 발광 표시 장치의 표시 패널.

도면

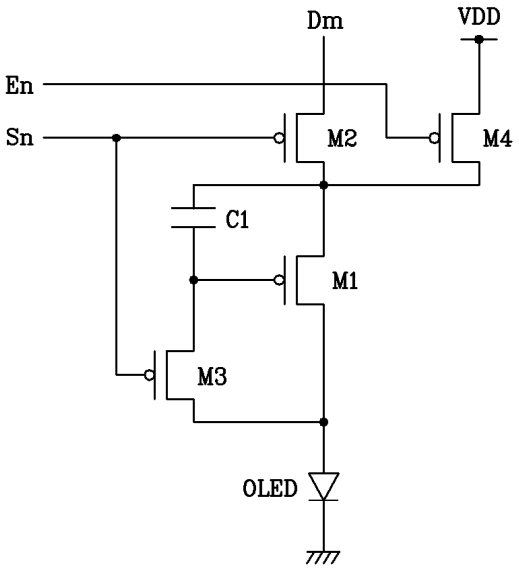
도면1


HTL
EML
ETL
EIL
Metal
HIL
ITO

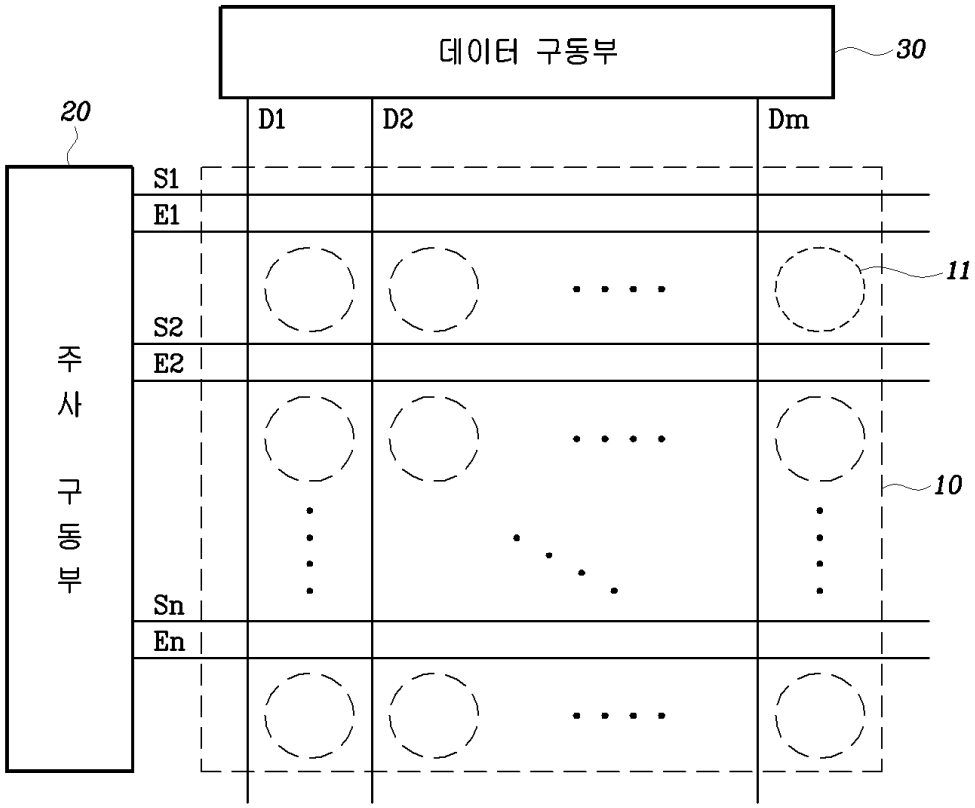
도면2


Dm
Sn
VDD
C1
M2
M1
OLED
IOLED

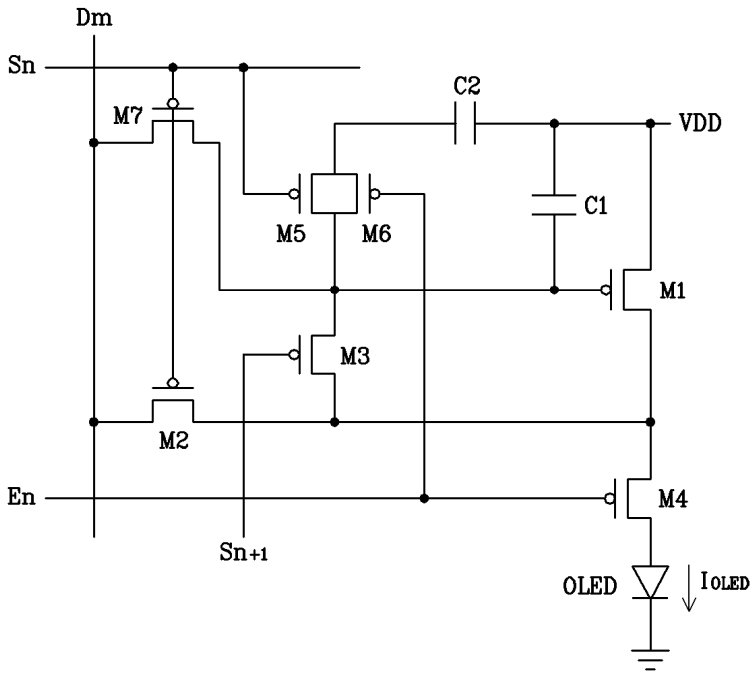
도면3


Dm
VDD
En
Sn
M2
M4
C1
M1
M3
OLED

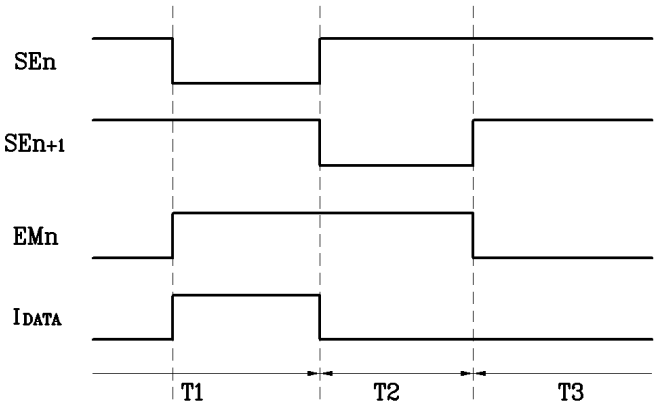
도면4


데이터 구동부
30
20
D1
D2
Dm
S1
E1
S2
E2
Sn
En
주사 구동부
11
10

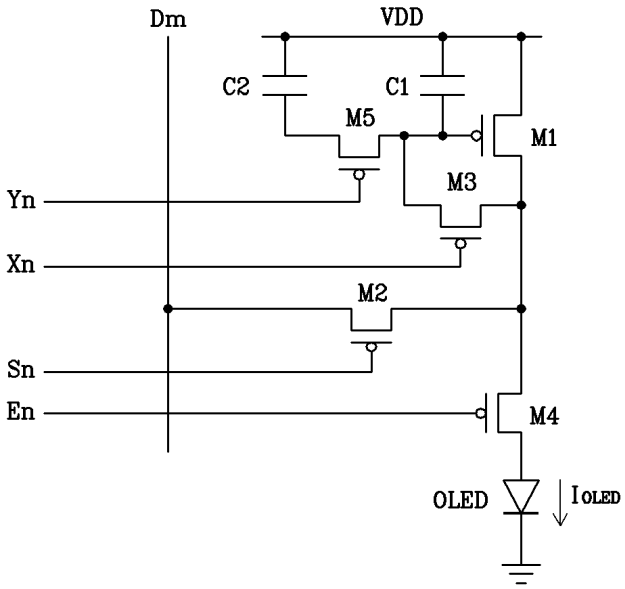
도면5


Dm
Sn
M7
C2
VDD
C1
M5
M6
M1
M3
M2
En
M4
Sn+1
OLED
IOLED

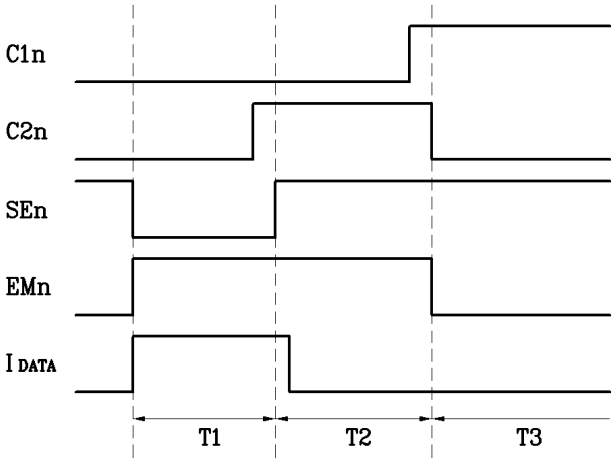
도면6


SEn
SEn+1
EMn
IDATA
T1
T2
T3

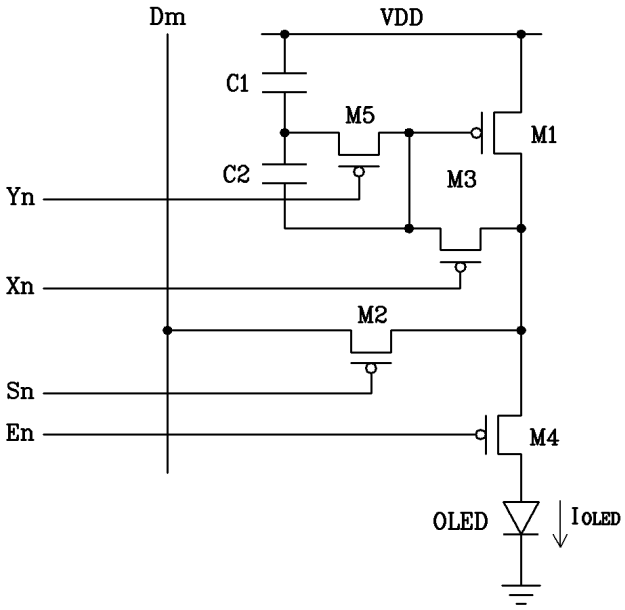
도면7


Dm
VDD
C2
C1
M5
M1
M3
Yn
Xn
M2
Sn
En
M4
OLED
IOLED

도면8


C1n
C2n
SEn
EMn
IDATA
T1
T2
T3

도면9



专利名称(译)	发光显示设备，显示面板，		
公开(公告)号	KR1020040085654A	公开(公告)日	2004-10-08
申请号	KR1020030020433	申请日	2003-04-01
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KWON OHKY0NG 권오경		
发明人	권오경		
IPC分类号	G09G3/30 H03K17/78 H01L51/50 G09G3/32 G09G3/20		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G2310/0262 G09G2320/043 G09G3/325 G09G2320/0252 G09G2300/0408 G09G3/3233 G09G2300/0819		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR100497246B1		
外部链接	Espacenet		

摘要(译)

在有机电致发光显示装置的像素电路中形成驱动晶体管，以及第一至第四开关元件和有机电致发光器件。输出驱动晶体管驱动发光器件的电流。并且第一开关装置响应于来自扫描线的选择信号将数据电流从数据线传送到驱动晶体管。第二开关元件响应于第一控制信号将驱动晶体管连接到二极管形式。并且第三开关装置响应于第二控制信号而操作。第四开关元件响应于第三控制信号将驱动电流从驱动晶体管传递到有机电致发光器件。而且有机电致发光器件根据驱动电流发光。当第三开关装置导通时，第一存储单元的状态形成在驱动晶体管的栅极和源极之间。并且，当第三开关器件处于截止状态时，第二存储单元形成在驱动晶体管的栅极和源极之间。首先，在第一存储单元中施加对应于第二电压的数据电流的第一电压，该第一电压对应于在第一存储单元处施加的第一晶体管的阈值电压。存储在第一存储单元中的具有下一个第一和第二电压的第三电压被施加在驱动晶体管处并且产生驱动电流。有机EL，电容，晶体管，耦合，阈值电压，电流驱动。