



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년05월30일
(11) 등록번호 10-0833753
(24) 등록일자 2008년05월23일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2006-0131962

(22) 출원일자 2006년12월21일

심사청구일자 2006년12월21일

(56) 선행기술조사문헌

KR1020060114456 A*

(뒷면에 계속)

전체 청구항 수 : 총 42 항

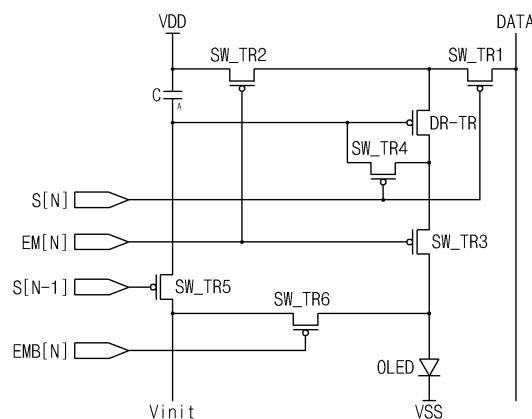
심사관 : 김남인

(54) 유기 전계 발광 표시 장치 및 그 구동방법

(57) 요약

본 발명은 유기 전계 발광 표시 장치 및 그의 구동 방법에 관한 것으로, 인터레이스 방식을 적용하여 구동회로의 속도 마진을 확보하고, 데이터 기입시간과 발광시간을 분리하여 전원전압선의 전압강하를 보상하며, 유기 전계 발광 소자에 역바이어스 전압을 인가하여 열화 현상을 감소시키고, 수명 및 휘도를 균일하게 할 수 있다. 이를 위해 본 발명은 주사 신호선의 주사 신호에 응답하여 데이터 신호선으로부터 데이터 신호를 전달하는 제 1 스위칭 소자, 제 1 스위칭 소자에 연결되어 제 1 전원 전압선으로부터의 구동 전류를 제어하는 구동 트랜지스터, 구동 트랜지스터와 제 1 전원 전압선 사이에 연결된 용량성 소자, 구동 트랜지스터와 제 2 전원 전압선 사이에 연결되어, 구동 트랜지스터에 의해 제어되는 구동 전류로 화상을 표시하는 유기 전계 발광 소자, 용량성 소자와 초기화 전원 전압선 사이에 전기적으로 연결되어, 용량성 소자를 초기화하는 초기화 스위칭 소자, 유기 전계 발광 소자와 초기화 전원 전압선 사이에 전기적으로 연결되어, 유기 전계 발광 소자에 역 바이어스 전압을 인가하는 역바이어스 인가용 스위칭 소자를 포함하고, 각각의 화소는 수평으로 홀수 및 짝수 라인으로 나누어지고, 홀수 및 짝수 라인의 화소는 각각 구동기간이 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간과 발광기간으로 분리되는 유기 전계 발광 표시 장치 및 그의 구동 방법을 개시한다.

대표도 - 도5



(56) 선행기술조사문헌

KR1020050005646 A

KR1020060019757 A

KR1020060088828 A

KR1020060053693 A*

KR1020060128656 A

KR1020060115203 A

KR1020050077765 A*

*는 심사관에 의하여 인용된 문헌

특허청구의 범위

청구항 1

주사 신호를 전달하는 주사 신호선, 데이터 신호를 전달하는 데이터 신호선 및 상기 주사 신호선과 상기 데이터 선에 전기적으로 연결된 화소를 포함하는 유기 전계 발광 표시 장치에 있어서, 상기 화소는,

상기 주사 신호선의 상기 주사 신호에 응답하여 상기 데이터 선으로 부터 데이터 신호를 전달하는 제 1 스위칭 소자;

상기 제 1 스위칭 소자에 전기적으로 연결되어 제 1 전원 전압선으로 부터의 구동 전류를 제어하는 구동 트랜지스터;

상기 구동 트랜지스터와 상기 제 1 전원 전압선 사이에 전기적으로 연결된 용량성 소자;

상기 구동 트랜지스터와 제 2 전원 전압선 사이에 전기적으로 연결되어, 상기 구동 트랜지스터에 의해 제어되는 구동 전류로 화상을 표시하는 유기 전계 발광 소자;

상기 용량성 소자와 초기화 전원 전압선 사이에 전기적으로 연결되어, 상기 용량성 소자를 초기화하는 초기화 스위칭 소자;

상기 제2전원 전압선과 상기 초기화 전원 전압선 사이에 전기적으로 연결되어, 상기 유기 전계 발광 소자에 역바이어스 전압을 인가하는 역바이어스 인가용 스위칭 소자를 포함하며,

각각의 화소는 수평으로 홀수 및 짝수 라인으로 나누어 지고, 홀수 및 짝수 라인의 화소는 각각 구동기간이 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간과 발광기간으로 분리되며,

상기 주사 신호선은 홀수 및 짝수로 구분되는 동시에, 상기 홀수에 대응되는 유기 전계 발광 소자와 짝수에 대응되는 유기 전계 발광 소자에는 서로 다른 제1전원 전압선에 의한 전류가 공급됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1항에 있어서,

홀수 라인의 화소의 비 발광 기간(제1프레임)에는 짝수 라인의 화소가 발광하며, 짝수 라인의 화소의 비 발광 기간(제2프레임)에는 홀수 라인의 화소가 발광하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

삭제

청구항 4

제 1항에 있어서,

상기 홀수 라인의 화소 회로에 있는 제1스위칭 소자는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프 됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 1항에 있어서,

상기 짝수 라인의 화소 회로에 있는 제1스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온 됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 1항에 있어서,

상기 홀수 라인의 화소 회로에 있는 구동 트랜지스터는 제1프레임 기간중

턴오프 되고, 제2프레임 기간중 턴온 됨을 특징으로 하는 유기전계 발광 표시 장치.

청구항 7

제 1항에 있어서,

상기 짝수 라인의 화소 회로에 있는 구동 트랜지스터는 제1프레임 기간중

턴온 되고, 제2프레임 기간중 턴오프 됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

제 1항에 있어서,

상기 홀수 라인의 화소 회로에 있는 용량성 소자는 제1프레임 기간중 데이터 전압 및 구동 트랜지스터의 문턱 전압이 충전되고, 제2프레임 기간중 방전되어 상기 유기 전계 발광 소자에 전류를 흐르게 함을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 짝수 라인의 화소 회로에 있는 용량성 소자는 제1프레임 기간중 방전되어 상기 유기 전계 발광 소자에 전류를 흐르게하고, 제2프레임 기간중 데이터 전압 및 구동 트랜지스터의 문턱 전압이 충전됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

제 1항에 있어서,

상기 홀수 라인의 화소 회로에 있는 유기 전계 발광 소자는 제1프레임 기간중 역바이어스 전압이 인가되고, 제2프레임 기간중 순방향의 전류가 흐르게 되어 발광함을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

제 1항에 있어서,

상기 짝수 라인의 화소 회로에 있는 유기 전계 발광 소자는 제1프레임 기간중 순방향의 전류가 흐르게 되어 발광하며, 제2프레임 기간중 역바이어스 전압이 인가됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 12

제 1항에 있어서,

상기 홀수 라인의 화소 회로에 있는 역바이어스 인가용 스위칭 소자는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프 됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 13

제 1항에 있어서,

상기 짝수 라인의 화소 회로에 있는 역바이어스 인가용 스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온 됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 14

제 1 항에 있어서,

상기 제 1 전원 전압선과 상기 제 1 스위칭 소자 사이에는 제2스위칭 소자가 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 15

제 1 항에 있어서,

상기 구동 트랜지스터와 상기 유기 전계 발광소자 사이에는 제3스위칭 소자가 전기적으로 연결된 것을 특징으로

하는 유기 전계 발광 표시 장치.

청구항 16

제 1 항에 있어서,

상기 구동 트랜지스터의 제어 전극과 드레인 사이에는 제4스위칭 소자가 전기적으로 연결되고, 상기 제4스위칭 소자의 제어 전극에는 상기 주사 신호선이 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 17

제 1항에 있어서,

상기 제 1 전원 전압선과 상기 제 1 스위칭 소자 사이에는 제2스위칭 소자가 전기적으로 연결되고, 상기 구동 트랜지스터와 상기 유기 전계 발광소자 사이에는 제3스위칭 소자가 전기적으로 연결되며, 상기 구동 트랜지스터의 제어 전극과 드레인 사이에는 제4스위칭 소자가 전기적으로 연결되고, 상기 제4스위칭 소자의 제어 전극에는 상기 주사 신호선이 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 18

제 17항에 있어서,

상기 홀수 라인의 화소 회로에 있는 제2스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 19

제 17항에 있어서,

상기 짝수 라인의 화소 회로에 있는 제2스위칭 소자는 제1프레임 기간중 턴온되고, 제2프레임 기간중 턴오프됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 20

제 17항에 있어서,

상기 홀수 라인의 화소 회로에 있는 제3스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 21

제 17항에 있어서,

상기 짝수 라인의 화소 회로에 있는 제3스위칭 소자는 제1프레임 기간중 턴온되고, 제2프레임 기간중 턴오프됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 22

제 17항에 있어서,

상기 홀수 라인의 화소 회로에 있는 제4스위칭 소자는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 23

제 17항에 있어서,

상기 짝수 라인의 화소 회로에 있는 제4스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온됨을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 24

제 1항에 있어서,

상기 제 1스위칭 소자는 제어 전극이 상기 주사 신호선에 전기적으로 연결되고 상기 데이터선과 상기 제1전원 전압선 사이에 전기적으로 연결된 것을 특징으로하는 유기 전계 발광 표시 장치.

청구항 25

제 1항에 있어서,

상기 구동 트랜지스터는 상기 제1전원 전압선과 상기 제2전원 전압선 사이에 전기적으로 연결된 것을 특징으로 하는 유기전계 발광 표시장치.

청구항 26

제 1항에 있어서,

상기 용량성 소자는 상기 제1전원 전압선과 상기 초기화 전원 전압선 사이에 전기적으로 연결된 것을 특징으로 하는 유기전계 발광 표시장치.

청구항 27

제 1항에 있어서,

상기 초기화 스위칭 소자는 이전 주사 신호선에 제어 전극이 전기적으로 연결되며, 상기 제1전원 전압선과 상기 초기화 전원 전압선 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 28

제 1항에 있어서,

상기 역바이어스 인가용 스위칭 소자는 제어 전극이 발광 역 제어 신호선에 전기적으로 연결되고, 상기 유기 전계 발광 소자의 애노드와 상기 초기화 전원 전압선 사이에 전기적으로 연결된것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 29

제 1항에 있어서,

상기 역바이어스 인가용 스위칭 소자는 제어 전극이 발광 역 제어 신호선에 전기적으로 연결되고, 제1전극이 상기 초기화 스위칭 소자의 제1전극과 상기 유기 전계 발광 소자의 애노드에 전기적으로 연결되고, 제2전극이 상기 초기화 전원 전압선과 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 30

제 1항에 있어서,

상기 유기 전계 발광 소자는 애노드가 제1전원 전압선에 전기적으로 연결되고, 캐소드가 제2전원 전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 31

제 17항에 있어서,

상기 제2스위칭 소자는 제어 전극이 발광 제어 신호선에 전기적으로 연결되고 상기 제1전원 전압선과 상기 데이터선 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 32

제 17항에 있어서,

상기 제3스위칭 소자는 제어 전극이 발광 제어 신호선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 33

제 17항에 있어서,

상기 유기 전계 발광 소자의 캐소드에 제 2 전원 전압선이 전기적으로 연결되고, 상기 제 2 전원 전압선에 의한 제 2 전원 전압이 상기 초기화 전원 전압선에 의한 초기화 전원 전압보다 큰 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 34

제 1항에 있어서,

상기 제1스위칭 소자, 구동 트랜지스터, 초기화 스위칭 소자, 및 역바이어스 인가용 스위칭 소자는 N형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 35

제 1항에 있어서,

상기 제1스위칭 소자, 구동 트랜지스터, 초기화 스위칭 소자, 및 역바이어스 인가용 스위칭 소자는 P형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 36

제 17항에 있어서,

상기 제2스위칭 소자, 제3스위칭 소자, 및 제4스위칭 소자는 N형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 37

제 17항에 있어서,

상기 제2스위칭 소자, 제3스위칭 소자, 및 제4스위칭 소자는 P형 채널 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 38

제 1항에 있어서,

상기 유기 전계 발광 소자는 발광층을 구비하고 있으며, 상기 발광층은 형광 재료 및 인광 재료중 선택된 어느 하나 또는 그 혼합물인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 39

제 38항에 있어서,

상기 발광층은 적색 발광 재료, 녹색 발광 재료, 청색 발광 재료중 선택된 어느 하나 또는 그 혼합물인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 40

제 1항에 있어서,

상기 구동 트랜지스터는 비정질 실리콘 박막 트랜지스터, 폴리 실리콘 박막 트랜지스터, 유기 박막 트랜지스터 및 나노 박막 반도체 트랜지스터중 선택된 어느 하나인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 41

제 1항에 있어서,

상기 구동 트랜지스터는 니켈(Ni), 카드뮴(Cd), 코발트(Co), 티타늄(Ti), 팔라듐(Pd) 및 텅스텐(W)중 선택된 어느 하나를 갖는 폴리 실리콘 트랜지스터인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 42

유기 전계 발광 표시 장치의 구동 방법에 있어서,

패널(영상 표시부)의 각 화소들은 수평으로 홀수 및 짝수 라인의 화소로 나누어지고,

상기 홀수 라인의 화소에는 홀수 라인용 제1전원 전압선이 전기적으로 연결되고,

상기 짝수 라인의 화소에는 짝수 라인용 제1전원 전압선이 전기적으로 연결되며,

홀수(또는 짝수)라인의 화소가 발광하면, 짝수(또는 홀수)라인의 화소는 데이터를 기입하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하는 제1프레임 기간,

홀수(또는 짝수)라인의 화소가 데이터를 기입하는 동시에 유기전계 발광 소자에 역바이어스 전압을 인가하면, 짝수(또는 홀수)라인의 화소는 발광하는 제2프레임 기간을 반복적으로 수행하며 영상을 표시 하는 유기 전계 발광 표시 장치의 구동 방법.

청구항 43

제 42항에 있어서,

상기 제1프레임 및 제2프레임의 기간은 1:1인 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <34> 본 발명은 유기 전계 발광 표시 장치 및 그의 구동 방법에 관한 것으로서, 보다 상세히는 인터레이스 방식을 적용함으로써, 대형패널 구동시 구동회로의 속도 마진을 확보하고, 데이터 기입시간과 발광시간을 분리하여 구동함으로써 제1전원전압선(VDD라인)의 전압강하(IR-DROP)를 방지하는 동시에 유기 전계 발광 표시 장치의 화소 회로내 유기전계 발광 소자(OLED)의 열화(Degradation) 현상을 최소화할 수 있는 유기 전계 발광 표시 장치 및 그 구동 방법에 관한 것이다.
- <35> 최근에 유기 전계 발광 표시 장치는 얇은 두께와 넓은 시야각 그리고 빠른 반응 속도 등의 장점으로 인하여 차세대 평판 디스플레이로서 각광 받고 있다.
- <36> 이러한 유기 전계 발광 표시 장치는 각 화소(Pixel)의 유기 전계 발광 소자(OLED)에 흐르는 전류의 양을 제어함으로써, 각 화소의 밝기(Brightness)를 제어하고 영상을 표시하게 된다.
- <37> 다시 말하자면, 데이터 전압에 대응하는 전류가 유기 전계 발광 소자에 공급되고, 공급된 전류에 대응하여 유기 전계 발광 소자가 발광하게 된다. 이때, 인가되는 데이터 전압은 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.
- <38> 구동 트랜지스터로서 비정질 실리콘(a-si)을 사용한 박막 트랜지스터(Thin Film Transistor; TFT)를 이용할 경우 전류 구동 능력은 상대적으로 낮지만 표시 장치의 균일도가 우수하고 대면적 공정에 유리한 장점을 가진다.
- <39> 이러한 유기 전계 발광 표시 장치를 구동하기 위한 구동 방법으로서, 프로그래시브(Progressive) 주사 방법과 인터레이스(Interlace) 주사 방법이 있다.
- <40> 프로그래시브(Progressive)주사 방법은 화면의 좌상부에서 화면의 우하부까지 순차적으로 주사선을 구동하는 방식으로서, 이 방식은 영상을 하나의 프레임에서 단 한번에 모든 수평라인에 표시하는 방식이다.
- <41> 인터레이스(Interlace)주사 방법은 하나의 영상을 표시할때 하나의 이미지 프레임에서 수평라인의 반만을 표시하는 방식으로, 이 방식은 하나의 프레임을 두개의 필드(Odd/Even)로 나누어 주사하거나, 두번의 프레임을 제1프레임(Odd), 제2프레임(Even)으로 나누어 주사할 수도 있다.
- <42> 상기 프로그래시브 주사 방법을 사용할 경우, 정지화면에 있어서 뛰어난 화질을 보이는 장점이 있으나, 인터레이스 방식 주사 속도의 반에 불과하므로, 대형 패널 구동시 구동 회로의 속도 마진 확보가 어려운 문제가 있다.

<43> 삭제

<44> 또한, 프로그래시브 주사 방법을 사용할 경우, 제1전원전압선(VDD)이 각 화소 회로를 지남에 따라 전압강하(IR-DROP)가 생기게 되어 점점 화소의 휘도가 낮아지는 문제가 있다

<45> 더욱이 일반적인 유기 전계 발광 표시 장치에서는, 유기 전계 발광 소자(OLED)의 애노드에서부터 캐소드로 한 방향으로만 전류가 흐르게 되어, 유기 박막의 정공 수송층(HTL)과 발광층(EML) 사이 또는 전자 수송층(ETL)과 발광층(EML) 사이에 공간 전하가 저장된다. 이러한 공간 전하의 누적으로 인해 유기 전계 발광 소자(OLED)에 흐르는 전류(I_{OLED})가 감소할 수 있다. 이로 인하여, 각 화소의 밝기가 감소하게 됨으로써, 상기 화소 회로를 채택한 유기 전계 발광 표시 장치의 밝기가 시간이 지남에 따라 점차 감소하게 되는 문제점이 있다. 나아가, 유기 전계 발광 표시 장치의 수명이 단축될 수 있다.

그리고, 화소 회로마다의 유기 전계 발광 소자의 열화 정도의 차이에 따라 결과적으로 유기 전계 발광 표시 장치 전체의 휘도가 불균일해지는 문제가 있다.

<46> 삭제

<47> 삭제

발명이 이루고자 하는 기술적 과제

<48> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로, 본 발명의 주 목적은 인터레이스 주사 방식을 적용하여 대형 패널 구동시 구동회로 속도의 마진을 확보하고, 데이터 기입시간과 발광시간을 분리하여 구동 함으로써 제1전원전압선(VDD)의 전압강하(IR-DROP)를 보상함에 있다.

<49> 삭제

<50> 본 발명의 다른 목적으로는 유기 전계 발광 소자에 역바이어스 전압을 인가하여 상기 유기 전계 발광 소자의 열화(Degradation) 현상을 감소시키며, 이러한 열화 현상 감소에 의해 유기 전계 발광 소자의 수명 및 각 화소간의 휘도의 균일성을 증대시킬수 있는 유기전계 발광 표시 장치 및 그의 구동 방법을 제공하는데 있다.

<51> 본 발명의 또 다른 목적으로는 문턱 전압(V_{th}) 보상 회로를 적용함으로써 문턱 전압을 가지는 반도체 소자의 문턱전압의 불균일성 및 변화를 보상할 수 있도록 하는데 있다.

<52> 본 발명의 목적을 실현하기 위해 세부적으로는, 화상 표시 기간을 제1프레임, 제2프레임으로 나누고, 제1프레임 동안에는 홀수 라인의 화소들이 순차적으로 상기 용량성 소자에 데이터 전압 및 구동 트랜지스터의 문턱전압을 저장하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하고, 짝수 라인의 화소들은 발광하게된다.

<53> 삭제

<54> 삭제

<55> 제2프레임 동안에는 홀수 라인의 화소들은 발광하게 되고, 짝수 라인의 화소들은 순차적으로 상기 용량성 소자에 데이터 전압 및 구동 트랜지스터의 문턱 전압을 저장하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하게 된다.

<56> 상기 프레임들이 순차적으로 진행되면서, 유기 전계 발광 표시 장치의 영상표시부(패널)는 인터레이스 방식(비월주사 방식)으로 구동된다.

<57> 이러한, 인터레이스 방식의 구동 방법에 의해 대형 패널 구동시 구동 회로의 속도 마진을 확보할 수 있게되고, 각 라인의 발광기간과 데이터 기입기간이 분리됨으로서 제1전원전압선의 전압강하(IR-DROP)를 보상할 수 있게된

다.

- <58> 아울러, 비 발광기간동에는 상기 유기 전계 발광 소자에 역바이어스 전압을 인가함으로써 상기 유기 전계 발광 소자의 열화 현상을 방지할 수 있다.

발명의 구성 및 작용

- <59> 일반적으로 유기 전계 발광 표시 패널은 행렬 형태로 배열된 NxM 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현한다.

- <60> 다이오드 특성을 가지는 유기 전계 발광 소자(일반적으로 OLED라고 불린다)는 도 1에 도시된 바와 같이 애노드(Anode; ITO), 유기박막(유기층) 및 캐소드(Cathode; Metal)로 이루어져 있다. 상기 유기박막은 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(Emitting Layer; EML), 전자를 수송하는 전자 수송층(Electron Transport Layer; ETL) 및 정공을 수송하는 정공 수송층(Hole Transport Layer; HTL)을 포함한 다층 구조로 이루어질 수 있다. 또한, 이와 별도로 상기 전자 수송층의 일측면에 전자를 주입하는 전자 주입층(Electron Injecting Layer; EIL)과 상기 정공 주입층의 일측면에 정공을 주입하는 정공 주입층(Hole Injection Layer; HIL)이 더 형성될 수 있다.

- <61> 삭제

- <62> 더불어, 인광형 유기 전계 발광 소자의 경우에는 정공 억제층(Hole Blocking Layer; HBL)이 상기 발광층(EML)과 상기 전자 수송층(ETL) 사이에 선택적으로 형성될 수 있으며, 전자 억제층(Electron Blocking Layer; EBL)이 상기 발광층(EML)과 정공 수송층(HTL) 사이에 선택적으로 형성될 수 있다.

- <63> 또한, 상기 유기박막(유기층)은 두 종류의 층을 혼합하여 그 두께를 감소시키는 슬림형 유기 전계 발광 소자(Slim OLED) 구조로 형성할 수도 있다. 예를들면, 상기 정공 주입층(HIL)과 상기 정공 수송층(HTL)을 동시에 형성하는 정공 주입 수송층(Hole Injection Transport Layer; HITL) 구조 및 상기 전자 주입층(EIL)과 상기 전자 수송층(ETL)을 동시에 형성하는 전자 주입 수송층(Electron Injection Transport Layer; EITL) 구조를 선택적으로 형성할 수 있다.

상기와 같은 슬림형 유기 전계 발광 소자는 발광 효율을 증가시키는데 그 사용의 목적이 있다.

- <64> 삭제

- <65> 삭제

- <66> 또한, 상기 애노드와 발광층(EML) 사이에 선택적으로 버퍼층(Buffer Layer)을 형성할 수 있다. 상기 버퍼층은 전자를 버퍼링하는 전자 버퍼층(Electron Buffer Layer)과 정공을 버퍼링하는 정공 버퍼층(Hole Buffer Layer)으로 구분할 수 있다. 상기 전자 버퍼층은 음극과 전자 주입층(EIL) 사이에 선택적으로 형성할 수 있으며, 상기 전자 주입층(EIL)의 기능을 대신하여 형성할 수 있다. 이때, 상기 유기박막의 적층 구조는 발광층(EML) / 전자 수송층(ETL) / 전자 버퍼층 / 캐소드가 될 수 있다. 또한, 상기 정공 버퍼층은 상기 애노드와 상기 정공 주입층(EIL) 사이에 선택적으로 형성될 수 있으며, 상기 정공 주입층(HIL)의 기능을 대신하여 형성할 수 있다. 이때, 상기 유기박막의 적층 구조는 애노드 / 정공 버퍼층(Hole buffer layer) / 정공 수송층(HTL) / 발광층(EML)이 될 수 있다.

상기 구조에 대하여 가능한 적층 구조를 기재하면 다음과 같다.

- <67> 삭제

- <68> 삭제

- <69> a) 정상 적층 구조 (Normal Stack Structure)

- <70> 1) 애노드/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/캐소드
- <71> 2) 애노드/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/캐소드
- <72> 3) 애노드/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/캐소드
- <73> 4) 애노드/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/캐소드
- <74> 5) 애노드/정공 주입층/정공 버퍼층/정공 수송층/발광층/전자 수송층/전자 주입층/캐소드
- <75> 6) 애노드/정공 주입층/정공 수송층/발광층/전자 수송층/전자 버퍼층/전자 주입층/캐소드
- b) 정상 슬림 구조(Normal Slim Structure)
- <76> 삭제

- <77> 1) 애노드/정공 주입 수송층/발광층/전자 수송층/전자 주입층/음극
- <78> 2) 애노드/정공버퍼층/정공주입수송층/발광층/전자수송층/전자주입층/캐소드
- <79> 3) 애노드/정공주입층/정공수송층/발광층/전자주입수송층/전자버퍼층/캐소드
- <80> 4) 애노드/정공버퍼층/정공수송층/발광층/전자주입수송층/전자버퍼층/캐소드
- <81> 5) 애노드/정공주입수송층/정공버퍼층/발광층/전자수송층/전자주입층/캐소드
- <82> 6) 애노드/정공주입층/정공수송층/발광층/전자버퍼층/전자주입수송층/캐소드
- c) 역상 적층 구조(Inverted Stack Structure)
- <83> 삭제

- <84> 1) 캐소드/전자주입층/전자수송층/발광층/정공수송층/정공주입층/애노드
- <85> 2) 캐소드/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/정공 버퍼층/애노드
- <86> 3) 캐소드/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/애노드
- <87> 4) 캐소드/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/애노드
- <88> 5) 캐소드/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/정공 주입층/애노드
- <89> 6) 캐소드/전자 주입층/전자 버퍼층/전자 수송층/발광층/정공 수송층/정공 주입층/애노드
- d) 역상 슬림 구조(Inverted Slim Structure)
- <90> 삭제

- <91> 1) 캐소드/전자 주입층/전자 수송층/발광층/정공 주입층/애노드
- <92> 2) 캐소드/전자주입층/전자수송층/발광층/정공주입수송층/정공버퍼층/애노드
- <93> 3) 캐소드/전자버퍼층/전자주입수송층/발광층/정공수송층/정공주입층/애노드
- <94> 4) 캐소드/전자버퍼층/전자주입수송층/발광층/정공수송층/정공주입층/애노드
- <95> 5) 캐소드/전자주입층/전자수송층/발광층/정공버퍼층/정공주입수송층/애노드
- <96> 6) 캐소드/전자주입수송층/전자버퍼층/발광층/정공수송층/정공주입층/애노드
- <97> 여기에서 캐소드(Cathode)는 음극을 애노드(Anode)는 양극을 의미한다.

이와 같은 유기 전계 발광 소자의 구동 방식으로서는 수동 매트릭스(Passive matrix) 방식과 능동 매트릭스(Active Matrix) 방식이 알려져 있다. 상기 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을

선택하여 구동함으로써 제작 공정이 단순하고 투자비가 적으나 대화면 구현시 전류 소모량이 많다는 단점이 있다. 상기 능동 매트릭스 방식은 박막 트랜지스터와 같은 능동 소자 및 용량성 소자를 각 화소에 형성함으로써 전류 소모량이 적고 화질 및 수명이 우수하여 중대형까지 확대 가능하다는 장점이 있다.

<98> 삭제

<99> 상술한 바와 같이 능동 매트릭스 방식에서는 유기 전계 발광 소자와 박막 트랜지스터를 기반으로 한 화소 회로 구성이 필수적인데, 이때 상기 박막 트랜지스터로서는 비정질 실리콘 박막 트랜지스터 또는 다결정 실리콘 박막 트랜지스터를 이용하게 된다. 도 2를 참조하면, 유기 전계 발광 표시 장치의 화소 회로가 도시되어 있고, 도3을 참조하면, 도2에 도시된 화소 회로의 구동 타이밍도가 도시 되어 있다. 이러한 화소 회로는 $N \times M$ 개의 화소중 하나를 대표적으로 도시한 것이다.

도 2에 도시된 바와 같이 유기 전계 발광 표시 장치의 화소 회로는 주사 신호를 공급하는 주사 신호선(S[N]), 데이터 신호를 공급하는 데이터 신호선(D[M]), 제1전원전압을 공급하는 제1전원 전압선(VDD), 제2전원전압을 공급하는 제2전원전압선 (VSS), 구동 트랜지스터(DR_TR), 스위칭 소자(SW_TR), 용량성 소자(C) 및 유기 전계 발광 소자(OLED)를 포함한다. 여기서, 상기 제1전원전압은 상기 제2전원전압에 비해 상대적으로 높은 레벨의 전압일 수 있다.

<100> 삭제

<101> 상술한 화소 회로의 한 프레임 동안의 동작을 도 3을 참조하여 설명한다.

도 3에 표시된 바와 같이 주사 신호가 공급되고, 그 후 약간의 시간차를 두고 데이터 신호가 공급된다. 약간의 시간차를 두는 이유는 주사 신호의 공급에 의한 스위칭 소자의 턴온 시간 부터 데이터 신호의 공급 시간까지의 마진을 확보해주기 위함이다. 다시 도 2의 화소 회로를 도 3의 타이밍도에 따라 설명해보면, 상기 주사 신호선(S[N])으로부터 주사 신호가 공급되면, 상기 스위칭 소자(SW_TR)가 턴온된다. 따라서, 상기 데이터선(D[M])으로부터의 데이터 신호(전압)는 상기 구동 트랜지스터(DR_TR)의 제어 전극 및 상기 용량성 소자(C)의 제1전극(A)에 공급된다.

<102> 삭제

<103> 삭제

<104> 따라서, 상기 제1전원 전압선(VDD)으로부터의 제1전원 전압이 상기 구동 트랜지스터(DR_TR)를 통하여 상기 유기 전계 발광 소자(OLED)에 공급됨으로써, 상기 유기 전계 발광 소자(OLED)는 한 프레임 동안 일정 휘도로 발광하게 된다. 물론, 상기 용량성 소자(C)에는 상기 데이터선(D[M])으로부터 공급되는 데이터 전압이 저장되기 때문에, 상기 주사 신호선(S[N])으로부터의 주사 신호 공급이 차단된다고 해도 한 프레임 동안 상기 구동 트랜지스터(DR_TR)는 계속 턴온 상태를 유지한다.

<105> 더불어, 프레임이 계속되어 갈수록 유기 전계 발광 소자에는 애노드에서 캐소드 방향으로 순방향의 전류가 계속 인가되게 된다.

<106> 계속적으로 유기 전계 발광 소자(OLED)의 애노드에서부터 캐소드로 한 방향으로만 전류가 흐르게 되면, 유기 박막의 정공 수송층(HTL)과 발광층(EML) 사이 또는 전자 수송층(ETL)과 발광층(EML) 사이에 공간 전하가 저장된다. 이러한 공간 전하의 누적으로 인해 유기 전계 발광 소자(OLED)에 흐르는 전류(I_{OLED})가 감소할 수 있다. 이로 인하여, 각 화소의 밝기가 감소하게 됨으로써, 상기 화소 회로를 채택한 유기 전계 발광 표시 장치의 밝기가 시간이 지남에 따라 점차 감소하게 되는 문제점이 있다. 나아가, 유기 전계 발광 표시 장치의 수명이 단축될 수 있다.

<107> 더욱이, 화소 회로마다의 유기 전계 발광 소자의 열화 정도의 차이에 따라 결과적으로 유기 전계 발광 표시 장치 전체의 휘도가 불균일해지는 문제가 있다.

- <108> 또한, 유기 전계 발광 표시 장치를 프로그래시브(Progressive) 방식으로 작동시킬 경우, 대형 패널 구동시 구동 회로의 속도 마진 확보에 문제가 생길 수 있다.
- <109> 나아가, 프로그래시브 방식으로 제1전원전압선(VDD)을 하나만 사용하여 구동 하는 경우 상기 제1전원전압선이 각 화소 회로를 통하여 전기적으로 연결됨에 따라 전압강하(IR-DROP) 현상에 의해 상기 제1전원전압선(VDD)에서 먼 쪽으로 갈수록 휘도가 감소하게 되는 문제가 있다.
- <110> 상기한 문제를 해결하기 위해 본 발명에 의한 유기 전계 발광 표시 장치는, 주사 신호를 전달하는 주사 신호선, 데이터 신호를 전달하는 데이터 신호선과 상기 주사 신호선의 상기 주사 신호에 응답하여 상기 데이터 선으로부터 데이터 신호를 전달하는 제 1 스위칭 소자, 상기 제 1 스위칭 소자에 전기적으로 연결되어 제 1 전원 전압선으로 부터의 구동 전류를 제어하는 구동 트랜지스터, 상기 구동 트랜지스터와 상기 제 1 전원 전압선 사이에 전기적으로 연결된 용량성 소자, 상기 구동 트랜지스터와 제 2 전원 전압선 사이에 전기적으로 연결되어, 상기 구동 트랜지스터에 의해 제어되는 구동 전류로 화상을 표시하는 유기 전계 발광 소자, 상기 용량성 소자와 초기화 전원 전압선 사이에 전기적으로 연결되어, 상기 용량성 소자를 초기화하는 초기화 스위칭 소자, 상기 제2전원 전압선과 상기 초기화 전원 전압선 사이에 전기적으로 연결되어, 상기 유기 전계 발광 소자에 역바이어스 전압을 인가하는 역바이어스 인가용 스위칭 소자를 포함할 수 있다.
- <111> 삭제
- <112> 각각의 화소는 수평으로 홀수 및 짝수 라인으로 나누어 지고, 홀수 및 짝수 라인의 화소는 각각 구동기간이 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간과 발광기간으로 분리될 수 있다.
- <113> 홀수 라인의 화소의 비 발광 기간(제1프레임)에는 짝수 라인의 화소가 발광하며, 짝수 라인의 화소의 비 발광 기간(제2프레임)에는 홀수 라인의 화소가 발광할 수 있다.
- <114> 상기 주사 신호선은 홀수 및 짝수로 구분되고, 상기 홀수에 대응되는 유기 전계 발광 소자와 짝수에 대응되는 유기 전계 발광 소자에는 서로 다른 제1전원 전압선에 의한 전류가 공급될 수 있다.
- <115> 상기 홀수 라인의 화소 회로에 있는 제1스위칭 소자는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프 될 수 있다.
- <116> 상기 짝수 라인의 화소 회로에 있는 제1스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온 될 수 있다.
- <117> 상기 홀수 라인의 화소 회로에 있는 구동 트랜지스터는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온 될 수 있다.
- <118> 상기 짝수 라인의 화소 회로에 있는 구동 트랜지스터는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프 될 수 있다.
- <119> 상기 홀수 라인의 화소 회로에 있는 용량성 소자는 제1프레임 기간중 데이터 전압 및 구동 트랜지스터의 문턱 전압이 충전되고, 제2프레임 기간중 방전되어 상기 유기 전계 발광 소자에 전류를 흐르게 할 수 있다.
- <120> 상기 짝수 라인의 화소 회로에 있는 용량성 소자는 제1프레임 기간중 방전되어 상기 유기 전계 발광 소자에 전류를 흐르게하고, 제2프레임 기간중 데이터 전압 및 구동 트랜지스터의 문턱 전압이 충전될 수 있다.
- <121> 상기 홀수 라인의 화소 회로에 있는 유기 전계 발광 소자는 제1프레임 기간중 역바이어스 전압이 인가되고, 제2프레임 기간중 순방향의 전류가 흐르게 되어 발광할 수 있다.
- <122> 상기 짝수 라인의 화소 회로에 있는 유기 전계 발광 소자는 제1프레임 기간중 순방향의 전류가 흐르게 되어 발광하며, 제2프레임 기간중 역바이어스 전압이 인가될 수 있다.
- <123> 상기 홀수 라인의 화소 회로에 있는 역바이어스 인가용 스위칭 소자는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프 될 수 있다.
- <124> 상기 짝수 라인의 화소 회로에 있는 역바이어스 인가용 스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온 될 수 있다.
- <125> 상기 제 1 전원 전압선과 상기 제 1 스위칭 소자 사이에는 제2스위칭 소자가 전기적으로 연결된 것을 특징으로

할 수 있다.

- <126> 상기 구동 트랜지스터와 상기 유기 전계 발광소자 사이에는 제3스위칭 소자가 전기적으로 연결될 수 있다.
- <127> 상기 구동 트랜지스터의 제어 전극과 드레인 사이에는 제4스위칭 소자가 전기적으로 연결되고, 상기 제4스위칭 소자의 제어 전극에는 상기 주사 신호선이 전기적으로 연결될 수 있다.
- <128> 상기 제 1 전원 전압선과 상기 제 1 스위칭 소자 사이에는 제2스위칭 소자가 전기적으로 연결되고, 상기 구동 트랜지스터와 상기 유기 전계 발광소자 사이에는 제3스위칭 소자가 전기적으로 연결되며, 상기 구동 트랜지스터의 제어 전극과 드레인 사이에는 제4스위칭 소자가 전기적으로 연결되고, 상기 제4스위칭 소자의 제어 전극에는 상기 주사 신호선이 전기적으로 연결될 수 있다.
- <129> 상기 홀수 라인의 화소 회로에 있는 제2스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온될 수 있다.
- <130> 상기 짝수 라인의 화소 회로에 있는 제2스위칭 소자는 제1프레임 기간중 턴온되고, 제2프레임 기간중 턴오프될 수 있다.
- <131> 상기 홀수 라인의 화소 회로에 있는 제3스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온될 수 있다.
- <132> 상기 짝수 라인의 화소 회로에 있는 제3스위칭 소자는 제1프레임 기간중 턴온되고, 제2프레임 기간중 턴오프될 수 있다.
- <133> 상기 홀수 라인의 화소 회로에 있는 제4스위칭 소자는 제1프레임 기간중 턴온 되고, 제2프레임 기간중 턴오프될 수 있다.
- <134> 상기 짝수 라인의 화소 회로에 있는 제4스위칭 소자는 제1프레임 기간중 턴오프 되고, 제2프레임 기간중 턴온될 수 있다.
- <135> 상기 제 1스위칭 소자는 제어 전극이 상기 주사 신호선에 전기적으로 연결되고 상기 데이터선과 상기 제1전원 전압선 사이에 전기적으로 연결될 수 있다.
- <136> 상기 구동 트랜지스터는 상기 제1전원 전압선과 상기 제2전원 전압선 사이에 전기적으로 연결될 수 있다.
- <137> 상기 용량성 소자는 상기 제1전원 전압선과 상기 초기화 전원 전압선 사이에 전기적으로 연결될 수 있다.
- <138> 상기 초기화 스위칭 소자는 이전 주사 신호선에 제어 전극이 전기적으로 연결되며, 상기 제1전원 전압선과 상기 초기화 전원 전압선 사이에 전기적으로 연결될 수 있다.
- <139> 상기 역바이어스 인가용 스위칭 소자는 제어 전극이 발광 역 제어 신호선에 전기적으로 연결되고, 상기 유기 전계 발광 소자의 애노드와 상기 초기화 전원 전압선 사이에 전기적으로 연결될 수 있다.
- <140> 상기 역바이어스 인가용 스위칭 소자는 제어 전극이 발광 역 제어 신호선에 전기적으로 연결되고, 제1전극이 상기 초기화 스위칭 소자의 제1전극과 상기 유기 전계 발광 소자의 애노드에 전기적으로 연결되고, 제2전극이 상기 초기화 전원 전압선과 전기적으로 연결될 수 있다.
- <141> 상기 유기 전계 발광 소자는 애노드가 제1전원 전압선에 전기적으로 연결되고, 캐소드가 제2전원 전압선에 전기적으로 연결될 수 있다.
- <142> 상기 제2스위칭 소자는 제어 전극이 발광 제어 신호선에 전기적으로 연결되고 상기 제1전원 전압선과 상기 데이터선 사이에 전기적으로 연결될 수 있다.
- <143> 상기 제3스위칭 소자는 제어 전극이 발광 제어 신호선에 전기적으로 연결될 수 있다.
- <144> 상기 유기 전계 발광 소자의 캐소드에 제 2 전원 전압선이 전기적으로 연결되고, 상기 제 2 전원 전압선에 의한 제 2 전원 전압이 상기 초기화 전원 전압선에 의한 초기화 전원 전압보다 클 수 있다.
- <145> 상기 제1스위칭 소자, 구동 트랜지스터, 초기화 스위칭 소자, 및 역바이어스 인가용 스위칭 소자는 N형 채널 트랜지스터일 수 있다.
- <146> 상기 제1스위칭 소자, 구동 트랜지스터, 초기화 스위칭 소자, 및 역바이어스 인가용 스위칭 소자는 P형 채널 트랜지스터일 수 있다.

- <147> 상기 제2스위칭 소자, 제3스위칭 소자, 및 제4스위칭 소자는 N형 채널 트랜지스터일 수 있다.
- <148> 상기 제2스위칭 소자, 제3스위칭 소자, 및 제4스위칭 소자는 P형 채널 트랜지스터일 수 있다.
- <149> 상기 유기 전계 발광 소자는 발광층을 구비하고 있으며, 상기 발광층은 형광 재료 및 인광 재료중 선택된 어느 하나 또는 그 혼합물일 수 있다.
- <150> 상기 발광층은 적색 발광 재료, 녹색 발광 재료, 청색 발광 재료중 선택된 어느 하나 또는 그 혼합물일 수 있다.
- <151> 상기 구동 트랜지스터는 비정질 실리콘 박막 트랜지스터, 폴리 실리콘 박막 트랜지스터, 유기 박막 트랜지스터 및 나노 박막 반도체 트랜지스터중 선택된 어느 하나일 수 있다.
- <152> 상기 구동 트랜지스터는 니켈(Ni), 카드뮴(Cd), 코발트(Co), 티타늄(Ti), 팔라듐(Pd) 및 텅스텐(W)중 선택된 어느 하나를 갖는 폴리 실리콘 트랜지스터일 수 있다.
- <153> 유기 전계 발광 표시 장치의 영상 표시부(패널)에 있어서, 상기 패널의 각 화소들은 수평으로 홀수 및 짝수 라인의 화소로 나누어지고, 상기 홀수 라인의 화소에는 홀수 라인에 대응하는 제1전원 전압선이 전기적으로 연결되고, 상기 짝수 라인의 화소에는 짝수 라인에 대응하는 제1전원 전압선이 전기적으로 연결되며, 홀수(또는 짝수)라인의 화소가 발광하면, 짝수(또는 홀수)라인의 화소는 데이터를 기입하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하는 제1프레임 기간, 홀수(또는 짝수)라인의 화소가 데이터를 기입하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하면, 짝수(또는 홀수)라인의 화소는 발광하는 제2프레임 기간을 반복적으로 수행할 수 있다.
- <154> 삭제
- <155> 삭제
- <156> 상기 제1프레임 및 제2프레임의 기간은 1:1인 것을 특징으로 할 수 있다.
 상술한 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치 및 그의 구동 방법은 화상 표시 기간을 제1프레임, 제2프레임으로 나누고, 제1프레임 동안에는 홀수 라인의 화소들이 순차적으로 상기 용량성 소자에 데이터 전압 및 구동 트랜지스터의 문턱전압을 저장하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하고, 짝수 라인의 화소들은 발광하게 된다.
- <157> 삭제
- <158> 삭제
- <159> 제2프레임 동안에는 홀수 라인의 화소들은 발광하게 되고, 짝수 라인의 화소들은 순차적으로 상기 용량성 소자에 데이터 전압 및 구동 트랜지스터의 문턱 전압을 저장하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하게 된다.
- <160> 상기 프레임들이 순차적으로 진행되면서, 유기 전계 발광 표시 장치의 영상표시부(패널)는 인터레이스 방식(비월주사 방식)으로 구동된다.
- <161> 이러한 인터레이스 주사 방식에 의해 한 프레임 동안 전 화소를 순차적으로 모두 발광시키는 프로그래시브 방식에 비해 대형 패널 구동시 구동회로 속도 마진을 확보할 수 있게된다.
- <162> 또한, 제1전원 전압선을 홀수 라인(VDD(odd)), 짝수 라인(VDD(even)) 각각에 따로 적용하고, 홀수 라인의 화소에 데이터를 기입하는 동안 짝수 라인의 화소가 발광하고 짝수 라인의 화소에 데이터를 기입하는 동안 홀수 라인의 화소가 발광하도록 데이터 기입 시간과 발광 시간을 분리하여 구동함으로써 상기 제1전원 전압선(VDD)의 전압강하(IR-DROP)를 보상할 수 있게 된다.
- <163> 아울러, 비 발광 시간을 이용하여 유기 전계 발광 소자에 역바이어스 전압을 충분히 인가할 수 있게되어 상기

유기 전계 발광 소자의 열화 현상을 방지하고 궁극적으로는 상기 유기 전계 발광 소자의 수명 향상 및 열화 정도의 차이에 기인한 각 화소의 회도 불균일성을 방지 할 수 있게된다.

- <164> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <165> 본 발명을 명확하게 설명하기 위해 첨부된 도면에서 발명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 구성 및 동작을 갖는 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 전기적으로 연결되어 있다고 할 때, 이는 전기적으로 연결되어 있는 경우뿐만 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.
- <166> 도 4를 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치의 구성이 블록도로서 도시되어 있다.
- <167> 도 4에 도시된 바와 같이 유기 전계 발광 표시 장치(100)는 주사 신호 구동부(110), 데이터 신호 구동부(120), 발광 제어 신호 구동부(130), 유기 전계 발광 표시 패널(140) (이하, 패널(140)이라한다), 제1전원전압 공급부(150) 및 제2전원 전압 공급부(160), 초기화 전원전압 공급부(170)를 포함할 수 있다.
- <168> 상기 주사 신호 구동부(110)는 다수의 주사 신호선(S[1],...,S[N])을 통하여 상기 패널(140)에 주사 신호를 공급할 수 있다.
- <169> 상기 주사 신호선은 도 4에 도시된 바와 같이 수평으로, 첫번째 라인의 화소들에 제1주사 신호선, 제3주사 신호선이 전기적으로 연결될 수 있고, 두번째 라인의 화소들에 제2주사 신호선, 제4주사 신호선이 전기적으로 연결될 수 있으며, 순차적으로 홀수 및 짝수라인에 대응하는 주사 신호선이 전기적으로 연결될 수 있다.
- <170> 상기 데이터 신호 구동부(120)는 다수의 데이터 신호선(D[1],...,D[M])을 통하여 상기 패널에 데이터 신호를 공급할 수 있다.
- <171> 상기 발광 제어 신호 구동부(130)는 다수의 발광 제어신호선(EM[1],...,EM[N])및 다수의 발광 역 제어 신호선(EMB[1],...,EMB[N])을 통하여 상기 패널(140)에 발광 제어 신호 및 발광 역 제어 신호를 순차적으로 공급할 수 있다.
- <172> 삭제
- <173> 또한, 상기 패널(140)은 열방향으로 배열되어 있는 다수의 주사 신호선(S[1],...,S[N]), 발광 제어 신호선(EM[1],...,EM[N]) 및 발광 역 제어 신호선(EMB[1],...,EMB[N])과 행방향으로 배열되는 다수의 데이터 신호선(D[1],...,D[M])과, 상기 주사 신호선(S[1],...,S[N]), 발광 제어 신호선(EM[1],...,EM[N]), 발광 역 제어 신호선(EMB[1],...,EMB[N])과 데이터 신호선(D[1],...,D[M])에 의해 정의되는 화소 회로(142,Pixel)를 포함할 수 있다.
- <174> 여기서, 상기 화소 회로(142,Pixel)는 주사 신호선과 데이터 신호선에 의해 정의되는 화소 영역에 형성될 수 있다. 물론, 상술한 바와 같이 상기 주사 신호선(S[1],...,S[N])에는 상기 주사 신호 구동부(110)로부터 주사 신호가 공급될 수 있고, 상기 데이터 신호선(D[1],...,D[M])에는 상기 데이터 구동부(120)로부터 데이터 신호가 공급될 수 있으며, 상기 발광 제어 신호선(EM[1],...,EM[N]), 발광 제어 역 신호선(EMB[1],...,EMB[N])에는 상기 발광 제어 신호 구동부(130)로부터 발광 제어 신호, 발광 역 제어 신호가 공급될 수 있다.
- <175> 또한, 상기 제1전원전압 공급부(150), 제2전원전압 공급부(160), 및 초기화 전원전압 공급부(170)는 패널(140)에 구비된 각 화소 회로(142)에 제1전원전압, 제2전원전압, 및 초기화 전원 전압을 공급하는 역할을 한다.
- <176> 한편, 도 4에 도시된 바와 같이 이러한 주사 신호 구동부(110), 데이터 신호 구동부(120), 발광 제어 신호 구동부(130), 패널(140), 제1전원전압 공급부(150) 및 제2전원전압 공급부(160), 초기화 전원 전압 공급부(170)는 하나의 기관(102)에 모두 형성될 수 있다.
- <177> 특히, 상기 구동부들 및 전원 공급부들(110,120,130,150,160,170)은 주사 신호선(S[1],...,S[N]), 데이터신호선(D[1],...,D[M]), 발광제어 신호선(EM[1],...,EM[N]), 발광 역 제어 신호선(EMB[1],...,EMB[N]) 및 화소 회로(142)의 트랜지스터(도시되지 않음)를 형성하는 층과 동일한 층에 형성될 수도 있다. 물론, 상기 구동부들 및 전원 공급부들(110,120,130,150,160,170)은 상기 기관(102)과 별도로 다른 기관(도시되지 않은)에 형성하고, 이를 상기 기관(102)에 전기적으로 연결할 수도 있다. 더불어, 상기 구동부들 및 전원 공급부들

(110,120,130,150,160,170)은 상기 기판(102)에 전기적으로 연결하는 TCP(Tape Carrier Package), FPC(Flexible Printed Circuit), TAB(Tape Automatic Bonding), COG(Chip On Glass) 및 그 등가물중 선택된 어느 하나의 형태로 형성할 수 있으며, 본 발명에서 상기 구동부들 및 전원 공급부들(110,120,130,150,160,170)의 형태 및 형성 위치를 한정하는 것은 아니다.

<178> 삭제

<179> 도 5를 참조하면, 본 발명의 일실시예에 의한 유기 전계 발광 표시 장치의 화소 회로가 도시 되어있다. 이하에서 설명하는 화소 회로는 모두 도 4에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다.

<180> 도 5에 도시된 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치의 화소회로는 주사 신호선(S[N]), 이전 주사 신호선(S[N-1]), 데이터 신호선(이하의 회로도에서는 설명의 편의상 "DATA"로 표시한다), 발광 제어 신호선(EM[N]), 발광 역 제어 신호선(EMB[N]), 제1전원전압선(VDD), 제2전원전압선(VSS), 초기화 전원 전압선(Vinit), 제1스위칭 소자(SW_TR1), 제2스위칭 소자(SW_TR2), 제3스위칭 소자(SW_TR3), 제4스위칭 소자(SW_TR4), 구동 트랜지스터(DR_TR), 초기화 스위칭 소자(SW_TR5), 역바이어스 인가용 스위칭 소자(SW_TR6), 용량성 소자(C)를 포함할 수 있다.

<181> 삭제

<182> 상기 주사 신호선(S[N])은 켜고자 하는 유기 전계 발광 소자(OLED)를 선택하는 주사 신호를 상기 제1스위칭 소자(SW_TR1)의 제어 전극에 공급하는 역할을 한다. 또한, 주사 신호선(S[N])은 주사 신호를 상기 제4스위칭 소자(SW_TR4)의 제어 전극에 공급하여 상기 제4스위칭 소자(SW_TR4)가 상기 구동 트랜지스터(DR_TR)의 게이트와 드레인에 전기적으로 연결되어 다이오드 연결이 되도록 하는 역할을 한다. 물론, 이러한 주사 신호선(S[N])은 주사 신호를 생성하는 주사 신호 구동부(110, 도 4 참조)에 전기적으로 연결될 수 있다.

<183> 상기 이전 주사 신호선(S[N-1])은 이전 주사 신호를 초기화 스위칭 소자(SW_TR5)의 제어 전극에 공급하는 역할을 한다. 상기 초기화 스위칭 소자(SW_TR5)는 상기 초기화 전원 전압선(Vinit)과 상기 용량성 소자(C) 및 상기 구동 트랜지스터(DR_TR)의 제어 전극과 전기적으로 연결되도록 함으로써 상기 용량성 소자(C) 및 구동 트랜지스터(DR_TR)의 제어 전극을 초기화(Initialization)되도록 한다. 물론, 이러한 이전 주사 신호선(S[N-1])은 주사 신호를 생성하는 주사 신호 구동부(110, 도 4 참조)에 전기적으로 연결될 수 있다.

<184> 상기 데이터 신호선(DATA)은 발광 휘도에 비례하는 데이터 신호(전압)를 상기 용량성 소자(C)의 제1전극(A) 및 구동 트랜지스터(DR_TR)에 공급하는 역할을 한다. 물론 이러한 데이터 신호선(DATA)은 데이터 신호를 생성하는 데이터 신호 구동부(120, 도 4 참조)에 전기적으로 연결될 수 있다.

<185> 상기 발광 제어 신호선(EM[N])은 제2스위칭 소자(SW_TR2) 및 제3스위칭 소자(SW_TR3)의 제어 전극에 전기적으로 연결되어 발광 제어 신호를 공급하는 역할을 한다. 상기 발광 제어 신호에 의해 상기 제2스위칭 소자(SW_TR2) 및 상기 제3스위칭 소자(SW_TR3)가 턴온되면 상기 용량성 소자(C)에 저장된 상기 데이터 신호에 대응하는 상기 제1전원전압선(VDD)으로부터의 전류가 상기 구동 트랜지스터(DR_TR)를 통하여 상기 유기 전계 발광 소자(OLED)로 인가될 수 있다. 이에 따라 상기 유기 전계 발광 소자는 발광할 수 있다. 물론, 이러한 발광 제어 신호선(EM[N])은 발광 제어 신호를 생성하는 발광 제어 신호 구동부(130, 도4참조)에 전기적으로 연결될 수 있다.

상기 발광 역 제어 신호선(EMB[N])은 상기 발광 제어 신호가 하이 레벨의 신호 일때 로우 레벨의 신호를 상기 역바이어스 인가용 스위칭 소자(SW_TR6)의 제어 전극에 공급하는 역할을 한다. 이러한 발광 역 제어 신호에 의해 상기 역바이어스 인가용 스위칭 소자(SW_TR6)가 턴온 되면 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압이 인가될 수 있다. 물론, 이러한 발광 역 제어 신호선(EMB[N])은 발광 제어 신호를 생성하는 발광 제어 신호 구동부(130, 도 4 참조)에 전기적으로 연결될 수 있다. (실질적으로 이러한 발광 역 제어 신호는 발광 제어 신호를 출력하는 발광 제어 신호 구동부의 출력단의 이전단에 인버터를 전기적으로 연결하여 쉽게 얻을 수 있음)

<186> 삭제

- <187> 상기 제1전원전압선(VDD)은 제1전원전압이 유기 전계 발광 소자(OLED)에 공급되도록 한다. 물론, 이러한 제1전원전압선(VDD)은 제1전원전압을 공급하는 제1전원전압 공급부(150, 도 4 참조)에 전기적으로 연결될 수 있다.
- <188> 이러한 제1전원전압선(VDD)은 2개를 사용할 수 있으며, 홀수 라인의 화소에 공급되는 홀수 라인 제1전원전압선(VDD/Odd)과 짝수 라인 제1전원전압선(VDD/Even)으로 나누어 질 수 있다. 홀수 라인 제1전원전압선(VDD/Odd) 및 짝수 라인 제1전원전압선(VDD/Even)과 화소의 연결관계는 도 13에 도시 하였다.
- <189> 상기 제2전원전압선(VSS)은 제2전원전압이 유기 전계 발광 소자(OLED)에 공급되도록 한다. 물론, 이러한 제2전원전압선(VSS)은 제2전원전압을 공급하는 제2전원전압 공급부(160, 도 4 참조)에 전기적으로 연결될 수 있다. 여기서, 상기 제1전원전압은 통상적으로 상기 제2전원전압에 비해 하이 레벨(High Level)일 수 있다. 또한, 제2전원전압은 접지(Ground) 전압을 이용할 수 있다.
- <190> 상기 초기화 전원 전압선(Vinit)은 상기 용량성 소자(C) 및 상기 구동 트랜지스터(DR_TR)의 제어 전극을 초기화시키는 역할을 한다. 물론 초기화 전원 전압선(Vinit)은 초기화 전원 전압을 공급하는 초기화 전원 전압 공급부(170, 도4참조)에 전기적으로 연결될 수 있다.
- <191> 상기 제1스위칭 소자(SW_TR1)는 제1전극(소스 전극 또는 드레인 전극)이 상기 데이터 신호선(DATA)에 전기적으로 연결되고, 제2전극(드레인 전극 또는 소스 전극)이 상기 구동 트랜지스터(DR_TR)의 제1전극(소스 전극 또는 드레인 전극)에 전기적으로 연결되며, 제어 전극(게이트 전극)이 상기 주사 신호선(S[N])에 전기적으로 연결될 수 있다. 이러한 제1스위칭 소자(SW_TR1)는 P형 채널 트랜지스터일 수 있으며, 상기 주사 신호선(S[N])을 통하여 제어 전극에 로우 레벨의 주사 신호가 인가되면 턴온되어, 상기 데이터 전압에서 상기 구동 트랜지스터의 문턱전압(Vth)을 뺀 값을 상기 용량성 소자(C)의 제1전극에 공급한다.
- <192> 상기 구동 트랜지스터(DR_TR)는 제1전극이 상기 제1스위칭 소자(SW_TR1)의 제2전극과 전기적으로 연결되고, 제2전극이 제3스위칭 소자(SW_TR3)의 제1전극과 전기적으로 연결되며, 제어전극이 제4스위칭 소자(SW_TR4)의 제2전극 및 상기 용량성 소자(C)의 제1전극(A)과 전기적으로 연결될 수 있다. 이러한 구동 트랜지스터(DR_TR)는 P형 채널 트랜지스터일 수 있다. 동작으로는, 제어전극을 통하여 로우 레벨의 신호가 인가되면 턴온되어, 상기 제1전원전압선(VDD)으로부터 일정량의 전류를 유기 전계 발광 소자(OLED) 쪽으로 공급하는 역할을 한다. 물론, 데이터 신호는 상기 용량성 소자(C)의 제1전극에 공급되어 그것을 충전시키므로, 상기 제1스위칭소자(SW_TR1)가 턴오프 된다고 하여도 일정 기간동안 상기 용량성 소자(C)의 충전 전압에 의해 상기 구동 트랜지스터(DR_TR)의 제어 전극에 로우 레벨의 신호가 계속 인가된다.
- <193> 여기서 상기 구동 트랜지스터(DR_TR)는 비정질 실리콘 박막 트랜지스터, 폴리 실리콘 박막 트랜지스터, 유기 박막 트랜지스터, 나노 박막 트랜지스터 및 그 등가물중 선택된 어느 하나일 수 있으나 여기서 그 재질 또는 종류를 한정하는 것은 아니다.
- <194> 또한, 상기 구동 트랜지스터(DR_TR)가 폴리 실리콘 박막 트랜지스터인 경우, 이는 레이저 결정화 방법, 금속 유도 결정화 방법, 고압 결정화 방법 및 그 등가 방법중 선택된 어느 하나의 방법으로 형성될 수 있으나, 본 발명에서 상기 폴리 실리콘 박막 트랜지스터의 제조 방법을 한정하는 것은 아니다.
- <195> 참고로, 상기 레이저 결정화 방법은 비정질 실리콘에 예를 들면 엑시머 레이저를 조사하여 결정화하는 방법이고, 상기 금속 유도 결정화 방법은 비정질 실리콘 위에 예를 들면 금속을 위치시킨 채 소정의 온도를 가하여 상기 금속으로부터 결정화가 시작되도록 하는 방법이며, 상기 고압 결정화 방법은 비정질 실리콘에 예를 들면 소정 압력을 가하여 결정화하는 방법이다.
- <196> 더불어, 상기 금속 유도 결정화 방법에 의해 구동 트랜지스터(DR_TR)가 제조되었을 경우, 상기 구동 트랜지스터(DR_TR)에는 니켈(Ni), 카드뮴(Cd), 코발트(Co), 티타늄(Ti), 팔라듐(Pd), 텅스텐(W), 알루미늄(Al) 및 그 등가물중 선택된 어느 하나가 더 포함될 수 있다.
- <197> 상기 유기 전계 발광 소자(OLED)는 애노드가 역바이어스 인가용 스위칭 소자 (SW_TR6)의 제1전극 및 제3스위칭 소자(SW_TR3)의 제2전극에 전기적으로 연결되고 캐소드가 제2전원전압선(VSS)에 전기적으로 연결될 수 있다. 이러한 유기 전계 발광 소자(OLED)는 상기 제3스위칭 소자(SW_TR3)가 턴온 되어 있는 동안, 상기 구동 트랜지스터(DR_TR)를 통하여 제어되는 전류에 의해 소정 밝기로 발광하는 역할을 한다.
- <198> 여기서, 상기 유기 전계 발광 소자(OLED)는 발광층(도시되지 않음)을 구비하고 있으며, 상기 발광층은 형광 재료, 인광 재료, 그 혼합물 및 그 등가물중 선택된 어느 하나일 수 있다. 그러나, 여기서 상기 발광층의 재질 또는 종류를 한정하는 것은 아니다.

- <199> 또한, 상기 발광층은 적색 발광 재료, 녹색 발광 재료, 청색 발광 재료, 그 혼합물질 및 그 등가물중 선택된 어느 하나일 수 있으나, 여기서 그 재질 또는 종류를 한정하는 것은 아니다.
- <200> 상기 제2스위칭 소자(SW_TR2)는 제1전극이 상기 제1전원전압선(VDD) 및 상기 용량성 소자(C)의 제2전극과 전기적으로 연결되고, 제2전극이 상기 제1스위칭 소자(SW_TR1)의 제2전극 및 상기 구동 트랜지스터(DR_TR)의 제1전극에 전기적으로 연결되며, 제어전극이 상기 발광 제어 신호선(EM[N])에 전기적으로 연결될 수 있다.
- <201> 이러한 제2스위칭 소자(SW_TR2)는 P형 채널 트랜지스터일 수 있으며, 상기 발광 제어 신호선(EM[N])을 통하여 제어 전극에 로우 레벨의 신호가 인가되면 턴온되어 상기 제1전원전압선(VDD)로부터의 전류를 상기 유기 전계 발광 소자(OLED)로 흐르게 한다.
- <202> 상기 용량성 소자(C)는 제1전극(A)이 상기 구동 트랜지스터(DR_TR)의 제어전극, 제4스위칭 소자(SW_TR4)의 제2전극 및 초기화 스위칭 소자(SW_TR5)의 제2전극과 전기적으로 연결되어 있고, 제2전극이 상기 제2스위칭 소자(SW_TR2)의 제1전극 및 상기 제1전원전압선(VDD)과 전기적으로 연결될 수 있다.
- <203> 이러한 용량성 소자(C)는 제1전극에 데이터 신호 전압 및 구동 트랜지스터의 문턱 전압(V_{th})을 일정기간 유지하고, 상기 발광 제어 신호선(EM[N])에 의해 제2스위칭 소자(SW_TR2) 및 제3스위칭 소자(SW_TR3)의 제어 전극에 로우 레벨의 신호가 인가되어 턴온되면 데이터 신호의 크기에 비례하는 전류를 상기 제1전원전압선(VDD)로부터 상기 유기 전계 발광 소자(OLED)로 흐르게 하여 상기 유기 전계 발광 소자(OLED)가 발광하게 한다.
- <204> 상기 제4스위칭 소자(SW_TR4)는 제1전극이 상기 구동 트랜지스터(DR_TR)의 제2전극에 전기적으로 연결되고, 제2전극이 상기 구동 트랜지스터(DR_TR)의 제어전극 및 상기 용량성 소자(C)의 제1전극에 전기적으로 연결되며, 제어전극이 상기 주사 신호선(S[N])에 전기적으로 연결될 수 있다. 이러한 제4스위칭 소자(SW_TR4)는 P형 채널 트랜지스터일 수 있으며, 상기 주사 신호선(S[N])으로부터 로우 레벨의 주사 신호가 인가되면 턴온되어, 상기 구동 트랜지스터(DR_TR)의 제어전극(게이트 전극)과 제2전극(드레인 전극)을 전기적으로 연결되게 하여, 결과적으로 다이오드 연결을 가능하게 하는 역할을 한다.
- <205> 상기 초기화 스위칭 소자(SW_TR5)는 제1전극이 상기 초기화 전원 전압선(Vinit) 및 역바이어스 인가용 스위칭 소자(SW_TR6)의 제2전극에 전기적으로 연결되고, 제2전극이 상기 용량성 소자(C)의 제1전극(A)에 전기적으로 연결되며, 제어전극이 상기 이전 주사 신호선(S[N-1])에 전기적으로 연결될 수 있다. 이러한 초기화 스위칭 소자(SW_TR5)는 P형 채널 트랜지스터일 수 있으며, 상기 이전 주사 신호선(S[N-1])으로부터 로우 레벨의 신호가 인가되면 턴온되어, 상기 초기화 전압 전원선(Vinit)과 상기 용량성 소자(C)의 제1전극 및 상기 구동 트랜지스터(DR_TR)의 제어 전극을 전기적으로 연결시키게 된다. 이에 따라, 상기 용량성 소자(C)와 상기 구동 트랜지스터(DR_TR)의 제어전극은 초기화 되게 된다.
- <206> 상기 제3스위칭 소자(SW_TR3)는 제1전극이 상기 구동 트랜지스터(DR_TR)의 제2전극과 전기적으로 연결되고, 제2전극이 상기 유기 전계 발광 소자(OLED)의 애노드와 전기적으로 연결되며, 제어전극이 상기 발광 제어 신호선(EM[N])과 전기적으로 연결될 수 있다. 이러한 제3스위칭 소자(SW_TR3)는 P형 채널 트랜지스터일 수 있으며, 상기 발광 제어 신호선(EM[N])으로부터 로우 레벨의 신호가 인가되면 턴온되어 상기 구동 트랜지스터(DR_TR)으로부터 상기 유기 전계 발광 소자(OLED)로 전류가 흐를수 있도록 전기적으로 연결시켜주는 역할을 한다.
- <207> 상기 역바이어스 인가용 스위칭 소자(SW_TR6)는 제1전극이 상기 유기 전계 발광 소자(OLED)의 애노드에 전기적으로 연결되고, 제2전극이 상기 초기화 전원 전압선(Vinit)에 전기적으로 연결되며, 제어전극이 상기 발광 억제 신호선(EMB[N])에 전기적으로 연결될 수 있다. 이러한 역바이어스 인가용 스위칭 소자(SW_TR6)는 P형 채널 트랜지스터일 수 있으며, 상기 발광 억제 신호선(EMB[N])으로부터 로우 레벨의 신호가 인가되면 턴온되어 상기 제2전원 전압선(VSS)에서 상기 초기화 전원 전압선(Vinit) 방향으로 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가될 수 있도록 한다. 이러한 역바이어스 전압의 인가를 위해서는 상기 제2전원 전압선(VSS)의 전압이 상기 초기화 전원 전압선(Vinit)의 전압보다 높은 것이 바람직하다. 상기 제2전원 전압선(VSS)의 전압, 즉 유기 전계 발광 소자(OLED)의 캐소드 전압으로 접지(Ground) 전압을 이용할 경우 상기 초기화 전원 전압선(Vinit)의 전압은 바람직하게는 음의 값을 가질 수 있다.
- <208> 여기서, 상기 제1스위칭 소자(SW_TR1), 구동 트랜지스터(DR_TR), 제2스위칭 소자(SW_TR2), 제3스위칭 소자(SW_TR3), 제4스위칭 소자(SW_TR4), 초기화 스위칭 소자(SW_TR5), 역바이어스 인가용 스위칭 소자(SW_TR6)는 모두 P형 채널 트랜지스터 및 그 등가물중 선택된 어느 하나일 수 있으나 여기서 그 트랜지스터의 종류를 한정하는 것은 아니다.

- <209> 도 6을 참조하면, 도 5에 도시된 화소 회로의 구동 타이밍도가 도시되어 있다. 도 6에 도시된 바와 같이 본 발명에 의한 유기 전계 발광 표시 장치의 화소 회로는 제1프레임, 제2프레임, 제3프레임, 제4프레임이 순차적으로 진행되며, 제1프레임, 제3프레임, 제5프레임등 홀수 프레임의 구동 타이밍도는 동일할 수 있으며, 제2프레임, 제4프레임, 제6프레임등 짝수 프레임의 구동 타이밍도는 동일할 수 있다.
- <210> 좀 더 구체적으로, 홀수 프레임기간 동안 홀수 라인의 화소들은 화소 회로내의 용량성 소자(C)에 데이터 전압 및 구동 트랜지스터의 문턱전압을 기입하는 동시에 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가하게 된다. 이러한 홀수 프레임 동안 짝수 라인의 화소들은 발광하게 된다.
- <211> 한편, 짝수 프레임기간 동안 홀수 라인의 화소들은 발광하게 되며, 이러한 짝수 프레임 기간 동안 짝수 라인의 화소들은 화소 회로내의 용량성 소자(C)에 데이터 전압 및 구동 트랜지스터의 문턱전압을 기입하는 동시에 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가하게 된다.
- <212> 이와 같이 홀수 프레임, 짝수 프레임이 순차적으로 진행되어 가면서 패널에 홀수 라인의 화소가 발광하는 동안 짝수 라인의 화소는 데이터 기입 및 상기 유기 전계 발광 소자에 역바이어스 전압을 인가하며, 짝수 라인의 화소가 발광하는 동안 홀수 라인의 화소는 데이터 기입 및 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가하게 된다. 이러한 비월주사 방식(인터레이스 방식, Interlace)으로 화소 회로를 구동 함으로써 대형 패널 구동시 구동 회로 속도의 마진을 확보할 수 있게 된다.
- <213> 도 7을 참조하면, 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 초기화 기간(T1)동안의 전류 흐름이 도시되어 있다. 여기서 상기 화소 회로의 동작은 도 6의 구동 타이밍도를 참조하여 설명한다.
- <214> 먼저, 초기화 스위칭 소자(SW_TR5)의 제어 전극에 이전 주사 신호선(S[N-1])으로부터 로우 레벨의 주사 신호가 인가됨으로써 상기 초기화 스위칭 소자(SW_TR5)가 턴온 되고, 역바이어스 인가용 스위칭 소자(SW_TR6)의 제어 전극에 발광 역 제어 신호선(EMB[N])의 로우 레벨의 신호가 인가됨으로써 상기 역바이어스 인가용 스위칭 소자(SW_TR6)가 턴온된다.
- <215> 상기 초기화 스위칭 소자(SW_TR5)가 턴온 됨에따라 초기화 전원전압선(Vinit)의 초기화 전원 전압이 용량성 소자(C)의 제1전극과 구동 트랜지스터(DR_TR)의 제어전극에 인가 됨으로써 상기 용량성 소자(C)의 저장 전압 및 상기 구동 트랜지스터(DR_TR)의 제어전극을 초기화 시키게 된다. 이때, 제3스위칭 소자(SW_TR3)의 제어 전극에 발광 제어 신호선(EM[N])의 하이 레벨의 신호가 인가됨에따라, 상기 제3스위칭 소자(SW_TR3)는 턴오프되게 되므로 상기 유기 전계 발광 소자(OLED)는 발광 하지 않게 된다. 이러한 비발광기간을 이용하여 제2전원전압선(VSS)의 전압을 상기 초기화 전원 전압선(Vinit)의 전압보다 높게 하면 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압이 인가되게 되어 상기 유기 전계 발광 소자(OLED)의 열화 현상을 방지 할 수 있다. 아울러, 제2전원 전압선(VSS)의 전압은 접지(Ground) 전압을 이용할 수 있으며, 이 경우 초기화 전원 전압선(Vinit)의 전압은 음의 전압이 인가되어야 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가할 수 있다.
- <216> 이 기간 동안에 제1스위칭 소자(SW_TR1), 제4스위칭 소자(SW_TR4), 제2스위칭 소자(SW_TR2), 제3스위칭 소자(SW_TR3)는 각각의 제어 전극에 하이 레벨의 신호가 인가됨에 따라 턴오프 되게 된다.
- <217> 다시 말하자면, 상기 홀수 라인의 화소 회로의 초기화 기간(T1)동안에는 상기 용량성 소자(C) 및 상기 구동 트랜지스터(DR_TR)의 제어전극을 초기화 시키는 동시에 상기 유기 전계 발광 소자(OLED)의 비 발광기간을 이용해 역바이어스 전압을 인가시키게 된다.
- <218> 도 8을 참조하면, 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간(T2)동안의 전류흐름이 도시되어 있다. 여기서 상기 화소 회로의 동작은 도6의 구동 타이밍도를 참조하여 설명한다.
- <219> 먼저 제1스위칭 소자(SW_TR1)의 제어 전극에 주사 신호선(S[N])이 전기적으로 연결되고, 상기 주사 신호선(S[N])으로 부터 로우 레벨의 주사 신호가 인가되면상기 제1스위칭 소자(SW_TR1)는 턴온 되며 데이터 신호선(DATA)으로 부터 데이터 신호를 인가되게 된다.
- <220> 또한, 제4스위칭 소자(SW_TR4)의 제어 전극에도 상기 주사 신호선(S[N])의 로우 레벨의 주사 신호가 인가되게 되고, 상기 제4스위칭 소자(SW_TR4)는 턴온 되게 된다. 상기 제4스위칭 소자(SW_TR4)는 상기 구동 트랜지스터(DR_TR)의 제어 전극(게이트 전극)과 제2전극(드레인 전극) 사이에 전기적으로 연결되어 다이오드 연결을 구성한다.
- <221> 다이오드 연결을 포함하는 본 발명은 구동 트랜지스터의 문턱전압이 보상가능 기능도 가지는바, 이하에서는 이

러한 구동 트랜지스터의 문턱전압이 보상되는 원리에 대하여 하기의 수학적식을 참조하여 설명한다.

<222> 상기 다이오드 연결하에서 상기 용량성 소자의 제2전극에는 제1전원전압(VDD)이 인가되고, 제1전극(A)에는 데이터 전압(V_{DATA})과 상기 구동 트랜지스터의 문턱전압(V_{th})의 차이 만큼의 전압($V_{DATA} - |V_{th}|$)이 인가된다.

<223> 도 9를 참조하면, 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 발광 기간(T_3) 동안의 전류흐름이 도 시되어 있으며, 도 6의 구동 타이밍도를 참조하여 설명하도록 한다.

<224> 이 때, 유기 전계 발광 소자(OLED)에 흐르는 전류(I_{OLED})는 아래의 수학적식 1과 같다.

수학적식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{th})^2 = \frac{\beta}{2} (V_{SG} - |V_{th}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{th}|) - |V_{th}|)^2$$

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

<225> 여기서 V_{DD} 는 제1전원전압선의 제1전원전압이고, V_{DATA} 는 데이터 신호선을 통해 인가되는 데이터 전압이고, V_{th} 는 구동 트랜지스터(DR_TR)의 문턱전압이며, β 는 상수이다. 위 수학적식 1에서 볼 수 있듯이, 상기 발광기간(T_3) 동안 유기 전계 발광 소자(OLED)에 흐르는 전류(I_{OLED})는 상기 구동 트랜지스터(DR_TR)의 문턱 전압에 관계 없이 데이터 전압(V_{DATA})에 대응하여 흐른다. 즉 상기 구동 트랜지스터(DR_TR)의 문턱전압(V_{th})이 보상된다.

<229> 아울러, 상기 역바이어스 인가용 스위칭 소자(SW_TR6)의 제어 전극에 상기 발광 역 제어 신호선(EMB[N])이 전기 적으로 연결되어 상기 발광 역 제어 신호선 (EMB[N])의 로우 레벨의 신호에 의해 상기 역바이어스 인가용 스위 칭 소자(SW_TR6)

<230> 는 계속 턴온 상태를 유지한다.

<231> 이 기간(T_2) 동안에는 상기 초기화 기간(T_1)과 마찬가지로, 제3스위칭 소자(SW_TR3)의 제어 전극에 발광 제어 신호선(EM[N])의 하이 레벨의 신호가 인가됨에따라, 상기 제3스위칭 소자(SW_TR3)는 여전히 턴오프된 상태이므 로 상기 유기 전계 발광 소자(OLED)는 발광 하지 않게 된다. 이러한 비발광기간을 이용하여 제2전원전압선(VS S)의 전압을 상기 초기화 전원 전압선(Vinit)의 전압보다 높게 하면 상기 유기 전계 발광 소자(OLED)에 역바이 어스 전압이 인가되게 되어 상기 유기 전계 발광 소자(OLED)의 열화 현상을 방지 할 수 있다. 아울러, 제2전원 전압선(VSS)의 전압은 접지(Ground) 전압을 이용할 수 있으며, 이 경우 초기화 전원 전압선(Vinit)의 전압은 음 의 전압이 인가되어야 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가할 수 있다.

<232> 이 기간 동안에 초기화 스위칭 소자(SW_TR5), 제2스위칭 소자(SW_TR2), 제3스위칭 소자(SW_TR3)는 각각의 제어 전극에 하이 레벨의 신호가 인가됨에 따라 턴오프 되게 된다.

<233> 다시 말하자면, 홀수 라인의 화소 회로의 데이터 전압 및 구동 트랜지스터의 문턱전압 저장 기간(T_2)에는 상기 용량성 소자(C)에 상기 데이터 전압을 저장하는 동시에 상기 유기 전계 발광 소자(OLED)의 비 발광기간을 이용 해 역바이어스 전압을 인가시키게 된다.

<234> 도 9를 참조하면, 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 발광 기간(T_3)동안의 전류 흐름이 도 시되어 있다. 여기서, 상기 화소 회로의 동작은 도 6의 타이밍도를 참조하여 설명한다.

<235> 먼저, 제2스위칭 소자(SW_TR2)의 제어 전극에 상기 발광 제어 신호선(EM[N])이 전기적으로 연결되어 로우 레벨 의 발광 제어 신호가 인가되면 상기 제 2스위칭 소자(SW_TR2)가 턴온되고, 제1전원전압선(VDD)로부터 상기 구동 트랜지스터(DR_TR)로 제1전원전압이 공급될수 있게 된다.

<236> 또한, 제3스위칭소자(SW_TR3)의 제어 전극에 상기 발광 제어 신호선(EM[N])이 전기적으로 연결되어 로우 레벨의 발광 제어 신호가 인가되면, 상기 제3스위칭 소자(SW_TR3)는 턴온되고, 상기 구동 트랜지스터(DR_TR)을 통하여 구동 전류를 상기 유기 전계 발광 소자(OLED)에 흐르게 할 수 있으며, 이에따라 상기 유기 전계 발광 소자는 각

각의 데이터 신호에 대응하여 발광하게 된다.

- <237> 이 기간 동안에 제1스위칭 소자(SW_TR1), 제4스위칭 소자(SW_TR4), 초기화 스위칭 소자(SW_TR5), 역바이어스 인가용 스위칭 소자(SW_TR6)는 각각의 제어 전극에 하이 레벨의 신호가 인가됨에 따라 턴오프 되게 된다.
- <238> 다시 말하자면, 발광 기간(T3)에는 상기 용량성 소자(C)에 저장되었던 데이터 전압 및 구동 트랜지스터의 문턱 전압이 상기 구동 트랜지스터(DR_TR)를 통하여 인가되어 상기 유기 전계 발광 소자(OLED)를 발광시키게 된다. 이때는 상기 역바이어스 인가용 스위칭 소자(SW_TR7)는 턴오프되어 상기 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가하는 동작은 수행하지 않게 된다.
- <239> 도 10을 참조하면, 도 5에 도시된 화소 회로에서 짝수 라인의 화소 회로의 초기화 기간동안의 전류 흐름이 도시되어 있고, 도 11을 참조하면, 도 5에 도시된 화소 회로에서 짝수 라인의 화소 회로의 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간 동안의 전류 흐름이 도시되어 있으며, 도 12를 참조하면, 도 5에 도시된 화소 회로에서 짝수 라인의 화소 회로의 발광 기간 동안의 전류 흐름이 도시되어 있다. 여기서 상기 화소 회로의 동작은 도 6의 구동 타이밍도를 참조하여 설명한다.
- <240> 제1프레임 기간동안 홀수 라인의 화소 회로들은 초기화 기간(T1) 및 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간(T2)을 순차적으로 진행하며, 이러한 제1프레임 기간동안에는 짝수 라인의 화소 회로들은 도 12에 도시된 전류 흐름도에서 볼 수 있듯이 유기 전계 발광 소자(OLED)의 발광 동작을 수행한다.
- <241> 제2프레임 기간동안 짝수 라인의 화소 회로들은 초기화 기간 및 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간을 순차적으로 진행하며, 이러한 제2프레임 기간동안 홀수 라인의 화소 회로들은 발광하게 된다.
- <242> 도 10, 도 11 및 도 12에 도시된 짝수 라인의 화소 회로의 전류 흐름도는 상술한 도 7, 도 8 및 도 9에 도시된 홀수 라인의 화소 회로의 전류 흐름도와 동일하며, 다만 홀수 프레임 동안에는 홀수 라인의 화소 회로들은 초기화 및 데이터 기입 동작을 수행하고, 짝수 라인의 화소 회로들은 발광 동작을 수행하며, 짝수 프레임 동안에는 홀수 라인의 화소 회로들이 발광 동작을 수행하며, 짝수 라인의 화소 회로들이 초기화 및 데이터 기입 동작을 수행한다는 점에서 차이가 있다.
- <243> 도 13을 참조하면, 도 4에 도시된 유기 전계 발광 표시 장치의 각 화소와 제1전원전압선(홀수 라인 및 짝수 라인)의 전기적 연결관계가 도시되어 있다.
- <244> 도 13에 도시된 바와 같이, 상기 제1전원 전압선은 홀수 라인 제1전원 전압선(VDD/Odd)과 짝수 라인 제1전원 전압선(VDD/Even)의 두 라인(Line)으로 이루어 질 수 있다. 다만, 제2전원전압선(VSS)은 한 라인(Line)으로 이루어 질 수 있다.
- <245> 이렇게 제1전원전압선(VDD)을 두 라인으로 구동하고, 인터레이스 방식을 적용하여 데이터 기입시간과 발광 시간을 분리하게 되면 제1전원전압선(VDD)의 전압강하(IR-DROP)를 보상할 수 있는바 이하에서 도 6에 도시된 구동 타이밍도를 참조하여 자세히 설명한다.
- <246> 제1프레임기간 동안 홀수 라인의 화소 회로는 용량성 소자 및 구동 트랜지스터의 제어전극을 초기화 시키고, 상기 용량성 소자에 데이터를 기입하며, 유기 전계 발광 소자(OLED)에 역바이어스 전압을 인가한다. 이러한 제1프레임기간 동안 화소 회로내의 제3스위칭 소자(SW_TR3)는 턴오프 되며 따라서 홀수 라인의 화소 회로들은 홀수라인 제1전원전압선(VDD/Odd)에서 제2전원전압선(VSS)으로의 전기적 연결이 끊어지게 된다. 따라서, 제1프레임기간 동안 홀수 라인의 화소 회로들은 전압강하(IR-DROP) 없는 상태의 데이터 기입이 이루어 지게 된다.
- <247> 이러한 홀수 라인의 화소 회로는 제2프레임 기간동안 발광하게 되는데, 발광기간 동안 홀수 라인의 화소 회로의 전류 흐름은 도 9에 도시된 바와 같다.
- <248> 이 때, 상기 유기 전계 발광 소자에 흐르는 전류는 상기 수학식 1과 같다.

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{th})^2 = \frac{\beta}{2} (V_{SG} - |V_{th}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{th}|) - |V_{th}|)^2$$

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

- <251> 즉, 전압 강하(IR-DROP)가 없는 상태에서 상기 용량성 소자(C)에 데이터가 기입되었고 그 후 발광 기간이 되었을 때 홀수 라인의 각 화소 회로에 흐르는 I_{OLED} 는 상기 수학식1에서 알수 있듯이 전압강하(IR-DROP)가 없는 상태의 VDD때문에 전체적으로 홀수 라인의 화소들은 발광 기간동안 전압강하(IR-DROP)가 없게 되며, 따라서 패널의 아래로 내려갈수록 화소의 휘도가 낮아지는 현상을 피할 수 있다.
- <252> 마찬가지로 짝수 라인의 화소들도 제2프레임 동안 전압 강하(IR-DROP)가 없는 상태에서 데이터가 기입되므로 발광 기간 동안 전압강하(IR-DROP)없이 패널을 구동할 수 있게 된다.
- <253> 도 14을 참조하면, 본 발명의 다른 실시예에 따른 평판 표시 장치의 화소 회로가 도시되어 있다.
- <254> 도 14에 도시된 화소 회로는 도 5에 도시된 화소 회로와 유사하다. 다만, 도14에 도시된 화소 회로에서는 역바이어스 인가용 스위칭 소자(SW_TR6)의 제1전극이 초기화 스위칭 소자(SW_TR5)의 제1전극과 전기적으로 연결된다.
- <255> 즉, 상기 역바이어스 인가용 스위칭 소자(SW_TR6)가 제2전원전압선(VSS)과 초기화전원 전압선(Vinit) 사이에 위치하는 것은 상기 도 5에 도시된 본 발명과 동일하나, 도 5에서 상기 역바이어스 인가용 스위칭 소자(SW_TR6)의 제1전극이 상기 유기 전계 발광 소자(OLED)의 애노드와 제3스위칭 소자(SW_TR3)의 공통 노드에만 전기적으로 연결된 것과 달리, 도 14의 다른 실시예에서는 역바이어스 인가용 스위칭 소자(SW_TR6)의 제1전극이 유기 전계 발광 소자(OLED)의 애노드와 제3스위칭 소자(SW_TR3)의 제2전극 사이의 공통 노드뿐만 아니라 상기 초기화 스위칭 소자(SW_TR5)의 제1전극에도 전기적으로 연결될 수 있다는 점에서 다르다. 물론, 역바이어스 인가용 스위칭 소자(SW_TR6)의 제2전극은 초기화 전원 전압선(Vinit)에 연결된다.
- <256> 도 15을 참조하면, 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로가 도시되어 있다.
- <257> 도 15에 도시된 화소 회로 역시 도 5에 도시된 화소 회로와 거의 같다. 다만, 도5에 도시된 화소 회로에서는 모든 트랜지스터들이 P형 채널 트랜지스터들이었지만, 도 15에 도시된 모든 트랜지스터들은 N형 채널 트랜지스터들이다. 이에 따라 각 소자들 사이의 전기적 연결 관계가 상기 도 5에 도시된 것과 약간 상이해진다.
- <258> 예를 들면, 도 5에 도시된 P형 채널 트랜지스터를 이용한 화소 회로의 상단과 하단을 뒤집어 도시하고, 상기 유기 전계 발광 소자(OLED)의 방향은 상기 도 5에 도시된 방향과 같게 두며, 상기 P형 채널 트랜지스터를 N형 채널 트랜지스터로 대체하게 되면, 도 15의 N형 채널 트랜지스터를 이용한 화소 회로를 구현할 수 있다. 이때, P형 채널 트랜지스터와 N형 채널 트랜지스터는 제1전극(소스 전극 또는 드레인 전극)과 제2전극(드레인 전극 또는 소스 전극)의 위치가 반대로 바뀌게 된다.
- <259> 도 16은 상기 도 11에 도시된 N형 채널 트랜지스터를 이용한 상기 화소 회로의 구동 타이밍도이다. N형 채널 트랜지스터의 경우 하이 레벨의 신호가 제어 전극에 인가될때 턴온 되는바, 상기 도 12에 도시한 구동 타이밍도는 상기 도 6의 구동 타이밍도와 비교해볼때, 하이 레벨의 신호는 로우 레벨의 신호로, 로우 레벨의 신호는 하이 레벨의 신호로 바뀌게 된다.

발명의 효과

- <260> 상술한 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치 및 그의 구동 방법은 화상 표시 기간을 제1프레임(홀수 프레임), 제2프레임(짝수 프레임)으로 나누고, 제1프레임 동안에는 홀수 라인의 화소들이 순차적으로 상기 용량성 소자에 데이터 전압 및 구동 트랜지스터의 문턱전압을 저장하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하고, 짝수 라인의 화소들은 발광하게된다.
- <261> 제2프레임 동안에는 홀수 라인의 화소들은 발광하게 되고, 짝수 라인의 화소들은 순차적으로 상기 용량성 소자에 데이터 전압 및 구동 트랜지스터의 문턱 전압을 저장하는 동시에 유기 전계 발광 소자에 역바이어스 전압을 인가하게 된다.
- <262> 상기 프레임들이 순차적으로 진행되면서, 유기 전계 발광 표시 장치의 영상표시부(패널)는 비월주사 방식(인터레이스 방식)으로 구동된다.
- <263> 이러한, 인터레이스 방식의 구동 방법에 의해 대형 패널 구동시 구동 회로의 속도 마진을 확보할 수 있게되고, 각 라인의 발광기간과 데이터 기입기간이 분리됨으로서 제1전원전압선의 전압강하(IR-DROP)를 보상할 수 있게된다.
- <264> 아울러, 비 발광기간동안에는 상기 유기 전계 발광 소자에 역바이어스 전압을 인가함으로써 상기 유기 전계 발광

소자의 열화 현상을 방지할 수 있다.

- <265> 이상에서 설명한 것은 본 발명에 따른 유기 전계 발광 표시 장치 및 그의 구동방법을 실시하기 위한 하나의 실시예에 불과한 것으로서, 본 발명의 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

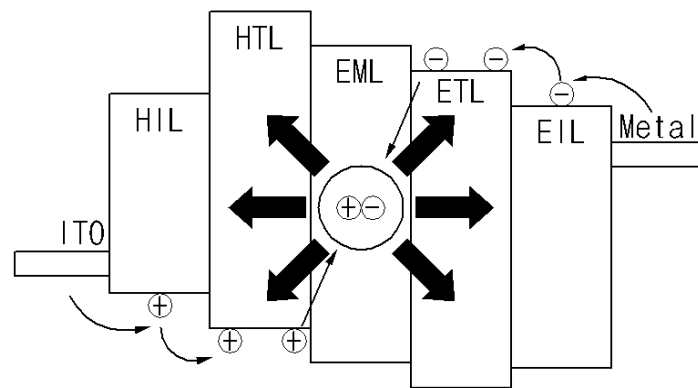
도면의 간단한 설명

- <1> 도 1은 통상의 유기 전계 발광 소자의 기본 구조를 도시한 개략도이다.
- <2> 도 2는 전압 구동 방식의 기본 화소 회로를 도시한 개략도이다.
- <3> 도 3은 도 2에 도시된 화소 회로의 구동 타이밍도이다.
- <4> 도 4는 본 발명에 따른 유기 전계 발광 표시 장치의 기본 구조 블록도이다.
- <5> 도 5는 본 발명의 일 실시예에 의한 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <6> 도 6은 도 5에 도시된 화소 회로의 구동 타이밍도이다.
- <7> 도 7은 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 초기화 기간(T1)동안의 전류 흐름을 도시한 것이다.
- <8> 도 8은 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간(T2)동안의 전류 흐름을 도시한 것이다.
- <9> 도 9는 도 5에 도시된 화소 회로에서 홀수 라인의 화소 회로의 발광 기간(T3)동안의 전류 흐름을 도시한 것이다.
- <10> 도 10은 도 5에 도시된 화소 회로에서 짝수 라인의 화소 회로의 초기화 기간동안의 전류 흐름을 도시한 것이다.
- <11> 도 11은 도 5에 도시된 화소 회로에서 짝수 라인의 화소 회로의 데이터 전압 및 구동 트랜지스터의 문턱전압 저장기간동안의 전류 흐름을 도시한 것이다.
- <12> 도 12는 도 5에 도시된 화소 회로에서 짝수 라인의 화소 회로의 발광 기간동안의 전류 흐름을 도시한 것이다.
- <13> 도 13은 도 4에 도시된 유기 전계 발광 표시 장치의 각 화소와 제1전원전압선(홀수라인 및 짝수라인)의 전기적 연결관계를 도시한 것이다.
- <14> 도 14는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <15> 도 15는 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.
- <16> 도 16는 도 15에 도시한 화소 회로의 구동 타이밍도이다.
- <17> <도면의 주요 부분에 대한 부호의 설명>
- <18> 100; 본 발명에 의한 평판 표시 장치
- <19> 110; 주사 신호 구동부 120; 데이터 신호 구동부
- <20> 130; 발광 제어 신호 구동부 140; 유기 전계 발광 표시 패널
- <21> 142; 화소(Pixel)
- <22> P; 화소 회로 150; 제1전원전압 공급부
- <23> D[M]; 데이터 신호선 160; 제2전원전압 공급부
- <24> S[N]; 주사 신호선 170; 초기화 전원 전압 공급부
- <25> S[N-1]; 이전 주사 신호선 C; 용량성 소자
- <26> EM[N]; 발광 제어 신호선 EMB[N]; 발광 역 제어 신호선
- <27> VDD; 제 1전원 전압선 VSS; 제2전원 전압선

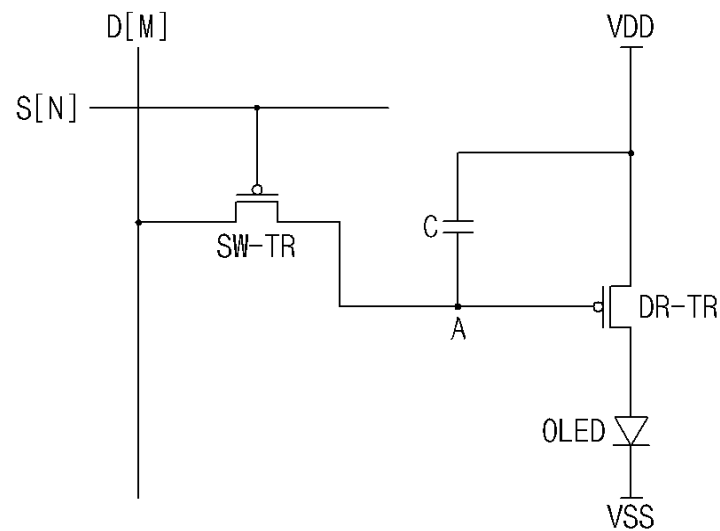
- <28> SW_TR1; 제1스위칭 소자 SW_TR2; 제2스위칭 소자
- <29> SW_TR3; 제3스위칭 소자 SW_TR4; 제4스위칭 소자
- <30> SW_TR5; 초기화 스위칭 소자 SW_TR6; 역바이어스 인가용 스위칭 소자
- <31> DR_TR; 구동 트랜지스터
- <32> Vinit; 초기화 전원 전압선
- <33> OLED (Organic Light Emitting Diode); 유기 전계 발광 소자

도면

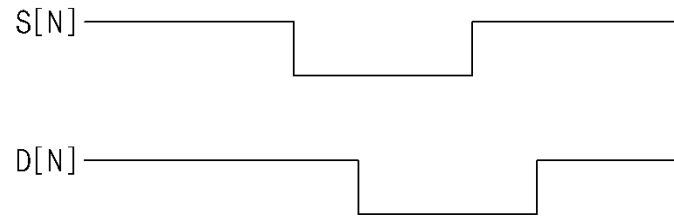
도면1



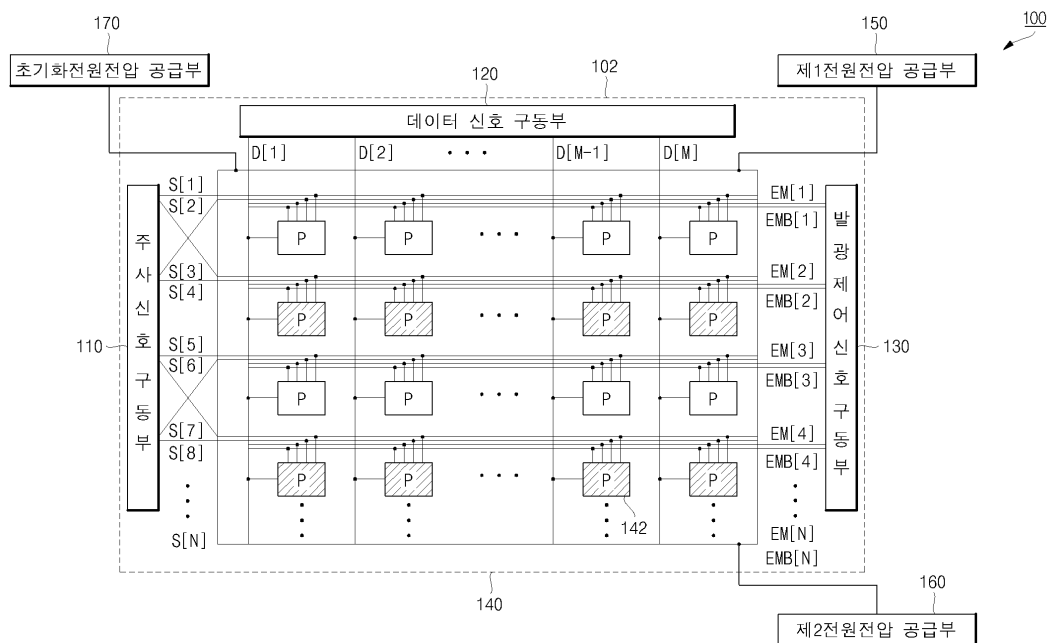
도면2



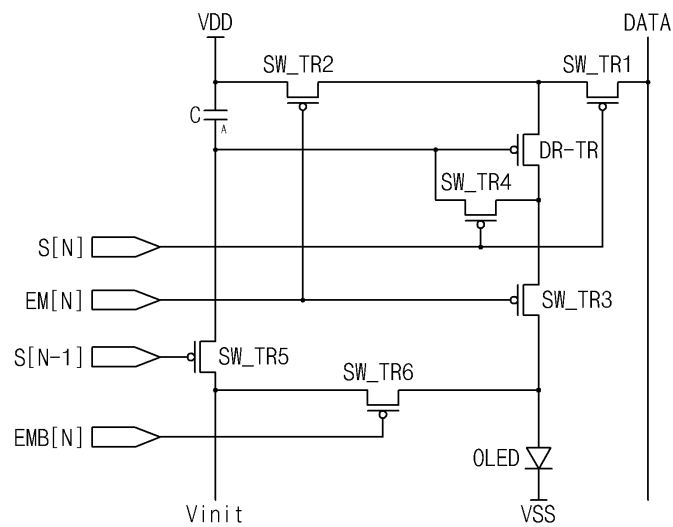
도면3



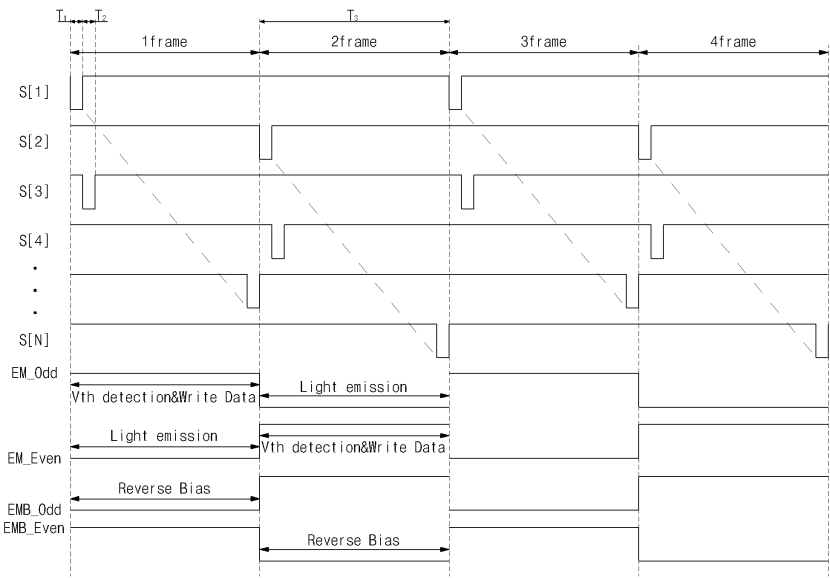
도면4



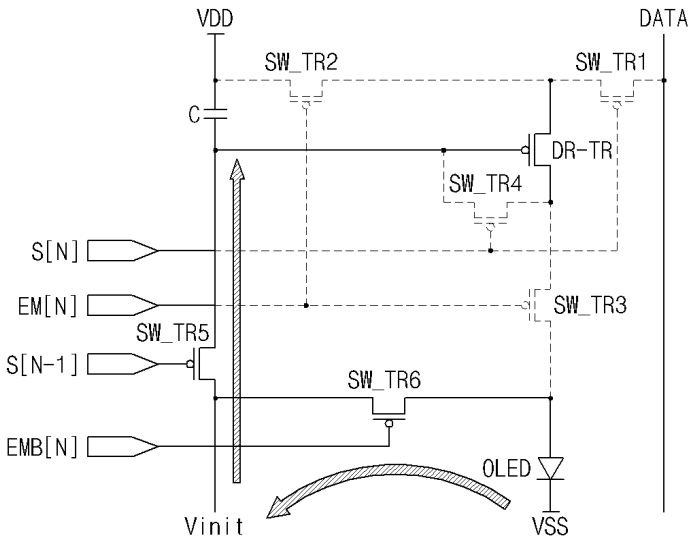
도면5



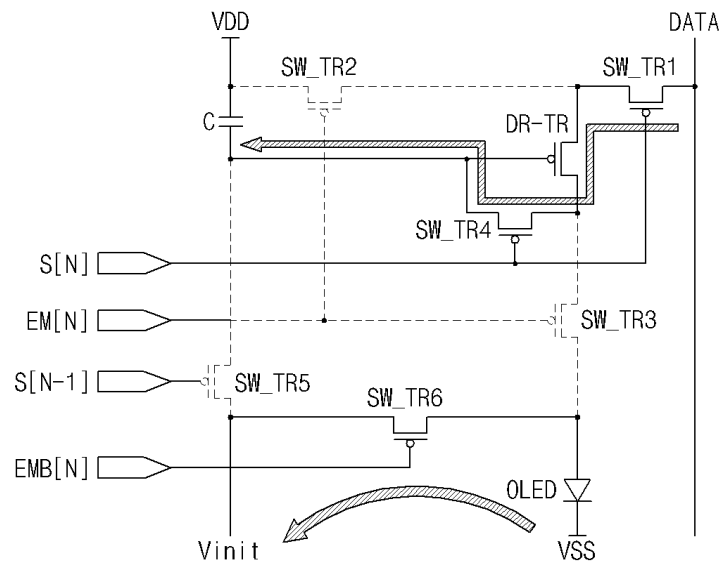
도면6



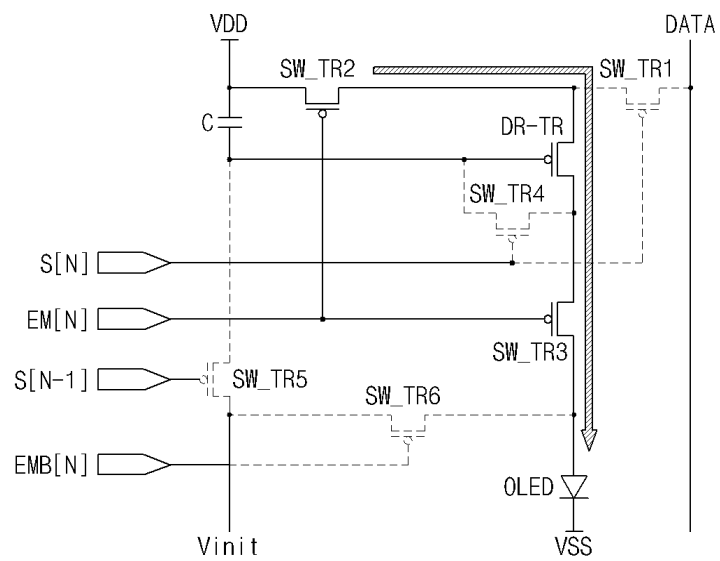
도면7



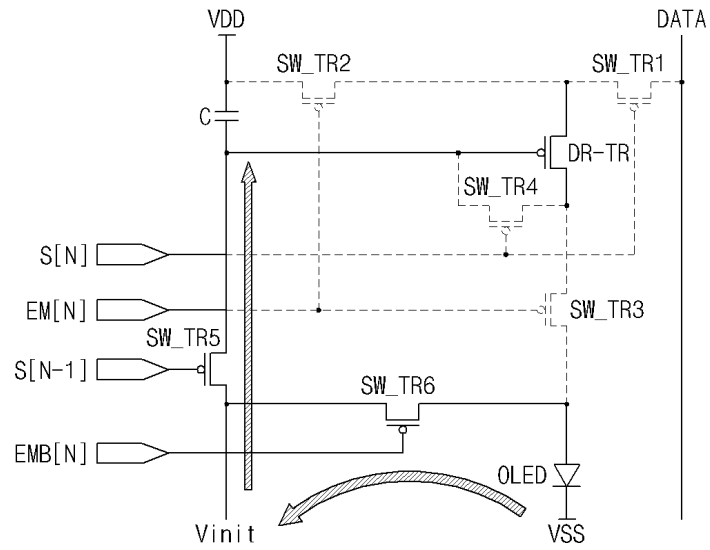
도면8



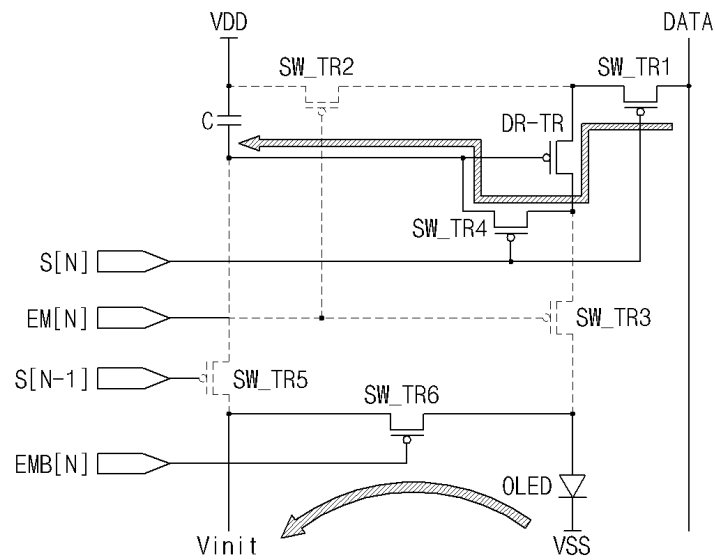
도면9



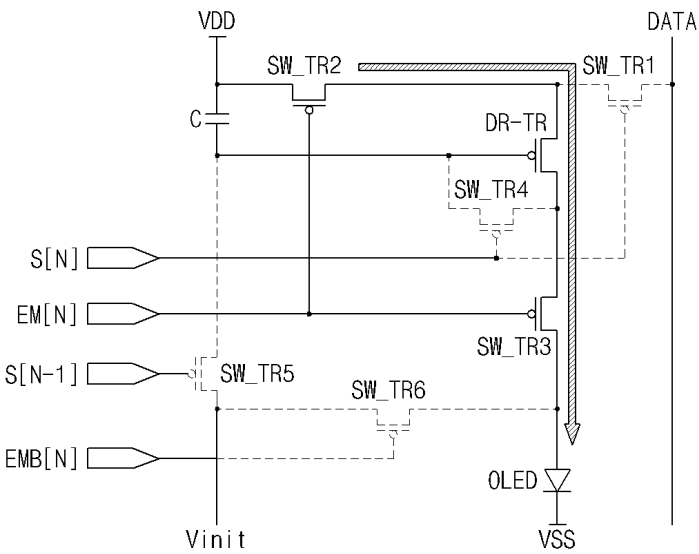
도면10



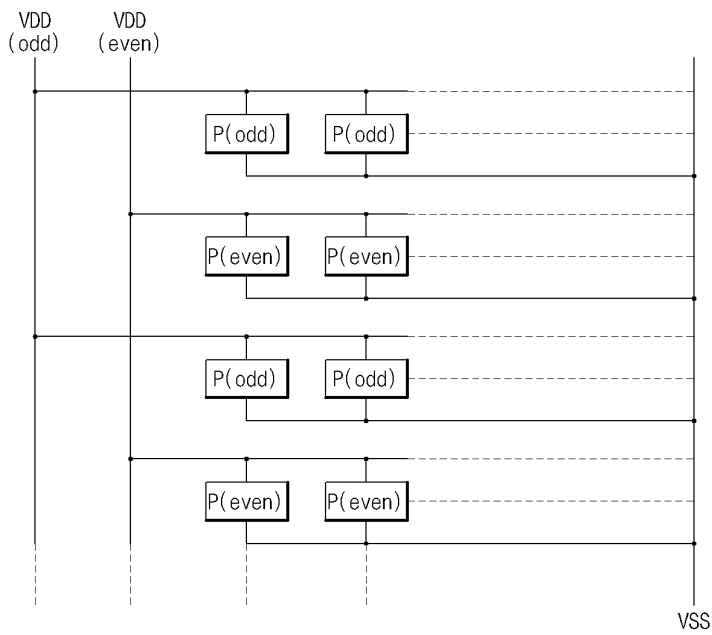
도면11



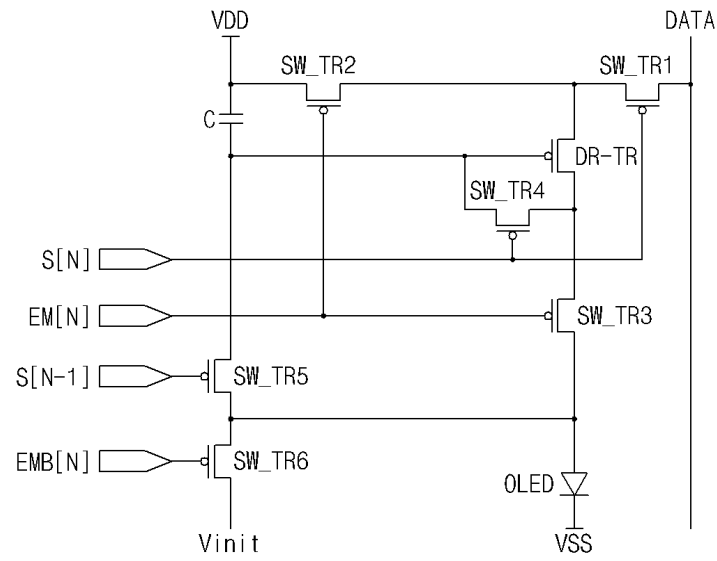
도면12



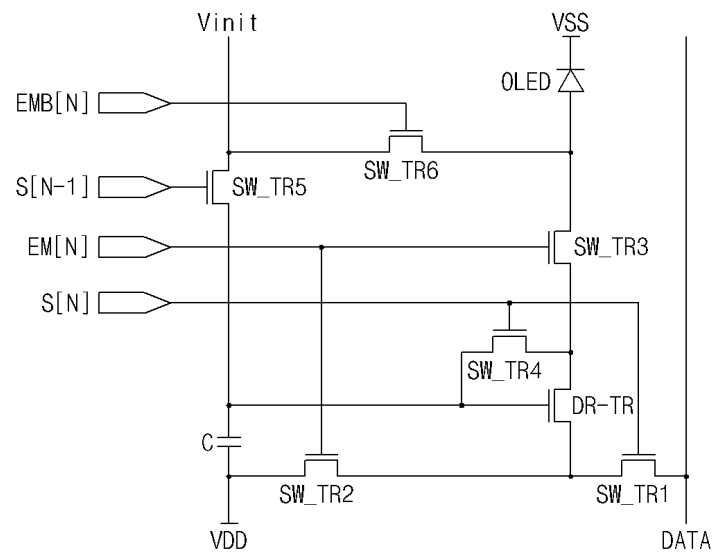
도면13



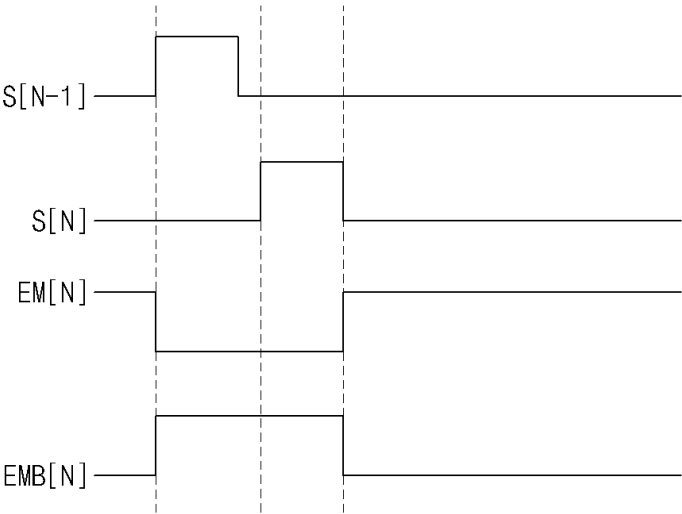
도면14



도면15



도면16



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR100833753B1	公开(公告)日	2008-05-30
申请号	KR1020060131962	申请日	2006-12-21
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUNG BO YONG		
发明人	CHUNG, BO YONG		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12 H01L51/50		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2320/043 G09G3/3233 G09G2300/0819 G09G2310/0224 G09G2310/0256 G09G3/3258 H01L2227/32		
外部链接	Espacenet		

摘要(译)

提供有机发光二极管显示器及其驱动方法，以通过从数据写入时段分离线的发光时段来补偿第一源电压线中的电压降。第一开关元件 (SW_TR1) 响应于来自扫描线的扫描信号从数据线传送数据信号。驱动晶体管 (DR-TR) 电连接到第一开关元件并控制来自第一源电压线的驱动电流。电容元件 (C) 电连接在驱动晶体管和第一源电压线之间。OLED (有机发光二极管, OLED) 电连接在驱动晶体管和第二源电压线之间并显示使用由驱动晶体管控制的驱动电流的图像。初始化开关元件 (SW_TR5) 电连接在电容元件和初始化源电压线之间并初始化电容器元件。反向偏压施加开关元件 (SW_TR6) 电连接在第二源极电压线和初始化源极电压线之间，并将反向偏压施加到OLED。像素分为奇数和偶数行。每个像素的驱动时段被划分为数据电压/阈值电压存储时段和发光时段。通过不同的第一源电压将电流提供给偶数和奇数OLED线。

