

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월06일 10-0642264 2006년10월27일
--	-------------------------------------	--

(21) 출원번호	10-2005-0010587	(65) 공개번호	10-2006-0089818
(22) 출원일자	2005년02월04일	(43) 공개일자	2006년08월09일

(73) 특허권자 재단법인서울대학교산학협력재단
 서울특별시 관악구 봉천동 산 4-2

(72) 발명자 한민구
 서울특별시 강남구 압구정1동 현대아파트 85동 201호

 남우진
 경기도 과천시 주암동 70-17 대일아트빌라 1차 나동 301호

(74) 대리인 이진주

(56) 선행기술조사문헌 JP2003108036 A US20040113872 A1 * 심사관에 의하여 인용된 문헌	KR1020050005646 A US20040183758 A1
--	---------------------------------------

심사관 : 최정윤

(54) 유기발광소자의 화소구조

요약

본 발명은 유기발광표시장치에 관한 것으로, 특히 전원공급용 배선이 차지하는 면적에 기인한 개구율 감소로 인한 유기발광소자의 열화를 방지하는 유기발광소자의 화소구조에 관한 것이다. 본 발명에 따른 유기발광소자의 화소구조는 제1 방향으로 형성되며, 데이터전압을 전달하는 데이터 라인과; 상기 제1 방향과 교차되는 제2 방향으로 형성되며, 스캔 신호를 전달하는 다수의 스캔 라인과; 상기 데이터 라인과 다수의 스캔 라인에 의해 정의되는 각 화소를 선택하도록 형성된 각각의 스위칭 트랜지스터와; 상기 데이터 라인으로 인가되는 전압에 따라 해당 전하를 저장하도록 형성된 각각의 커패시터와; 상기 스캔 라인을 통해 전원전압을 공급받도록 상기 스캔 라인과 접속된 각각의 구동 트랜지스터와; 상기 구동 트랜지스터에 흐르는 전류에 의해 발광하는 각각의 유기발광소자(Organic-Light Emitting Diode)를 포함함을 특징으로 한다.

대표도

도 9

색인어

액티브 매트릭스 OLED, 화소, 개구율, 전류밀도

명세서

도면의 간단한 설명

- 도 1은 박막트랜지스터를 이용하여 유기EL 소자를 구동하기 위한 종래의 화소회로도,
 도 2는 도 1에 도시된 종래 유기EL 소자를 구동하기 위한 화소회로에 대한 레이아웃,
 도 3은 도 1의 화소구조에서의 구동시간에 따른 유기EL소자의 발광율을 나타낸 도면,
 도 4는 본 발명의 일실시예에 따른 유기EL 소자를 구동하기 위한 화소회로 및 동작타이밍도,
 도 5는 도 4의 화소회로에서 게이트 선택신호의 동작 영역에 따른 동작 타이밍도,
 도 6은 본 발명의 실시예에 따른, 이전 단의 게이트 선택신호(SCAN.n-1)를 V_{DD} 공급전원으로 활용한 경우를 나타낸 도면,
 도 7은 본 발명의 실시예에 따른, 다음 단의 게이트 선택신호(SCAN.n-1)를 V_{DD} 공급전원으로 활용한 경우를 나타낸 도면,
 도 8은 본 발명의 실시예에 따른, 서로 인접한 화소의 게이트 선택신호(SCAN.2n-1과 SCAN.2n)를 V_{DD} 공급전원으로 활용한 예를 나타낸 도면,
 도 9는 각 화소마다 현재 단의 게이트 선택신호(SCAN.n)를 V_{DD} 공급전원으로 활용한 예를 나타낸 도면,
 도 10은 본 발명의 실시예에 따른 유기발광소자의 화소구조를 나타낸 단면도,
 도 11은 2-TFT 유기EL 화소회로의 레이아웃,
 도 12는 본 발명의 다른 실시예에 따른 유기EL 화소회로도,
 도 13은 도 12의 레이아웃

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기발광표시장치에 관한 것으로, 특히 전원공급용 배선이 차지하는 면적에 기인한 개구율 감소로 인한 유기발광소자의 열화를 방지하는 유기발광소자의 화소구조에 관한 것이다.

현재, 디스플레이 장치의 박형화, 경량화, 저 소비전력화 등의 요구가 크게 대두되고 있으며, 이러한 차세대 디스플레이 소자로서 주목받고 있는 것 중의 하나가 유기발광소자(organic light emitting device)이다. 유기발광소자는 특정 유기물 또는 고분자들의 전기발광(electroluminescence: EL) 현상을 이용하는 것으로 백라이트를 구비하지 않아도 되므로 액정표시장치에 비해 박형화가 가능하고, 보다 저렴하고 쉽게 제작할 수 있으면서도 넓은 시야각과 밝은 광을 내는 장점이 있다.

이러한 유기발광소자는 유기발광 표시패널의 단위 화소에 구비되는 스위칭 소자의 존재 여부에 따라 패시브-매트릭스방식(passive-matrix type)과 액티브-매트릭스방식(active-matrix type)으로 나눌 수 있다.

패시브-매트릭스방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 액티브-매트릭스방식은 구동용 박막트랜지스터(TFT)와 커패시터를 각 ITO(indium tin oxide) 화소전극에 접속하여 커패시터스에 의해 전압을 유지하도록 하는 구동방식이다.

도 1은 박막트랜지스터를 이용하여 유기EL 소자를 구동하기 위한 종래의 화소회로로서, NxM 개의 화소 중 하나를 도시한 것이다.

도 1을 참조하면, 유기 EL소자(OLED)에 구동용 박막트랜지스터(DR TFT)가 연결되어 발광을 위한 전류를 공급한다. 구동용 박막트랜지스터(DR TFT)의 전류량은 스위칭 박막트랜지스터(SW TFT)를 통해 인가되는 데이터 전압에 의해 제어되도록 구성된다. 이때 인가된 전압을 일정기간 유지하기 위한 커패시터(C_{ST})가 구동 트랜지스터의 소스와 게이트 사이에 연결되어 있다. 스위칭 트랜지스터(SW TFT)의 게이트에는 스캔 라인(SCAN)이 연결되어 있으며, 소스에는 데이터 라인(DATA)이 연결되어 있다.

상기 구조를 갖는 화소회로의 동작을 살펴보면, 스위칭 박막트랜지스터(SW TFT)의 게이트에 인가되는 스캔 신호에 의해 스위칭 박막트랜지스터(SW TFT)가 온 되면, 데이터 라인을 통해 데이터 전압이 구동용 박막트랜지스터(DR TFT)의 게이트에 인가된다. 그리고, 게이트에 인가되는 데이터 전압에 대응하여 구동용 박막트랜지스터(DR TFT)를 통해 유기EL소자(OLED)에 전류가 흘러 발광이 이루어지며, 유기EL소자는 주입된 전류밀도에 비례하여 광을 발산한다.

이와 같이 유기EL소자에 전류를 흘림으로써 광을 발산하도록 하는 유기발광 디스플레이의 경우 광이 출력되는 발광 면적비(개구율; aperture ratio)가 액정디스플레이에 비해 현저히 낮다는 문제점이 있다. 개구율은 단위 화소(sub-pixel)의 전체 면적 대비 실제 발광이 일어나는 면적의 비를 뜻한다.

도 2는 도 1에 도시된 종래 유기EL 소자를 구동하기 위한 화소회로에 대한 레이아웃을 나타낸 도면이다.

도 2를 참조하면, 종래 유기EL 소자의 경우 스위칭 트랜지스터, 구동용 트랜지스터를 구비하며, 데이터 라인(21)과, 스캔 라인(22) 및 전류를 공급하기 위한 V_{DD} 전원공급라인(23)을 기본적으로 구비하고 있으므로 개구율이 매우 낮아진다. 특히 V_{DD} 전원공급라인(23)은 구동용 박막트랜지스터가 유기EL소자에 전류를 흘릴 수 있는 전류소스 역할을 하며, 이러한 V_{DD} 전원은 모든 개별 화소에 동일하게 공급되어야 하므로 화소패널을 열(column) 방향으로 배선이 되어야 한다. 이 경우 V_{DD} 전원 공급라인(23)은 통상 6~8 μm 정도의 배선폭과 인접 배선과의 2 μm 정도의 배선 마진(margin)을 갖게 되므로, 개별 화소의 전체면적에서 볼 때 상당한 면적을 차지한다. 예를 들어, 2.4인치 QVGA(240xBRGx320) 패널의 경우 개별 화소의 피치(pitch)는 51 μm 이며, 따라서 V_{DD} 전원공급라인이 차지하는 면적은 15% 정도가 된다. 결국, 전원공급라인이 차지하는 면적만큼 개구율이 저하된다.

낮은 개구율은 유기EL소자의 수명(life-time)에 직접적인 영향을 미친다. 유기EL소자는 주입되는 전류량에 의해 발광량이 결정되며, 전류량이 많을수록 발광량이 증가한다. 그러나 장시간동안의 전류구동은 유기EL소자의 열화(degradation)를 유발시키며, 유기EL소자의 열화는 곧 유기EL소자의 발광이 일어나는 개시전압(threshold voltage)이 증가되는 것과 발광효율의 저하를 들 수 있다. 발광효율이 저하되면 동일한 전류량에 의해서도 이전의 발광량을 확보하지 못하게 됨을 의미한다.

도 3은 도 1의 화소구조에서의 구동시간에 따른 유기EL소자의 발광율을 나타낸 도면으로, 장시간 구동에 따라 유기EL소자의 발광율이 크게 저하됨을 알 수 있다. 이와 같이 유기EL소자의 출력특성이 열화되면 각 화소의 발광량 제어능력 또한 저하되어 결국 유기발광 디스플레이의 화질 저하를 야기한다.

한편, 유기EL소자의 열화는 유기EL소자에 흐르는 전류밀도(current density)와 밀접한 연관성이 있다. 즉 유기EL소자의 열화에 직접적인 영향을 미치는 인자(factor)는 전류량보다는 단위면적당 흐르는 전류밀도라고 알려져 있다. 따라서 전류밀도를 줄이는 기술은 유기발광소자의 열화를 억제시킬 수 있는 효과적인 방법이 될 수 있다. 이에 일정 전류량을 주입함에 있어서 개구율(aperture ration)을 크게 함으로써 전류밀도를 낮추는 방법을 생각해 볼 수 있다.

그러나 유기발광 화소에서 개구율을 증가시키는 것은 매우 제한적이라 할 수 있다. 유기발광 디스플레이는 전류량을 제어하기 위한 화소회로(pixel circuits)를 구성하고 있는데, 통상 2개 내지 6개 정도의 트랜지스터 및 이들 트랜지스터를 동작

시키기 위한 신호선(control lines), 데이터 전압을 프레임(frame) 동안 저장하기 위한 저장 커패시터(storage capacitor) 등을 포함한다. 따라서 이들 회로가 개별 화소에서 차지하는 면적비율은 50~80% 정도로 매우 큰 편이며, 따라서 개구율은 20~50% 수준으로 상대적으로 매우 낮은 편이다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명은 상기와 같은 종래기술의 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 목적은 유기EL소자 발광 면적(emission area)을 획기적으로 증대시킬 수 있는 유기발광소자의 화소구조를 제공함에 있다.

본 발명의 다른 목적은 유기발광소자로 흐르는 전류밀도를 감소시켜 유기발광소자의 열화를 근본적으로 억제할 수 있는 유기발광소자의 화소구조를 제공함에 있다.

본 발명의 또 다른 목적은 유기발광 표시장치의 화소회로 구현시 별도의 면적을 차지하지 않으면서도 충분한 커패시턴스를 얻을 수 있는 유기발광소자의 화소구조를 제공함에 있다.

상기 목적을 달성하기 위하여 본 발명에 따른 유기발광소자의 화소구조는 제1 방향으로 형성되며, 데이터전압을 전달하는 데이터 라인과; 상기 제1 방향과 교차되는 제2 방향으로 형성되며, 스캔 신호를 전달하는 다수의 스캔 라인과; 상기 데이터 라인과 다수의 스캔 라인에 의해 정의되는 각 화소를 선택하도록 형성된 각각의 스위칭 트랜지스터와; 상기 데이터 라인으로 인가되는 전압에 따라 해당 전하를 저장하도록 형성된 각각의 커패시터와; 상기 스캔 라인을 통해 전원전압을 공급받도록 상기 스캔 라인과 접속된 각각의 구동 트랜지스터와; 상기 구동 트랜지스터에 흐르는 전류에 의해 발광하는 각각의 유기발광소자(Organic-Light Emitting Diode)를 포함함을 특징으로 한다.

또한, 본 발명은 상기 목적을 달성하기 위하여 구동 트랜지스터와 데이터 라인을 구비하는 회로영역과; 투명 도전성 물질층, 발광층, 캐소드층을 구비하는 발광영역을 포함하는 유기발광소자의 화소구조에 있어서, 상기 데이터 라인과 접속하도록 상기 발광영역의 투명 도전성 물질층과 동일층의 상기 회로영역에 형성되어 커패시터의 제1 전극으로 작용하는 투명 도전성 물질층과; 상기 회로영역 및 상기 발광영역의 상기 투명 도전성 물질층 전면에 형성되어 상기 회로영역에서 상기 커패시터의 유전층으로 작용하는 BANK층과; 상기 BANK층 상부에 형성되며, 상기 발광영역에서 상기 투명 도전성 물질층과 접하도록 형성된 유기전계발광층과; 상기 유기전계발광층 상부에 형성되어, 상기 회로영역에서는 상기 커패시터의 제2 전극으로 작용하며, 상기 발광영역에서는 캐소드 전극으로 작용하는 전극층을 포함하여 구성됨을 특징으로 한다.

바람직하게는, 입력된 데이터가 상기 게이트 전극과 상기 데이터 라인을 거쳐 상기 회로영역의 상기 투명 도전성 물질층으로 인가되도록, 상기 구동 트랜지스터의 게이트 전극은 상기 데이터 라인과 접속함을 특징으로 한다.

더욱 바람직하게는, 상기 구동트랜지스터의 드레인 전극은 상기 발광영역의 상기 투명 도전성 물질층과 접속함을 특징으로 한다.

발명의 구성 및 작용

이하, 첨부한 도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 도면에서 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호 및 부호로 나타내고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.

먼저, 도 4는 본 발명의 일실시예에 따른 유기EL 소자를 구동하기 위한 화소회로 및 동작타이밍도이다.

도 4를 참조하면, 상기 화소회로는 유기 EL소자(41)와, 상기 유기 EL소자(41)에 전류를 전류를 공급하는 구동용 트랜지스터(42)와, 상기 구동용 트랜지스터(42)에 인가되는 데이터 전압을 제어하는 스위칭 트랜지스터(43)와, 구동 트랜지스터(42)의 소스와 게이트 사이에 연결되어 인가된 전압을 일정기간 유지하는 커패시터(44)를 구비한다. 또한, 데이터 라인(DATA)과 스캔 라인(SCAN, SCAN')을 포함하며, 상기 스위칭 트랜지스터(43)의 게이트는 스캔 라인(SCAN)에 연결되며, 소스는 데이터 라인(DATA)에 연결된다. 이때, V_{DD} 전원은 별도의 외부 전원에 의해 공급되지 않고 스캔 라인(SCAN')을 통해 공급받도록 구성된다.

상기 구성을 갖는 화소회로의 동작은 다음과 같다. 도 4를 참조하면, 게이트 선택신호가 인가될 때 스위칭 트랜지스터(43)이 턴-온 되면서 데이터가 화소에 인가된다. 도 5는 도 4의 화소회로에서 게이트 선택신호의 동작 영역에 따른 동작 타이밍도를 나타낸 것으로, 도 5에서 게이트 선택신호는 입력 데이터를 화소에 인가할 경우에만 스위칭(V_{SS}) 되며, 나머지 대부분의 한 프레임 시간을 V_{DD} 전압을 갖게 된다. 따라서 실제 발광을 일으키는 시간동안에는 V_{DD} 전원을 공급하는 역할을 하게 된다.

도 6 ~ 도 8은 본 발명의 일실시예에 따른 게이트 선택신호의 활용에 및 그에 따른 레이아웃을 나타낸 것이다.

도 6은 이전 단계의 게이트 선택신호(SCAN.n-1)를 V_{DD} 공급전원으로 활용한 경우로써, 이전 단계(stage)의 게이트 선택신호가 현재 단계의 V_{DD} 전압으로써 공급됨을 나타낸다. 도 7은 다음 단계의 게이트 선택신호(SCAN.n-1)를 V_{DD} 공급전원으로 활용한 경우로써, 다음 단계(stage)의 게이트 선택신호가 현재 단계의 V_{DD} 전압으로써 공급됨을 나타낸다. 이전(n-1) 단계 또는 다음(n+1) 단계의 게이트 선택신호가 스위칭 될 때에는 현재 단계의 구동 트랜지스터의 게이트 노드의 전압이 커플링(coupling)에 의해 흔들리게(fluctuation) 된다. 이는 저장된 데이터 값의 왜곡을 일으키며 프로그래밍 된 유기EL소자의 전류값은 변하게 된다. 그러나 게이트 선택신호에 의한 스캐닝(scanning)이 종료되고, V_{DD} 전압으로 되돌아오면 구동용 트랜지스터의 게이트 노드 전압은 원래 전압 값으로 복귀하게 되며 유기EL소자(OLED)의 전류 값 또한 복귀된다.

도 8은 서로 인접한 화소의 게이트 선택신호(SCAN.2n-1과 SCAN.2n)를 V_{DD} 공급전원으로 활용한 예를 나타낸 것이다. 도 6, 7에 도시된 바와 같이 이전 또는 다음 단계의 게이트 선택신호가 현재 단계로 인가되기 위해서는 배선라인을 통해야 하기 때문에 개구율의 이득이 없다는 단점이 있다. 따라서 도 8에 도시한 바와 같이 인접한 화소간에 상대 화소의 게이트 선택신호를 활용하면 배선 라인이 줄어들게 되며 이에 따라 개구율이 증가된다.

도 9는 각 화소마다 현재 단계의 게이트 선택신호(SCAN.n)를 V_{DD} 공급전원으로 활용한 예를 나타낸 것으로, 현재 단계의 게이트 선택신호를 이용하였으므로 배선상의 이득이 극대화됨과 동시에 개구율이 최대한 증대됨을 알 수 있다.

한편, 도 9에 도시된 바와 같이 현재단계의 게이트 선택신호를 V_{DD} 공급전원으로 이용하는 경우, 게이트 선택신호가 스위칭 될 때에도 인가된 데이터가 보존되어야 한다. 즉, 저장 커패시터는 고정된 전압을 갖는 노드에 연결 되어야 한다. 종래 화소회로에서는 저장 커패시터는 V_{DD} 라인에 연결되며, 도 6 ~ 도 8의 경우 저장 커패시터는 이웃한 스캔 라인에 연결된다. 그러나, 도 9의 회로에서는 현재의 스캔 라인에 저장 커패시터를 연결할 수 없다. 왜냐하면 저장 커패시터를 스캔 라인에 연결할 경우, 스캔 라인이 턴-오프 될 때 커패시터에 저장된 데이터가 커플링(coupling)에 의해 왜곡되기 때문이다. 따라서 본 실시예에서는 도 9에 도시된 바와 같이 저장커패시터(91)는 유기EL소자(92)의 캐소드 전극에 연결된다. 이는, 스캔 선택신호가 스위칭 될 때에도 인가된 데이터 전압이 보존되도록 하기 위함이다.

도 10은 본 발명의 실시예에 따른 유기발광소자의 화소구조를 나타낸 단면도이다. 도 10은 도 9의 유기EL소자 및 커패시터와 연결된 구동 박막트랜지스터를 포함하는 구조로써, 본 발명에 따른 커패시터의 구조를 설명하기 위한 도면이다.

도 10을 참조하면, 유기발광소자의 화소구조는 발광영역(E)과 회로영역(C)이 정의된 절연기판(101)과, 회로영역(C)의 상기 절연기판 상에 형성된 반도체층(102)과, 상기 반도체층(102) 상부에 형성된 게이트 절연막(103)과, 상기 게이트 절연막(103) 상부에 형성된 게이트전극(104)과, 상기 게이트 전극(104) 상부에 상기 게이트 전극(104)과 접속되도록 형성된 데이터 라인(105)과, 상기 데이터 라인(105)과 일정간격 이격되어 위치하며, 상기 반도체층(102)과 접속되도록 형성된 소스 전극(106) 및 드레인 전극(107)과, 상기 데이터 라인(104) 상부의 회로영역(C) 및 발광영역(E)에 형성된 투명전도성물질(Indium Tin Oxide: ITO)층(108C, 108E)과, 상기 ITO층(108) 전면을 감싸도록 형성된 BANK층(109)과, 회로영역(C)의 상기 BANK층(109) 상부 및 발광영역(E)의 상기 ITO층(108)과 접하도록 형성된 유기EL발광층(110)과, 상기 유기EL발광층(110) 상에 형성된 금속층(111C, 111E)을 포함한다.

도 10에서, 회로영역(C)의 상기 ITO층(108C)은 상기 데이터 라인(105)과 접속되며, 발광영역(E)의 상기 ITO층(108E)은 상기 드레인 전극(107)과 접속된다. 또한, 회로영역(C)의 상기 금속층(111C)은 상기 ITO층(108C)과 함께 커패시터 전극을 이루며, 발광영역(E)의 상기 금속층(111E)은 유기EL소자의 캐소드전극으로 작용한다. 즉, 발광영역(E)에 ITO층(108E) 형성시 회로영역에도 ITO층(108C)을 형성하여 커패시터의 일측 전극으로 사용하며, 유기EL소자의 캐소드층을 커패시터의 타측 전극으로 사용하도록 구성한 것이다. 또한 BANK층은 SiO_2 또는 SiN_x 등의 무기물 유전체 또는 유기물

유전체를 포함하는 유전체로 이루어지며, 본 실시예에서 커패시터의 유전체(dielectric)로서 충분할 역할을 할 수 있다. 따라서 본 발명에 의하면 화소 내에서 별도의 면적을 차지하지 않고 충분한 커패시턴스를 갖는 커패시터를 형성할 수 있다. 또한 ITO층은 유기EL소자의 애노드 전극을 적층 및 패터닝 할 때 동시에 공정할 수 있으므로 부가적인 공정이 요구되지 않으며, BANK 및 캐소드층 또한 유기EL소자 공정시 동시에 이루어지므로 별도의 마스크 패터닝이나 공정이 요구되지 않는다.

도 11은 2-TFT 유기EL 화소회로의 레이아웃(layout)으로써, (a)는 V_{DD} 공급라인이 별도로 존재하는 종래 화소회로의 레이아웃이며, (b)는 본 발명에 따른 레이아웃이다. 도 11의 (b)에서 TFT 회로부에 저장 커패시터를 설계하기 위한 ITO층(ITO for C_{ST})이 설계되어 있으며, 이에 따라 개구율이 종래의 34%(도 11의 (a)참조)에서 54%로 증가한 것을 알 수 있다.

도 12는 본 발명의 다른 실시예를 나타낸 것으로, 도 12의 (a)는 구동 트랜지스터의 문턱전압을 보상한 회로(S.H. Jung, SID 2002, pp.622-625)이며, 도 12의 (b)는 본 발명에 따라, 도 12의 (a)의 화소회로에서 별도의 V_{DD} 공급라인을 제거하고 게이트 선택신호로 대체한 경우를 나타낸다.

도 13은 도 12의 레이아웃이다. 도 13의 (a)를 보면, 트랜지스터의 수가 많고 게이트 선택라인, 데이터 입력 신호라인, V_{DD} 공급라인에 의해 개구율이 25% 정도로 작아짐을 알 수 있다. 이에 비해 도 13의 (b)를 보면, 저장 커패시터 설계를 위한 ITO층이 구획되어 있으며, 개구율이 44%까지 증가함을 알 수 있다.

한편, 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 아니 되며 후술하는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

발명의 효과

상술한 바와 같이 본 발명에 따른 유기EL소자의 화소구조는 V_{DD} 공급라인을 제거하여 배선이 차지하던 면적을 줄임으로써 유기EL소자의 발광면적을 획기적으로 증대시킬 수 있다. 이에 따라, 유기EL소자로 흐르는 전류밀도를 감소시켜 유기EL소자의 열화를 근본적으로 억제할 수 있으며 결과적으로 유기EL소자의 수명이 증가하고 유기발광 디스플레이의 화질이 향상되는 장점이 있다. 따라서 본 발명은 유기EL소자의 물성적인 향상을 꾀하는 연구와 접목될 경우 유기EL소자 구동의 신뢰성 향상에 직접적인 기여를 할 수 있을 것이다.

또한, 본 발명에서는 ITO/BANK/캐소드로 구성되는 새로운 저장 커패시터 구조를 제안함으로써, 화소회로 구현시 별도의 면적을 차지하지 않으면서도 기존의 저장 커패시터가 갖는 커패시턴스를 상회하는 충분한 커패시턴스를 얻을 수 있다. 더욱이 본 발명에 따른 커패시터 구조는 별도의 추가공정이 요구되지 않기 때문에 공정효율 및 비용면에서도 유리한 장점이 있다.

(57) 청구의 범위

청구항 1.

제1 방향으로 형성되며, 데이터전압을 전달하는 데이터 라인과;

상기 제1 방향과 교차되는 제2 방향으로 형성되며, 스캔 신호를 전달하는 다수의 스캔 라인과;

상기 데이터 라인과 다수의 스캔 라인에 의해 정의되는 각 화소를 선택하도록 형성된 각각의 스위칭 트랜지스터와;

상기 데이터 라인으로 인가되는 전압에 따라 해당 전하를 저장하도록 형성된 각각의 커패시터와;

상기 스캔 라인을 통해 전원전압을 공급받도록 상기 스캔 라인에 접속된 각각의 구동 트랜지스터와;

상기 구동 트랜지스터에 흐르는 전류에 의해 발광하는 각각의 유기발광소자(Organic-Light Emitting Diode)를 포함함을 특징으로 하는 유기발광소자의 화소구조.

청구항 2.

제 1 항에 있어서, 상기 각 화소의 구동 트랜지스터는

상기 다수의 스캔 라인 중 현재단의 스캔 라인에 접속됨을 특징으로 하는 유기발광소자의 화소구조.

청구항 3.

제 2 항에 있어서, 상기 커패시터는

상기 스캔 신호가 스위칭 될 경우에도 인가된 데이터가 보존되도록 고정된 전압을 갖는 노드에 접속됨을 특징으로 하는 유기발광소자의 화소구조.

청구항 4.

제 1 항에 있어서, 상기 각 화소의 구동 트랜지스터는

상기 다수의 스캔 라인 중 인접한 단의 스캔 라인에 상호 교차하여 접속됨을 특징으로 하는 유기발광소자의 화소구조.

청구항 5.

구동 트랜지스터와 데이터 라인을 구비하는 회로영역과; 투명 도전성 물질층, 발광층, 캐소드층을 구비하는 발광영역을 포함하는 유기발광소자의 화소구조에 있어서,

상기 데이터 라인과 접속하도록 상기 발광영역의 투명 도전성 물질층과 동일층의 상기 회로영역에 형성되어 커패시터의 제1 전극으로 작용하는 투명 도전성 물질층과;

상기 회로영역 및 상기 발광영역의 상기 투명 도전성 물질층 전면에 형성되어 상기 회로영역에서 상기 커패시터의 유전층으로 작용하는 बैं크(BANK)층과;

상기 बैं크층 상부에 형성되되, 상기 발광영역에서 상기 투명 도전성 물질층과 접하도록 형성된 유기전계발광층과;

상기 유기전계발광층 상부에 형성되어, 상기 회로영역에서는 상기 커패시터의 제2 전극으로 작용하며, 상기 발광영역에서는 캐소드 전극으로 작용하는 전극층을 포함하여 구성됨을 특징으로 하는 유기발광소자의 화소구조.

청구항 6.

제 5 항에 있어서, 입력된 데이터가 상기 게이트 전극과 상기 데이터 라인을 거쳐 상기 회로영역의 상기 투명 도전성 물질층으로 인가되도록, 상기 구동 트랜지스터의 게이트 전극은 상기 데이터 라인과 접속함을 특징으로 하는 유기발광소자의 화소구조.

청구항 7.

제 6 항에 있어서, 상기 구동트랜지스터의 드레인 전극은 상기 발광영역의 상기 투명 도전성 물질층과 접속함을 특징으로 하는 유기발광소자의 화소구조.

청구항 8.

제 5 항 또는 제 6 항에 있어서, 상기 투명 도전성 물질층은

ITO(Indium Tin Oxide)층임을 특징으로 하는 유기발광소자의 화소구조.

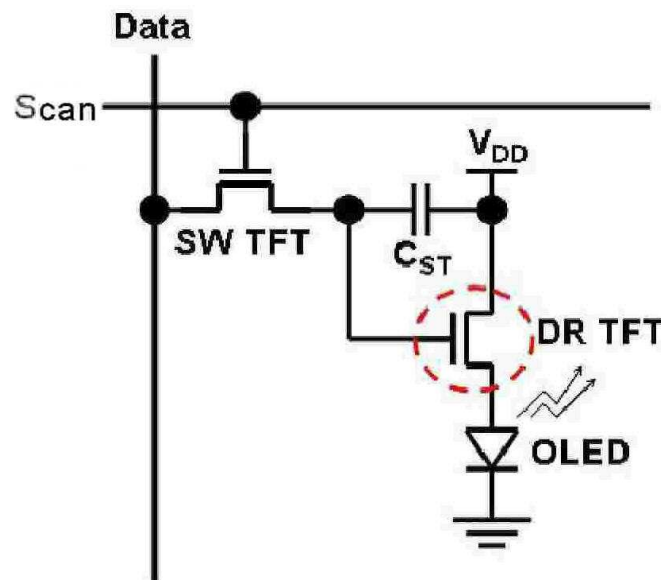
청구항 9.

제 5 항에 있어서, 상기 बैं크(BANK)층은

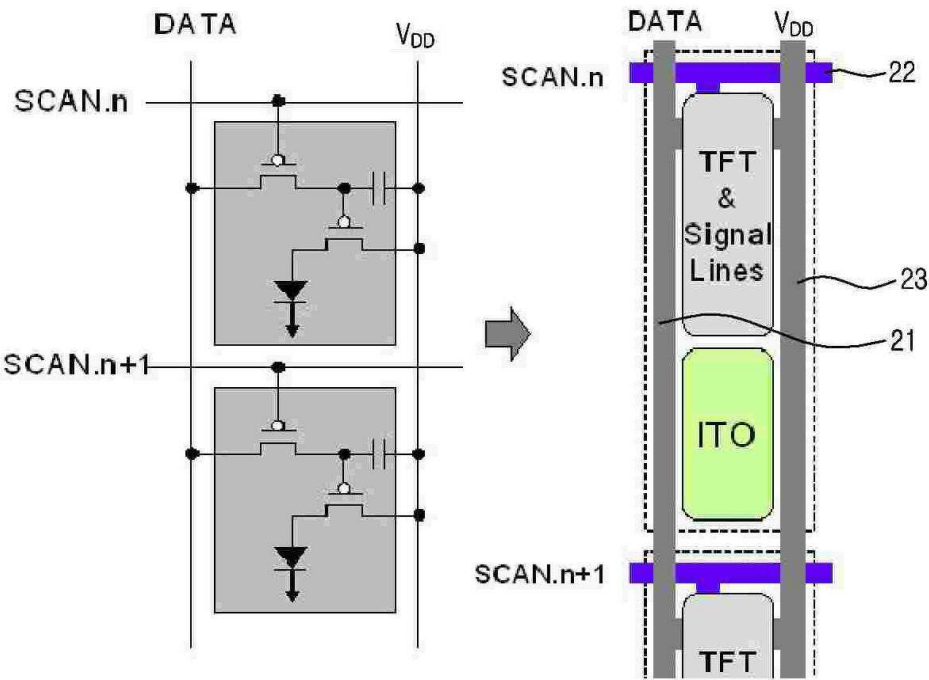
SiO_2 또는 SiN_x 등의 무기물 유전체 또는 유기물 유전체를 포함함을 특징으로 하는 유기발광소자의 화소구조.

도면

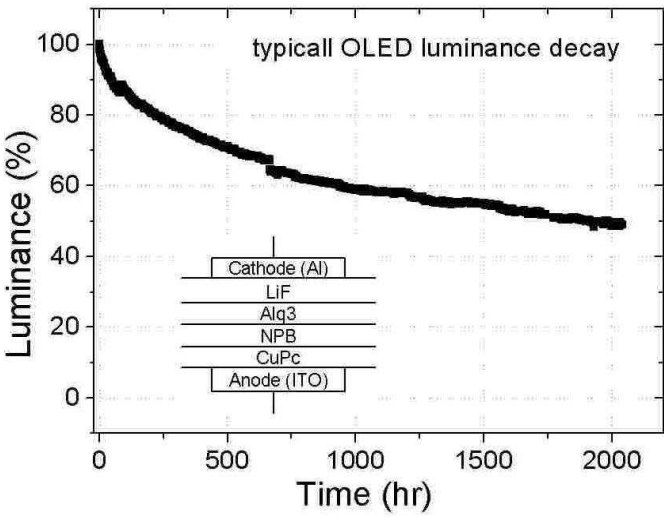
도면1



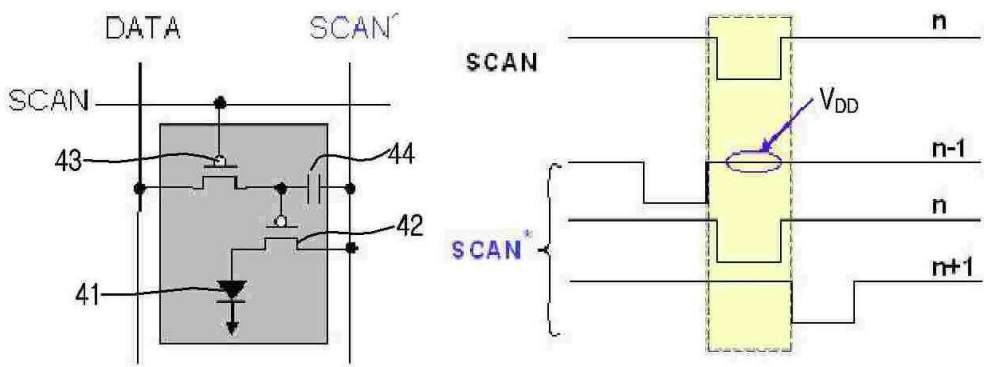
도면2



도면3



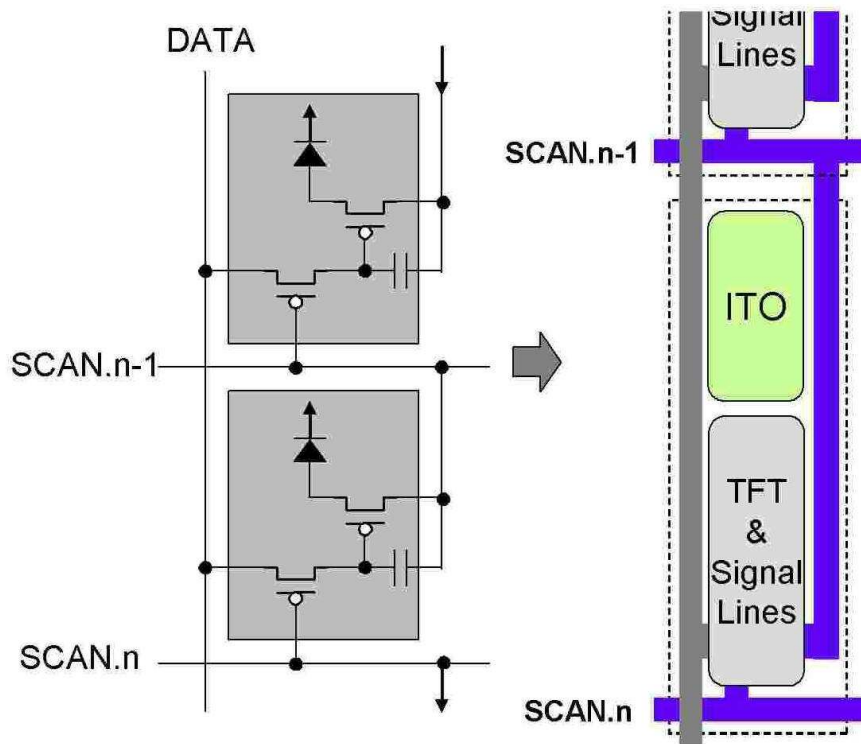
도면4



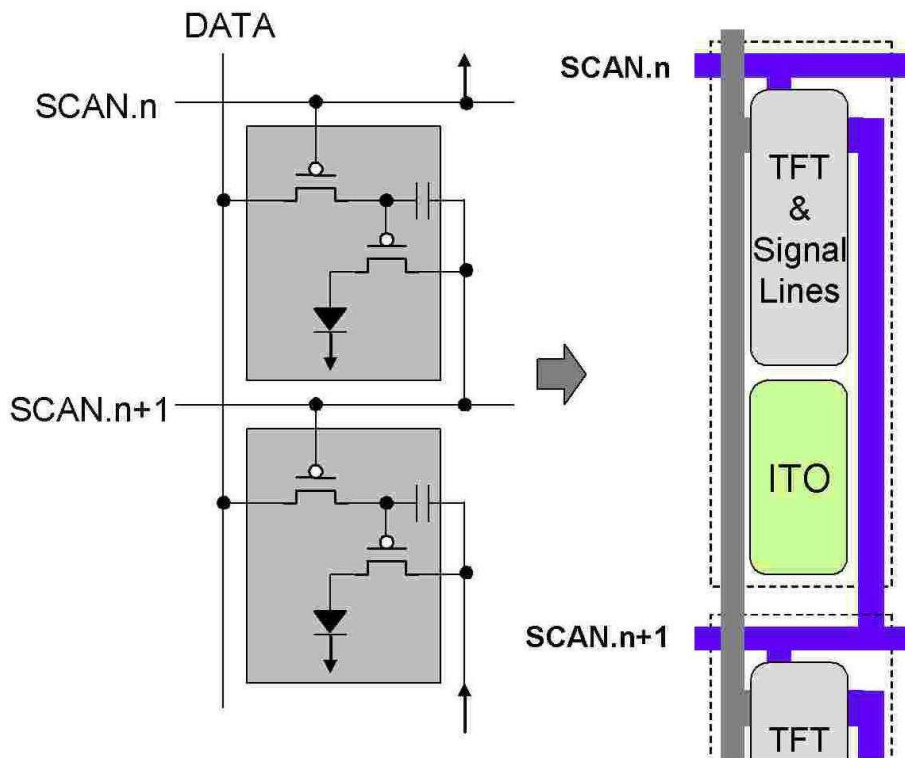
도면5



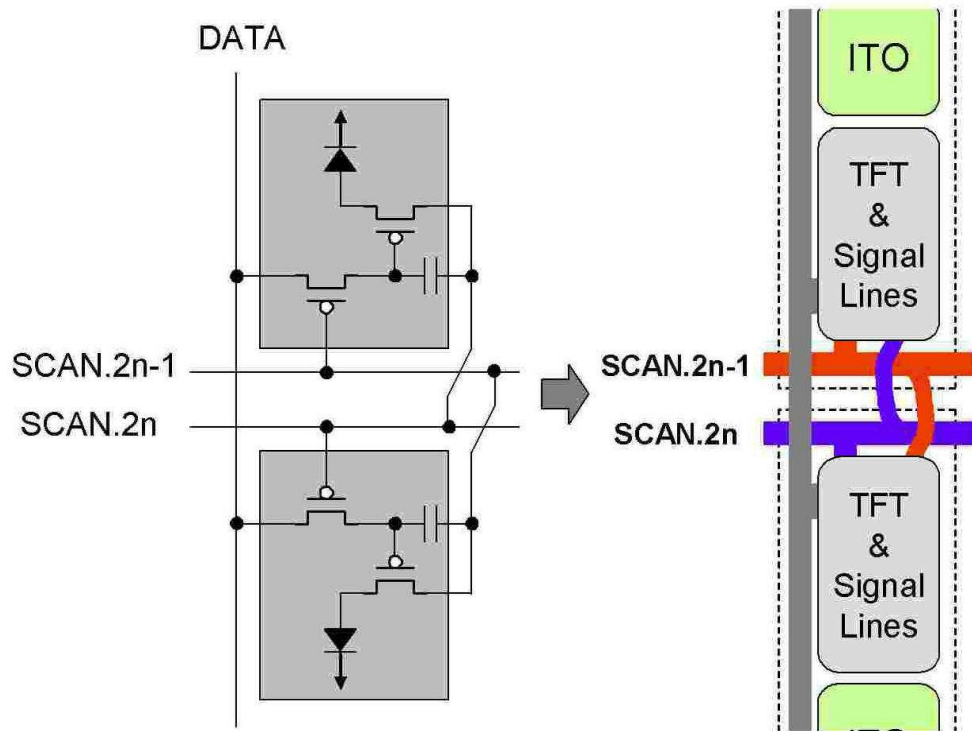
도면6



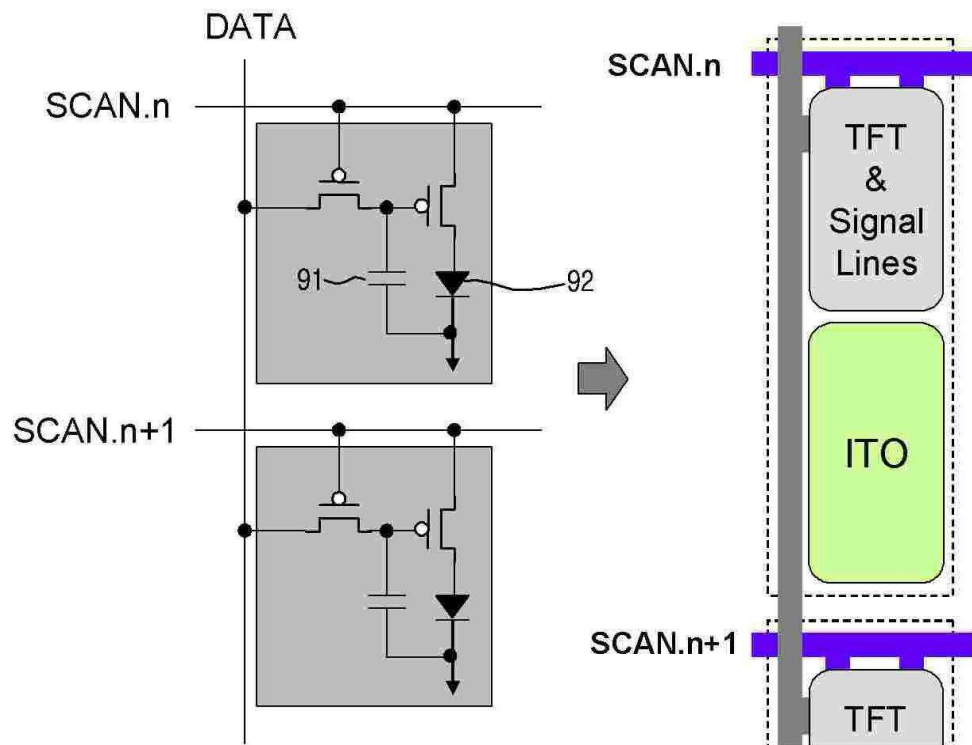
도면7



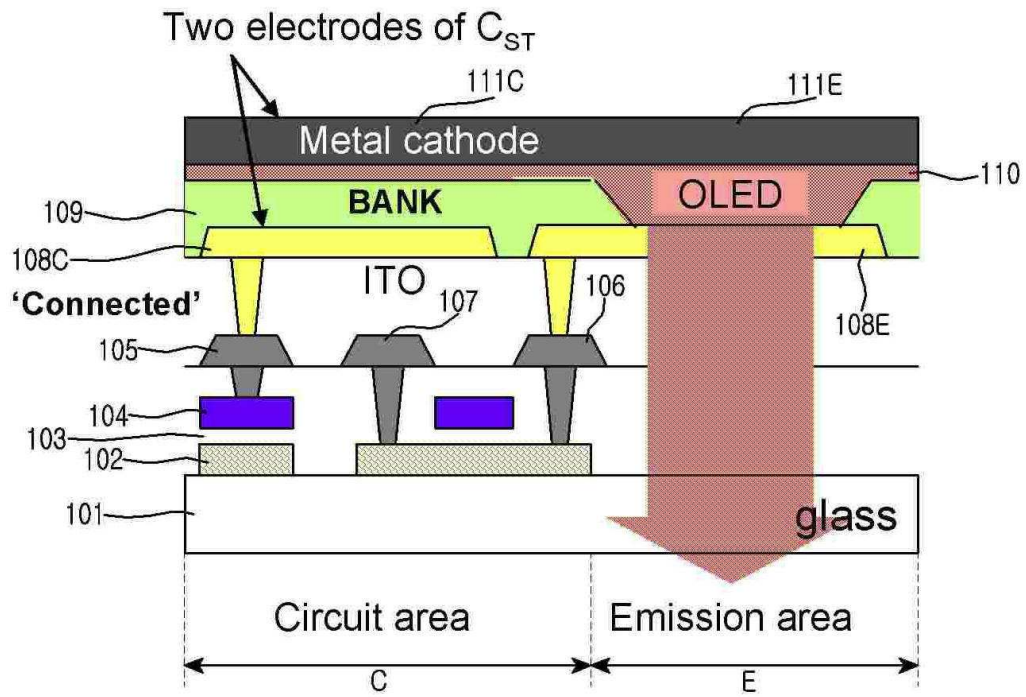
도면8



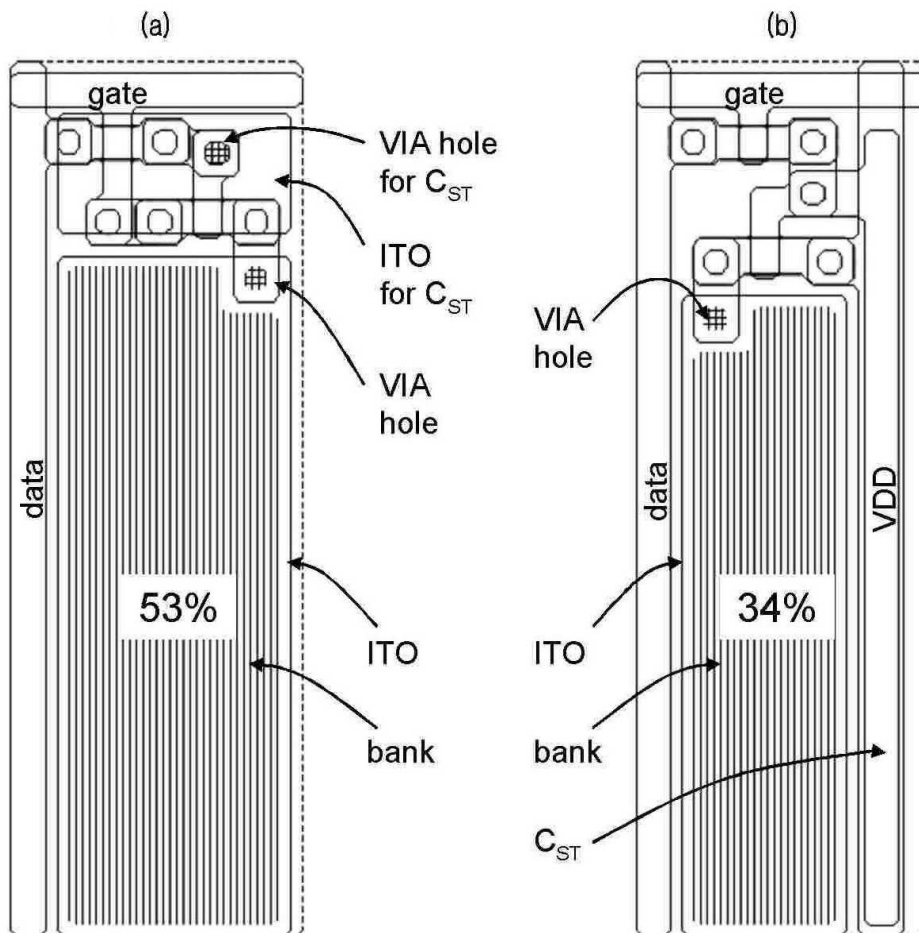
도면9



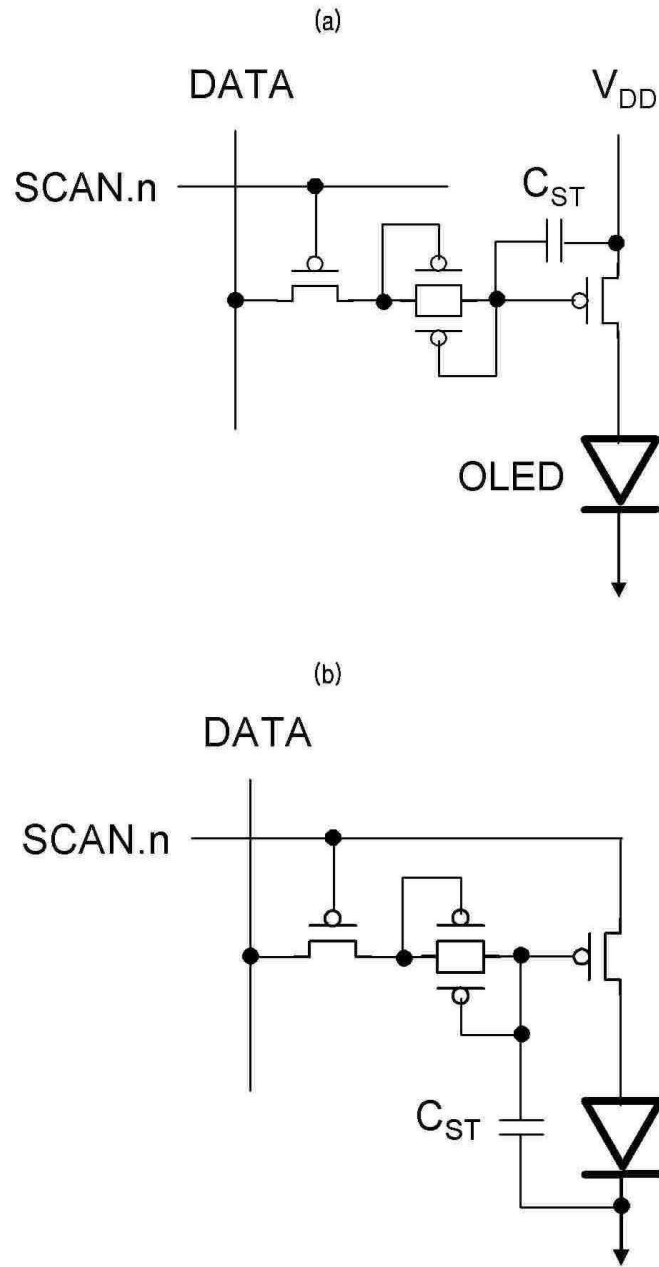
도면10



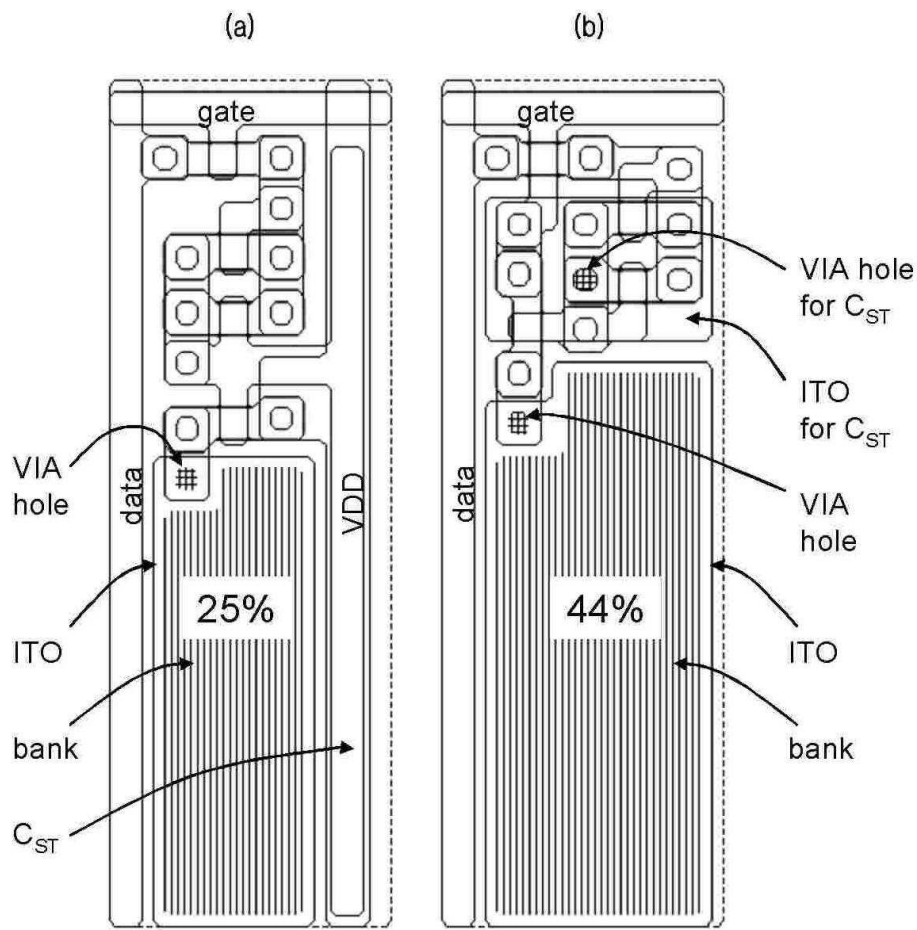
도면11



도면12



도면13



专利名称(译)	有机发光器件的像素结构		
公开(公告)号	KR100642264B1	公开(公告)日	2006-11-06
申请号	KR1020050010587	申请日	2005-02-04
[标]申请(专利权)人(译)	首尔大学校产学协力团		
申请(专利权)人(译)	首尔国立大学产学合作基金会基金会		
当前申请(专利权)人(译)	首尔国立大学产学合作基金会基金会		
[标]发明人	HAN MIN KOO 한민구 NAM WOO JIN 남우진		
发明人	한민구 남우진		
IPC分类号	G09G3/30		
CPC分类号	A41B11/006 A41B11/02 A41B2400/60		
代理人(译)	李, KEON JOO		
其他公开文献	KR1020060089818A		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光器件的像素结构，该像素结构能够防止由于面积引起的开口率降低导致的有机发光器件的劣化，特别是，作为有机发光的电源布线占据的面积显示设备。根据本发明的有机发光装置的像素结构包括传送其形成有第一方向和第一方向的数据电压的数据线和每个开关晶体管：其形成时选择由扫描线限定的每个像素在多个传送扫描信号的情况下，它以交叉的第二方向和数据线和多个扫描线形成每个电容器：形成它根据施加到数据线的电压存储相应的电荷，每个驱动晶体管：连接的通过扫描线向扫描线提供电源电压，并且利用流动的电流在驱动晶体管中辐射每个有机发光器件（有机发光二极管）。有源矩阵LED，像素，孔径比，电流密度。

