

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.⁷
H05B 33/00

(45) 공고일자 2005년04월25일
(11) 등록번호 10-0485263
(24) 등록일자 2005년04월15일

(21) 출원번호 10-2002-0087339
(22) 출원일자 2002년12월30일

(65) 공개번호 10-2004-0061256
(43) 공개일자 2004년07월07일

(73) 특허권자 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 유충근
인천광역시부평구청천2동광명아파트103-610
황광조
경기도안양시만안구안양6동490-27무진빌라가-301

(74) 대리인 정원기

심사관 : 여운석

(54) 능동행렬 유기전기발광소자

요약

본 발명은 능동행렬 유기전기발광소자에 관한 것이다.

종래의 능동행렬 유기전기발광소자는 하부 발광 방식으로 개구율이 낮으며, 파워라인이 배선 형태로 형성되어 있어, 위치에 따라 저항이 불균일하게 되고 신호 지연에 의해 화소별 휘도 불균일을 초래하게 된다

본 발명에 따른 능동행렬 유기전기발광소자에서는 공통 전압이 인가되는 접촉전극과 같은 물질로 이루어진 공통 배선을 메쉬 형태로 형성함으로써, 휘도를 균일하게 하면서도, 공정이 추가되지 않는다. 또한, 상부 발광 방식을 이용하여 개구율을 향상시킬 수 있다. 한편, 병렬로 연결된 스토리지 커패시터를 형성하여 스토리지 커패시터의 면적을 줄이더라도 기존의 커패시터 용량을 유지함으로써, 박막 트랜지스터의 크기를 증가시킬 수 있다.

대표도

도 5

색인어

휘도, 유기전기발광소자, 공통 배선, 메쉬, 개구율

명세서

도면의 간단한 설명

도 1은 종래의 능동행렬 유기전기발광소자에서 한 화소에 대한 평면도.

도 2와 도 3은 도 1에서 각각 II-II선과 III-III선을 따라 자른 단면도.

도 4는 종래의 능동행렬 유기전기발광소자의 회로도.

도 5는 본 발명의 제 1 실시예에 따른 능동행렬 유기전기발광소자의 평면도.

도 6과 도 7은 도 5에서 각각 VI-VI선과 VII-VII선을 따라 자른 단면도.

도 8은 본 발명의 제 1 실시예에 따른 능동행렬 유기전기발광소자의 회로도.

도 9는 본 발명의 제 2 실시예에 따른 능동행렬 유기전기발광소자의 평면도.

도 10과 도 11은 도 9에서 각각 X-X선과 X I-X I 선을 따라 자른 단면도.

도 12는 본 발명의 제 2 실시예에 따른 능동행렬 유기전기발광소자의 회로도.

< 도면의 주요 부분에 대한 부호의 설명 >

112 : 게이트 배선 132 : 데이터 배선

117 : 제 1 공통 배선 118 : 제 1 커패시터 전극

137 : 제 2 커패시터 전극 164, 166, 168 : 제 2 공통 배선

150 : 스페이서 162 : 접촉전극

TS1 : 스위칭 박막 트랜지스터 TD1 : 드라이빙 박막 트랜지스터

DEL1 : 유기발광 다이오드

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전기발광소자에 관한 것으로서, 더욱 상세하게는 박막 트랜지스터를 이용한 능동행렬 유기전기발광소자에 관한 것이다.

현재 텔레비전이나 모니터와 같은 디스플레이 장치에는 음극선관(cathode ray tube : CRT)이 주된 장치로 이용되고 있으나, 이는 무게와 부피가 크고 구동전압이 높은 문제가 있다. 이에 따라, 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시 장치(flat panel display)의 필요성이 대두되었으며, 액정 표시 장치(liquid crystal display)와 플라즈마 표시 장치(plasma display panel), 전계 방출 표시 장치(field emission display), 그리고 전기 발광 표시 장치(또는 전기발광소자라고도 함 : electroluminescence display(ELD))와 같은 다양한 평판 표시 장치가 연구 및 개발되고 있다.

이중 전기발광소자는 형광체에 일정 이상의 전기장이 걸리면 빛이 발생하는 전기발광(electroluminescence : EL) 현상을 이용한 표시 소자로서, 캐리어들의 여기를 일으키는 소스에 따라 무기(inorganic) 전기발광소자와 유기전기발광소자(organic electroluminescence display : OLED 또는 유기 ELD)로 나눌 수 있다.

이중, 유기전기발광소자가 청색을 비롯한 가시광선의 모든 영역의 빛이 나오므로 천연색 표시 소자로서 주목받고 있으며, 높은 휘도와 낮은 동작 전압 특성을 가진다. 또한 자체 발광이므로 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하며, 공정이 간단하여 환경 오염이 비교적 적다. 한편, 응답시간이 수 마이크로초(μs) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 낮은 전압으로 구동하므로 구동회로의 제작 및 설계가 용이하다.

이러한 유기전기발광소자는 구조가 무기전기발광소자와 비슷하나, 발광원리는 전자와 정공의 재결합에 의한 발광으로 이루어지므로 유기 LED(organic light emitting diode : OLED)라고 부르기도 한다.

다수의 화소를 매트릭스 형태로 배열하고 각 화소에 박막 트랜지스터를 연결한 능동행렬(active matrix) 형태가 평판 표시 장치에 널리 이용되는데, 이를 유기전기발광소자에 적용한 능동행렬(active matrix) 유기전기발광소자에 대하여 첨부한 도면을 참조하여 설명한다.

도 1은 종래의 능동행렬 유기전기발광소자에서 한 화소에 대한 평면도이다.

도시한 바와 같이, 게이트 배선(12)과 데이터 배선(32)이 교차하여 하나의 화소 영역을 정의하고, 파워라인(38)이 데이터 배선(32)에 나란하도록 형성되어 있다.

게이트 배선(12)과 데이터 배선(32)이 교차하는 부분에는 스위칭 박막 트랜지스터(T_S)가 형성되어 게이트 배선(12) 및 데이터 배선(32)과 연결되어 있으며, 화소 영역 내에는 스위칭 박막 트랜지스터(T_S)와 연결된 드라이빙 박막 트랜지스터(T_D)가 형성되어 있다. 여기서, 드라이빙 박막 트랜지스터(T_D)의 게이트 전극은 스위칭 박막 트랜지스터(T_S)의 드레인 전극과 연결되어 있으며, 제 1 커패시터 전극(18)과 이어져 있다. 드라이빙 박막 트랜지스터(T_D)의 소스 전극은 파워 라인(38)과 연결되어 있으며, 제 2 커패시터 전극(39)이 파워라인(38)에서 연장되어 있다. 제 2 커패시터 전극(39)은 제 1 커패시터 전극(18)과 중첩하여 스토리지 커패시터(C_{ST})를 이룬다. 또한, 드라이빙 박막 트랜지스터(T_D)의 드레인 전극은 화소 영역에 형성된 제 1 전극(50)과 연결되어 있으며, 제 2 전극(80) 내에는 유기 발광층(70)이 형성되어 있다.

이러한 능동행렬 유기전기발광소자에 대한 단면을 도 2 및 도 3에 도시하였는데, 도 2와 도 3은 도 1에서 각각 II-II선과 III-III선을 따라 자른 단면도이다.

도시한 바와 같이, 기관(10) 위에 제 1 및 제 2 게이트 전극(14, 16)과 제 1 커패시터 전극(18)이 형성되어 있다. 여기서, 기관(10) 상부에는 제 2 게이트 전극(16)과 연결되어 있는 게이트 배선(도 1의 12)도 형성되어 있다.

다음, 게이트 절연막(20)이 형성되어 있어 제 1 및 제 2 게이트 전극(14, 16)과 제 1 커패시터 전극(18)을 덮고 있는데, 게이트 절연막(20)은 제 1 커패시터 전극(18)을 드러내는 제 1 콘택홀(21)을 가진다. 이어, 게이트 절연막(20) 상부에는 제 1 및 제 2 액티브층(22, 24)이 각각 형성되어 있고, 그 위에 제 1 및 제 2 오믹 콘택층(26, 28)이 형성되어 있다.

다음, 제 1 및 제 2 오믹 콘택층(26, 28) 상부에는 제 1 소스 및 드레인 전극(33, 34)과 제 2 소스 및 드레인 전극(35, 36)이 각각 형성되어 있다. 또한, 게이트 절연막(20) 상부에는 제 1 소스 및 드레인 전극(33, 34) 그리고 제 2 소스 및 드레인 전극(35, 36)과 같은 물질로 이루어진 제 2 커패시터 전극(39)이 형성되어 있으며, 제 2 커패시터 전극(39)은 제 1 커패시터 전극(18)과 중첩한다. 한편, 도시하지 않았지만 게이트 절연막(20) 상부에는 제 2 소스 전극(35)과 연결되어 있는 데이터 배선과, 제 1 소스 전극(33) 및 제 2 커패시터 전극(39)과 연결되어 있는 파워 라인(38)도 형성되어 있다. 여기서, 제 2 드레인 전극(36)은 제 1 콘택홀(21)을 통해 제 1 커패시터 전극(18)과 연결된다.

제 1 게이트 전극(14)과 제 1 소스 및 드레인 전극(33, 34)은 드라이빙 박막 트랜지스터를 이루고, 제 2 게이트 전극(16)과 제 2 소스 및 드레인 전극(35, 36)은 스위칭 박막 트랜지스터를 이룬다.

이어, 제 1 소스 및 드레인 전극(33, 34)과 제 2 소스 및 드레인 전극(35, 36), 그리고 제 2 커패시터 전극(39) 상부에는 보호막(40)이 형성되어 있으며, 보호막(40)은 제 1 드레인 전극(34)을 드러내는 제 2 콘택홀(42)을 가진다.

다음, 보호막(40) 상부에는 제 1 전극(50)이 형성되어 있으며, 제 1 전극(50)은 제 2 콘택홀(42)을 통해 제 1 드레인 전극(34)과 연결되어 있다. 다음, 제 1 전극(50) 상부에는 제 1 전극(50)을 드러내는 절연막(60)이 형성되어 있으며, 그 위에 제 1 전극(50)과 접촉하는 유기발광층(70)이 형성되어 있다. 이어, 유기발광층(70) 상부에는 제 2 전극(80)이 기관(10) 전면 에 형성되어 있다. 제 1 전극(50)과 유기발광층(70) 및 제 2 전극(80)은 유기발광 다이오드(D_{EL})를 형성한다.

이러한 능동행렬 유기전기발광소자의 회로도를 도 4에 도시하였다.

여기서, 제 1 전극(50)을 투명 또는 반투명하게 형성하고 제 2 전극(80)을 불투명하게 형성할 경우, 유기발광층(70)에서 생긴 빛은 기관(10) 쪽으로 나오는 하부 발광(bottom emission)을 하게 된다. 하부 발광 방식은 봉지(encapsulation) 안정성 및 공정의 자유도가 높기 때문에 제품에 널리 이용되고 있다. 그러나, 하부 발광 방식은 개구율이 낮은 단점이 있다.

한편, 종래의 능동행렬 유기전기발광소자에서는 V_{dd} 전압이 인가되는 파워 라인(38)이 배선 형태로 형성되어 있고, 공통 전압(V_{com})이 인가되는 제 2 전극(80)은 판저항을 가지고 평면으로 형성되어 있어, 공통 전압(V_{com})은 각각의 화소에 대해 균일한 특성을 보이거나, 파워 라인(38)은 위치에 따라 저항이 불균일하게 되고 신호 지연에 의해 화소별 휘도 불균일을 초래하게 된다.

별도의 금속 배선을 형성하여 파워 라인과 연결한 예가 일본 특허출원 제 200100655호 및 200100654호에 제시되었으나, 이러한 경우 공정이 추가되는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 종래의 문제점을 해결하기 위해 안출된 것으로서, 본 발명의 목적은 균일한 휘도를 가지는 능동행렬 유기전기발광소자를 제공하는 것이다.

본 발명의 다른 목적은 개구율이 향상된 능동행렬 유기전기발광소자를 제공하는 것이다.

발명의 구성 및 작용

상기한 목적을 달성하기 위한 본 발명에 따른 능동행렬 유기전기발광소자는 일정간격 이격되어 마주 대하고 있는 제 1 및 제 2 기관과, 상기 제 1 기관 안쪽면에 형성되어 있으며, 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선, 상기 게이트 배선 및 데이터 배선과 연결되어 있는 스위칭 박막 트랜지스터, 상기 스위칭 박막 트랜지스터와 연결되어 있는 드라이빙 박막 트랜지스터, 상기 게이트 배선과 나란한 방향을 가지며 상기 드라이빙 박막 트랜지스터와 연결되어 있는 제 1 공통 배선, 상기 제 1 공통 배선과 연결되어 있는 제 1 커패시터 전극, 상기 스위칭 박막 트랜지스터와 연결되고 상기 제 1 커패시터 전극과 중첩하는 제 2 커패시터 전극, 상기 드라이빙 박막 트랜지스터와 연결되어 있는 접촉전극, 상기 게이트

배선에 나란한 제 1 및 제 2 부분과 상기 제 1 및 제 2 부분을 연결하는 제 3 부분으로 이루어지고, 상기 제 1 공통 배선과 연결되어 있는 제 2 공통 배선, 상기 제 2 기관 안쪽면에 형성되어 있는 제 1 전극, 상기 제 1 전극 상부에 형성되고 상기 화소 영역을 정의하는 격벽, 상기 격벽 사이의 상기 제 1 전극 상부에 형성되어 있는 유기발광층, 그리고 상기 유기발광층 상부에 형성되고 상기 접촉전극과 연결되어 있는 제 2 전극을 포함한다.

여기서, 제 2 공통 배선은 접촉전극과 같은 물질로 이루어질 수 있다.

또한, 제 1 전극은 투명한 도전 물질로 이루어지는 것이 좋다.

접촉전극과 드라이빙 박막 트랜지스터 사이에 제 1 및 제 2 기관 사이의 간격을 유지하는 스페이서를 더 포함할 수 있다.

본 발명에서, 제 1 공통 배선은 게이트 배선과 같은 물질로 이루어질 수 있다.

한편, 제 1 커패시터 전극은 게이트 배선과 같은 물질로 이루어질 수 있으며, 제 2 커패시터 전극은 데이터 배선과 같은 물질로 이루어질 수 있다.

본 발명에 따른 다른 능동행렬 유기전기발광소자는 일정간격 이격되어 마주 대하고 있는 제 1 및 제 2 기관, 상기 제 1 기관 안쪽면에 형성되어 있으며, 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선, 상기 게이트 배선 및 데이터 배선과 연결되어 있는 스위칭 박막 트랜지스터, 상기 스위칭 박막 트랜지스터와 연결되어 있는 드라이빙 박막 트랜지스터, 상기 드라이빙 박막 트랜지스터와 연결되어 있는 제 1 커패시터 전극, 상기 스위칭 박막 트랜지스터와 연결되고 상기 제 1 커패시터 전극과 중첩하는 제 2 커패시터 전극, 상기 드라이빙 박막 트랜지스터와 연결되어 있는 접촉전극, 상기 게이트 배선에 나란한 제 1 부분과 상기 제 1 부분을 연결하는 제 2 부분으로 이루어지고, 상기 드라이빙 박막 트랜지스터 및 상기 제 1 커패시터 전극과 연결되어 있는 공통 배선, 상기 공통 배선과 연결되고 상기 제 1 및 제 2 커패시터 전극과 중첩하는 제 3 커패시터 전극, 상기 제 2 기관 안쪽면에 형성되어 있는 제 1 전극, 상기 제 1 전극 상부에 형성되고 상기 화소 영역을 정의하는 격벽, 상기 격벽 사이의 상기 제 1 전극 상부에 형성되어 있는 유기발광층, 그리고 상기 유기발광층 상부에 형성되고 상기 접촉전극과 연결되어 있는 제 2 전극을 포함한다.

여기서, 공통 배선은 접촉전극과 같은 물질로 이루어질 수 있다.

제 1 커패시터 전극은 게이트 배선과 같은 물질로 이루어질 수 있으며, 제 2 커패시터 전극은 데이터 배선과 같은 물질로 이루어질 수 있고, 제 3 커패시터 전극은 접촉전극과 같은 물질로 이루어질 수 있다.

한편, 제 1 전극은 투명한 도전 물질로 이루어질 수 있다.

접촉전극과 드라이빙 박막 트랜지스터 사이에 제 1 및 제 2 기관 사이의 간격을 유지하는 스페이서를 더 포함할 수도 있다.

이와 같이, 본 발명에 따른 능동행렬 유기전기발광소자에서는 공통 전압이 인가되는 접촉전극과 같은 물질로 이루어진 공통 배선을 메쉬 형태로 형성함으로써, 휘도를 균일하게 하면서도, 공정이 추가되지 않는다. 또한, 상부 발광 방식을 이용하여 개구율을 향상시킬 수 있다. 한편, 병렬로 연결된 스토리지 커패시터를 형성하여 스토리지 커패시터의 면적을 줄이더라도 기존의 커패시터 용량을 유지함으로써, 박막 트랜지스터의 크기를 증가시킬 수 있다.

이하, 첨부한 도면을 참조하여 본 발명에 따른 능동행렬 유기전기발광소자에 대하여 상세히 설명한다.

도 5는 본 발명의 제 1 실시예에 따른 능동행렬 유기전기발광소자의 평면도이다.

도시한 바와 같이, 게이트 배선(112)과 데이터 배선(132)이 교차하여 하나의 화소 영역을 정의하고, 제 1 공통 배선(117)이 게이트 배선(112)과 나란하게 형성되어 있다. 또한, 게이트 배선(112)과 나란한 방향으로 형성된 제 1 및 제 2 부분(164, 166)과 제 1 및 제 2 부분(164, 166)을 연결하는 제 3 부분(168)으로 이루어진 제 2 공통 배선이 형성되어 있다. 제 2 공통 배선(164, 166, 168)은 메쉬(mesh) 형태를 가지며, 제 1 공통 배선(117)과 연결되어 있다.

게이트 배선(112)과 데이터 배선(132)이 교차하는 부분에는 스위칭 박막 트랜지스터(T_{S1})가 형성되어 게이트 배선(112) 및 데이터 배선(132)과 연결되어 있으며, 화소 영역 내에는 스위칭 박막 트랜지스터(T_{S1})와 연결된 드라이빙 박막 트랜지스터(T_{D1})가 형성되어 있다. 여기서, 드라이빙 박막 트랜지스터(T_{D1})의 게이트 전극은 스위칭 박막 트랜지스터(T_{S1})의 드레인 전극과 연결되어 있으며, 제 2 커패시터 전극(137)과 이어져 있다. 드라이빙 박막 트랜지스터(T_{D1})의 소스 전극은 제 1 공통 배선(117)과 연결되어 있으며, 제 1 커패시터 전극(118)이 제 1 공통 배선(117)에서 연장되어 있다. 제 1 커패시터 전극(118)은 제 2 커패시터 전극(137)과 중첩하여 스토리지 커패시터(C_{ST1})를 이룬다. 또한, 드라이빙 박막 트랜지스터(T_{D1})의 드레인 전극은 접촉전극(162)과 연결되어 있으며, 접촉전극(162)은 유기발광 다이오드(D_{EL1})와 연결되어 있다.

본 발명의 제 1 실시예에 따른 능동행렬 유기전기발광소자에 대한 단면을 도 6 및 도 7에 도시하였는데, 도 6과 도 7은 도 5에서 각각 VI-VI선과 VII-VII선을 따라 자른 단면도이다.

도시한 바와 같이, 제 1 및 제 2 기관(110, 170)이 일정간격 이격되어 마주 대하고 있으며, 제 1 기관(110)의 안쪽면에는 제 1 및 제 2 게이트 전극(114, 116)과 제 1 커패시터 전극(118), 그리고 제 1 공통 배선(117)이 형성되어 있다. 여기서, 제 1 기관(110) 안쪽면에는 제 2 게이트 전극(116)과 연결되어 있는 게이트 배선(도 5의 112)도 형성되어 있으며, 제 1 커패시터 전극(118)은 제 1 공통 배선(117)과 연결되어 있다.

다음, 게이트 절연막(120)이 형성되어 있어 제 1 및 제 2 게이트 전극(114, 116)과 제 1 커패시터 전극(118) 그리고 제 1 공통 배선(117)을 덮고 있다. 이어, 게이트 절연막(120) 상부에는 제 1 및 제 2 액티브층(122, 124)이 각각 형성되어 있고, 그 위에 제 1 및 제 2 오믹 콘택층(126, 128)이 형성되어 있다. 제 1 및 제 2 액티브층(122, 124)은 각각 제 1 및 제 2 게이트 전극(114, 116)과 대응한다.

다음, 제 1 및 제 2 오믹 콘택층(126, 128) 상부에는 제 1 소스 및 드레인 전극(133, 134)과 제 2 소스 및 드레인 전극(135, 136)이 각각 형성되어 있다. 또한, 게이트 절연막(120) 상부에 제 1 소스 및 드레인 전극(133, 134) 그리고 제 2 소스 및 드레인 전극(135, 136)과 같은 물질로 이루어진 제 2 커패시터 전극(137)이 형성되어 있으며, 제 2 커패시터 전극(139)은 제 1 커패시터 전극(118)과 중첩하여 스토리지 커패시터(C_{ST1})를 형성한다. 한편, 도시하지 않았지만 게이트 절연막(120) 상부에는 제 2 소스 전극(135)과 연결되어 있는 데이터 배선도 형성되어 있다.

제 1 게이트 전극(114)과 제 1 소스 및 드레인 전극(133, 134)은 드라이빙 박막 트랜지스터를 이루고, 제 2 게이트 전극(116)과 제 2 소스 및 드레인 전극(135, 136)은 스위칭 박막 트랜지스터를 이룬다.

이어, 제 1 소스 및 드레인 전극(133, 134)과 제 2 소스 및 드레인 전극(135, 136), 그리고 제 2 커패시터 전극(137) 상부에는 보호막(140)이 형성되어 있으며, 보호막(140)은 제 1 드레인 전극(134)을 드러내는 제 1 콘택홀(142), 그리고 게이트 절연막(120)과 함께 제 1 공통 배선(117)을 드러내는 제 2 콘택홀(144)을 가진다.

다음, 보호막(140) 상부에는 제 1 및 제 2 기판(110, 170) 사이의 간격을 일정하게 유지하기 위한 스페이서(150)가 형성되어 있으며, 그 위에 스페이서(150)를 덮으며 제 1 콘택홀(142)을 통해 제 1 드레인 전극(134)과 연결되어 있는 접촉전극(162)이 형성되어 있다. 한편, 보호막(140) 상부에는 접촉전극(162)과 같은 물질로 이루어진 제 2 공통 배선(164)이 형성되어 있는데, 제 2 공통 배선(164)은 제 2 콘택홀(144)을 통해 제 1 공통 배선(117)과 연결되어 있다. 앞서 설명한 바와 같이, 제 2 공통 배선(164)은 메쉬 형태를 가진다.

이어, 제 2 기판(170) 안쪽면에는 제 1 전극(172)이 형성되어 있고, 그 위에 화소 영역을 정의하는 격벽(174)이 형성되어 있다. 다음, 격벽(174) 사이의 제 1 전극(172) 위에는 유기 발광층(176)이 형성되어 있고, 유기 발광층(176) 위에 제 2 전극(178)이 형성되어 있다. 제 2 전극(178)은 접촉전극(162)과 접촉함으로써 제 1 드레인 전극(134)과 연결된다. 제 1 전극(172)과 유기발광층(176) 및 제 2 전극(178)은 유기발광 다이오드(D_{EL1})를 형성한다.

이러한 본 발명의 제 1 실시예에 따른 능동행렬 유기전기발광소자의 회로도를 도 8에 도시하였다.

본 발명의 제 1 실시예에서, 제 2 기판(170)에 형성된 제 1 전극(172)에는 Vdd 전압이 인가되는데, 제 1 전극(172)은 판저항을 가지며 평면으로 형성되어 모든 화소에 공통으로 연결된다. 반면, 제 2 전극(178)은 각 화소별로 형성되어 있어 드라이빙 박막 트랜지스터(T_{D1})와 각각 연결되어 있다. 한편, 본 발명의 제 1 실시예에서는 Vcom 신호가 인가되는 제 1 공통 배선(117)이 배선 형태로 형성되어 있는데, 메쉬 형태로 이루어지고 모든 화소에 공통으로 연결된 제 2 공통 배선(164, 166, 168)이 제 1 공통 배선(117)과 연결되어 있다. 따라서, 공통 배선이 모든 화소에 대해 균일하고 낮은 저항값을 가지게 되므로, 휘도를 균일하게 할 수 있다. 여기서, 제 2 공통 배선(164, 166, 168)은 접촉전극(162)과 같은 물질로 이격되게 형성하므로, 공정이 추가되지 않는다.

또한, 본 발명의 제 1 실시예에서는 제 1 전극(172)을 투명하게 하여 상부 발광(top emission) 방식을 이용하므로, 유효 발광 면적이 증가되어 개구율을 높이고 휘도를 향상시킬 수 있다.

한편, 본 발명의 제 2 실시예에 따른 능동행렬 유기전기발광소자의 평면도를 도 9에 도시하였다.

도시한 바와 같이, 게이트 배선(212)과 데이터 배선(232)이 교차하여 하나의 화소 영역을 정의하고, 게이트 배선(212)과 나란한 방향으로 형성된 제 1 부분(264)과 제 1 부분(264)을 연결하는 제 2 부분(268)으로 이루어진 공통 배선이 형성되어 있다. 제 2 공통 배선(264, 268)은 메쉬(mesh) 형태를 가진다.

게이트 배선(212)과 데이터 배선(232)이 교차하는 부분에는 스위칭 박막 트랜지스터(T_{S2})가 형성되어 게이트 배선(212) 및 데이터 배선(232)과 연결되어 있으며, 화소 영역 내에는 스위칭 박막 트랜지스터(T_{S2})와 연결된 드라이빙 박막 트랜지스터(T_{D2})가 형성되어 있다. 여기서, 드라이빙 박막 트랜지스터(T_{D2})의 게이트 전극은 스위칭 박막 트랜지스터(T_{S2})의 드레인 전극과 연결되어 있으며, 제 2 커패시터 전극(237)과 이어져 있다. 드라이빙 박막 트랜지스터(T_{D2})의 소스 전극은 제 1 커패시터 전극(218)과 연결되어 있으며, 공통 배선(264, 268)과도 연결되어 있다. 또한, 제 3 커패시터 전극(269)이 공통 배선(264)에서 연장되어 있고, 제 3 커패시터 전극(269)은 제 1 커패시터 전극(218) 및 제 2 커패시터 전극(237)과 중첩한다. 다음, 드라이빙 박막 트랜지스터(T_{D2})의 드레인 전극은 접촉전극(262)과 연결되어 있으며, 접촉전극(262)은 유기 발광 다이오드(D_{EL2})와 연결되어 있다.

본 발명의 제 2 실시예에 따른 능동행렬 유기전기발광소자에 대한 단면을 도 10 및 도 11에 도시하였는데, 도 10과 도 11은 도 9에서 각각 X-X선과 X I-X I 선을 따라 자른 단면도이다.

도시한 바와 같이, 제 1 및 제 2 기판(210, 270)이 일정간격 이격되어 마주 대하고 있으며, 제 1 기판(210)의 안쪽면에는 제 1 및 제 2 게이트 전극(214, 216)과 제 1 커패시터 전극(218)이 형성되어 있다. 여기서, 제 1 기판(210) 안쪽면에는 제 2 게이트 전극(216)과 연결되어 있는 게이트 배선(도 9의 212)도 형성되어 있다.

다음, 게이트 절연막(220)이 형성되어 있어 제 1 및 제 2 게이트 전극(214, 216)과 제 1 커패시터 전극(218)을 덮고 있다. 이어, 게이트 절연막(220) 상부에는 제 1 및 제 2 액티브층(222, 224)이 각각 형성되어 있고, 그 위에 제 1 및 제 2 오믹 콘택층(226, 228)이 형성되어 있다. 제 1 및 제 2 액티브층(222, 224)은 각각 제 1 및 제 2 게이트 전극(214, 216)과 대응한다.

다음, 제 1 및 제 2 오믹 콘택층(226, 228) 상부에는 제 1 소스 및 드레인 전극(233, 234)과 제 2 소스 및 드레인 전극(235, 236)이 각각 형성되어 있다. 또한, 게이트 절연막(220) 상부에 제 1 소스 및 드레인 전극(233, 234) 그리고 제 2 소스 및 드레인 전극(235, 236)과 같은 물질로 이루어진 제 2 커패시터 전극(237)이 형성되어 있으며, 제 2 커패시터 전극(239)은 제 1 커패시터 전극(218)과 중첩하여 제 1 스토리지 커패시터(C_{ST1})를 형성한다. 한편, 도시하지 않았지만 게이트 절연막(220) 상부에는 제 2 소스 전극(235)과 연결되어 있는 데이터 배선도 형성되어 있다.

제 1 게이트 전극(214)과 제 1 소스 및 드레인 전극(233, 234)은 드라이빙 박막 트랜지스터(T_{D2})를 이루고, 제 2 게이트 전극(116)과 제 2 소스 및 드레인 전극(135, 136)은 스위칭 박막 트랜지스터(T_{S2})를 이룬다.

이어, 제 1 소스 및 드레인 전극(233, 234)과 제 2 소스 및 드레인 전극(235, 236), 그리고 제 2 커패시터 전극(237) 상부에는 보호막(240)이 형성되어 있으며, 보호막(240)은 제 1 드레인 전극(234)을 드러내는 제 1 콘택홀(242), 그리고 게이트 절연막(220)과 함께 제 1 커패시터 전극(218)을 드러내는 제 2 콘택홀(244)을 가진다.

다음, 보호막(240) 상부에는 제 1 및 제 2 기판(210, 270) 사이의 간격을 일정하게 유지하기 위한 스페이서(250)가 형성되어 있으며, 그 위에 스페이서(250)를 덮으며 제 1 콘택홀(242)을 통해 제 1 드레인 전극(234)과 연결되어 있는 접촉전극(122)이 형성되어 있다. 한편, 보호막(240) 상부에는 접촉전극(262)과 같은 물질로 이루어진 공통 배선(264) 및 공통 배선(264)과 연결된 제 3 커패시터 전극(269)이 형성되어 있는데, 공통 배선(264)은 제 2 콘택홀(244)을 통해 제 1 커패시터 전극(218)과 연결되어 있다. 제 3 커패시터 전극(269)은 제 2 커패시터 전극(237)과 중첩하여 제 2 스토리지 커패시터(C_{ST2})를 형성한다. 앞서 설명한 바와 같이, 공통 배선(264)은 메쉬 형태를 가진다.

이어, 제 2 기판(270) 안쪽면에는 제 1 전극(272)이 형성되어 있고, 그 위에 화소 영역을 정의하는 격벽(274)이 형성되어 있다. 다음, 격벽(274) 사이의 제 1 전극(272) 위에는 유기 발광층(276)이 형성되어 있고, 유기 발광층(276) 위에 제 2 전극(278)이 형성되어 있다. 제 2 전극(278)은 접촉전극(262)과 접촉함으로써 제 1 드레인 전극(234)과 연결된다. 제 1 전극(272)과 유기발광층(276) 및 제 2 전극(278)은 유기발광 다이오드(D_{EL2})를 형성한다.

본 발명의 제 2 실시예에서는 제 1 전극(272)을 투명하게 하여 상부 발광 방식을 이용한다. 따라서, 개구율을 높일 수 있다.

이러한 본 발명의 제 1 실시예에 따른 능동행렬 유기전기발광소자의 회로도를 도 12에 도시하였다.

본 발명의 제 2 실시예에서는 Vcom 신호가 인가되는 공통 배선을 메쉬 형태로 함으로써, 모든 화소에 대해 균일하고 낮은 저항값을 가지게 하여 휘도를 균일하게 하면서, 병렬로 연결된 스토리지 커패시터를 형성한다. 따라서, 스토리지 커패시터의 면적을 줄이더라도 기존의 커패시터 용량을 유지할 수 있으므로, 박막 트랜지스터의 크기를 증가시킬 수 있다. 이때, 공통 배선과는 제 3 커패시터 전극을 접촉전극과 같은 물질로 형성하므로, 공정이 추가되지 않는다.

본 발명은 상기한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

발명의 효과

본 발명에 따른 능동행렬 유기전기발광소자에서는 공통 전압이 인가되는 공통 배선을 메쉬 형태로 형성함으로써, 모든 화소에 대해 균일하고 낮은 저항값을 가지게 하여 휘도를 균일하게 한다. 이때, 메쉬 형태의 공통 배선은 접촉전극과 같은 물질로 형성하여 공정이 추가되지 않는다.

또한, 상부 발광 방식을 이용하여 개구율을 향상시킬 수 있다.

한편, 병렬로 연결된 스토리지 커패시터를 형성하여 스토리지 커패시터의 면적을 줄이더라도 기존의 커패시터 용량을 유지함으로써, 박막 트랜지스터의 크기를 증가시킬 수 있다.

(57) 청구의 범위

청구항 1.

일정간격 이격되어 마주 대하고 있는 제 1 및 제 2 기판;

상기 제 1 기판 안쪽면에 형성되어 있으며, 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선과 연결되어 있는 스위칭 박막 트랜지스터;

상기 스위칭 박막 트랜지스터와 연결되어 있는 드라이빙 박막 트랜지스터;

상기 게이트 배선과 나란한 방향을 가지며 상기 드라이빙 박막 트랜지스터와 연결되어 있는 제 1 공통 배선;

상기 제 1 공통 배선과 연결되어 있는 제 1 커패시터 전극;

상기 스위칭 박막 트랜지스터와 연결되고 상기 제 1 커패시터 전극과 중첩하는 제 2 커패시터 전극;

상기 드라이빙 박막 트랜지스터와 연결되어 있는 접촉전극;

상기 게이트 배선에 나란한 제 1 및 제 2 부분과 상기 제 1 및 제 2 부분을 연결하는 제 3 부분으로 이루어지고, 상기 제 1 공통 배선과 연결되어 있는 제 2 공통 배선;

상기 제 2 기관 안쪽면에 형성되어 있는 제 1 전극;

상기 제 1 전극 상부에 형성되고 상기 화소 영역을 정의하는 격벽;

상기 격벽 사이의 상기 제 1 전극 상부에 형성되어 있는 유기발광층; 그리고

상기 유기발광층 상부에 형성되고 상기 접촉전극과 연결되어 있는 제 2 전극

을 포함하는 능동행렬 유기전기발광소자.

청구항 2.

제 1 항에 있어서,

상기 제 2 공통 배선은 상기 접촉전극과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 3.

제 1 항에 있어서,

상기 제 1 전극은 투명한 도전 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 4.

제 1 항에 있어서,

상기 접촉전극과 상기 드라이빙 박막 트랜지스터 사이에 상기 제 1 및 제 2 기관 사이의 간격을 유지하는 스페이서를 더 포함하는 능동행렬 유기전기발광소자.

청구항 5.

제 1 항에 있어서,

상기 제 1 공통 배선은 상기 게이트 배선과 같은 물질로 이루어진 능동행렬 유기전기발광소자.

청구항 6.

제 1 항에 있어서,

상기 제 1 커패시터 전극은 상기 게이트 배선과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 7.

제 6 항에 있어서,

상기 제 2 커패시터 전극은 상기 데이터 배선과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 8.

일정간격 이격되어 마주 대하고 있는 제 1 및 제 2 기관;

상기 제 1 기관 안쪽면에 형성되어 있으며, 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선과 연결되어 있는 스위칭 박막 트랜지스터;

상기 스위칭 박막 트랜지스터와 연결되어 있는 드라이빙 박막 트랜지스터;

상기 드라이빙 박막 트랜지스터와 연결되어 있는 제 1 커패시터 전극;

상기 스위칭 박막 트랜지스터와 연결되고 상기 제 1 커패시터 전극과 중첩하는 제 2 커패시터 전극;

상기 드라이빙 박막 트랜지스터와 연결되어 있는 접촉전극;

상기 게이트 배선에 나란한 제 1 부분과 상기 제 1 부분을 연결하는 제 2 부분으로 이루어지고, 상기 드라이빙 박막 트랜지스터 및 상기 제 1 커패시터 전극과 연결되어 있는 공통 배선;

상기 공통 배선과 연결되고 상기 제 1 및 제 2 커패시터 전극과 중첩하는 제 3 커패시터 전극;

상기 제 2 기관 안쪽면에 형성되어 있는 제 1 전극;

상기 제 1 전극 상부에 형성되고 상기 화소 영역을 정의하는 격벽;

상기 격벽 사이의 상기 제 1 전극 상부에 형성되어 있는 유기발광층; 그리고

상기 유기발광층 상부에 형성되고 상기 접촉전극과 연결되어 있는 제 2 전극

을 포함하는 능동행렬 유기전기발광소자.

청구항 9.

제 8 항에 있어서,

상기 공통 배선은 상기 접촉전극과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 10.

제 8 항에 있어서,

상기 제 1 커패시터 전극은 상기 게이트 배선과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 11.

제 10 항에 있어서,

상기 제 2 커패시터 전극은 상기 데이터 배선과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 12.

제 11 항에 있어서,

상기 제 3 커패시터 전극은 상기 접촉전극과 같은 물질로 이루어지는 능동행렬 유기전기발광소자.

청구항 13.

제 8 항에 있어서,

상기 제 1 전극은 투명한 도전 물질로 이루어지는 능동행렬 유기전기발광소자.

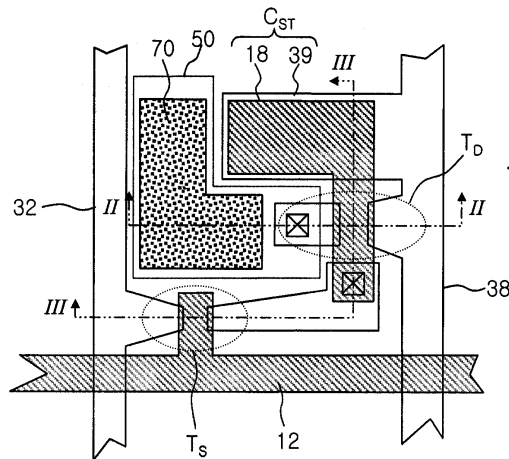
청구항 14.

제 8 항에 있어서,

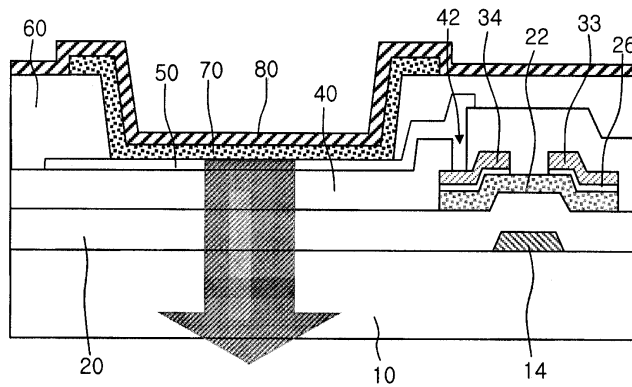
상기 접촉전극과 상기 드라이빙 박막 트랜지스터 사이에 상기 제 1 및 제 2 기판 사이의 간격을 유지하는 스페이서를 더 포함하는 능동행렬 유기전기발광소자.

도면

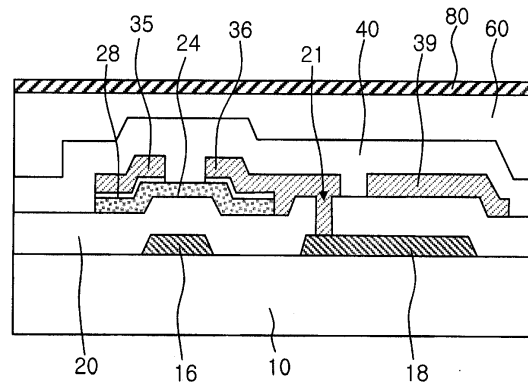
도면1



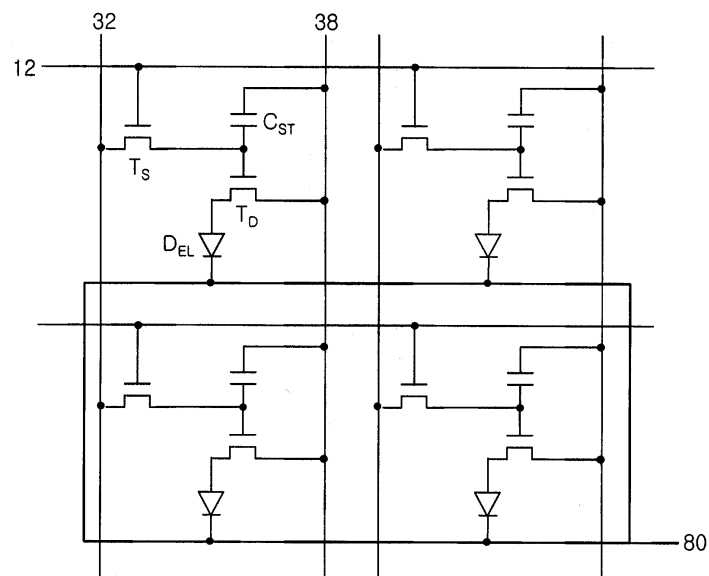
도면2



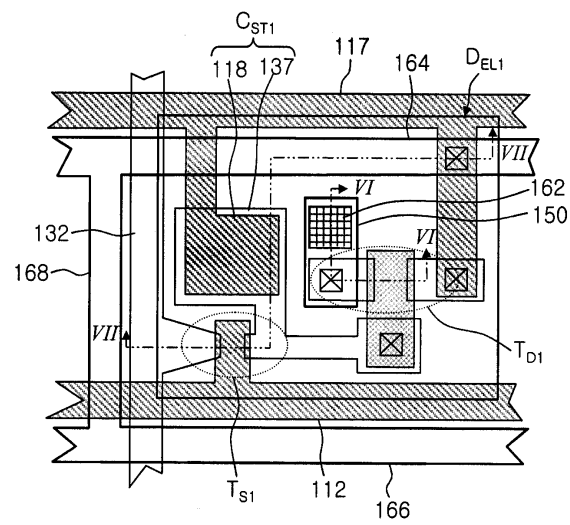
도면3



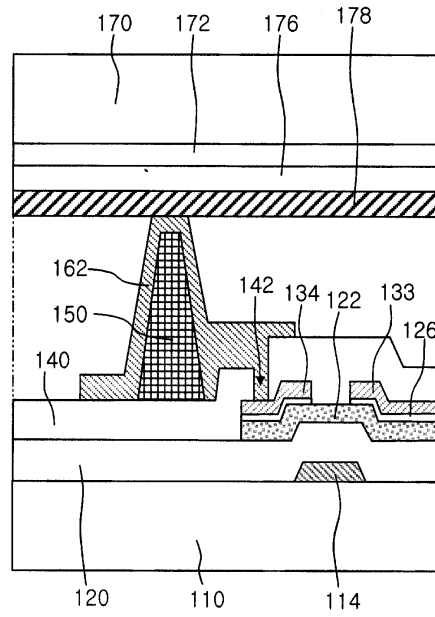
도면4



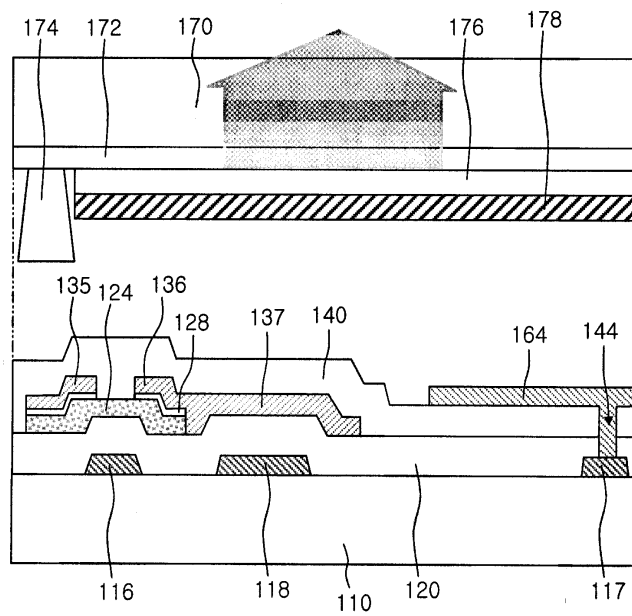
도면5



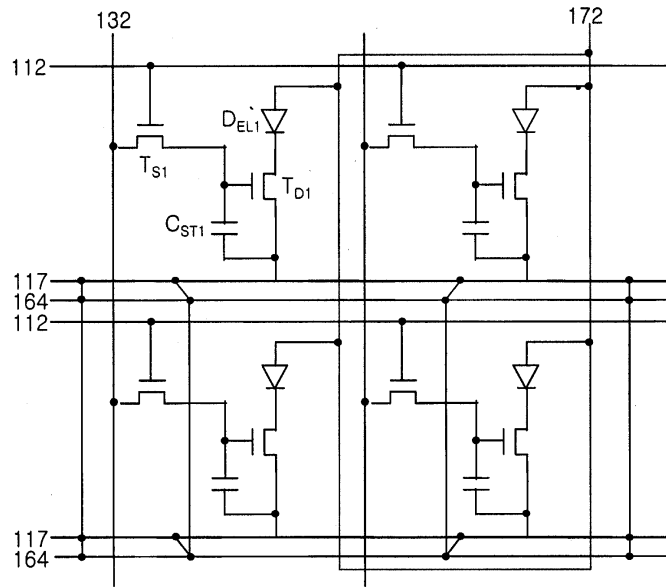
도면6



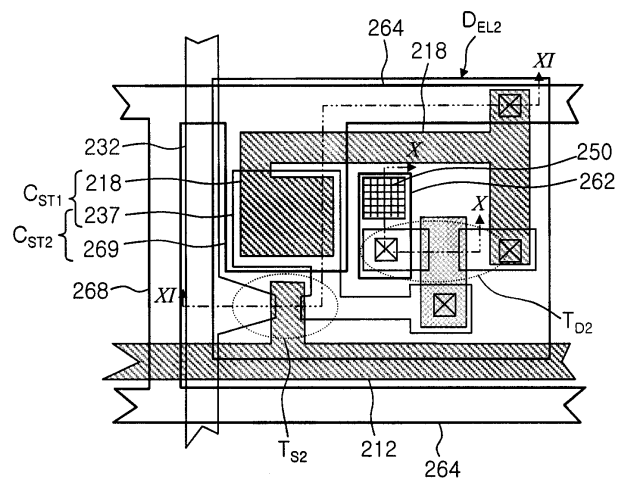
도면7



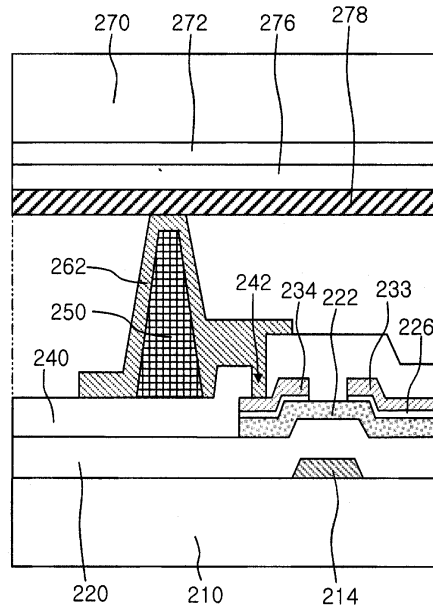
도면8



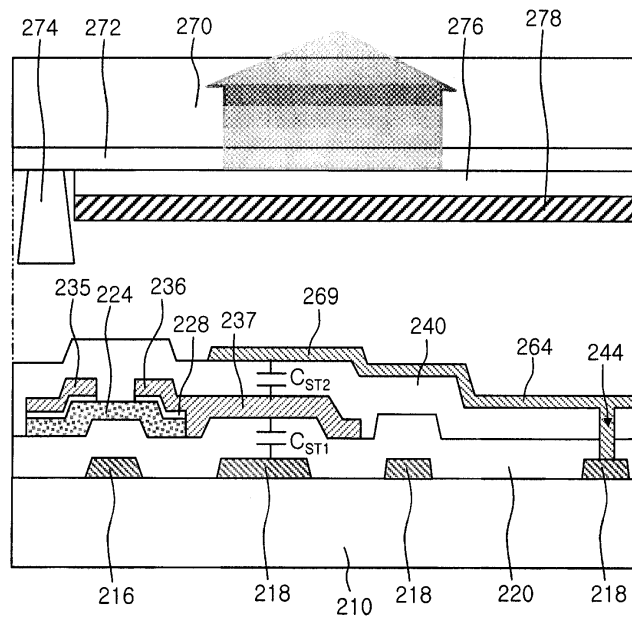
도면9



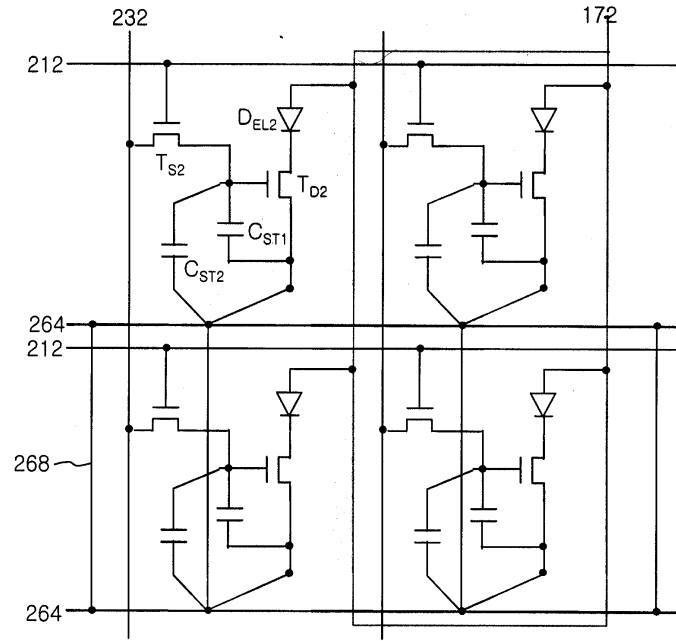
도면10



도면11



도면12



专利名称(译)	有源矩阵有机电致发光器件		
公开(公告)号	KR100485263B1	公开(公告)日	2005-04-25
申请号	KR1020020087339	申请日	2002-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO CHOONGKEUN 유충근 HWANG KWANGJO 황광조		
发明人	유충근 황광조		
IPC分类号	H05B33/00		
CPC分类号	G09G3/3233 G09G2300/0465 H01L27/3262 H01L27/3276 H01L2251/5315		
代理人(译)	贞媛KI		
其他公开文献	KR1020040061256A		
外部链接	Espacenet		

摘要(译)

目的：提供有源矩阵有机电致发光显示器，以通过允许像素具有均匀且低电阻的方式来获得均匀的亮度。组成：有源矩阵有机电致发光显示器包括彼此相对的第一基板和第二基板；以及第一基板和第二基板。栅极布线（112）和数据布线（132）布置在第一基板的内表面上，并且通过彼此交叉而限定像素区域；开关薄膜晶体管（TS1）连接到栅极布线和数据布线；驱动薄膜晶体管（TD1）连接到开关薄膜晶体管；第一公共布线（117），其沿与栅极布线平行的方向布置，并连接到驱动薄膜晶体管。第一电容器电极（118）连接到第一公共布线。第二电容器电极（137）连接到开关薄膜晶体管并与第一电容器电极叠置。连接到驱动薄膜晶体管的接触电极（162）；连接到第一公共布线的第二公共布线（164,166,168）；第一电极设置在第二基板的内表面上；在第一电极上形成的隔壁，其限定像素区域；在第一电极上形成有机发光层；第二电极形成在有机发光层上并连接到接触电极。

