

(19)



(11)

EP 2 628 150 B1

(12)

FASCICULE DE BREVET EUROPEEN

(45) Date de publication et mention
de la délivrance du brevet:
19.04.2017 Bulletin 2017/16

(51) Int Cl.:
G09G 3/32 (2016.01) G09G 3/20 (2006.01)

(21) Numéro de dépôt: **11761344.8**

(86) Numéro de dépôt international:
PCT/EP2011/066523

(22) Date de dépôt: **22.09.2011**

(87) Numéro de publication internationale:
WO 2012/049000 (19.04.2012 Gazette 2012/16)

(54) **ECRAN D’AFFICHAGE A DIODES ELECTROLUMINESCENTES A MATRICE ACTIVE POURVU
DE MOYENS D’ATTENUATION**

AKTIVMATRIX-LED-ANZEIGESCHIRM MIT DÄMPFUNGSVORRICHTUNGEN

**ACTIVE-MATRIX LIGHT-EMITTING DIODE DISPLAY SCREEN PROVIDED WITH ATTENUATION
MEANS**

(84) Etats contractants désignés:
**AL AT BE BG CH CY CZ DE DK EE ES FI FR GB
GR HR HU IE IS IT LI LT LU LV MC MK MT NL NO
PL PT RO RS SE SI SK SM TR**

(30) Priorité: **15.10.2010 FR 1004065**

(43) Date de publication de la demande:
21.08.2013 Bulletin 2013/34

(73) Titulaire: **Commissariat à l’Énergie Atomique
et aux Énergies Alternatives
75015 Paris (FR)**

(72) Inventeur: **SARRASIN, Denis
38360 Sassenage (FR)**

(74) Mandataire: **Bréda, Jean-Marc et al
Marks & Clerk France
Conseils en Propriété Industrielle
Immeuble " Visium "
22 Avenue Aristide Briand
94117 Arcueil Cedex (FR)**

(56) Documents cités:
**EP-A1- 1 061 497 EP-A2- 1 562 168
WO-A2-2004/051616**

EP 2 628 150 B1

Il est rappelé que: Dans un délai de neuf mois à compter de la publication de la mention de la délivrance du brevet européen au Bulletin européen des brevets, toute personne peut faire opposition à ce brevet auprès de l'Office européen des brevets, conformément au règlement d'exécution. L'opposition n'est réputée formée qu'après le paiement de la taxe d'opposition. (Art. 99(1) Convention sur le brevet européen).

Description

[0001] L'invention concerne les écrans d'affichage à matrice active à diodes électroluminescentes, et en particulier à diodes organiques (AM-OLED).

[0002] Ces écrans présentent des avantages notables par rapport aux écrans à cristaux liquides (LCD) parce qu'ils émettent directement de la lumière au lieu de moduler la transmission de la lumière d'une source extérieure à la matrice. Ils ne nécessitent donc pas de source de lumière. De plus, ils ont un meilleur contraste, ils peuvent être réalisés sur des supports flexibles, et ils peuvent fournir des images ayant d'excellentes qualités colorimétriques.

[0003] Dans certains cas, on souhaite pouvoir afficher une image donnée avec une luminosité moyenne variable, sans altérer le rendu des couleurs de l'image. C'est le cas notamment quand on veut que l'écran puisse être observé de manière confortable dans toutes sortes de conditions d'ambiance lumineuse extérieure. Par exemple, au soleil, il faut que l'écran émette une forte luminosité, sinon on ne peut rien voir ; et dans le sens contraire, la nuit, il ne faut pas que l'écran soit éblouissant pour l'observateur, surtout si celui-ci doit pouvoir regarder à la fois l'écran et le paysage nocturne extérieur. On souhaite donc prévoir dans les écrans OLED des moyens d'atténuation (en anglais "dimming") de la luminosité de l'écran, actionnables en fonction des circonstances et notamment de l'ambiance lumineuse extérieure.

[0004] Mais le réglage de la luminosité globale de l'écran n'est pas facile à cause des caractéristiques propres à l'émission lumineuse des diodes OLED. Un réglage de la luminosité moyenne tend à modifier les couleurs de l'image, ce qu'on souhaite éviter.

[0005] Les diodes électroluminescentes organiques sont formées par la superposition de couches de matériaux organiques semiconducteurs entre deux électrodes, une cathode et une anode, dont l'une est transparente ou semi-transparente et l'autre est en général réfléchissante afin d'obtenir une émission dans une hémisphère. Elles émettent de la lumière lorsqu'elles sont parcourues par un courant et l'émission est d'autant plus intense que le courant est élevé. Le courant dans la diode et la tension aux bornes de la diode sont liés en fonction des caractéristiques propres de la diode. En général la courbe qui régit cette relation entre courant et tension a l'allure représentée à la figure 1. Pour simplifier la compréhension, on peut dire qu'elles ont une zone inactive ou zone de forte résistivité, pour des tensions faibles (inférieures à 2 volts), dans laquelle le courant est faible et ne produit pratiquement pas d'émission lumineuse, puis une zone utile de plus faible résistivité, dans laquelle le courant croît très fortement avec la tension (exponentiellement), et enfin une zone de saturation, pour des tensions plus élevées, dans laquelle le courant et l'émission lumineuse croissent encore avec la tension mais moins vite que dans la zone utile. Trois courbes sont représentées sur la figure 1, pour montrer que le courant, donc

l'émission lumineuse, varie en outre avec la température dans des proportions non négligeables. Dans l'exemple de courbe de la figure 1, on voit que l'écran peut bénéficier d'une très large dynamique de courant, donc d'émission lumineuse, si on utilise une tension variant entre 2 et 4 ou 5 volts.

[0006] Des tensions et courants correspondant aux valeurs de la zone utile sont donc appliqués individuellement à chaque pixel en fonction de l'image à afficher. Pour cela, un circuit élémentaire, associé à chaque diode, LED est prévu au croisement de chaque ligne et chaque colonne de la matrice de pixels. Ce circuit permet de sélectionner le pixel pendant une phase d'écriture pour lui appliquer une tension de commande correspondant à l'intensité lumineuse souhaitée. Après la phase d'écriture le pixel conserve en mémoire la tension de commande appliquée et continue à émettre l'intensité lumineuse correspondante (aux fuites près) jusqu'à une phase d'écriture suivante. Un affichage en mode vidéo ou en mode parallèle est possible. En mode vidéo, on écrit successivement tous les pixels d'une ligne puis successivement les pixels de la ligne suivante et ainsi de suite. En mode parallèle, les pixels d'une ligne sont écrits tous simultanément, puis on écrit les pixels de la ligne suivante, et ainsi de suite.

[0007] La constitution de base d'un pixel d'une matrice active à diodes OLED avec son circuit élémentaire comprend en général :

- au moins un transistor de commande ayant une source, un drain et une grille, apte à contrôler le courant circulant dans la diode électroluminescente OLED,
- la diode électroluminescente elle-même, ayant une anode et une cathode, l'une des électrodes étant reliée à la source ou au drain du transistor de commande, l'autre électrode étant commune à plusieurs pixels de la matrice,
- des moyens pour piloter le transistor de commande en fonction de l'information à afficher par le pixel.

[0008] Différentes configurations sont possibles, le transistor de commande pouvant notamment être de type NMOS ou PMOS, et l'électrode commune à plusieurs pixels pouvant être reliée entre le transistor de commande et un potentiel d'alimentation bas ou bien entre le transistor de commande et un potentiel d'alimentation haut.

[0009] La figure 2 représente un exemple de configuration de pixel d'une matrice active à diodes organiques. Le pixel comprend :

- la diode électroluminescente OLED correspondant à ce pixel, dont la cathode est reliée à un potentiel de cathode V_k ;
- un transistor NMOS de commande Q_c dont la source est reliée à l'anode de la diode OLED et dont le drain est relié à une source de tension d'alimentation V_{dd} qui peut fournir le courant nécessaire à l'émission

lumineuse ;

- un transistor de sélection Q_s qui sert à autoriser l'application d'une tension de grille V_{dat} à la grille du transistor de commande ; cette tension V_{dat} est une tension analogique dont la valeur varie en fonction de l'émission lumineuse désirée pour le pixel ; elle est appliquée au drain du transistor Q_s par un conducteur de colonne C_j commun à tous les pixels d'une même colonne de rang j de la matrice ; le conducteur de colonne reçoit et transmet une tension V_{dat} pour un pixel donné lorsque ce pixel est sélectionné par le transistor de sélection Q_s ; la source du transistor de sélection Q_s est reliée à la grille du transistor de commande Q_c ; la grille du transistor de sélection Q_s est reliée à un conducteur de ligne L_i commun à tous les pixels d'une même ligne de rang i de la matrice ;
- une capacité de stockage C_{st} connectée entre le drain et la grille du transistor de commande ; cette capacité maintient la tension appliquée à la grille du transistor Q_c pendant toute une trame d'image, après qu'une tension V_{dat} ait été appliquée à cette grille au moment de l'écriture du pixel.

[0010] La capacité de stockage n'est pas toujours nécessaire, notamment si la capacité parasite du transistor (entre grille d'une part et source-drain d'autre part) est suffisamment élevée pour pouvoir jouer ce rôle de maintien de la tension pendant la durée d'une trame.

[0011] Le fonctionnement d'une matrice utilisant ce circuit élémentaire de pixel est le suivant : on écrit les pixels de la première ligne en rendant conducteurs les transistors de sélection de cette ligne ; puis, en mode vidéo, on applique successivement aux différentes colonnes de la matrice les tensions V_{dat} individuelles qu'on veut appliquer aux pixels successifs de la ligne ; en mode parallèle, les tensions seraient appliquées simultanément sur toutes les colonnes ; dans les deux cas, la tension V_{dat} affectée à un pixel se reporte sur la grille du transistor de commande du pixel et sur la capacité de stockage C_{st} associée, ce qui génère une émission lumineuse ; l'intensité lumineuse dépend de la tension V_{dat} , car celle-ci contrôle le passage du courant dans le transistor et dans la diode OLED. Après l'écriture dans un pixel, la capacité de stockage C_{st} maintient le potentiel V_{dat} sur la grille, jusqu'à une phase d'écriture suivante. De ce fait, le pixel maintient l'émission lumineuse correspondant à cette tension V_{dat} jusqu'à l'écriture suivante, c'est-à-dire pendant la durée d'une trame d'image.

[0012] Une trame d'image comprend l'écriture successive de tous les pixels de toutes les lignes de la matrice. En outre, en mode vidéo, des temps de repos ("line blanking" ou blanking de ligne) existent en début et fin d'écriture de chaque ligne, et en début et fin d'écriture de chaque trame ("frame blanking" ou blanking de trame).

[0013] On comprendra que si on veut afficher une même image avec une forte luminosité (pour ambiance diurne) ou avec une faible luminosité (pour ambiance noc-

turne), on peut modifier toutes les tensions V_{dat} pour adapter l'image à l'ambiance et afficher des images plus sombres dans le deuxième cas grâce à des tensions toutes plus faibles. Mais, d'une part cela demande une extension de la dynamique d'entrée sur plusieurs décades et d'autre part, compte-tenu de la forme très non-linéaire des caractéristiques d'émission des OLED (figure 1), il est très difficile de conserver la même qualité d'image pour les deux cas, en particulier en termes de conservation des couleurs, ceci surtout si on doit le faire pour plusieurs niveaux de luminance moyenne.

[0014] On pourrait également modifier la luminosité de l'écran en agissant sur la valeur de la tension de cathode V_k sans modifier les tensions analogiques V_{dat} représentant l'image et sans modifier la tension V_{dd} de la source d'alimentation : en montant V_k , on comprend qu'on se déplace globalement vers le bas de la caractéristique de la figure 1. Mais là encore, on change les caractéristiques colorimétriques de l'image d'autant plus qu'on se rapproche du pied de la courbe.

[0015] On a proposé par ailleurs dans la publication de brevet US2006/0164345 un schéma de circuit de pixel tendant à appliquer la tension V_k à la cathode de la diode OLED pendant une partie d'un cycle et à interrompre cette application pendant le reste du temps. Un transistor d'atténuation, alternativement mis en conduction et bloqué par des impulsions de rapport cyclique variable (en anglais "Pulse Width Modulation" PWM) sur sa grille, est placé en série entre la cathode de la diode et la référence de cathode au potentiel V_k . Selon le rapport cyclique de commutation, on pourra faire varier la luminosité moyenne de l'écran sans modifier le motif de tensions V_{dat} à appliquer à la matrice.

[0016] Ce schéma, ainsi que d'autres schémas de cette publication, agit donc par interruption temporaire du courant dans la diode OLED, en supprimant l'alimentation négative ou l'alimentation positive pendant une durée variable.

[0017] Cependant, lorsqu'on cesse d'appliquer la tension négative V_k , on constate que le courant dans la diode OLED n'est pas interrompu instantanément comme on le souhaiterait. Ceci résulte des capacités parasites qui empêchent la suppression instantanée de la tension présente aux bornes de la diode. Le courant présent dans la LED pendant que l'alimentation négative V_k est appliquée tend à se maintenir pendant un certain temps, notamment parce que la capacité existant naturellement entre les électrodes de la diode maintient une tension aux bornes de celle-ci ; cette capacité se décharge progressivement du fait du courant qui passe dans la diode, et le courant se réduit progressivement, réduisant progressivement l'émission de lumière. Cette réduction dépend beaucoup du courant qui existe dans la diode juste avant la commutation. Elle varie donc de pixel à pixel. A cause de cela, la réduction d'intensité d'émission qui en résulte en moyenne dans un pixel, pour un rapport cyclique donné, dépend donc de l'état de départ du pixel. On n'aboutit pas à une réduction uniforme de la luminosité,

et l'image est distordue, notamment en termes de colorimétrie, lorsqu'on veut atténuer sa luminosité moyenne.

[0018] On peut ajouter à cela que pour les points d'image de faible luminosité, la décharge de la tension aux bornes de la diode se fait particulièrement lentement pendant que l'alimentation par V_k est interrompue, ce qui fait que pour des rapports cycliques faibles on peut arriver à ce qu'il n'y ait en fait aucune réduction de luminosité pour ces pixels.

[0019] On a proposé par ailleurs dans la demande de brevet EP1 061 497 de réduire la luminosité en agissant sur la tension de la cathode, mais le dispositif décrit ne permet pas d'établir des atténuations moyennes, ou bien il exige que les cathodes des OLEDs soient regroupées par lignes indépendantes des cathodes des autres lignes.

[0020] L'invention est définie par les revendications.

[0021] De préférence un transistor de sélection est prévu dans le pixel pour appliquer à la grille du transistor de commande, pendant une phase d'écriture du pixel, une tension analogique variable représentant l'information de luminance à afficher.

[0022] Le pixel comprend de préférence encore une capacité de stockage pour maintenir la tension analogique sur la grille du transistor en dehors de la phase d'écriture.

[0023] De préférence encore, le circuit de commande de commutation comprend des moyens pour effectuer également une commutation de potentiel pendant les temps de blanking de trame.

[0024] Pour assurer cette commutation, le circuit de commande du commutateur est commandé en fonction des signaux d'horloge qui assurent l'écriture d'une image sur les pixels de la matrice. Ce circuit peut être constitué par un contrôleur général servant à effectuer les phases d'écriture et ayant une sortie spécifique programmée pour fournir le signal de commande de commutation qui est un signal à rapport cyclique variable en fonction de l'atténuation désirée.

[0025] De préférence également, tous les pixels de la matrice sont adressés au cours d'une même trame dans les mêmes conditions de polarisation, ce qui signifie que lors d'une trame tous les pixels sont connectés au même potentiel fixe pendant qu'une information est écrite dans le pixel. Par conséquent, au cours d'une trame il peut y avoir une commutation entre les deux potentiels fixes dès lors que cette commutation a lieu pendant un temps de blanking, mais lors de la phase d'écriture effective les pixels sont tous connectés au même potentiel fixe, que ce soit le premier ou le second.

[0026] La publication de brevet WO2004/051616 décrit un affichage à diodes organiques électroluminescentes. La publication de brevet EP 1562168 décrit un afficheur avec des moyens d'atténuer le risque de saturation.

[0027] D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description détaillée qui suit et qui est faite en référence aux dessins

annexés dans lesquels :

- la figure 1 représente une courbe de réponse typique de l'intensité en fonction de la tension appliquée à une diode OLED ;
- la figure 2 représente un circuit élémentaire de pixel classique d'une matrice active à diodes OLED ;
- la figure 3 représente le principe général de l'invention ;
- la figure 4 représente symboliquement la répartition des temps de balayage de ligne et de trame et les temps de blanking de ligne et de trame dans un écran recevant un signal vidéo ;
- la figure 5 représente un écran d'affichage selon l'invention.

[0028] La figure 3 reprend en partie des éléments de la figure 2 qui ont les mêmes fonctions et qui ne seront pas redécrits.

[0029] On considérera dans toute la suite que les cathodes des diodes OLED sont communes à tous les pixels de la matrice et que le transistor de commande est un NMOS. Cependant on pourrait aussi avoir une configuration dans laquelle ce sont les anodes qui sont communes. On pourrait aussi avoir un transistor de commande de type PMOS.

[0030] Les cathodes des diodes OLED de la matrice sont donc ici toutes reliées entre elles (elles forment une électrode commune sous l'ensemble du plan de la matrice) et elles sont reliées à une borne de sortie d'un commutateur SW à deux bornes d'entrée. Les entrées du commutateur SW sont reliées à deux potentiels fixes différents V_{kM} et V_{koff} .

[0031] Le potentiel V_{kM} est un potentiel équivalent au potentiel V_k qu'on appliquerait dans le circuit de la figure 2 ; en supposant que le signal d'image peut prendre des valeurs de luminance codées de L_{min} à L_{max} , le potentiel V_{kM} est choisi pour que l'écran fournisse un éclairage fort pour les pixels recevant une tension V_{dat} correspondant à la luminance maximale L_{max} ; en d'autres mots, le potentiel V_{kM} est choisi pour que la diode OLED fonctionne toujours dans la partie utile de la courbe de la figure 1 ; par exemple, pour une diode ayant la caractéristique de la courbe représentée à la figure 1, V_{kM} est tel que la tension aux bornes de la diode soit d'environ 4 à 5 volts lorsque la tension V_{dat} appliquée au pixel est celle qui correspond à la luminance maximale de la gamme dans laquelle le signal vidéo est codé.

[0032] Le potentiel V_{koff} est un potentiel plus positif que le potentiel V_{kM} . Il tend à réduire instantanément la tension et le courant dans la diode OLED quelle que soit la tension V_{dat} appliquée au pixel, et il place donc la diode tout en bas de la caractéristique courant tension. La capacité propre de la diode OLED peut se décharger dans la borne au potentiel V_{koff} , sans entretenir un courant dans la diode. Ainsi, pour une même tension V_{dd} et pour une même tension de pixel V_{dat} , la diode passe instantanément dans une zone où elle n'émet plus de

lumière sans que sa capacité propre tende à provoquer un résidu d'émission lumineuse qui subsistait dans l'art antérieur mentionné plus haut.

[0033] Par conséquent, lorsque le commutateur applique V_{kM} aux cathodes, l'écran fonctionne normalement, mais quand il applique V_{koff} l'écran n'émet plus du tout de lumière quel que soit le niveau de tension V_{dat} appliqué aux pixels.

[0034] Le commutateur SW est commandé par un signal périodique C_{dim} issu d'un circuit à modulation de largeur d'impulsion C_{pwm} . Ce circuit établit une commutation périodique entre les deux entrées du commutateur avec un rapport cyclique qui peut être commandé par une commande DIM. La commande DIM modifie le rapport cyclique selon l'atténuation (en anglais "dimming") désirée pour la luminosité moyenne de l'écran. Le rapport cyclique peut varier entre 1 (pas d'atténuation, le commutateur SW applique V_{kM} en continu aux cathodes des diodes OLED) et 0 (atténuation maximale, le commutateur SW applique V_{koff} en continu aux cathodes des diodes OLED) ; pour une valeur intermédiaire, le rapport cyclique représente le rapport entre le temps où le commutateur applique V_{koff} et le temps total d'une période complète où V_{kM} puis V_{koff} sont successivement appliqués.

[0035] La périodicité (horloge CLK) de la commutation est d'au moins 50 Hz pour que la persistance rétinienne empêche que le passage de V_{kM} à V_{koff} soit visible. La luminance moyenne de l'écran est alors proportionnelle au rapport cyclique de la commutation périodique. L'horloge CLK qui définit la période de commutation peut être une horloge représentant la période de balayage de trame de l'afficheur.

[0036] Selon l'invention, on prévoit de préférence en outre que les commutations du niveau V_{kM} au niveau V_{koff} et inversement se font à des instants qui ne situent pas pendant une phase d'écriture d'information dans un pixel. La phase d'écriture d'un pixel est celle pendant laquelle on rend conducteur le transistor de sélection Q_s et on applique un potentiel V_{dat} sur la capacité de stockage C_{st} à travers ce transistor. Les commutations par le commutateur SW ne sont donc faites qu'à des instants où la capacité de stockage C_{st} est isolée, soit parce que le transistor de sélection Q_s est isolé, soit parce que la colonne C_j est en haute impédance entre deux applications de signal V_{dat} .

[0037] De plus, on prévoit que pour certaines atténuations désirées, la commutation se fait pendant les temps de blanking de ligne du signal vidéo appliqué à l'écran.

[0038] La figure 4 représente symboliquement les principes généraux du balayage d'un écran pour afficher une image dans le cas où cette image parvient sous forme d'un signal vidéo standard. L'image à afficher contient N lignes et M pixels visibles dans chaque ligne. Le signal vidéo pour une trame d'image complète occupe une durée correspondant à la fois à un temps d'écriture effectif et à des temps morts ou temps de blanking de ligne et de trame. Plus précisément, le temps d'écriture effectif

dans la trame est le temps d'écriture des $N \times M$ pixels affichés mais la durée globale de la trame incluant les temps de blanking est équivalente au temps virtuel qu'il faudrait pour afficher $(n+N+n')$ lignes de $(m+M+m')$ pixels chacune. Les nombres n et n' représentent les nombres de lignes fictives des temps de blanking de début et de fin de trame. Les nombres m et m' représentent des nombres de pixels fictifs des temps de blanking de début et de fin de ligne.

[0039] Le signal vidéo contient donc une succession de niveaux de tension successifs qui se décompose dans le temps en :

- blanking de début de trame, dont la durée T_n représente n fois la durée standard d'écriture d'une ligne de pixels ; pendant cette durée T_n les pixels de la matrice ne reçoivent pas de tension V_{dat} , leurs transistors de sélection Q_s étant bloqués ;
- puis, pour chaque ligne successive de 1 à N de la matrice de pixels :
 - blanking de début de ligne, dont la durée T_m représente m fois la durée T_p d'une phase d'écriture d'un pixel ; pendant cette durée, les pixels de la matrice ne reçoivent pas de tension V_{dat} les colonnes de la matrice étant en haute impédance et/ou les transistors de sélection de ligne étant bloqués ;
 - signal actif de durée $M \cdot T_p$ représentant les niveaux successifs de tension correspondant aux luminances à écrire successivement dans les M pixels de la ligne, la durée étant M fois la durée T_p d'une phase d'écriture d'un pixel ; pendant cette durée, les pixels reçoivent l'un après l'autre les tensions V_{dat} qui leur sont affectées et qui représentent les luminances respectives ;
 - blanking de fin de ligne, dont la durée $T_{m'}$ représente m' fois la durée T_p d'une phase d'écriture d'un pixel ; pendant cette durée, comme pendant le blanking de début de ligne, les pixels de la matrice ne reçoivent pas de nouvelle tension V_{dat} ;
 - après la dernière ligne de rang N, blanking de fin de trame, dont la durée $T_{n'}$ représente n' fois la durée standard d'écriture d'une ligne de pixels, soit $T_{n'} = n' \cdot (m+M+m') \cdot T_p$; pendant cette durée $T_{n'}$, comme pour le début de trame, les pixels de la matrice ne reçoivent pas de tension V_{dat} .

[0040] On notera qu'on a décomposé ici les durées de blanking en un blanking de début et un blanking de fin (de trame ou de ligne) mais la durée de fin de blanking de ligne ou de trame se prolonge par une durée de début de blanking de la ligne ou la trame suivante. Pour la somme de ces deux durées, on peut aussi parler de durée de retour de ligne ou retour de trame si on ne souhaite pas les considérer comme deux parties distinctes.

[0041] Le circuit de commande de commutation C_{pwm} est synchronisé avec le signal vidéo de préférence de manière que les commutations n'aient pas lieu pendant les durées M.Tp correspondant à l'écriture des pixels visibles de chaque ligne. Mais il est important de constater que l'écriture peut se faire aussi bien pendant que la cathode est à V_{kM} que pendant que la cathode est à V_{koff}. Cependant, il est important que tous les pixels soient écrits au cours d'une trame avec la même condition de polarisation, c'est-à-dire tous avec V_{koff} ou tous avec V_{kM}. En effet, bien que l'écriture stocke une tension dans la capacité C_{st} dont une borne est à V_{dd}, la mémorisation sur la capacité est légèrement modifiée selon les conditions de polarisation des transistors en raison du fait qu'ils ne sont pas des transistors idéaux. Pour obtenir un affichage non distordu il ne faut donc pas écrire une partie des lignes avec la cathode à V_{kM} et l'autre avec la cathode à V_{koff}.

[0042] Pour donner un exemple des possibilités de réglage de l'atténuation, on considère un écran d'affichage au format de N=600 lignes et M = 800 pixels (norme SVGA), recevant un signal vidéo de (n+N+n') = 624 lignes et (m+M+m') = 1024 pixels (norme de transmission VESA).

[0043] On peut considérer que n=n' = 12 et m=m' = 112

- a) si le commutateur SW place les cathodes au potentiel V_{kM} tout le temps (rapport cyclique = 1), la luminance est de 100% du maximum possible ;
- b) si le commutateur commute les cathodes à V_{koff} pendant presque tout les temps de blanking de ligne ou de trame, c'est-à-dire si la cathode passe à V_{koff} juste après le début de toutes les périodes de blanking de ligne ou de trame et les replace à V_{kM} juste avant la fin de toutes ces périodes de blanking, la luminance devient $(600/624) \times (800/1024)$ soit 75% de sa valeur maximale ;
- c) si le commutateur commute les cathodes à V_{koff} juste avant le début du signal actif de durée M.Tp et les commute à V_{kM} juste après la fin du signal actif, ceci pour chaque ligne, la luminance devient $\{1 - ((600/624) \times (800/1024))\}$ soit 25% du maximum ;
- d) si le commutateur fait l'opération c) mais place en outre le potentiel de cathode à V_{koff} pendant les temps de blanking de début de ligne mais pas ceux de fin de ligne (ou le contraire) la luminance passe à 10% ;
- e) si le potentiel de cathode est à V_{koff} tout le temps sauf pendant les blankings de trame : luminance à 4% ;
- f) potentiel de cathode à V_{kM} seulement pendant une moitié d'un blanking de début (ou de fin) de trame, à V_{koff} le reste du temps : luminance à 1% ;
- g) potentiel de cathode à V_{kM} pendant une seule ligne de 800 pixels du blanking de trame, à V_{koff} le reste du temps : luminance 1/800 de la luminance maximale ;
- h) potentiel de cathode à V_{kM} pendant un seul blan-

king (début ou fin) d'une seule ligne, et à V_{koff} le reste du temps : luminance $112/(624 \times 1024)$, inférieure à 0,2 pour mille de la luminance maximale.

[0044] On a donc une très grande gamme de possibilités d'atténuation de la luminance, et en particulier des atténuations moyennes obtenues par une commutation pendant tout ou partie des durées de blanking de ligne. Si on souhaite des atténuations de valeur plus précisément définie, différentes des valeurs citées ci-dessus on peut également ajuster plus précisément le nombre de lignes ou fractions de lignes concernées par le passage du potentiel à V_{kM}.

[0045] En effectuant la réduction de luminance de cette manière, on garde bien le contraste de l'image initiale.

[0046] La figure 5 représente le schéma global de principe d'un écran d'affichage à matrice active à diodes électroluminescentes organiques conforme à l'invention. Dans cette figure, on considère simplement que l'écriture des pixels est gérée par un contrôleur ou séquenceur CTRL ; le contrôleur reçoit les signaux de synchronisation (horloge de pixel H, signaux logiques de synchronisation verticale VSYNC et horizontale HSYNC) du signal vidéo ainsi que le signal vidéo SV lui-même, sous forme numérique ou analogique. Le contrôleur commande les registres d'adressage de lignes et colonnes de la matrice pour effectuer l'écriture séquentielle ligne par ligne dans la trame et pixel par pixel dans chaque ligne. C'est lui qui produit les tensions V_{dat} à appliquer aux pixels en fonction du signal vidéo reçu.

[0047] Dans ce cas, le plus simple est de prévoir que c'est le contrôleur CTRL qui constitue en outre le circuit C_{pwm} et qui établit donc le signal C_{dim} à rapport cyclique variable en fonction d'une commande externe DIM, définissant l'atténuation désirée. La commande externe peut être manuelle, ou encore automatique en fonction de l'ambiance lumineuse. Le signal C_{dim} est calé temporellement par rapport aux signaux de synchronisation en fonction des explications données ci-dessus pour éviter dans tous les cas que la commutation ne se produise pendant les périodes d'écriture des pixels visibles et pour assurer que pendant le temps de signal actif M.Tp d'une trame on applique le même potentiel de cathode V_{kM} ou V_{koff} à tous les pixels selon le niveau d'atténuation souhaité.

[0048] Le contrôleur peut élaborer, à partir des explications données ci-dessus et notamment des exemples d'atténuation a) à i), une table de séquençement des instants de commutation souhaités en fonction de l'atténuation désirée. Cette table peut faire partie d'une mémoire morte ou une mémoire programmable faisant partie du contrôleur ou associée au contrôleur. Dans une autre réalisation, le contrôleur élabore la séquence à partir d'une logique basée sur des machines à états.

Revendications

1. Procédé de contrôle de luminance d'un écran d'affichage comprenant une matrice active de pixels, chaque pixel comprenant une diode électroluminescente ayant deux électrodes, respectivement une anode (A) et une cathode (K), dont l'une est commune à tous les pixels de la matrice, et au moins un transistor MOS de commande (Q_c) configuré afin de contrôler le courant circulant dans la diode en fonction d'une information de luminance à afficher, le procédé de contrôle comprenant une étape d'écriture de l'image à partir d'un signal vidéo ligne par ligne au cours d'une durée de trame, une durée dite de blanking de trame étant prévue entre l'écriture de la dernière ligne d'une première trame et l'écriture de la première ligne d'une trame suivante, et une durée dite de blanking de ligne étant prévue entre l'écriture d'une ligne et l'écriture d'une ligne suivante, dans lequel, pour afficher une image donnée avec une atténuation désirée de la luminance moyenne, on impose périodiquement sur l'électrode commune des diodes électroluminescentes alternativement un premier potentiel fixe (V_{KM}) permettant l'émission de lumière par les diodes et un second potentiel fixe (V_{koff}) bloquant l'émission de lumière, avec un rapport cyclique variable en fonction de l'atténuation désirée, **caractérisé en ce qu'une** première commutation du potentiel de l'électrode commune depuis l'un du premier potentiel fixe et du deuxième potentiel fixe vers l'autre du premier potentiel fixe et du deuxième potentiel fixe puis vice-versa sont effectuées à des instants situés pendant l'un des temps de blanking de ligne.
2. Ecran d'affichage comprenant une matrice active de pixels, chaque pixel comprenant une diode électroluminescente ayant deux électrodes, respectivement une anode (A) et une cathode (K), dont l'une est commune à tous les pixels de la matrice, et au moins un transistor MOS de commande (Q_c) configuré afin de contrôler le courant circulant dans la diode en fonction d'une information de luminance à afficher, l'écran d'affichage étant configuré afin d'effectuer l'écriture de l'image à partir d'un signal vidéo ligne par ligne au cours d'une durée de trame, une durée dite de blanking de trame étant prévue entre l'écriture de la dernière ligne d'une première trame et l'écriture de la première ligne d'une trame suivante, et une durée dite de blanking de ligne étant prévue entre l'écriture d'une ligne et l'écriture d'une ligne suivante, l'écran d'affichage comprenant un circuit d'atténuation de luminance moyenne comprenant un commutateur (SW) configuré afin de relier périodiquement l'électrode commune des diodes alternativement à un premier potentiel fixe (V_{KM}) permettant l'émission de lumière par la diode et un deuxième potentiel fixe (V_{koff}) bloquant cette émission, et

un circuit (Cpwm) de commande du commutateur configuré afin d'effectuer la commutation avec un rapport cyclique variable en fonction de l'atténuation désirée, l'écran d'affichage étant **caractérisé en ce que** le circuit de commande du commutateur comprend des moyens pour effectuer une première commutation du potentiel de l'électrode commune depuis l'un du premier potentiel fixe et du deuxième potentiel fixe vers l'autre du premier potentiel fixe et du deuxième potentiel fixe puis vice-versa à des instants situés pendant l'un des temps de blanking de ligne.

3. Ecran d'affichage selon la revendication 2, dans lequel chaque pixel comporte un transistor de sélection (Q_s) configuré afin d'appliquer à la grille du transistor de commande, pendant une phase d'écriture du pixel, une tension analogique variable représentant l'information de luminance à afficher.
4. Ecran d'affichage selon l'une des revendications 3 et 4, dans lequel chaque pixel comprend une capacité de stockage (C_{st}) configurée afin de maintenir la tension analogique sur la grille du transistor de commande en dehors de la phase d'écriture.
5. Ecran d'affichage selon l'une des revendications 2 à 4, dans lequel les diodes sont des diodes électroluminescentes organiques.
6. Ecran d'affichage selon l'une des revendications 2 à 5, dans lequel le circuit de commande de commutation de potentiel comprend en outre des moyens pour effectuer une commutation de potentiel pendant les blankings de trame.

Patentansprüche

1. Verfahren zum Steuern der Luminanz eines Anzeigeschirms, der eine aktive Matrix von Pixeln umfasst, wobei jedes Pixel eine Leuchtdiode mit zwei Elektroden umfasst, jeweils einer Anode (A) und einer Kathode (K), von denen eine allen Pixeln der Matrix gemeinsam ist, und wenigstens einen MOS-Steuertransistor (Q_c), konfiguriert zum Steuern des in der Diode umlaufenden Stroms in Abhängigkeit von einer anzuzeigenden Luminanzinformation, wobei das Steuerverfahren einen Schritt des Schreibens des Bildes auf der Basis eines Videosignals Zeile für Zeile während einer Frame-Dauer beinhaltet, wobei eine Frame-Ausblendung genannte Dauer zwischen dem Schreiben der letzten Zeile eines ersten Frame und dem Schreiben der ersten Zeile eines folgenden Frame bereitgestellt wird und eine Zeilen-Ausblendung genannte Dauer zwischen dem Schreiben einer Zeile und dem Schreiben einer folgenden Zeile bereitgestellt wird, wobei zum Anzei-

gen eines gegebenen Bildes mit einer gewünschten Dämpfung der mittleren Luminanz periodisch ein erstes festes Potential (V_{KM}), das die Emission von Licht durch die Dioden zulässt, und ein zweites festes Potential (V_{koff}), das die Emission von Licht sperrt, abwechselnd an die gemeinsame Elektrode der Leuchtdioden angelegt wird, mit einem in Abhängigkeit von der gewünschten Dämpfung variablen Arbeitszyklus, **dadurch gekennzeichnet, dass** eine erste Umschaltung des Potentials der gemeinsamen Elektrode von einem aus dem ersten festen Potential und dem zweiten festen Potential auf das andere aus dem ersten festen Potential und dem zweiten festen Potential, dann umgekehrt, zu Zeitpunkten innerhalb der Zeilen-Ausblendzeiten durchgeführt wird.

2. Anzeigeschirm, der eine aktive Matrix von Pixeln umfasst, wobei jedes Pixel eine Leuchtdiode mit zwei Elektroden umfasst, jeweils einer Anode (A) und einer Kathode (K), von denen eine allen Pixeln der Matrix gemeinsam ist, und wenigstens einen MOS-Steuertransistor (Q_c), konfiguriert zum Steuern des in der Diode umlaufenden Stroms in Abhängigkeit von einer anzuzeigenden Luminanzinformation, wobei der Anzeigeschirm zum Bewirken des Schreibens des Bildes auf der Basis eines Videosignals Zeile für Zeile während einer Frame-Dauer konfiguriert ist, wobei eine Frame-Ausblendung genannte Dauer zwischen dem Schreiben der letzten Zeile eines ersten Frame und dem Schreiben der ersten Zeile eines folgenden Frame bereitgestellt wird und eine Zeilenausblendung genannte Dauer zwischen dem Schreiben einer Zeile und dem Schreiben einer folgenden Zeile bereitgestellt wird, wobei der Anzeigeschirm eine Schaltung zum Dämpfen der mittleren Luminanz umfasst, die einen Schalter (SW) umfasst, der zum periodischen Verbinden der gemeinsamen Elektrode der Dioden abwechselnd mit einem ersten festen Potential (V_{KM}), das die Emission von Licht durch die Diode zulässt, und einem diese Emission sperrenden zweiten festen Potential (V_{koff}) zulässt, und eine Schaltung (Cpwm) zum Steuern des Schalters, konfiguriert zum Bewirken des Umschaltens mit einem in Abhängigkeit von der gewünschten Dämpfung variablen Arbeitszyklus, wobei der Anzeigeschirm **dadurch gekennzeichnet ist, dass** die Steuerschaltung des Schalters Mittel zum Bewirken einer ersten Umschaltung des Potentials der gemeinsamen Elektrode von einem aus dem ersten festen Potential und dem zweiten festen Potential auf das andere aus dem ersten festen Potential und dem zweiten festen Potential, dann umgekehrt, zu Zeitpunkten innerhalb einer der Zeilenausblendzeiten umfasst.
3. Anzeigeschirm nach Anspruch 2, wobei jedes Pixel einen Auswahltransistor (Q_s) umfasst, der zum An-

legen einer die anzuzeigende Luminanzinformation repräsentierenden variablen analogen Spannung an das Gate des Steuertransistors während einer Pixel-schreibphase konfiguriert ist.

4. Anzeigeschirm nach einem der Ansprüche 3 und 4, wobei jedes Pixel einen Speicherkondensator (C_{st}) umfasst, der zum Halten der analogen Spannung auf dem Gate des Steuertransistors außerhalb der Schreibphase konfiguriert ist.
5. Anzeigeschirm nach einem der Ansprüche 2 bis 4, wobei die Dioden organische Leuchtdioden sind.
6. Anzeigeschirm nach einem der Ansprüche 2 bis 5, wobei die Schaltung zum Steuern der Potentialumschaltung ferner Mittel zum Bewirken einer Umschaltung von Potential während der Frame-Ausblendungen umfasst.

Claims

1. A method for controlling the luminance of a display screen comprising an active matrix of pixels, each pixel comprising a light emitting diode having two electrodes, respectively an anode (A) and a cathode (K), one of which is common to all of the pixels of said matrix, and at least one control MOS transistor (Q_c) configured to control the current circulating in said diode as a function of luminance information to be displayed, said control method comprising a step of writing the image line by line on the basis of a video signal during a frame duration, a duration called frame blanking being provided between the writing of the last line of a first frame and the writing of the first line of a next frame, and a duration called line blanking being provided between the writing of a line and the writing of a next line, wherein, in order to display a given image with a desired attenuation of the mean luminance, a first fixed potential (V_{KM}), which allows light to be emitted by the diodes, and a second fixed potential (V_{koff}), which blocks the emission of light, are alternately periodically imposed on the common electrode of the light emitting diodes, with a duty factor that is variable as a function of the desired attenuation, **characterised in that** a first switching of potential of the common electrode from one of the first fixed potential and the second fixed potential to the other one of the first fixed potential and the second fixed potential, then vice versa, is carried out at instants that are included in one of the line blanking times.
2. A display screen comprising an active matrix of pixels, each pixel comprising a light emitting diode having two electrodes, respectively an anode (A) and a cathode (K), one of which is common to all of the

pixels of said matrix, and at least one control MOS transistor (Q_c) configured to control the current circulating in said diode as a function of luminance information to be displayed, said display screen being configured to write the image line by line on the basis of a video signal during a frame duration, a duration called frame blanking being provided between the writing of the last line of a first frame and the writing of the first line of a next frame, and a duration called line blanking being provided between the writing of a line and the writing of a next line, said display screen comprising a mean luminance attenuation circuit comprising a switch (SW) that is configured to alternately periodically connect the common electrode of the diodes to a first fixed potential (V_{KM}) allowing light to be emitted by the diode and a second fixed potential (V_{koff}) blocking this emission, and a circuit (Cpwm) for controlling said switch that is configured to perform the switch with a duty factor that is variable as a function of the desired attenuation, said display screen being **characterised in that** said circuit for controlling said switch comprises means for carrying out a first switching of potential of the common electrode from one of the first fixed potential and the second fixed potential to the other one of the first fixed potential and second fixed potential, then vice versa, at instants that are included in one of the line blanking times.

3. The display screen according to claim 2, wherein each pixel comprises a selection transistor (Q_s) that is configured to apply a variable analogue voltage to the gate of said control transistor during a pixel write phase, which voltage represents the luminance information to be displayed.
4. The display screen according to any one of claims 3 and 4, wherein each pixel comprises a storage capacitor (C_{st}) that is configured to maintain the analogue voltage on the gate of said control transistor outside of the write phase.
5. The display screen according to any one of claims 2 to 4, wherein the diodes are organic light emitting diodes.
6. The display screen according to any one of claims 2 to 5, wherein said circuit for controlling the switching of potential further comprises means for carrying out a switching of potential during the frame blanking durations.

55

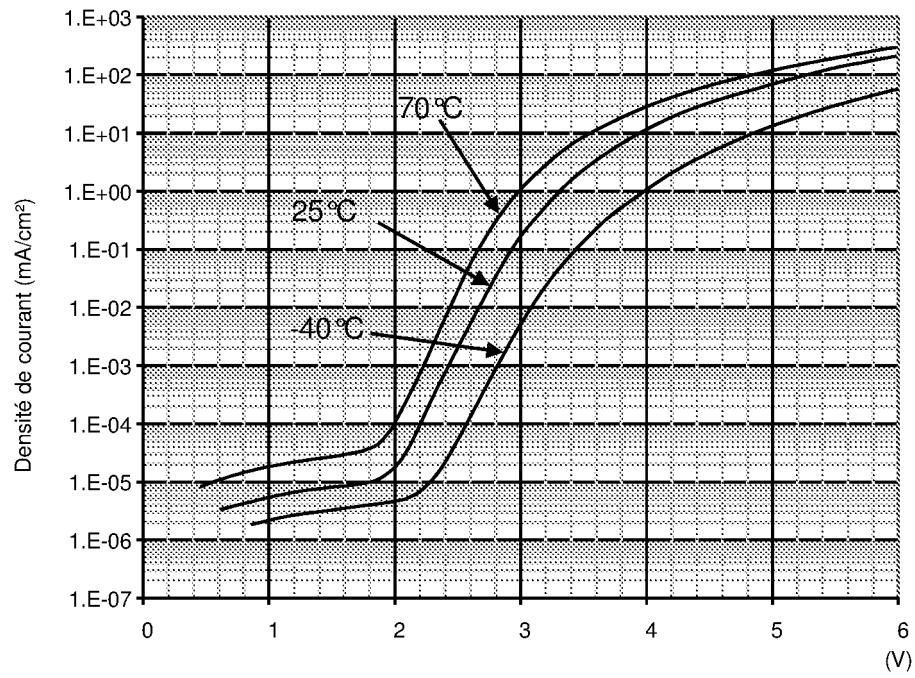


Fig. 1

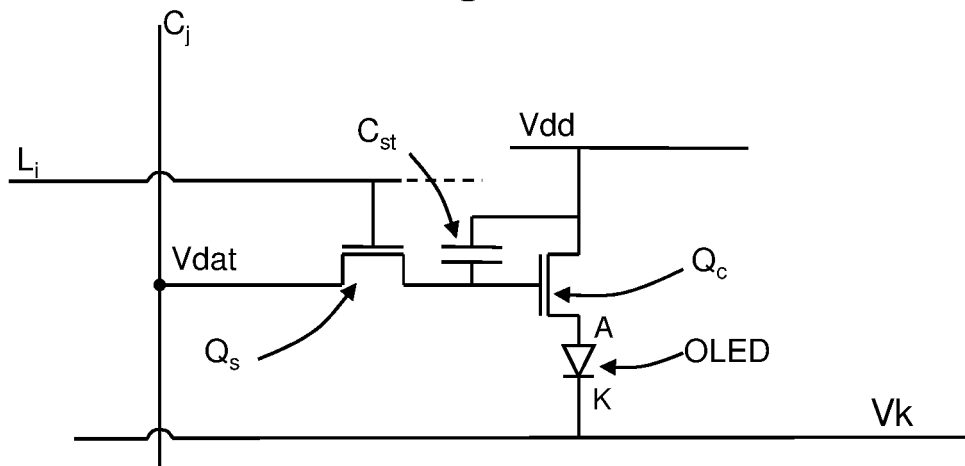


Fig. 2

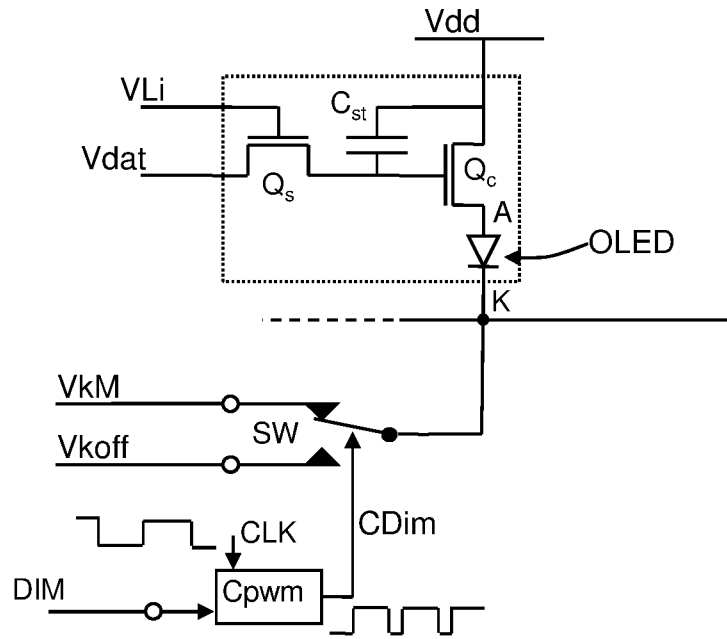


Fig. 3

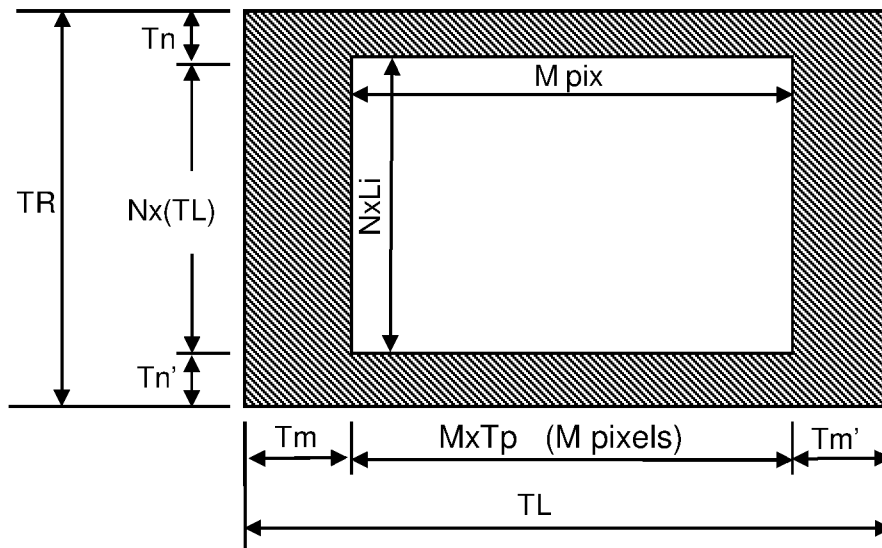


Fig. 4

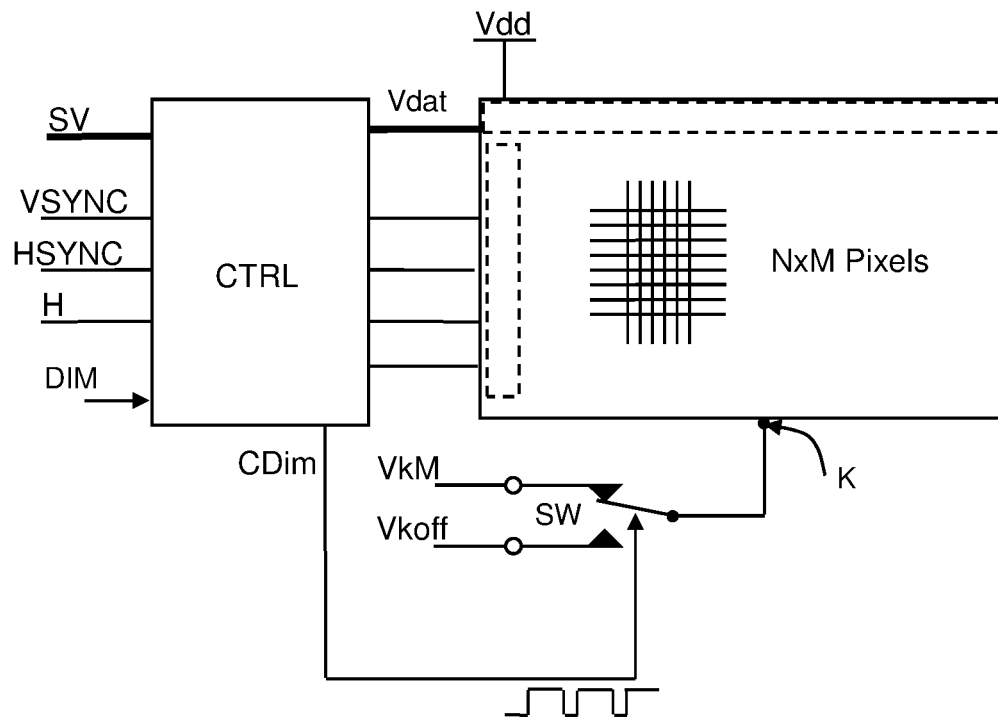


Fig. 5

RÉFÉRENCES CITÉES DANS LA DESCRIPTION

Cette liste de références citées par le demandeur vise uniquement à aider le lecteur et ne fait pas partie du document de brevet européen. Même si le plus grand soin a été accordé à sa conception, des erreurs ou des omissions ne peuvent être exclues et l'OEB décline toute responsabilité à cet égard.

Documents brevets cités dans la description

- US 20060164345 A [0015]
- EP 1061497 A [0019]
- WO 2004051616 A [0026]
- EP 1562168 A [0026]

专利名称(译)	有源矩阵发光二极管显示屏设有衰减装置		
公开(公告)号	EP2628150B1	公开(公告)日	2017-04-19
申请号	EP2011761344	申请日	2011-09-22
[标]申请(专利权)人(译)	原子能委员会		
申请(专利权)人(译)	粮食A L'的原子能ET AUX能源替代方案		
当前申请(专利权)人(译)	粮食A L'的原子能ET AUX能源替代方案		
[标]发明人	SARRASIN DENIS		
发明人	SARRASIN, DENIS		
IPC分类号	G09G3/32 G09G3/20		
CPC分类号	G09G3/3233 G09G3/2081 G09G3/3208 G09G2300/0866 G09G2320/0242 G09G2320/0626		
优先权	2010004065 2010-10-15 FR		
其他公开文献	EP2628150A1		
外部链接	Espacenet		

摘要(译)

本申请涉及具有发光二极管的有源矩阵显示屏，尤其涉及有机二极管（AM-OLED）。显示屏包括有源像素矩阵，每个像素包括发光二极管，用于向二极管的阳极施加可变电压或电流的控制MOS晶体管，用于施加到晶体管的栅极的选择晶体管，该像素的写入阶段，表示图像中像素的相对亮度水平的可变模拟电压（Vdat），用于将该电压保持在写入阶段之外的晶体管的栅极上的存储电容器。一种用于衰减平均亮度的电路，包括用于周期性地二极管的一个电极（优选阴极）周期性地连接到两个固定电位（VkM，Vkoff）中的一个或另一个的开关（SW）和用于控制的电路（CTRL）开关以便以占空比进行切换，该占空比随所需衰减而变化，在消隐时间期间发生切换。

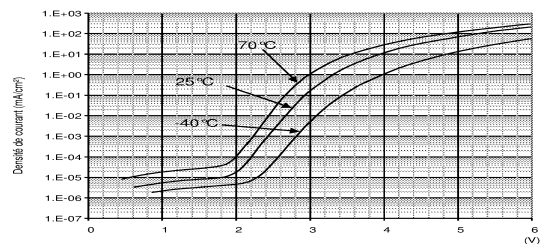


Fig. 1

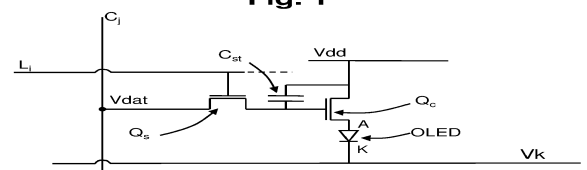


Fig. 2