

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2015-88319

(P2015-88319A)

(43) 公開日 平成27年5月7日 (2015.5.7)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/28 (2006.01)	H05B 33/28	3K107
H01L 51/50 (2006.01)	H05B 33/14	A
H05B 33/10 (2006.01)	H05B 33/10	

審査請求 未請求 請求項の数 13 O L (全 33 頁)

(21) 出願番号	特願2013-225533 (P2013-225533)	(71) 出願人	000002185
(22) 出願日	平成25年10月30日 (2013.10.30)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	110001357
			特許業務法人つばき国際特許事務所
		(72) 発明者	基田 誠一郎
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	盧 星熙
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		Fターム (参考)	3K107 AA01 BB01 CC29 CC45 DD22
			DD23 DD27 DD28 DD29 DD44Y
			DD46Y FF04 FF15 GG57

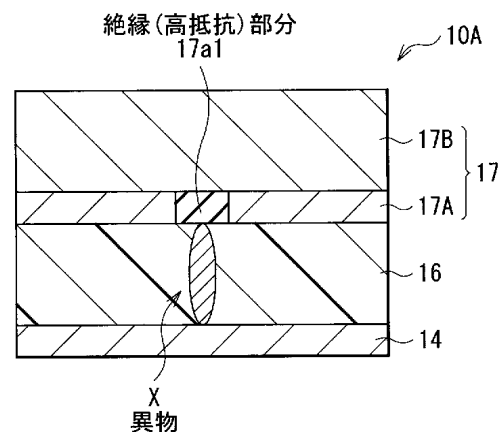
(54) 【発明の名称】 表示装置および電子機器

(57) 【要約】

【課題】表示画質を向上させることが可能な表示装置および電子機器を提供する。

【解決手段】表示装置は、第1電極と、第1電極上に形成され、発光層を含む有機層と、有機層の上に、順に積層された第1の導電膜と第2の導電膜とを含む第2電極とを備えたものである。

【選択図】 図7B



【特許請求の範囲】

【請求項 1】

第 1 電極と、
前記第 1 電極上に形成され、発光層を含む有機層と、
前記有機層の上に順に積層された第 1 の導電膜と第 2 の導電膜とを含む第 2 電極と
を備えた表示装置。

【請求項 2】

前記第 1 の導電膜の厚みは、前記第 2 の導電膜の厚みよりも小さい
請求項 1 に記載の表示装置。

【請求項 3】

前記第 1 の導電膜の厚みは、前記第 2 の導電膜の厚みの 10 分の 1 以下である
請求項 2 に記載の表示装置。

【請求項 4】

前記第 1 および第 2 の導電膜は光透過性を有する
請求項 1 に記載の表示装置。

【請求項 5】

前記第 1 の導電膜は、他の部分よりも高抵抗の局所部分を含む
請求項 4 に記載の表示装置。

【請求項 6】

前記第 1 および第 2 の導電膜は、互いに同一の材料からなる
請求項 4 に記載の表示装置。

【請求項 7】

前記第 1 および第 2 の導電膜は、インジウム亜鉛酸化物 (IZO) からなる
請求項 6 に記載の表示装置。

【請求項 8】

前記第 1 の導電膜はマグネシウム (Mg) と銀 (Ag) との合金を含み、
前記第 2 の導電膜はインジウム亜鉛酸化物 (IZO) を含む
請求項 4 に記載の表示装置。

【請求項 9】

前記第 1 の導電膜と前記第 2 の導電膜との間に酸化膜を有する
請求項 1 に記載の表示装置。

【請求項 10】

前記第 1 の導電膜は透明導電膜であり、
前記第 2 の導電膜は、光反射性を有する金属膜である
請求項 1 に記載の表示装置。

【請求項 11】

第 1 電極と、
前記第 1 電極上に形成され、発光層を含む有機層と、
前記有機層の上に順に積層された第 1 の導電膜と第 2 の導電膜とを含む第 2 電極と
を備えた表示装置を有する電子機器。

【請求項 12】

第 1 電極と、
前記第 1 電極上に形成され、発光層を含む有機層と、
前記有機層の上に形成され、他の部分よりも高抵抗の局所部分を含む第 2 電極と
を備えた表示装置。

【請求項 13】

前記第 2 電極は、前記有機層の上に順に積層された第 1 の導電膜と第 2 の導電膜を含み
、
前記局所部分は、前記第 1 の導電膜に形成されている
請求項 12 に記載の表示装置。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、例えば有機EL（EL：Electroluminescence）表示装置などの表示装置およびそのような表示装置を備えた電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子として、流れる電流値に応じて発光輝度が変化する電流駆動型の光学素子、例えば有機EL（Electro Luminescence）素子を用いた表示装置（有機EL表示装置）が開発され、商品化が進められている。発光素子は、液晶素子などとは異なり自発光素子であり、別に光源（バックライト）を設ける必要がない。そのため、有機EL表示装置は、光源を必要とする液晶表示装置と比べて画像の視認性が高く、消費電力が低く、かつ素子の応答速度が速いなどの特徴を有する。

10

【0003】

このような表示装置では、電極間（アノードおよびカソード間）に発光層（有機電界発光層）を挟んだ構造を有するが、製造プロセス過程において、有機層内に異物が混入すると、これに起因して電極間にショートパスが生じ、表示品位が劣化する。そこで、このショートパスを切断する修復手法が提案されている（例えば、特許文献1）。

【先行技術文献】

【特許文献】

20

【0004】

【特許文献1】特開2005-340149号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1の手法では、電極間に逆バイアス電圧を印加し、ショートパスの生じている箇所を破壊または絶縁化する。しかしながら、電極の材料や厚みによっては、修復が困難な場合がある。このため、異物などの混入に起因して生じる電氣的影響を緩和し、画質を向上させることが可能な素子構造の実現が望まれている。

30

【0006】

本開示はかかる問題点に鑑みてなされたもので、その目的は、表示画質を向上させることが可能な表示装置および電子機器を提供することにある。

【課題を解決するための手段】

【0007】

本開示の第1の表示装置は、第1電極と、第1電極上に形成され、発光層を含む有機層と、有機層の上に順に積層された第1の導電膜と第2の導電膜とを含む第2電極とを備えたものである。

【0008】

本開示の電子機器は、上記本開示の第1の表示装置を有するものである。

【0009】

本開示の第1の表示装置および電子機器では、第2電極が、有機層の上に順に積層された第1および第2の導電膜を含む。これにより、製造プロセスにおいて、異物等に起因して第1電極および第2電極間にショートパスが生じた場合にも、これが電氣的に切断され易く、かつ第2電極を低抵抗化し易くなる。

40

【0010】

本開示の第2の表示装置は、第1電極と、第1電極上に形成されると共に、少なくとも発光層を含む有機層と、有機層の上に形成され、他の部分よりも高抵抗の局所部分を含む第2電極とを備えたものである。

【0011】

本開示の第2の表示装置では、第2電極が、他の部分よりも高抵抗の局所部分を含む。

50

これにより、製造プロセスにおいて、異物に起因する第 1 電極および第 2 電極間のショートパスが電氣的に切断され易く、かつ第 2 電極を低抵抗化し易くなる。

【発明の効果】

【0012】

本開示の第 1 の表示装置および電子機器では、第 2 電極が、有機層の上に順に積層された第 1 および第 2 の導電膜を含むようにしたので、異物による電氣的影響を低減できると共に、第 2 電極を低抵抗化し易くなる。よって、表示画質を向上させることが可能となる。

【0013】

本開示の第 2 の表示装置では、第 2 電極が、他の部分よりも高抵抗の局所部分を含むようにしたので、異物による電氣的影響を低減できると共に、第 2 電極を低抵抗化し易くなる。よって、表示画質を向上させることが可能となる。

【0014】

尚、上記内容は本開示の一例である。本開示の効果は、上述したものに限らず、他の異なる効果であってもよいし、更に他の効果を含んでいてもよい。

【図面の簡単な説明】

【0015】

【図 1】本開示の一実施の形態に係る表示装置の構成を表す図である。

【図 2】図 1 に示した画素駆動回路の一例を表す回路図である。

【図 3】図 1 に示した表示装置の構成を表す断面図である。

【図 4】図 1 に示したサブ画素の配列を表す模式図である。

【図 5】図 4 に示した画素配列を形成するカラーフィルタ、有機層（発光層）およびバンク開口の各レイアウトを表す模式図である。

【図 6 A】図 3 に示した有機層のタンデム構成の一例を説明するための断面模式図である。

【図 6 B】図 3 に示した有機層のタンデム構成の一例を説明するための断面模式図である。

【図 7 A】図 3 に示した有機 EL 素子の構成（異物なし）を表す断面図である。

【図 7 B】図 3 に示した有機 EL 素子の構成（異物混入領域付近）を表す断面図である。

【図 8 A】図 3 に示した第 2 電極の一例を表す拡大断面図である。

【図 8 B】図 3 に示した第 2 電極の一例を表す拡大断面図である。

【図 9】図 3 に示した表示装置の製造工程の流れを表すフロー図である。

【図 10 A】図 9 に示した表示装置の製造工程のうちの第 2 電極の形成工程を説明するための断面図である。

【図 10 B】図 12 A に続く工程を表す断面図である。

【図 10 C】図 12 B に続く工程を表す断面図である。

【図 11】図 9 に示した製造工程において用いられる修復装置を含むシステム構成例を表す機能ブロック図である。

【図 12】図 10 に示した修復装置の構成を、画素駆動回路と共に表した機能ブロック図である。

【図 13 A】表示動作時の画素駆動回路等の状態を表す回路図である。

【図 13 B】正常発光時の画素駆動回路等の状態を表す回路図である。

【図 13 C】正常に発光しない時（異物混入時）の画素駆動回路等の状態を表す回路図である。

【図 13 D】修復動作時の画素駆動回路等の状態を表す回路図である。

【図 14】修復動作時のバイアス電圧の駆動条件の一例を表す図である。

【図 15 A】修復動作時のパネルへの通電方法の一例を表す模式図である。

【図 15 B】修復動作時のパネルへの通電方法の一例を表す模式図である。

【図 15 C】修復動作時のパネルへの通電方法の一例を表す模式図である。

【図 15 D】修復動作時のパネルへの通電方法の一例を表す模式図である。

- 【図 1 5 E】修復動作時のパネルへの通電方法の一例を表す模式図である。
- 【図 1 6】変形例 1 - 1 に係るサブ画素の配列を表す模式図である。
- 【図 1 7】図 1 6 に示した画素配列を形成するカラーフィルタ、有機層（発光層）およびバンク開口の各レイアウトを表す模式図である。
- 【図 1 8】図 1 7 に示した有機層のタンデム構成の一例を説明するための断面模式図である。
- 【図 1 9】変形例 1 - 2 に係る画素配列を形成するカラーフィルタ、有機層（発光層）およびバンク開口の各レイアウトを表す模式図である。
- 【図 2 0】図 1 9 に示した有機層の塗り分け構成の一例を説明するための断面模式図である。
- 【図 2 1】変形例 1 - 3 に係る画素配列を形成するカラーフィルタ、有機層（発光層）およびバンク開口の各レイアウトを表す模式図である。
- 【図 2 2】図 2 1 に示した有機層の塗り分け構成の一例を説明するための断面模式図である。
- 【図 2 3】変形例 1 - 4 に係る画素配列を形成するカラーフィルタ、有機層（発光層）およびバンク開口の各レイアウトを表す模式図である。
- 【図 2 4】図 2 3 に示した有機層の塗り分け構成の一例を説明するための断面模式図である。
- 【図 2 5】変形例 2 に係るアノードリフレクタを有する素子構造を表す断面図である。
- 【図 2 6】図 2 5 に示した開口部の配置の一例を表す平面図である。
- 【図 2 7】図 2 5 に示した開口部の一構成例を表す断面図である。
- 【図 2 8】図 2 5 に示した開口部における光線を示す説明図である。
- 【図 2 9】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 0 A】図 2 5 に示した開口部の他の例を表す平面図である。
- 【図 3 0 B】図 2 5 に示した開口部の他の例を表す平面図である。
- 【図 3 0 C】図 2 5 に示した開口部の他の例を表す平面図である。
- 【図 3 0 D】図 2 5 に示した開口部の他の例を表す平面図である。
- 【図 3 0 E】図 2 5 に示した開口部の他の例を表す平面図である。
- 【図 3 1】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 2】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 3 A】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 3 B】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 4】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 5】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 6 A】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 6 B】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 6 C】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 6 D】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 7 A】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 7 B】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 7 C】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 7 D】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 7 E】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 7 F】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 8 A】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 8 B】図 2 5 に示した開口部の配置の他の例を表す平面図である。
- 【図 3 9】図 1 等 に示した表示装置を含むモジュールの概略構成を表す平面図である。
- 【図 4 0】テレビジョン装置の構成を表す斜視図である。
- 【図 4 1 A】デジタルスチルカメラの構成を表す斜視図である。
- 【図 4 1 B】デジタルスチルカメラの構成を表す斜視図である。

10

20

30

40

50

【図 4 2】パーソナルコンピュータの外観を表す斜視図である。

【図 4 3】ビデオカメラの外観を表す斜視図である。

【図 4 4 A】携帯電話機の構成を表す平面図である。

【図 4 4 B】携帯電話機の構成を表す平面図である。

【図 4 5 A】スマートフォンの構成を表す斜視図である。

【図 4 5 B】スマートフォンの構成を表す斜視図である。

【図 4 6 A】比較例に係る有機 E L 素子の製造工程を説明するための模式図である。

【図 4 6 B】比較例に係る有機 E L 素子の製造工程を説明するための模式図である。

【発明を実施するための形態】

【0016】

10

以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1．実施の形態（第 2 電極を 2 層構造とし、有機層側の局所的な領域に絶縁（高抵抗）部分を有する表示装置の例）

・構成

・製造方法（修復工程を含む）

2．変形例 1 - 1 ~ 1 - 4（サブ画素レイアウトの他の例）

3．変形例 2（アノードリフレクタの例）

4．適用例（電子機器の例）

【0017】

20

< 実施の形態 >

[構成]

図 1 は、本開示の一実施の形態に係る表示装置（表示装置 1）の構成を表すものである。この表示装置 1 は、例えば有機 E L 表示装置であり、基板 11 上の表示領域 110 には、複数の画素（サブピクセル）P X L C が、例えばマトリクス状に配置されている。各画素 P X L C は、有機 E L 素子 10 A を含み、例えば赤色の光 L R（波長 620 nm ~ 750 nm）、緑色の光 L G（波長 495 nm ~ 570 nm）、青色の光 L B（波長 450 nm ~ 495 nm）または白色の光 L W を発生する。ここでは、これら 4 種の画素 P X L C（R 画素，G 画素，B 画素，W 画素）の組により 1 つのピクセルが構成される場合を例に挙げて説明する。表示領域 110 の周辺には、信号線駆動回路 120 および走査線駆動回路 130 が設けられている。

30

【0018】

表示領域 110 内には、例えばアクティブ型の駆動回路（画素駆動回路 140）が設けられている。画素駆動回路 140 は、図 2 に示したように駆動用のトランジスタ T r 1 および書き込み用のトランジスタ T r 2 を有し、トランジスタ T r 1，T r 2 の間にはキャパシタ C s が設けられている。第 1 の電源ライン（V c c）と第 2 の電源ライン（G N D）との間において、有機 E L 素子 10 A がトランジスタ T r 1 に直列に接続されている。信号線駆動回路 120 は、列方向に配置された複数の信号線 120 A を通じてトランジスタ T r 2 のソース電極に画像信号を供給する。走査線駆動回路 130 は、行方向に配置された複数の走査線 130 A を通じてトランジスタ T r 2 のゲート電極に走査信号を順次供給する。

40

【0019】

図 3 は、図 1 に示した表示装置の断面構成を表すものである。尚、図 3 では、上記 4 色の画素 P X L C に対応する領域について示している。表示装置 1 は、例えば有機 E L 素子 10 A で発生した光が封止基板 20 の上方へ取り出される、いわゆるトップエミッション方式（上面発光方式）の有機 E L 表示装置である。また、有機 E L 素子 10 A が白光の光を発する素子構造を有しており、各有機 E L 素子 10 A から発せられた白色の光が、カラーフィルタ 19（19 R，19 G，19 B，19 W）を通過することにより、上記光 L R，L G，L B，L W を出射するようになっている。

【0020】

50

有機EL素子10Aは、駆動基板10および封止基板20間に設けられている。駆動基板10では、基板11上に、各有機EL素子10Aを駆動するための画素駆動回路140（図3には、上記トランジスタTr1に相当するTFT12のみを示す）が形成されており、表面が平坦化層13によって覆われている。この平坦化層13上に、例えば陽極としての第1電極14が設けられている。第1電極14は、駆動基板10に設けられたTFT12と電氣的に接続されている。

【0021】

この有機EL素子10Aでは、駆動基板10側から順に、第1電極14と、バンク（画素間絶縁膜）15と、発光層を含む有機層16と、例えば陰極としての第2電極17とが積層されている。これらの有機EL素子10A上には、保護層18を間にして封止基板20が貼り合わされている。封止基板20には、カラーフィルタ19R、19G、19B、19Wおよびブラックマトリクス層BMからなるカラーフィルタ層19が形成されている。カラーフィルタ層19では、ブラックマトリクス層BMが格子状に形成され、カラーフィルタ19R、19G、19B、19Wは、そのブラックマトリクス層BMの格子状の開口に形成されている。

【0022】

図4は、有機EL素子10Aを含む画素PXLの配列の一例を表したものである。このように、例えば、R、G、B、Wの4つの画素PXLが2行2列（田の字状）に配列しており、これら4つの画素PXLが表示単位U（1ピクセル）を構成している。

【0023】

図5は、上記4つの画素PXLを形成するためのカラーフィルタ19、有機層16（具体的には有機電界発光層）および開口部WIN（バンク15の開口）の各レイアウトの一例を表したものである。このように、本実施の形態では、カラーフィルタ層19の色の配列（R、G、B、W）が、画素PXLの配列に対応しており、有機層16は、4つの画素PXLに対して共通の白色発光層（W）を有している。また、バンク15の開口部WINは、画素PXLと1対1対応で設けられている。

【0024】

以下、表示装置1の各部の構成について説明する。

【0025】

基板11は、例えばガラス、シリコン（Si）、樹脂あるいは導電性基板などにより構成されている。導電性基板としては、例えば表面を酸化シリコン（SiO₂）や樹脂等により絶縁化したものが用いられる。

【0026】

TFT12は、例えばボトムゲート型の薄膜トランジスタ（TFT：Thin Film Transistor）であり、例えばMOSFET（Metal Oxide Semiconductor Field Effect Transistor）により構成されている。このTFT12では、基板11上に、例えば絶縁膜を介してパターン形成されたゲート電極121と、ゲート絶縁膜122と、チャネルを形成する半導体薄膜（例えばポリシリコン）123と、層間絶縁膜124とがこの順に積層されている。半導体薄膜123の両端側に、ソース電極125aおよびドレイン電極125bが形成されており、ドレイン電極125bには、第1電極14が電氣的に接続されている。尚、トランジスタTr1は、このようなボトムゲート型に限らず、トップゲート型のものであってもよい。また、半導体薄膜123は、結晶性シリコンおよびアモルファスシリコンなどから構成されていてもよいし、酸化物半導体から構成されていてもよい。

【0027】

平坦化層13は、駆動基板10の表面を平坦化し、有機発光素子10Aの各層の膜厚を均一に形成するためのものである。この平坦化層13には、第1電極14とTFT12のドレイン電極125bとを電氣的に接続するためのコンタクトホールが設けられており、これらが不必要に接触することを防ぐ役割をも果たしている。平坦化層13の構成材料としては、例えば、ポリイミド樹脂、アクリル樹脂およびノボラック樹脂などの有機材料、あるいは酸化シリコン（SiO₂）、窒化シリコン（SiN_x）または酸窒化シリコン（

10

20

30

40

50

S i O N) などの無機材料が挙げられる。

【 0 0 2 8 】

第 1 電極 1 4 は、画素毎に電氣的に分離して設けられると共に、例えば光反射性を有しており、できるだけ高い反射率を有することが発光効率を高める上では望ましい。また、第 1 電極 1 4 は陽極として用いられることから、正孔注入性の高い材料により構成されていることが望ましい。第 1 電極 1 4 の構成材料としては、クロム (C r) , 金 (A u) , 白金 (P t) , ニッケル (N i) , 銅 (C u) , モリブデン (M o) , タングステン (W) , チタン (T i) , タantal (T a) あるいは銀 (A g) などの金属元素の単体または合金が挙げられる。第 1 電極 1 4 の表面には、インジウムとスズの酸化物 (I T O) などの透明導電膜が設けられていてもよい。第 1 電極の厚みは、配線抵抗と反射率 (表面ラフネス) のバランスにより適宜設定される。

10

【 0 0 2 9 】

上記材料以外にも、アルミニウム (A l) の単体または合金が用いられてもよい。アルミニウムは、反射率の高いものの、仕事関数が大きくないために正孔注入障壁が生じるが、適切な正孔注入層を設けることによって第 1 電極 1 4 として使用することができる。また、第 1 電極 1 4 は、上述した金属の単体または合金の単層膜であってもよいし、積層膜であってもよい。

【 0 0 3 0 】

バンク 1 5 は、第 1 電極 1 4 を画素毎に電氣的に分離すると共に、第 1 電極 1 4 と第 2 電極 1 7 との間の絶縁性を確保するためのものである。バンク 1 5 は、各第 1 電極 1 4 に対向する選択的な領域に開口部 W I N を有しており、有機発光素子 1 0 A の各発光領域を形成するものである。このバンク 1 5 は、例えば酸化シリコン、ポリイミドあるいは感光性樹脂などの絶縁材料により構成されている。

20

【 0 0 3 1 】

有機層 1 6 は、発光層 (有機電界発光層) を含むものである。ここでは、有機層 1 6 が、各有機 E L 素子 1 0 A に共通の白色発光層となっている。但し、有機層 1 6 は、発光層の他にも例えば正孔輸送層 (H T L : Hole Transport Layer) 、正孔注入層 (H I L : Hole Injection Layer) および電子輸送層 (E T L : Electron Transport Layer) などを含んでいてもよい。また、有機層 1 6 と第 2 電極 1 7 との間には、例えば L i F などの電子注入層 (E I L : Electron Injection Layer) が設けられていてもよい。

30

【 0 0 3 2 】

詳細には、図 6 A に示したように、有機層 1 6 (発光層) は、例えば第 1 電極 1 4 の側から順に黄色発光層 1 6 Y および青色発光層 1 6 B を積層したものである。黄色発光層 1 6 Y は、正孔・電子対の再結合により黄色 (Y) の光を発する材料を含んで構成されている。青色発光層 1 6 B は、正孔・電子対の再結合により青色 (B) の光を発する材料を含んで構成されている。これらの黄色発光層 1 6 Y および青色発光層 1 6 B からの各色光の混色によって、有機層 1 6 からは、全体としての白色の光が出射する。

【 0 0 3 3 】

尚、有機層 1 6 における黄色発光層 1 6 Y および青色発光層 1 6 B の積層順序は上記と逆であってもよい。具体的には、青色発光層 1 6 B が第 1 電極 1 4 側に配置され、黄色発光層 1 6 Y が第 2 電極 1 7 側に配置されていてもよい。また、黄色発光層 1 6 Y は、上記のように黄色 (Y) の光を発光する材料から構成されている場合に限らず、他の材料から構成されていてもよい。例えば図 6 B に示した黄色発光層 1 6 R G のように、赤色 (R) の光を発光する材料に緑色 (G) の光を発光する材料がドープされたものから構成されていてもよい。また、この例においても、黄色発光層 1 6 R G および青色発光層 1 6 B の積層順序は逆であってもよい。

40

【 0 0 3 4 】

第 2 電極 1 7 は、光透過性を有し、ここでは各有機 E L 素子 1 0 A に共通して、表示領域の全面にわたって形成されている。第 2 電極 1 7 は、例えばインジウム亜鉛酸化物 (I Z O) などからなる透明導電膜あるいは半透明な導電膜を含んで構成されている。但し、

50

透明導電膜の構成材料としては、この他にも、例えばインジウム錫酸化物（ITO）、酸化亜鉛（ZnO）、アルミナドーパ酸化亜鉛（AZO）、ガリウム酸化物ドーパ酸化亜鉛（GZO）、あるいはインジウムチタン酸化物（ITO）などであってもよい。この第2電極17は、例えばスパッタ法により形成可能である。

【0035】

図7Aは、有機EL素子10Aの素子構造を拡大して表したものである。本実施の形態では、第2電極17が、上記のような透明導電膜を含む多層構造を有している。具体的には、第2電極17では、有機層16の側から順に、第1導電膜17Aと第2導電膜17Bとが積層されている。これらのうち、第1導電膜17Aは、後述の修復工程前に形成され、第2導電膜17Bは、修復工程後に形成される。例えば、第1導電膜17Aおよび第2導電膜17Bはいずれも上述したような透明導電膜から構成されており、ここでは、第1導電膜17Aおよび第2導電膜17Bが、互いに同一の材料（例えばIZO）から構成されている。

10

【0036】

但し、第2電極17では、第1導電膜17Aおよび第2導電膜17Bが互いに異なる材料から構成されていてもよい。例えば、第1導電膜17Aがマグネシウムと銀との合金（MgAg：マグネシウム銀）を含んで構成され、第2導電膜17BがIZOなどの透明導電膜を含んでいてもよい。MgAgは、薄膜化することで半透明にすることができ、後述のマイクロキャピティによる光共振現象を利用する場合などに用いられる。また、第1導電膜17Aおよび第2導電膜17Bのうち的一方が、透明導電膜であり、もう一方が金属膜であってもよい。例えば、ボトムエミッション方式の素子構造を採用する場合などに、第1導電膜17Aを透明導電膜とし、第2導電膜17Bを第1電極14と同様の反射金属膜としてもよい。

20

【0037】

第1導電膜17Aの厚みは、第2導電膜17Bの厚みよりも小さくなっている。具体的には、第1導電膜17Aの厚みは、後述の修復工程（減点除去工程）において、十分に高抵抗化（あるいは絶縁化）が可能な程度の厚み（例えば数nm～数十nm）となっている。第2導電膜17Bの厚みは、所望の抵抗値が得られる程度の厚み（例えば数十nm～数百nm）となっている。このように、第1導電膜17Aは、第2導電膜17Bの例えば10分の1程度以下の厚みの薄膜となっている。

30

【0038】

図7Bは、有機EL素子10Aの素子構造（異物X付近）を拡大して表したものである。このように、第2電極17は、有機層16内に異物Xが混入している場合、その異物Xに対応する局所的な領域に、絶縁（高抵抗）部分17a1（局所部分）を有している。絶縁部分17a1は、後述の修復工程において形成されるものであり、第1電極14および第2電極17間の異物Xによるショートパスを電氣的に切断する役割を有している。絶縁部分17a1は、例えば第2電極17の面内において、複数の異物Xに対応した複数箇所点に点在する。この絶縁部分17a1は、第1導電膜17Aおよび第2導電膜17Bのうちの第1導電膜17Aに選択的に形成されている。

40

【0039】

図8Aおよび図8Bは、第2電極17の境界付近を拡大して表したものである。図8Aに示したように、第2電極17では、第1導電膜17Aおよび第2導電膜17Bの間に、酸化膜17Cが形成されている。酸化膜17Cは、第1導電膜17Aの表面が酸化されることによって生じた薄膜（被膜）であり、上記絶縁部分17a1の形成と共に生じるものである。この酸化膜17Cの電気抵抗ができるだけ軽減されるように、後述の修復工程における諸条件が適切に設定される。

【0040】

あるいは、図8Bに示したように、第1導電膜17Aと第2導電膜17Bとが隣接して積層されて（酸化膜17Cが除去されて）いてもよい。酸化膜17Cによる抵抗をなくし、第2電極17の低抵抗化に有利となる。

50

【 0 0 4 1 】

保護層 1 8 は、例えば窒化シリコン、酸化シリコンまたは金属酸化物などからなる。尚、この保護層 1 8 と封止基板 2 0 との間に、例えば熱硬化型樹脂または紫外線硬化型樹脂からなる接着層が形成されていてもよい。

【 0 0 4 2 】

封止基板 2 0 は、カラーフィルタ 1 9 R , 1 9 G , 1 9 B , 1 9 W を透過した光に対して透明な材料（例えばガラス）により構成されている。カラーフィルタ層 1 9 は、封止基板 2 0 の光入射側（素子側）および光出射側のどちらの面に設けられてもよいが、例えば光入射側の面に設けられている。カラーフィルタ 1 9 R , 1 9 G , 1 9 B , 1 9 W はそれぞれ、有機 E L 素子 1 0 A に対向して設けられている。カラーフィルタ 1 9 R , 1 9 G , 1 9 B は、赤色光，緑色光，青色光を選択的に透過するものである。カラーフィルタ 1 9 W は、例えば所望の白色度を得るためのものであり、色度あるいは輝度を調整するフィルタである。尚、カラーフィルタ 1 9 W については、特に設けられていなくともよい。

【 0 0 4 3 】

〔 製造方法 〕

図 9 は、上記のような表示装置 1 の製造工程（有機 E L 素子 1 0 A の製造工程）の流れを表したものである。このように、まず、駆動基板 1 0 を形成する（ステップ S 1）。具体的には、基板 1 1 上に、例えば低温ポリシリコンプロセスにより、上述したトラジスタ Tr 1 , Tr 2、キャパシタ Cs 等を含む画素駆動回路 1 4 0 を形成する。この後、平坦化層 1 3 を基板 1 1 の全面に成膜した後、パターニングすることによりコンタクトホール等を形成する。

【 0 0 4 4 】

この後、駆動基板 1 0 の平坦化層 1 3 上に、第 1 電極 1 4 を形成する（ステップ S 2）。具体的には、例えば、平坦化層 1 3 上に、上述した材料よりなる第 1 電極 1 4 を、例えばスパッタ法により成膜した後、例えばフォトリソグラフィ法を用いたエッチングにより、パターニングする。

【 0 0 4 5 】

続いて、バンク 1 5 を形成する（ステップ S 3）。具体的には、上述した絶縁材料を成膜した後、パターニングすることにより、第 1 電極 1 4 に対向する領域に開口部 W I N を形成する。

【 0 0 4 6 】

この後、有機層 1 6 を形成する（ステップ S 4）。具体的には、上述した材料等よりなる白色発光層を、例えば真空蒸着法により成膜する。このとき、正孔注入層、正孔輸送層、電子輸送層などを、真空一貫プロセスにより連続成膜してもよい。

【 0 0 4 7 】

次に、第 2 電極 1 7 を形成する（ステップ S 5）。具体的には、まず、図 1 0 A に示したように、上述した材料等よりなる第 1 導電膜 1 7 A を、例えばスパッタ法等により形成する（ステップ S 5 1）。この後、図 1 0 B に示したように、形成した第 1 導電膜 1 7 A と、第 1 電極 1 4 との間に、所定の酸素雰囲気において、逆バイアス電圧を印加する（ステップ S 5 2）。これにより、異物によるショートパスを電氣的に切断し、滅点となる箇所（滅点ピクセル）の除去（修復）を行う。続いて、図 1 0 C に示したように、上述した材料等よりなる第 2 導電膜 1 7 B を、例えばスパッタ法等により形成する（ステップ S 5 3）。尚、この第 2 電極 1 7 の形成工程のうち、修復工程（ステップ S 5 2）については、後述する。

【 0 0 4 8 】

続いて、第 2 電極 1 7 上に、例えば C V D（Chemical Vapor Deposition）法により保護膜 1 8 を形成する（ステップ S 6）。最後に、カラーフィルタ層 1 9 が形成された封止基板 2 0 を貼り合わせる（ステップ S 7）。これにより、図 3 に示した表示装置 1 を完成する。

【 0 0 4 9 】

[修復工程]

図 1 1 は、逆バイアス印加工程において用いられる修復装置（修復装置 4 1）を含むシステム構成を表したものである。修復装置 4 1 は、外部電源 4 0 に接続されており、この外部電源 4 0 から供給される電力に基づいて、設置部 4 2 に設置されたパネル 4 3 を通電可能となっている。設置部 4 2 は、パネル 4 3 を所定の位置に載置するためのものであり、例えばホットプレートなどを含んで構成されている。ここで、修復対象となるパネル 4 3 は、製造工程中の半製品状態にあるものである。具体的には、パネル 4 3 は、画素駆動回路 1 4 0、走査線駆動回路 1 3 0 および信号線駆動回路 1 2 0 が形成された駆動基板 1 0 上に、第 1 電極 1 4、バンク 1 5、有機層 1 6 および第 1 導電膜 1 7 が形成された状態（信号線ドライバ IC 等が接続される前の状態）の素子基板である。図 1 2 に、修復装置 4 1 の機能構成を、画素駆動回路 1 4 0 および走査線駆動回路 1 3 0 の構成と共に示す。

10

【 0 0 5 0 】

(1 . 修復装置の構成)

修復装置 4 1 は、修復装置 4 1 は、例えば、垂直駆動条件発生回路 4 4 と、バイアス電圧発生回路 4 5 と、バイアス電圧駆動回路 4 6 と、修復素子選択制御回路 4 7 と、修復信号電位発生回路 5 0 とを含んで構成されている。この修復装置 4 1 は、例えばパネル 4 3（表示装置 1）における信号線駆動回路 1 2 0 を停止させた状態で、特定領域内の画素駆動回路 1 4 0 に修復信号を供給すると共に、有機 EL 素子 1 0 A に逆バイアス電圧を印加することにより、滅点の修復動作を行うものである。

【 0 0 5 1 】

20

垂直駆動条件発生回路 4 4 は、修復時に必要な駆動条件を満たす 2 種類の選択信号電位（H レベル、L レベル）とクロック信号を発生するものである。選択信号電位（H レベル）は、画素駆動回路 1 4 0 を選択状態に制御するのに使用する信号電位（高電位）であり、例えば 1 7 V である。選択信号電位（L レベル）は、画素駆動回路 1 4 0 を非選択状態に制御するのに使用する信号電位（低電位）であり、例えば - 3 V である。これら 2 種類の選択信号電位は、走査線駆動回路 1 3 0 を通じて走査線 1 3 0 A に印加される。また、クロック信号は、走査線駆動回路 1 3 0 のスキャン動作のために発生させるものである。このクロック信号は、通常の表示動作時に用いられるものと同じものでもよい。もっとも、修復動作専用に、特定の選択線を長く選択状態に制御できるようなクロック信号を発生させるようにしてもよい。

30

【 0 0 5 2 】

バイアス電圧発生回路 4 5 は、電源電圧 V_{cc} および陰極線電圧 V_{cat} を発生するものである。電源電圧 V_{cc} は、電源供給線 4 6 A を通じて、有機 EL 素子 1 0 A の陽極側に供給される。陰極線電圧 V_{cat} は、陰極電圧供給線 4 7 A を通じて、有機 EL 素子 1 0 A の陰極側に供給される。これにより、修復動作時には、逆バイアス電圧（ $V_{cc} < V_{cat}$ ）が、表示動作には順バイアス電圧（ $V_{cc} > V_{cat}$ ）が、それぞれ有機 EL 素子 1 0 A に供給される。

【 0 0 5 3 】

一例としては、電源電圧 V_{cc} として、例えば 5 V の電位を発生し、陰極線電圧 V_{cat} として、例えば 0 V と 1 0 V の 2 種類の電位を発生する。このように、2 種類の電位を用いるのは、逆バイアス電圧（修復動作時）および順バイアス電圧（表示動作時）を、交流的に印加するためである。但し、印加される電圧は、交流に限らず、直流であってもよい。例えば、逆バイアス電圧を直流的に印加する場合には、陰極線電圧 V_{cat} として例えば 1 0 V だけを発生するようにすればよい。電源供給線 4 6 A に 5 V、陰極電圧供給線 4 6 B に 1 0 V を印加することで、有機 EL 素子 1 0 A には 5 V の逆バイアス電圧を印加することができる。

40

【 0 0 5 4 】

バイアス電圧駆動回路 4 6 は、陰極電圧供給線 4 6 B に例えば 0 V と 1 0 V を交流的に印加するものである。すなわち、バイアス電圧駆動回路 4 6 は、有機 EL 素子 1 0 A に対して、順バイアス電圧と逆バイアス電圧を交互に印加する。陰極線電圧 V_{cat} を交流駆動

50

するのは、有機EL素子10Aに寄生する容量成分を充電し、滅点の原因であるショート回路に電流が流れ易くするためである。

【0055】

修復素子選択制御回路47は、選択トランジスタTr3のオンオフを制御するのに使用される。すなわち、選択的な画素にのみ逆バイアス電圧を印加するのに使用される。ここでの制御信号は、修復素子選択線47Aに対応する数だけ発生される。

【0056】

この修復素子選択制御回路47は、修復動作時には、修復対象の信号線120Aの選択トランジスタTr3をオンし（閉状態とし）、信号線120Aと修復用信号線48Aを接続する。一方、表示動作の際には、修復素子選択制御回路47は、全ての選択トランジスタTr3をオフし（開状態とし）、信号線120Aと修復用信号線48Aを非接続の状態にする。

10

【0057】

尚、修復素子選択線47Aは、信号線120Aに対して1対1の関係で配置されていてもよいし、あるいは、複数本の信号線120Aに対して1本の修復素子選択線47Aが配置されていてもよい。例えば、有効表示領域を左右2つの領域に分割し、各領域に対応して2本の修復素子選択線47Aを配置してもよい。また例えば、1つのピクセルを構成する複数個のサブピクセルを一組として、各組に対応して修復素子選択線47Aを配置してもよい。これらの場合、領域単位あるいはピクセル単位での修復が可能となる。即ち、修復素子選択制御回路47、修復素子選択線47Aおよび選択トランジスタTr3の組み合わせを適切に設定することにより、特定の領域に対してのみ修復条件を満たす電位を印加することが可能になる。

20

【0058】

修復信号電位発生回路48は、修復素子選択制御回路47および選択トランジスタTr3により選択された信号線120Aに印加する修復用の信号電位を発生するものである。例えば、黒レベル（非修復用）として17Vを発生し、白レベル（修復用）として0Vを発生する。ここでの信号電位は、修復用信号線48Aに対応する数だけ発生される。因みに、表示動作時には、信号線120Aに印加される電位は、黒レベルが例えば5V、白レベルが例えば1.5Vである。

30

【0059】

尚、修復用信号線48Aは、信号線120Aに対して1対1の関係で配置されていてもよいし、あるいは、複数本の信号線120Aに対して1本の修復用信号線48Aが配置されていてもよい。例えば、1つのピクセルを構成する複数個のサブピクセルを一組として、各組に対応して修復用信号線48Aを配置してもよい。また、例えば、R、G、B、Wの色画素毎に修復用信号線48Aを配置してもよい。すなわち、色別に共通の修復用信号線48Aを配置してもよい。

40

【0060】

また、修復用信号線48Aに印加される信号電圧は、例えば直流電圧である。直流電圧を印加する場合、ディスプレイ全体に一定の修復信号（電圧）を印加できる。あるいは、例えば走査線駆動回路130と同期させたパルス状の修復信号（電圧）であってもよい。この場合、特定の走査ライン（1つの選択線）のみに一定の修復信号（電圧）を印加できる。

50

【0061】

尚、この修復装置41は、修復箇所の検査用としても使用することができる。この場合、修復装置41は、表示動作に必要な電位を発生する。例えば、垂直駆動条件発生回路44は、高電位として例えば7Vを発生し、低電位として例えば-8Vを発生する。また、バイアス電圧発生回路45は、電源電圧Vccとして例えば5Vを発生し、陰極線電圧Vcatとして例えば-8Vを固定的に発生する。

【0062】

このように、修復装置41を用いた表示動作により検査を行い、滅点箇所あるいは滅点

50

ピクセルを特定することにより、特定の領域のみを修復対象とすることができる。これにより、異物のない箇所（滅点の生じない箇所）あるいはピクセルについては、逆バイアス電圧を印加しないようにすることができる。効率的な修復動作が可能になると共に、不要な逆バイアス電圧印加による有機層 16 へのダメージを軽減することができる。

【0063】

（2．修復動作）

まず、修復動作に先立ち、有機 EL 素子 10 A を発光させる場合（有機 EL 素子 10 A の表示動作）について説明する。図 13 A は、表示動作時の画素駆動回路 140 の動作状態を、修復素子選択線 47 A、選択トランジスタ Tr 3 および修復用信号線 48 A と共に表したものである。図 13 B は、表示動作時において正常に発光する場合の動作状態について表したものである。尚、トランジスタ Tr 1 ~ Tr 3 は、オンオフ状態（開閉状態）がわかるように、スイッチの回路記号として図示している。表示動作時において、画素駆動回路 140 では、走査線駆動回路 130 により、走査線 130 A にオン電圧が印加され、トランジスタ Tr 2 がオン状態に制御される。これにより、信号線駆動回路 120 から信号線 120 A を通じて供給される信号データが、トランジスタ Tr 1 のゲートに印加される。またこの際、信号データは保持容量 Cs に保持される。この信号データは、トランジスタ Tr 2 がオフ状態に切り替わった後も保持容量 Cs に保持される。この結果、トランジスタ Tr 1 には、ゲート・ソース間電圧 Vgs に応じたドレイン電流 Ids が継続的に流れる。このドレイン電流 Ids が有機 EL 素子 10 A に供給されることで、有機 EL 素子 10 A が継続的に発光する。

10

20

【0064】

この表示動作の際には、電源電圧 Vcc は例えば 5 V であり、陰極線電圧 Vcat は例えば - 8 V である（Vcat < Vcc）。即ち、有機 EL 素子 10 A には、順バイアス電圧が印加される。正常発光時には、図 13 B に示したように、有機 EL 素子 10 A は、ダイオード接続されたトランジスタ Tr 4 と、寄生容量成分 C1 として表すことができる。

【0065】

ところで、実際には、有機 EL 素子 10 A の中には、異物などの混入により、正常に発光しないものが存在する。図 13 C に、有機 EL 素子 10 A が正常に発光しない場合の等価回路例を示す。この場合、有機 EL 素子 10 A は、ダイオード接続されたトランジスタ Tr 4、寄生容量成分 C1 および抵抗成分 R1 として表すことができる。

30

【0066】

このような場合、ドレイン電流 Ids は、抵抗成分 R1 に流れてしまい、トランジスタ Tr 4 には流れなくなる（または非常に小さくなる）。この結果、有機層 16 にドレイン電流 Ids が供給されず、有機電界発光現象が生じない。これが滅点（滅点ピクセル）の発生原理である。このような滅点の修復動作を、例えば以下のようにして行う。

【0067】

（交流逆バイアス駆動による修復動作）

図 13 D は、修復動作時の画素駆動回路 140 の動作状態を、修復素子選択線 47 A、選択トランジスタ Tr 3 および修復用信号線 48 A と共に表したものである。有機 EL 素子 10 A は、ダイオード接続されたトランジスタ Tr 4、寄生容量成分 C1 および抵抗成分 R1 として表される。このような等価回路において、有機 EL 素子 10 A に逆バイアス電圧を印加することにより、有機 EL 素子 10 A が有するダイオード特性により、抵抗成分 R1 に対して逆方向電流 Id を流すことができる。

40

【0068】

この際、画素駆動回路 140 では、走査線駆動回路 130 により、走査線 130 A にオン電圧が印加され、トランジスタ Tr 2 がオン状態に制御される。一方、選択トランジスタ Tr 3 は、修復素子選択線 47 A を通じて供給される信号に基づいてオン状態に制御される。また、修復対象の領域（あるいはピクセル）の画素駆動回路 140 に接続された信号線 120 A には、修復用信号線 48 A を通じて低電位（例えば 0 V）が印加される。その他の信号線 120 A には、高電位（例えば 17 V）が印加される。この結果、修復対象

50

の領域のトランジスタ T_{r1} のみがオン状態となる。これにより、トランジスタ T_{r1} のドレインに接続された有機EL素子10Aには、陰極線電圧 V_{cat} および電源電圧 V_{cc} に基づくバイアス電圧が印加される。

【0069】

図14は、バイアス電圧の駆動条件の一例を表したものである。このように、電源電圧 V_{cc} を例えば5Vに固定する一方で、陰極線電圧 V_{cat} を例えば0Vと10Vとの間で交流的に切り替える。これにより、陰極線電圧 V_{cat} に0Vが印加されるとき、有機EL素子10Aに5Vの順バイアス電圧が印加される。一方、陰極線電圧 V_{cat} に10Vが印加されるとき、有機EL素子10Aに5Vの逆バイアス電圧が印加される。このバイアス電圧値は、発光層を含む有機層16の耐圧等を考慮して設定される。尚、この例では発光層の膜厚を100～200nm程度である場合を想定している。

10

【0070】

逆バイアス電圧を印加する際には、その印加時間（修復時間）および温度などの諸条件が適切に設定されることが望ましい。具体的には、寄生容量成分 C_1 、電流 I_d の値、バイアス電圧の大きさなどに応じて、抵抗成分 R_1 に流れる逆方向電流 I_d が最大となるような条件が設定される。例えば、陰極線電圧 V_{cat} の駆動周波数は、例えば100～600Hz、好ましくは300～400Hzとされる。印加時間は、できるだけ短時間とされることが望ましいが、例えば5～30分である。また、温度条件としては、例えばホットプレートなどを用いて、例えば35～75程度に設定されることが望ましい。特に、本実施の形態では、図10Bに示したように、異物Xに対向する局所的な領域を、酸化により絶縁化（高抵抗化）するため、上記のような逆バイアス電圧駆動が、酸素雰囲気において行われることが望ましい。このときの酸素濃度は、絶縁部分17a1を形成しつつ、第1導電膜17Aの表面の酸化（図8Aの酸化膜17Cの存在）が許容範囲内となるような条件に設定されることが望ましい。但し、酸化膜17Cが除去される場合（図8B）には、この限りではない。

20

【0071】

上記のように、適切な条件下において逆バイアス電圧が印加されることにより、抵抗成分 R_1 （異物Xによるショートパス、ショート回路）への大きな電流が流れ、温度が上昇する。この結果、第1導電膜17Aのうちの異物Xに接触する部分が、局所的に過熱され、酸化により絶縁化する（絶縁部分17a1が形成される）。これにより、異物Xによるショートパスが電氣的に切断され、減点を除去することができる。換言すると、順バイアス電圧印加時において、抵抗成分 R_1 へのリーク電流が減少し（有機EL素子10Aへ供給されるドレイン電流 I_{ds} が増加し）、有機EL素子10Aを正常な状態に修復することができる。

30

【0072】

このように、本実施の形態では、例えばレーザー照射などにより外部から修復を行うのではなく、電流や温度を通じて内部的に減点を修復する。また、走査線駆動回路130および信号線駆動回路120の一部又は全てが有機EL素子10Aと同じ基板上に形成されている場合でも、特定の領域にのみ逆バイアス電圧を印加することができる。このため、効率的に減点を除去することができる。

40

【0073】

ここで、有機EL素子10Aに生じる寄生容量成分 C_1 の大きさによっては、逆方向電流 I_d を抵抗成分 R_1 に効率的に流すことができないことがある。逆バイアス電圧の交流駆動により、寄生容量成分 C_1 が充電され、抵抗成分 R_1 に電流が流れ易くなる。また、交流駆動により、励起子を活性化させて減点部分を修復できる。よって、より効率的な修復が可能となる。

【0074】

また、この交流逆バイアス駆動を加温した状態で行うことにより、第1導電膜17Aにおける局所的な酸化を促進し、修復の効率を向上させることができる。温度の印加により分子の運動エネルギーを抑制でき、逆バイアス電圧による有機層16に対する負荷を緩和

50

させることができる。これにより、滅点を集中的に修復し、他の正常領域へのダメージを軽減できる。

【0075】

そして、有機EL素子10Aが正常な状態となると（絶縁部分17a1が形成され、滅点が除去されると）、上記交流駆動において、陰極線電圧 V_{cat} が例えば0Vとなったとき、5Vの順バイアス電圧が有機EL素子10Aに印加される。つまり、画素駆動回路140が図13Bと等価となり、有機EL素子10Aにはドレイン電流 I_{ds} が供給される。従って、上記のような修復動作中に、滅点であった箇所（ピクセル）が発光し始めることで、修復の完了を確認することができる。

【0076】

（直流逆バイアス駆動による修復動作）

修復動作時に有機EL素子10Aに印加される逆バイアス電圧は、上記のような交流に限らず、直流であってもよい。この場合、陰極線電圧 V_{cat} として例えば10Vが、電源電圧 V_{cc} として例えば5Vがそれぞれ印加されることにより、有機EL素子10Aに逆バイアス電圧（5V）が継続的に印加される。直流駆動の場合も、逆方向電流 I_d を抵抗成分 R_1 に継続的に流すことで、異物X付近の温度を上昇させ、第1導電膜17Aに絶縁部分17a1を形成することができる。

【0077】

（3．修復動作時のパネル通電方法）

上記のような修復動作時には、図11に示したように設置部42にパネル43を設置し、パネル43を通電する（逆バイアス電圧を印加する）。この際、具体的には、パネル43の端部に形成されたパッド（パッド49a～49e）に、針（プローブ）（針50a～50e）をあてて（接触させて）、パネル43と修復装置41とを電氣的に接続させる。

【0078】

図15A～図15Eに、通電方法の一例を示す。図15Aの例は、2枚のパネル43が1枚のガラス基板上に形成されている場合を示したものであり、パネル43に設けられたパッド49aと、針50aとの幅が等しくなっている。通電の際には、針50aをパネル43（パッド49a）に1対1対応で順次接触させる。図15Bの例は、より多くの数（ここでは16枚）のパネル43が1枚のガラス基板上に形成されている場合（いわゆる多面取りの場合）を示したものであり、パネル43に設けられたパッド49bと、針50bとの幅が等しくなっている。通電の際には、針50bをパネル43（パッド49b）に1対1対応で順次接触させる。

【0079】

図15Cの例では、例えば多面取りの場合において、パネル43に設けられたパッド49cの幅が、図15Bのパッド49bよりも大きくなっている。このパッド49cの幅と、針50cの幅は等しくなっている。通電の際には、針50cをパネル43（パッド49c）に1対1対応で順次接触させるが、パッド幅が広い分、図15Bの例よりも針50cとの位置合わせ精度を緩和することができる。

【0080】

図15Dの例では、例えば多面取りの場合において、パネル43の個々のパッドが、例えば行方向（あるいは列方向）に沿って電氣的に接続されており、行毎に、複数のパネル43に共通のパッド49dが形成されている。このパッド49dの幅と、針50dの幅は等しくなっている。通電の際には、針50dをパッド49dに順次接触させるが、複数のパネル43へ一括して通電を行うことができる。位置合わせ精度を緩和すると共に、タクトタイムの短縮化にもつながる。また、図15Eに示したように、全てのパネル43に共通のパッド49eを形成するようにしてもよい。位置合わせ精度緩和およびタクトタイムの短縮化により有利となる。

【0081】

〔作用、効果〕

本実施の形態の表示装置1では、図1および図2に示したように、走査線駆動回路13

10

20

30

40

50

0 から各画素のトランジスタ T_{r2} のゲートに走査信号が供給されると共に、信号線駆動回路 120 からは画像信号が、トランジスタ T_{r2} を介して保持容量 C_s に供給され、保持される。この保持容量 C_s に保持された信号に応じてトランジスタ T_{r1} がオンオフ制御され、これによって、有機 EL 素子 10A に駆動電流（ドレイン電流 I_{ds} ）が注入される。この駆動電流が、第 1 電極 14 および第 2 電極 17 を通じて有機層 16 の発光層に注入されることにより、有機層 16 では、正孔と電子との再結合により、発光が起こる。ここでは、各有機 EL 素子 10A の有機層 16 から白色光が発生する。

【0082】

各有機 EL 素子 10A から白色光が発生すると、この白色光は、第 2 電極 17、カラーフィルタ層 19（19R, 19G, 19B, 19W のいずれか）および封止基板 20 を透過して、表示装置 1 の上方へ出射する。これにより、R, G, B, W の各色光を発する有機 EL 素子 10A の組を 1 つのピクセルとした画像表示が行われる。

10

【0083】

ここで、本実施の形態では、第 2 電極 17 が、有機層 16 側から順に積層された第 1 導電膜 17A および第 2 導電膜 17B を含む。これにより、製造プロセスにおいて、異物 X 等に起因して第 1 電極 14 および第 2 電極 17（詳細には第 1 導電膜 17A）間にショートパスが生じた場合にも、これを電氣的に切断し易い。

【0084】

仮に、例えば図 46A に示したように、第 2 電極 107 を透明導電膜からなる単層膜とした場合、低抵抗化のためには、その厚みを大きくすることが望ましい。ところが、厚みを大きくした場合、図 46B に示したように、第 2 電極 107 の表面の一部（107a）のみしか酸化することができず、異物 X によるショート部分を十分に絶縁化することが難しい。

20

【0085】

これに対し、本実施の形態では、2 層構造とすることで、第 1 導電膜 17A を薄膜化して、逆バイアス電圧の印加によって、厚み方向の全域にわたって絶縁化することが可能となる（図 10B）。これにより、滅点などの異物 X による電氣的影響を低減できる。そして、この第 1 導電膜 17A の形成工程および修復工程の後、第 2 導電膜 17B を形成する。第 2 導電膜 17B の厚みは、必要とされる抵抗値に応じて設定することができる。例えば、本実施の形態のように、白色光を得るために互いに異なる色の発光層を積層させた素子構造を有する場合には、第 2 電極 17 には、IZO などの透明導電膜が用いられる。このような透明導電膜では、低抵抗化のために、ある程度の厚みを要することから、第 2 導電膜 17B を厚膜化して、所望の抵抗値を得る（抵抗値を低減する）ことができる。このように、第 2 電極 17 を 2 層構造とすることにより、異物に起因する滅点を除去すると共に、第 2 電極 17 を低抵抗化することができる。よって、表示画質を向上させることが可能となる。

30

【0086】

以下、上記実施の形態の変形例について説明する。尚、上記実施の形態と同様の構成要素については同一の符号を付し、適宜その説明を省略する。

【0087】

40

<変形例 1 - 1>

図 16 は、変形例 1 - 1 に係る画素 PXL C の配列の一例を表したものである。上記実施の形態では、例えば、R, G, B, W の 4 つの画素 PXL C が表示単位 U（ピクセル）を構成する場合について説明したが、本変形例のように、R, G, B の 3 つの画素 PXL C が 1 つの表示単位 U を構成していてもよい。この場合、短冊状の画素 PXL C が、例えば全体としてストライプ状に並列して配置されたレイアウトとなる。

【0088】

図 17 は、上記 3 つの画素 PXL C を形成するためのカラーフィルタ 19、有機層 16（具体的には有機電界発光層）および開口部 WIN（バンク 15 の開口）の各レイアウトの一例を表したものである。このように、本変形例では、カラーフィルタ層 19 の色の配

50

列 (R , G , B) が、画素 P X L C の配列に対応しており、有機層 1 6 は、3 つの画素 P X L C に対して共通の白色発光層 (W) を有している。また、バンク 1 5 の開口部 W I N は、画素 P X L C と 1 対 1 対応で設けられている。

【 0 0 8 9 】

また、本変形例においても、図 1 8 に示したように、有機層 1 6 (発光層) は、上記実施の形態と同様、黄色発光層 1 6 Y および青色発光層 1 6 B を含んでいる。また、これらの黄色発光層 1 6 Y および青色発光層 1 6 B の積層順序は上記と逆であってもよい。また、黄色発光層 1 6 Y は、黄色 (Y) の光を発光する材料から構成されている場合に限らず、他の材料から構成されていてもよい。

【 0 0 9 0 】

< 変形例 1 - 2 >

図 1 9 は、変形例 1 - 2 に係る画素 P X L C を形成するためのカラーフィルタ 1 9 、有機層 1 6 および開口部 W I N の各レイアウトの一例を表したものである。本変形例では、R , G , B の 3 つの画素 P X L C から表示単位 U が構成され、有機層 1 6 が R , G , B の各色に塗り分けられている (画素 P X L C 毎に異なる色の発光層が形成されている) 点で、上記実施の形態と異なっている。本変形例では、図 2 0 に示したように、カラーフィルタ層 1 9 の R , G , B の各領域に対向して、有機層 1 6 には、3 色の発光層 (1 6 R , 1 6 G , 1 6 B) が形成されている。

【 0 0 9 1 】

このように、有機層 1 6 が画素 P X L C 毎に塗り分けられている場合には、いわゆるマイクロキャビティを利用した光共振効果により、発光スペクトルを増大させることができる。この場合、例えば、第 2 電極 1 7 としてマグネシウム銀などの半透明導電膜が用いられる。これにより、有機層 1 6 から発せられた色光を、第 2 電極 1 7 と、反射電極である第 1 電極 1 4 との間で共振させることができ、所望の波長の強度を高めることができる。

【 0 0 9 2 】

< 変形例 1 - 3 >

図 2 1 は、変形例 1 - 3 に係る画素 P X L C を形成するためのカラーフィルタ 1 9 、有機層 1 6 および開口部 W I N の各レイアウトの一例を表したものである。本変形例では、R , G , B の 3 つの画素 P X L C から表示単位 U が構成され、有機層 1 6 が Y , B の 2 色に塗り分けられている点で、上記実施の形態と異なっている。本変形例では、図 2 2 に示したように、カラーフィルタ層 1 9 のうち R , G の領域に対向して、有機層 1 6 では黄色 (Y) 発光層 (黄色発光層 1 6 Y) が形成されている。カラーフィルタ層 1 9 のうち B の領域に対向して、有機層 1 6 では青色 (B) 発光層 (青色発光層 1 6 B) が形成されている。

【 0 0 9 3 】

このように、有機層 1 6 において、R , G の画素 P X L C に対応する領域が黄色 (Y) 、B の画素 P X L C に対応する領域が青色 (B) となるように塗り分けられていてもよい。この場合にも、上記変形例 1 - 2 と同様、マイクロキャビティを利用した光共振効果により、発光スペクトルを増大させることができる。

【 0 0 9 4 】

< 変形例 1 - 4 >

図 2 3 は、変形例 1 - 4 に係る画素 P X L C を形成するためのカラーフィルタ 1 9 、有機層 1 6 および開口部 W I N の各レイアウトの一例を表したものである。本変形例では、R , G , B , Y の 4 つの画素 P X L C から表示単位 U が構成され、有機層 1 6 が Y , B の 2 色に塗り分けられている点で、上記実施の形態と異なっている。本変形例では、図 2 4 に示したように、有機層 1 6 において、カラーフィルタ層 1 9 のうち R , Y , G に対向する領域に、黄色発光層 1 6 Y が形成されている。カラーフィルタ層 1 9 のうち B に対向する領域には、青色発光層 1 6 B が形成されている。

【 0 0 9 5 】

このように、R , G , B , Y の 4 つの画素 P X L C から 1 ピクセルが構成されていても

10

20

30

40

50

よい。また、この場合、有機層 16 において、R, Y, G の画素 P X L C に対応する領域が黄色発光層 16 Y、B の画素 P X L C に対応する領域が青色発光層 16 B となるように塗り分けられていてもよい。この場合にも、上記変形例 1 - 2 と同様、マイクロキャビティを利用した光共振効果により、発光スペクトルを増大させることができる。

【0096】

< 変形例 2 >

上記実施の形態では、バンク 15 の開口部 W I N が画素 P X L C (有機 E L 素子 10 A) と 1 対 1 対応で設けられた構成を例示したが、本変形例のように、1 つの画素 P X L C に複数の開口部 W I N を設け、いわゆるリフレクタ (アノードリフレクタ) を形成してもよい。図 25 は、変形例 2 に係るアノードリフレクタを有する素子の断面構造を表したものである。この場合、バンク 15 には、第 1 電極 14 が形成された領域の一部に複数の開口部 W I N が設けられている点で、上記実施の形態と異なっている。これらの第 1 電極 14 およびバンク 15 の上部には、複数の開口部 W I N を覆うように、有機層 16 が形成されている。

10

【0097】

図 26 は、各第 1 電極 14 上における開口部 W I N の配置を模式的に表すものである。尚、第 1 電極 14 (R), 14 (G), 14 (B), 14 (W) は、R, G, B, W のサブ画素 P X L C のアノードであることを示す。これらの第 1 電極 14 (R), 14 (G), 14 (B), 14 (W) (以下、特に区別のない場合は単に「第 1 電極 14」とする) は、互いに離間して配置されるが、便宜上、隣接するように図示している。各第 1 電極 14 は、画素駆動回路 140 に形成された駆動用のトランジスタ T r 1 のドレインと、それぞれコンタクト 205 を介して接続されている。この例では、コンタクト 205 は、各第 1 電極 14 の左上に配置されている。

20

【0098】

各第 1 電極 14 には、様々な形状を有する複数の開口部 W I N が、ランダムに配置されている。すなわち、開口部 W I N の各形状は、例えば円形、楕円形、あるいはそれらが結合した形など様々である。なお、楕円形は、厳密な定義における楕円形に限定されるものではなく、単に円形を細長くしたものという程度の意味である。また、これらの複数の開口部 W I N は、各第 1 電極 14 上において、例えば所定の方に整然と配置されるなどの明確な規則性を有さないように配置されている。なお、この例では、各開口部 W I N の面積を互いにほぼ等しくしている。これにより、製造時におけるフォトリソグラフィの条件を決定しやすくすることができる。これらの開口部 W I N は、コンタクト 205 が形成された位置と異なる位置に配置されている。また、この例では、各第 1 電極 14 上において、複数の開口部 W I N が同じ配置パターンで配置されている。

30

【0099】

図 27 は、開口部 W I N の要部断面構造を表すものである。開口部 W I N は、厳密には、以下のような設計に基づいて形成されている。即ち、バンク 15 は、高さ H の厚さで形成され、バンク 15 の第 1 電極 14 側の開口幅 R 1 は、表示面側の開口幅 R 2 よりも小さくなっている。すなわち、バンク 15 には、開口部 W I N を囲うように、傾斜部分 P S が設けられている。これにより、後述するように、開口部 W I N において有機層 16 から射出し、傾斜部分 P S に向かう光は、バンク 15 と保護膜 18 (絶縁膜) との屈折率の違いにより、その傾斜部分 P S で反射し、表示面の正面方向に進む。このように、傾斜部分 P S は、有機層 16 から射出した光を反射させる、いわゆるリフレクタとして機能する。その結果、各画素 P X L C において、光の外部への取り出し効率を高めることができる。この傾斜部分 P S において光を効率よく反射させるため、保護膜 18 の屈折率 (n 1) と、バンク 15 の屈折率 (n 2) は、例えば、以下の式を満たすことが望ましい。

40

$$1.1 \leq n_1 \leq 1.8 \quad \dots \dots (1)$$

$$n_1 - n_2 \geq 0.20 \quad \dots \dots (2)$$

【0100】

図 28 は、開口部 W I N 付近における、光線のシミュレーション結果の一例を表すもの

50

である。この図 28 は、有機層 16 から下方へ向けて出射した光が、傾斜部分 P S に相当する部分において反射され、上方へ向かって進む様子を示している。このように、反射後の光は、様々な方向に向けて射出される。例えば、有機層 16 の法線方向（図 28 の上方向）に進み、あるいは、その法線方向からずれた方向（斜め方向）に進む。斜め方向に進む光の一部は、傾斜部分 P S に入射し、そして反射される。具体的には、傾斜部分 P S では、互いに異なる屈折率を有するバンク 15 と保護膜 18 とが、有機層 16 および第 2 電極 17 を挟んで隣り合うことから、その屈折率の違いにより、光が反射される。そして、この反射光は、表示面側へ進み、外部に取り出される。

【0101】

このように、開口部 W I N の傾斜部分 P S により、光の外部への取り出し効率を高めることができる。仮に、傾斜部分 P S を設けない場合には、発光層 214 の法線方向からずれた方向に射出された光は、表示部内で弱められ、またはブラックマトリクス B M により遮断されるおそれがある。この場合には、有機層 16 から射出した光のうち、表示部の外部へ取り出される光の割合が低下し、光の取り出し効率が低下してしまう。本変形例では、傾斜部分 P S を設けることで、この傾斜部分 P S において光が反射されるので、光の取り出し効率を高めることができる。また、様々な形状の複数の開口部 W I N をランダムに配置することにより、外光の反射により表示画面が見えにくくなるおそれを低減することができ、画質を高めることができる。

【0102】

上記例では、様々な形状の複数の開口部 W I N をランダムに配置したが、開口部 W I N のレイアウトは、これに限定されるものではなく、他の様々なパターンを取り得る。以下に、その他の一例を示す。

【0103】

図 29 に示したように、様々な形状の複数の開口部 W I N (W I N 1 , W I N 2) を、所定のパターンで規則的に配置してもよい。この例では、円形の開口部 W I N 1 の周囲に、6 つの楕円形の開口部 W I N 2 を、その開口部 W I N 1 を取り囲むように配置している。すなわち、いわゆる細密充填配置と同様に、開口部 W I N 1 , W I N 2 のうちの 3 つを互いに隣り合うように配置している。そして、これらの 6 つの楕円形の開口部 W I N 2 を、向きが互いに異なるように配置している。このように開口部 W I N 1 , W I N 2 を配置した場合でも、外光の反射により表示画面が見えにくくなるおそれを低減することができる。また、楕円形の開口部 W I N 2 の向きが互いに異なるようにしたので、視野角を広くすることができる。

【0104】

なお、この例では、円形の開口部 W I N 1 および楕円形の開口部 W I N 2 を用いたが、これに限定されるものではなく、図 30 A ~ 30 E に示すような様々な形状の開口部を用いてもよい。具体的には、例えば、開口部 W I N の形状を、図 30 A に示したように、正方形の角を丸くしたような形状にしてもよいし、図 30 B に示したように、長方形の角を丸くしたような形状にしてもよいし、図 30 C ~ 30 E に示したように、複数の楕円を組み合わせた形状にしてもよい。

【0105】

また、図 31 に示したように、白色の画素 P X L C において、他色の画素 P X L C よりも少ない数の開口部 (W I N 3) を設けてもよい。第 1 電極 14 (R) , 14 (G) , 14 (B) 上には、上述の図 26 の例と同様に、様々な形状の複数の開口部 W I N が、ランダムに配置されている。一方、第 1 電極 14 (W) 上には、この例では大きな開口部 W I N 3 が 1 つ配置されている。

【0106】

この構成により、白色 (W) の画素 P X L C において外光の回折を生じにくくすることができ、反射光により表示画面が見えにくくなるおそれを低減することができる。ここで、白色 (W) の画素 P X L C には、広い範囲の波長の光を通過させる白色のカラーフィルタ 19 W が形成されているため、外光 (白色) はこのカラーフィルタ 19 W を通過して内

10

20

30

40

50

部に入射する。このため、白色の画素 $P \times L \times C$ 内において回折が生じた場合、広い範囲にわたって光が反射され易く、表示画面が見えにくくなるおそれがある。本変形例のように、白色の画素 $P \times L \times C$ の開口部 $W \times I \times N \times 3$ を単一のものとする事で、回折の発生を低減することができる。

【0107】

尚、図32に示すように、白色(W)の画素 $P \times L \times C$ における開口部 $W \times I \times N \times 3$ の数は1つに限らず、他色の画素 $P \times L \times C$ に比べて少ない数の複数の開口部 $W \times I \times N \times 3$ を設けてもよい。その際、開口率を高めるため、開口部 $W \times I \times N \times 3$ のそれぞれの面積は大きいことが望ましい。

【0108】

更に、図33Aおよび図33Bに示したように、開口部 $W \times I \times N$ の形状は、例えば正方形や長方形などの四角形にしてもよい。

【0109】

加えて、図34および図35に示したように、コンタクト205の形状を、円形状にするとともに、開口部 $W \times I \times N$ の大きさとほぼ同等の大きさにしてもよい。この場合には、コンタクト205および開口部 $W \times I \times N$ を、限られた面積により効率よく配置することができる。また、図35に示すように、コンタクト205および開口部 $W \times I \times N$ の配置を、いわゆる最密充填配置にしてもよい。この最密充填配置では、例えば3つの開口部 $W \times I \times N$ が互いに隣り合うように配置される。これにより、コンタクト205および開口部 $W \times I \times N$ を、さらに効率よく配置することができる。この場合には、第1電極14の輪郭を構成する各辺は、コンタクト205および開口部 $W \times I \times N$ の間の隙間に設けられる。これにより、この例では、第1電極14の上辺および下辺は横方向に延びるが、左側の2つの辺および右側の2つの辺は、それぞれアルファベットの“V”の形状になり、各辺は横方向から60度ずれた方向に延びる。

【0110】

また、図36A～図36D、図37A～図37Fおよび図38A、図38Bに示したように、第1電極14の形状が例えば水平方向(横方向)に伸びたような六角形であってもよい。これにより、第1電極14の面積をより大きく確保することができる。また、第1電極14上の各領域に、複数の開口部 $W \times I \times N$ を効率的に配置することができる。具体的には、第1電極14が、正六角形を水平方向にそのまま拡大した形状である場合には、開口部 $W \times I \times N$ の形状を、円形状を第1電極14の拡大比率の同じ比率で拡大した楕円形状にすることにより、容易に最密充填配置を得ることができる。但し、開口部 $W \times I \times N$ の数は単一であっても、少なくともよい。

【0111】

尚、図36Dでは、開口部 $W \times I \times N$ を7行分設けている。このように、開口部 $W \times I \times N$ を奇数行分設けた場合には、全ての開口部 $W \times I \times N$ を最密充填配置により配置することができる。但し、図36Bおよび図36Cに示したように、開口部 $W \times I \times N$ を偶数行分設けた場合でも、上半分の開口部 $W \times I \times N$ を最密充填配置により配置するとともに、上半分の開口部 $W \times I \times N$ を最密充填配置により配置することができる。また、図37A～図37Fに示したように、開口部 $W \times I \times N$ の形状を円形にしてもよい。また、図38Aに示すように、楕円形の開口部 $W \times I \times N$ と、円形の開口部 $W \times I \times N$ の両方を設けてもよい。また、図38Bに示すように、縦長の楕円形の開口部 $W \times I \times N$ と、横長の楕円形の開口部 $W \times I \times N$ の両方を設けてもよい。この場合には、左右方向に加え、上下方向の視野角も広げることができる。

【0112】

<適用例>

上記実施の形態および変形例において説明した表示装置は、外部から入力された映像信号あるいは内部で生成した映像信号を、映像として表示するあらゆる分野の電子機器に用いることができる。その際、例えば図39に示したようなモジュールとして、以下に挙げるようなテレビジョン装置、デジタルカメラ、ビデオカメラ、ノート型パーソナルコンピュータ、携帯電話およびスマートフォン等の携帯端末装置などの電子機器に組み込まれる

10

20

30

40

50

。図 39 において、基板 11 には、例えば 2 次元配置されたサブ画素（上述の有機 EL 素子 10A を含む画素 PXC）を含む表示領域 110 と、信号線駆動回路 120 および走査線駆動回路 130 等とが形成されている。基板 11 の一辺には、第 2 基板 21 から露出した領域 210 が設けられ、この領域 210 に、信号線駆動回路 120 および走査線駆動回路 130 の配線を延長して外部接続端子（図示せず）が形成されている。外部接続端子には、信号の入出力のためのフレキシブルプリント配線基板（FPC；Flexible Printed Circuit）220 が設けられている。

【0113】

図 40 は、テレビジョン装置の外観を表したものである。このテレビジョン装置は、例えば、フロントパネル 310 およびフィルターガラス 320 を含む映像表示画面部 300 を有している。映像表示画面部 300 が、上記実施の形態等の表示装置により構成されている。

10

【0114】

図 41A および図 41B は、デジタルカメラの外観を表したものである。このデジタルカメラは、例えば、フラッシュ用の発光部 470、表示部 460、メニュースイッチ 430 およびシャッターボタン 440 を有している。表示部 420 が、上記実施の形態等の表示装置により構成されている。

【0115】

図 42 は、ノート型パーソナルコンピュータの外観を表したものである。このノート型パーソナルコンピュータは、例えば、本体 510、文字等の入力操作のためのキーボード 520 および画像を表示する表示部 530 を有している。表示部 530 が、上記実施の形態等の表示装置により構成されている。

20

【0116】

図 43 は、ビデオカメラの外観を表したものである。このビデオカメラは、例えば、本体部 610、この本体部 610 の前方側面に設けられた被写体撮影用のレンズ 620、撮影時のスタート/ストップスイッチ 630 および表示部 640 を有している。表示部 640 が、上記実施の形態等の表示装置により構成されている。

【0117】

図 44A および図 44B は、携帯電話機の外観を表したものである。この携帯電話機は、例えば、上側筐体 710 と下側筐体 720 とを連結部（ヒンジ部）730 で連結したものであり、ディスプレイ 740、サブディスプレイ 750、ピクチャーライト 760 およびカメラ 770 を有している。ディスプレイ 740 またはサブディスプレイ 750 が、上記実施の形態等の表示装置により構成されている。

30

【0118】

図 45A および図 45B は、スマートフォンの外観を表したものである。このスマートフォンは、例えば、表示部 810 および非表示部（筐体）820 と、操作部 830 とを備えている。操作部 830 は、非表示部 820 の前面に設けられていてもよいし（図 45A）、上面に設けられていてもよい（図 45B）。表示部 810 が、上記実施の形態等の表示装置により構成されている。

【0119】

以上、実施の形態および変形例を挙げて説明したが、本開示は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、修復動作時には、滅点対象となる選択的な領域にのみ逆バイアス電圧を印加してもよいし、これに限らず、滅点部分を含む広い範囲の領域に逆バイアス電圧を印加してもよい。後者の手法によれば、修復動作に要する時間を短縮でき、量産化に有利である。尚、正常部分にも逆バイアス電圧が印加されることになるが、印加条件を適切に制御することにより、修復率の改善効果だけを楽しむことができる。

40

【0120】

また、上記実施の形態等では、第 2 電極 17 が 2 層構造である場合を例示したが、更には他の導電膜を含む 3 層以上の多層膜であってもよい。

50

【 0 1 2 1 】

更に、上記実施の形態等に記載した各層の材料および厚みは列挙したものに限定されるものではなく、他の材料および厚みとしてもよい。また、表示装置では、上述した全ての層を備えている必要はなく、あるいは上述した各層に加えて更に他の層を備えていてもよい。また、上記実施の形態等において説明した効果は一例であり、他の効果であってもよいし、更に他の効果を含んでいてもよい。

【 0 1 2 2 】

なお、本開示は以下のような構成であってもよい。

(1)

第 1 電極と、

10

前記第 1 電極上に形成され、発光層を含む有機層と、

前記有機層の上に順に積層された第 1 の導電膜と第 2 の導電膜とを含む第 2 電極とを備えた表示装置。

(2)

前記第 1 の導電膜の厚みは、前記第 2 の導電膜の厚みよりも小さい

上記 (1) に記載の表示装置。

(3)

前記第 1 の導電膜の厚みは、前記第 2 の導電膜の厚みの 1 0 分の 1 以下である

上記 (2) に記載の表示装置。

(4)

20

前記第 1 および第 2 の導電膜は光透過性を有する

上記 (1) ~ (3) のいずれかに記載の表示装置。

(5)

前記第 1 の導電膜は、他の部分よりも高抵抗の局所部分を含む

上記 (4) に記載の表示装置。

(6)

前記第 1 および第 2 の導電膜は、互いに同一の材料からなる

上記 (4) または (5) に記載の表示装置。

(7)

前記第 1 および第 2 の導電膜は、インジウム亜鉛酸化物 (I Z O) からなる

30

上記 (6) に記載の表示装置。

(8)

前記第 1 の導電膜はマグネシウム (M g) と銀 (A g) との合金を含み、

前記第 2 の導電膜はインジウム亜鉛酸化物 (I Z O) を含む

上記 (4) または (5) に記載の表示装置。

(9)

前記第 1 の導電膜と前記第 2 の導電膜との間に酸化膜を有する

上記 (1) ~ (8) のいずれかに記載の表示装置。

(1 0)

前記第 1 の導電膜は透明導電膜であり、

40

前記第 2 の導電膜は、光反射性を有する金属膜である

上記 (1) ~ (3) のいずれかに記載の表示装置。

(1 1)

第 1 電極と、

前記第 1 電極上に形成され、発光層を含む有機層と、

前記有機層の上に順に積層された第 1 の導電膜と第 2 の導電膜とを含む第 2 電極とを備えた表示装置を有する電子機器。

(1 2)

第 1 電極と、

前記第 1 電極上に形成され、発光層を含む有機層と、

50

前記有機層上に、他の部分よりも高抵抗の局所部分を含む第２電極とを備えた表示装置。

(1 3)

前記第２電極は、前記有機層の上に順に積層された第１の導電膜と第２の導電膜を含み

前記局所部分は、前記第１の導電膜に形成されている

上記(1 2)に記載の表示装置。

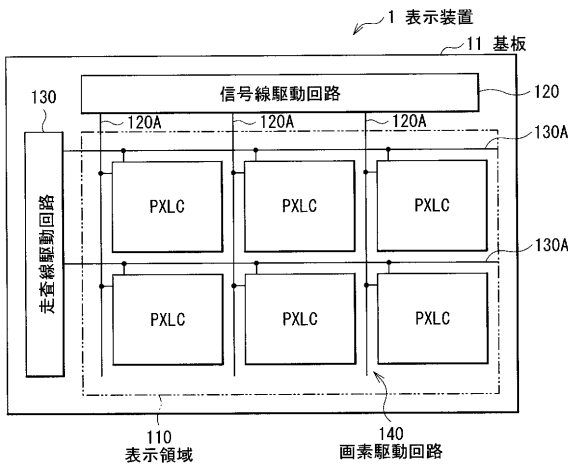
【符号の説明】

【 0 1 2 3 】

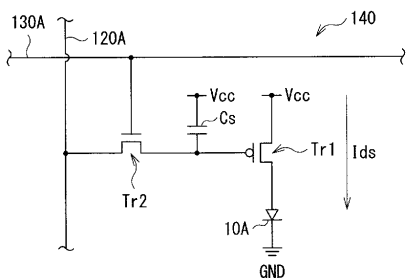
１…表示装置、１０Ａ…有機ＥＬ素子、１０…駆動基板、１１…基板、１２…ＴＦＴ、１３…平坦化層、１４…第１電極、１５…バンク、１６…有機層、１７…第２電極、１７Ａ…第１導電膜、１７Ｂ…第２導電膜、１７ａ１…絶縁部分、１８…保護膜、１９…カラーフィルタ層、１９Ｒ，１９Ｇ，１９Ｂ，１９Ｗ…カラーフィルタ、ＢＭ…ブラックマトリクス層、２０…封止基板、Ｘ…異物。

10

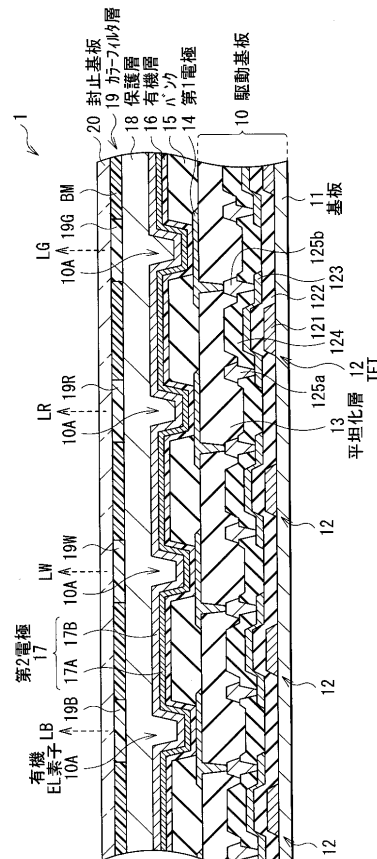
【 図 １ 】



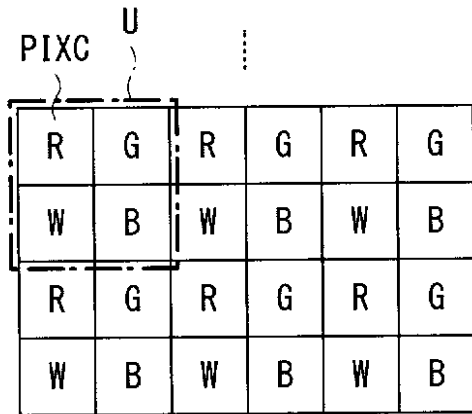
【 図 ２ 】



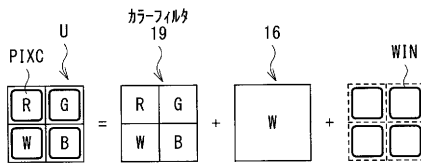
【 図 ３ 】



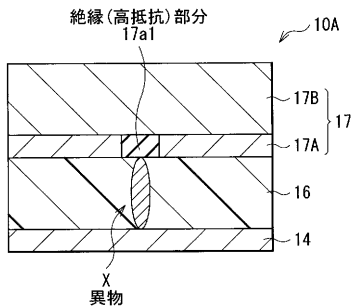
【図 4】



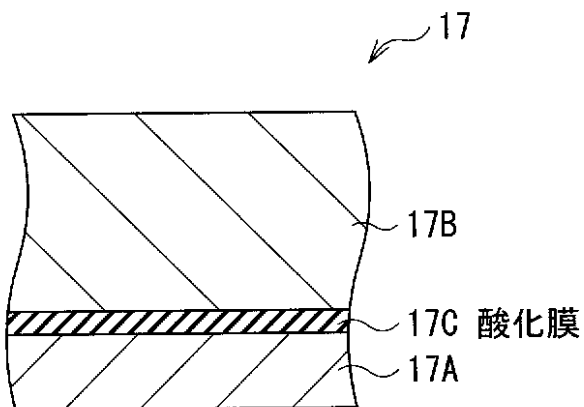
【図 5】



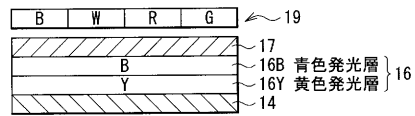
【図 7 B】



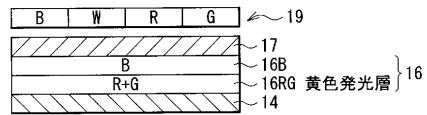
【図 8 A】



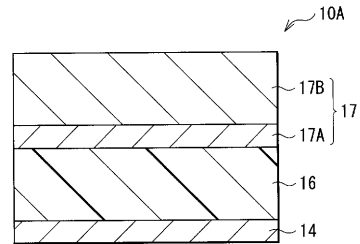
【図 6 A】



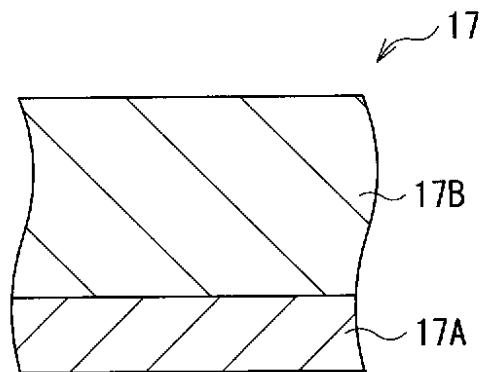
【図 6 B】



【図 7 A】



【図 8 B】



```
graph TD; Start([スタート]) --> S1[S1: 駆動基板10形成]; S1 --> S2[S2: 第1電極14形成]; S2 --> S3[S3: バンク15形成]; S3 --> S4[S4: 有機層16形成]; S4 --> S5[S5: 第2電極17A(薄膜)形成]; S5 --> S6[S6: 逆パターニング(酸素雰囲気)]; S6 --> S7[S7: 第2電極17B(厚膜)形成]; S7 --> S8[S8: 保護膜18の形成]; S8 --> S9[S9: 封止基板20の接着]; S9 --> End([エンド]);
```

The flowchart illustrates the manufacturing process for a substrate with a thin film transistor array. It begins with a start node (スタート) and proceeds through the following steps:

- S1: 駆動基板10形成 (Forming the driving substrate 10)
- S2: 第1電極14形成 (Forming the first electrode 14)
- S3: バンク15形成 (Forming the bank 15)
- S4: 有機層16形成 (Forming the organic layer 16)
- S5: 第2電極17A(薄膜)形成 (Forming the second electrode 17A (thin film))
- S6: 逆パターニング(酸素雰囲気) (Reverse patterning (oxygen atmosphere))
- S7: 第2電極17B(厚膜)形成 (Forming the second electrode 17B (thick film))
- S8: 保護膜18の形成 (Forming the protective film 18)
- S9: 封止基板20の接着 (Attaching the sealing substrate 20)

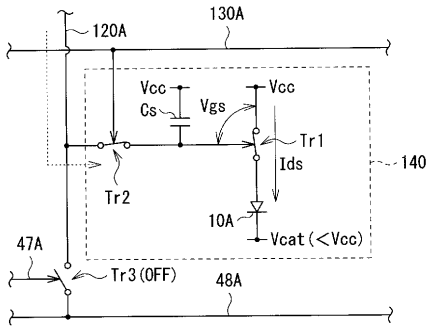
The process concludes at the end node (エンド).

Figure 1 is a block diagram of the repair system. It shows an external power source (40) connected to a repair device (41). The repair device (41) is connected to a setting unit (42), which is further connected to a repair part (43).

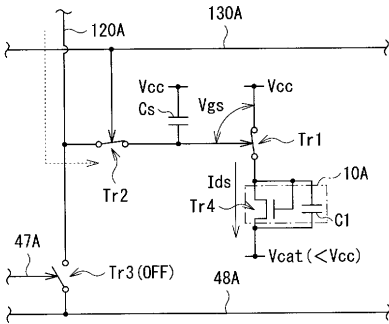
Diagram illustrating a cross-sectional view of a semiconductor device. The device consists of a substrate (14) with a central region (17a1) and a surrounding region (17A). The central region (17a1) is defined by a vertical cross-section X-X' and a horizontal cross-section Y-Y'. Arrows indicate the diffusion of oxygen (O_2) from the top surface into the central region (17a1). The substrate (14) is shown with a central region (17a1) and a surrounding region (17A). The central region (17a1) is defined by a vertical cross-section X-X' and a horizontal cross-section Y-Y'. Arrows indicate the diffusion of oxygen (O_2) from the top surface into the central region (17a1).

FIG. 1 is a cross-sectional view of a semiconductor device. The device includes a substrate 14, a first layer 16, and a second layer 17A. A third layer 17B is disposed on top of the second layer 17A. A central region 17a1 is shown with a cross-hatched pattern, and a dashed line X indicates a cross-section through it.

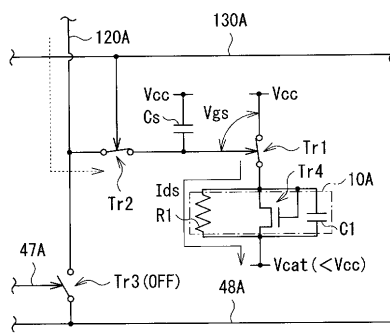
【図 1 3 A】



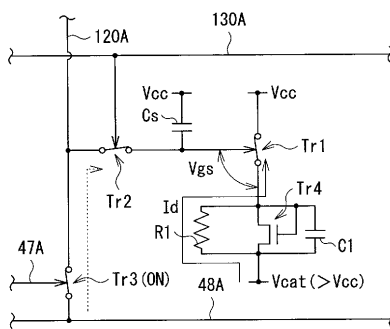
【図 1 3 B】



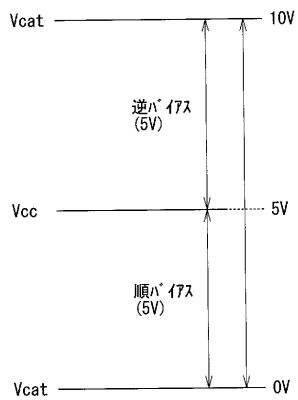
【図 1 3 C】



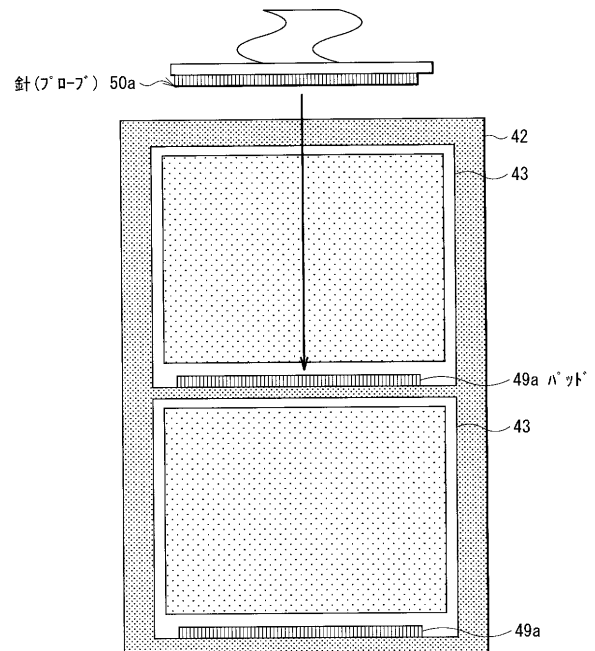
【図 1 3 D】



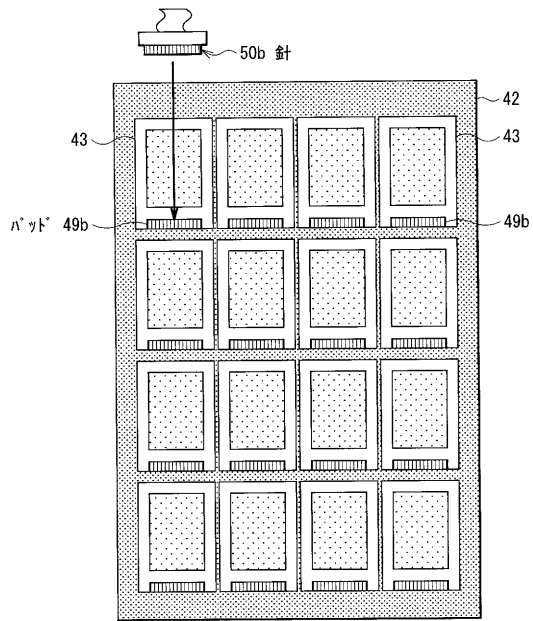
【図 1 4】



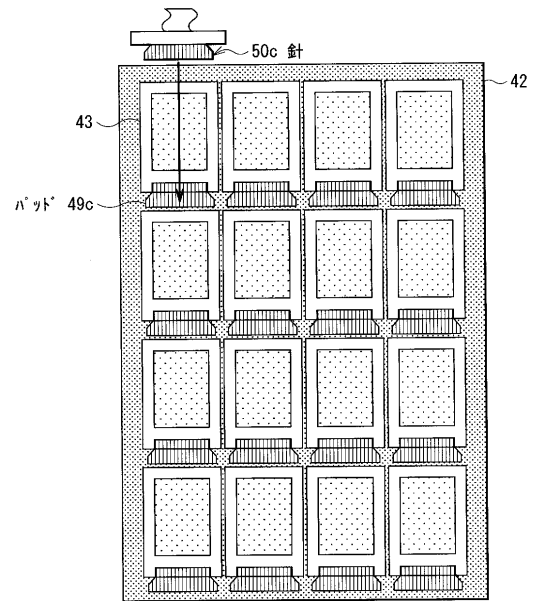
【図 1 5 A】



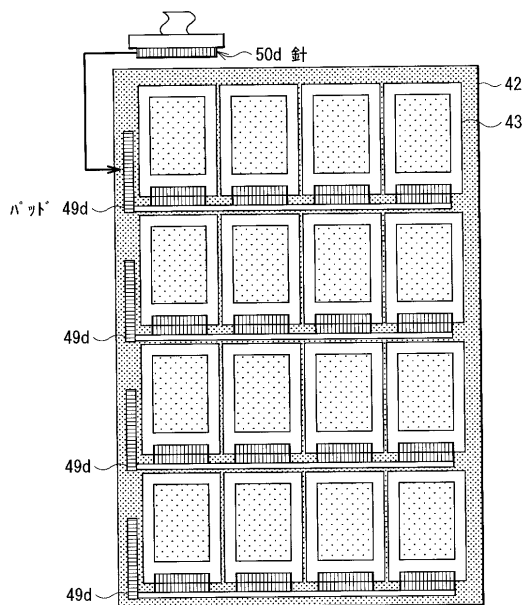
【図 15 B】



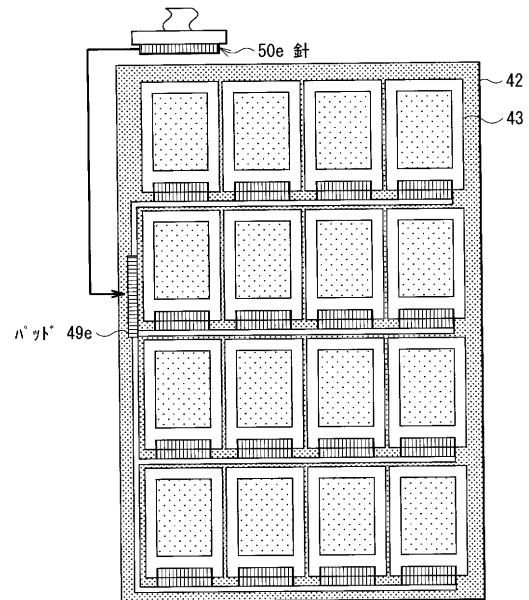
【図 15 C】



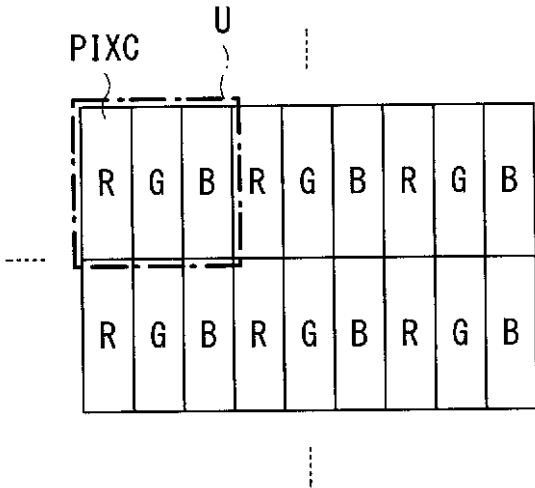
【図 15 D】



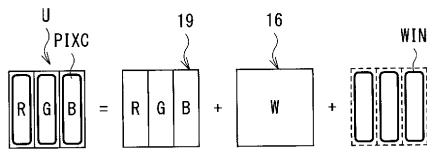
【図 15 E】



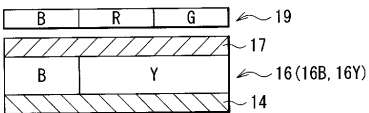
【図 16】



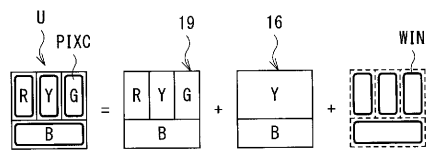
【図 17】



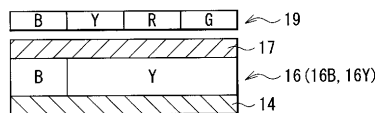
【図 22】



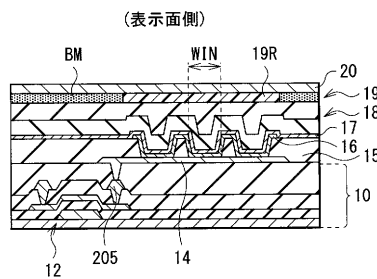
【図 23】



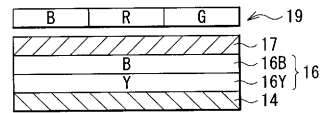
【図 24】



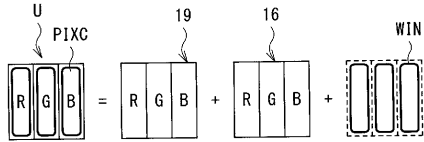
【図 25】



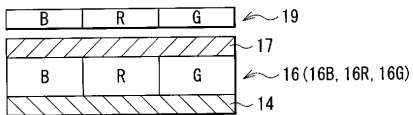
【図 18】



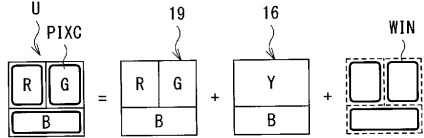
【図 19】



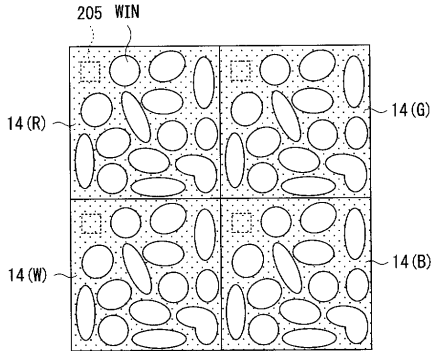
【図 20】



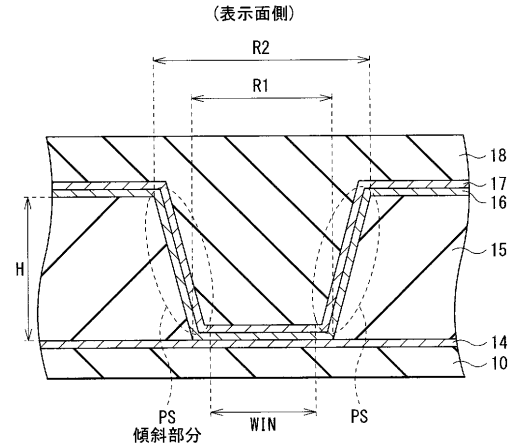
【図 21】



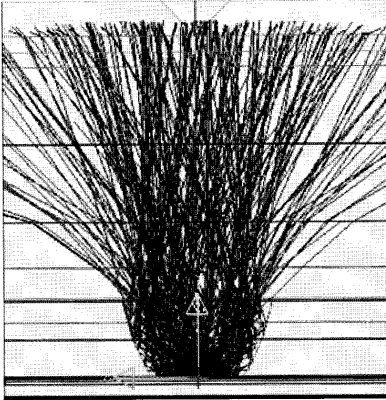
【図 26】



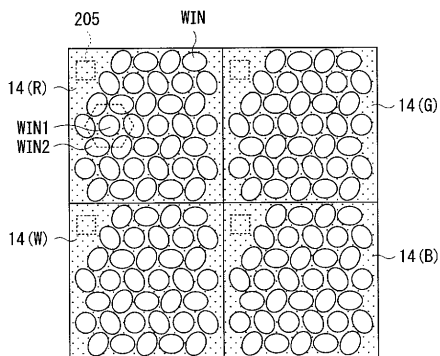
【図 27】



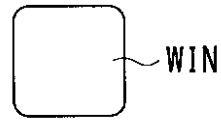
【図 28】



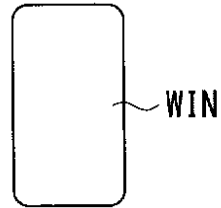
【図 29】



【図 30 A】



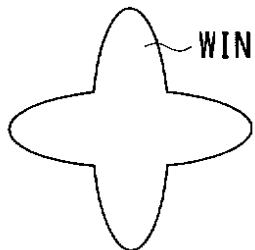
【図 30 B】



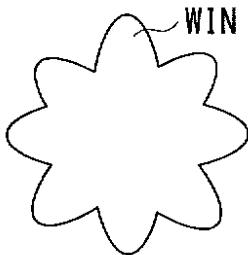
【図 30 C】



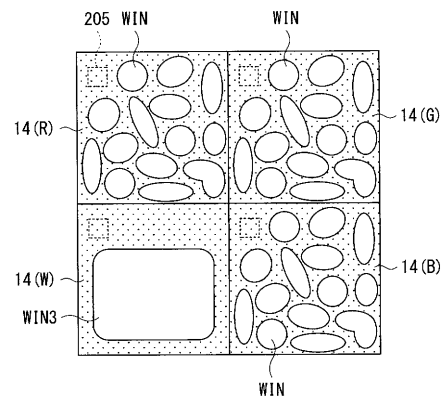
【図 30 D】



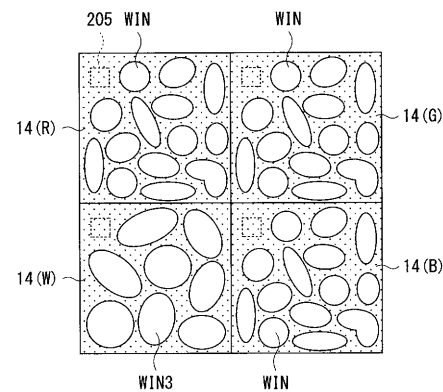
【図 30 E】



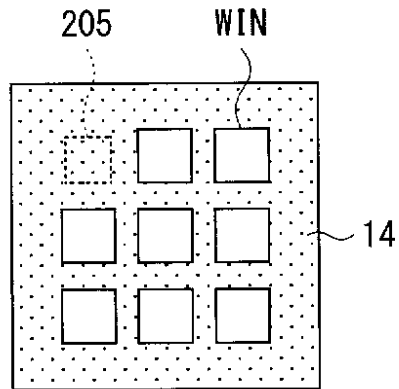
【図 31】



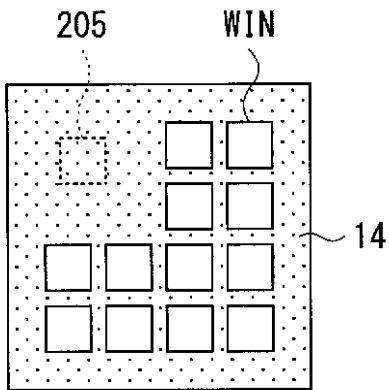
【図 32】



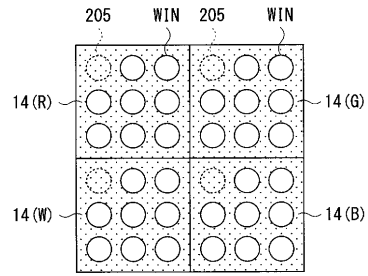
【図 3 3 A】



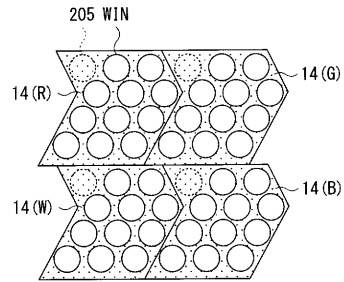
【図 3 3 B】



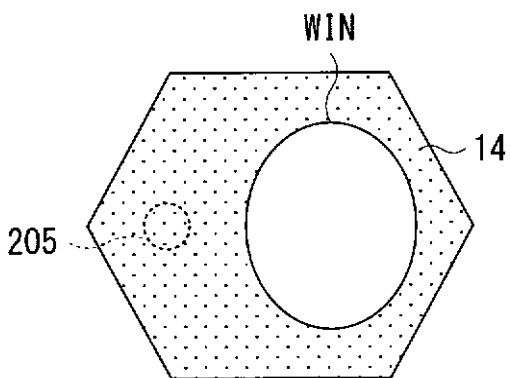
【図 3 4】



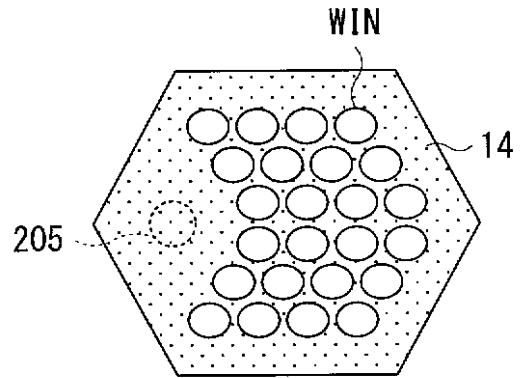
【図 3 5】



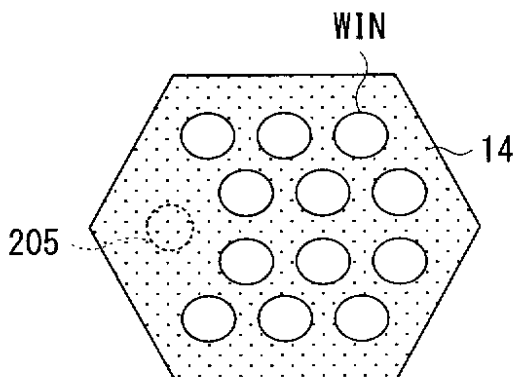
【図 3 6 A】



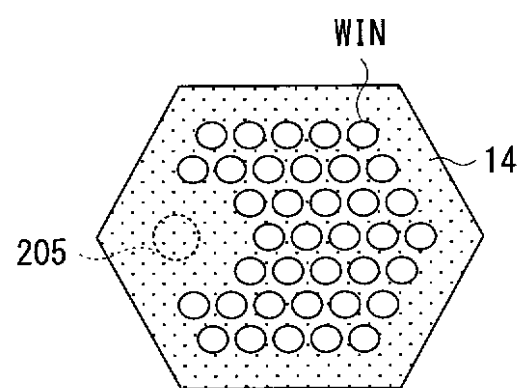
【図 3 6 C】



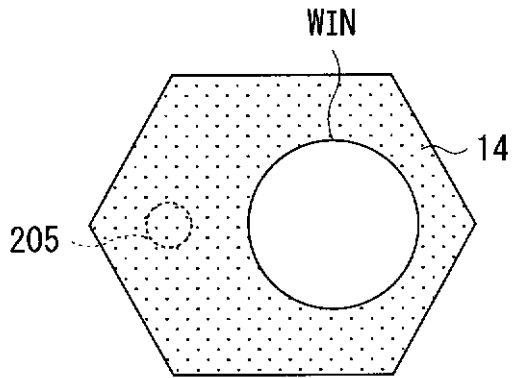
【図 3 6 B】



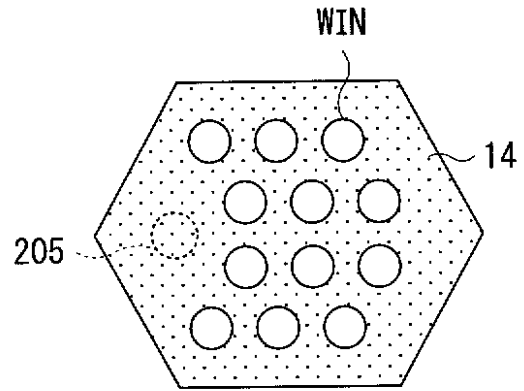
【図 3 6 D】



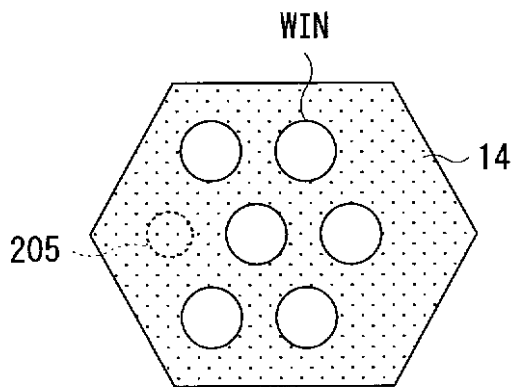
【図 37 A】



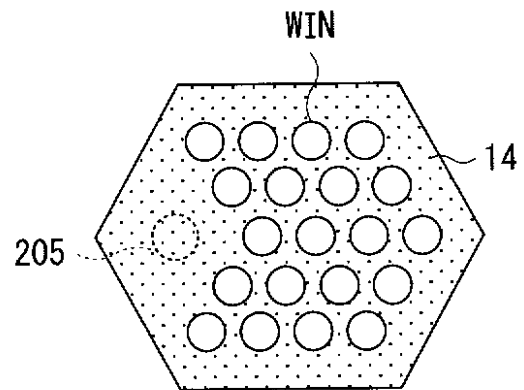
【図 37 C】



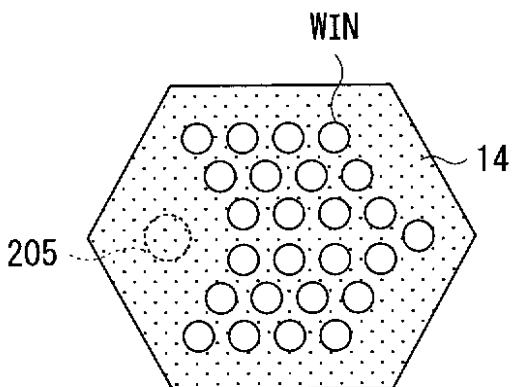
【図 37 B】



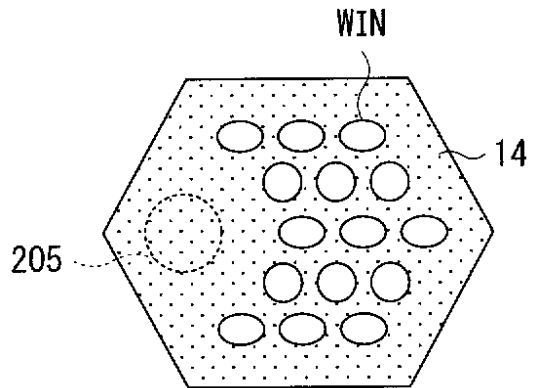
【図 37 D】



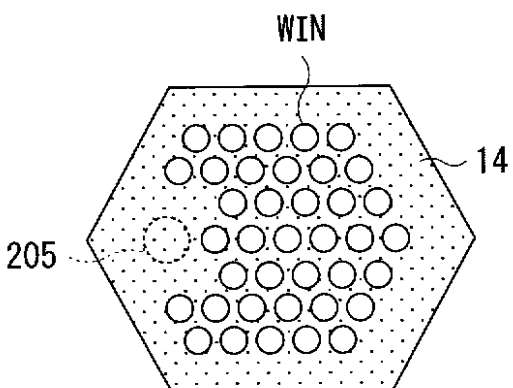
【図 37 E】



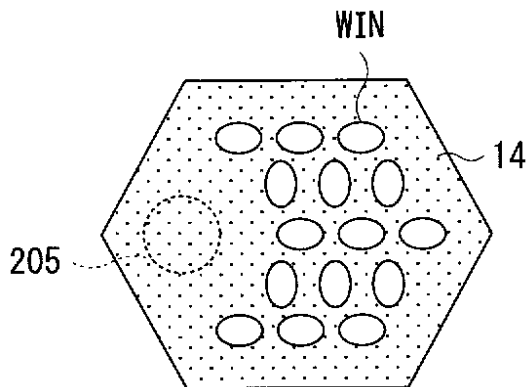
【図 38 A】



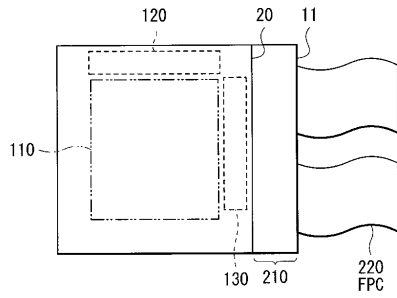
【図 37 F】



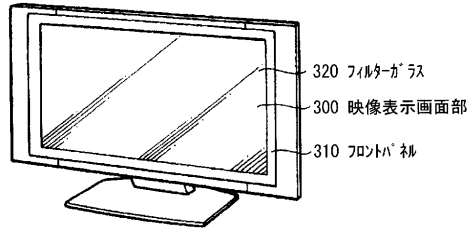
【図 38 B】



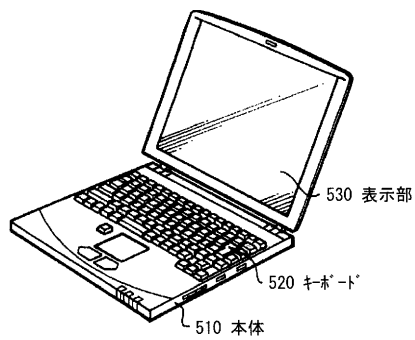
【図 39】



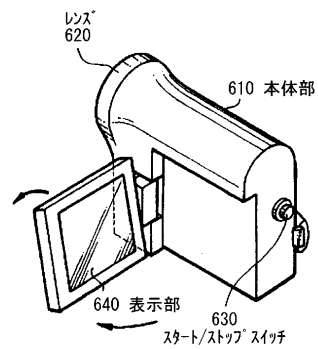
【図 40】



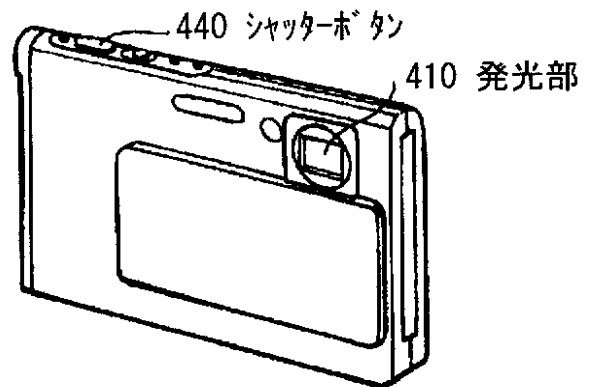
【図 42】



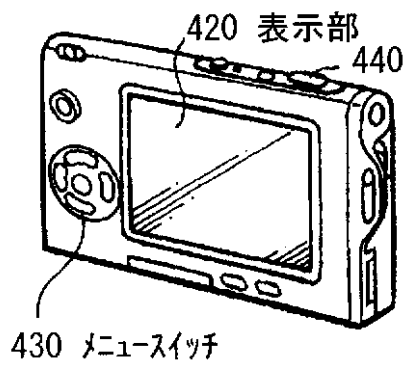
【図 43】



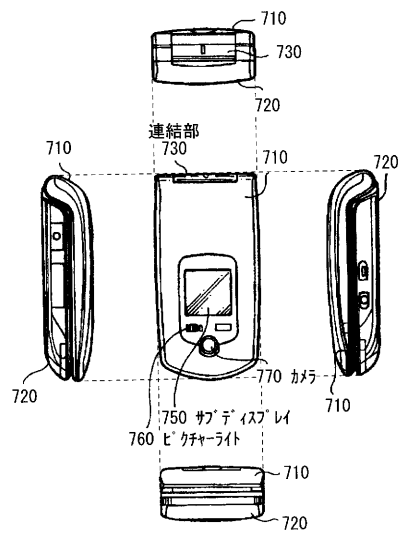
【図 41A】



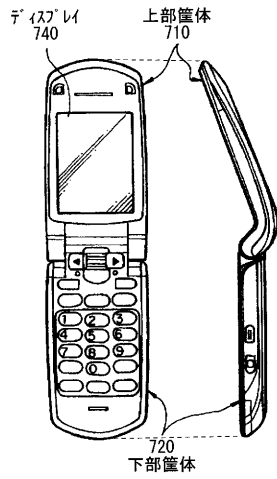
【図 41B】



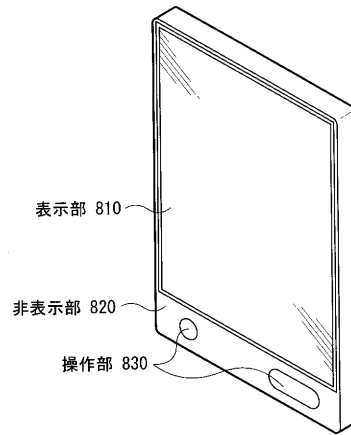
【図 44A】



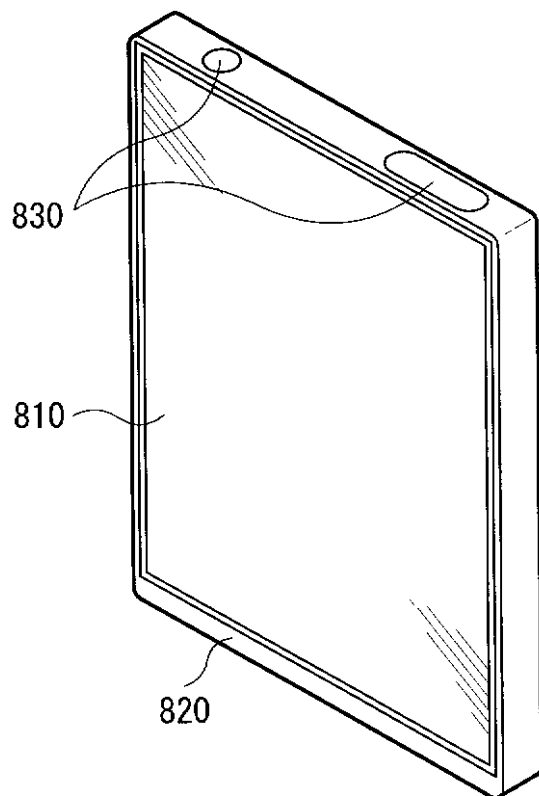
【図 4 4 B】



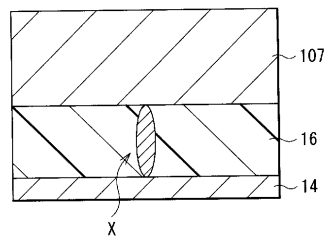
【図 4 5 A】



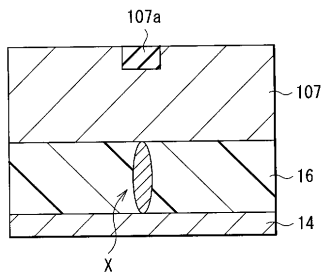
【図 4 5 B】



【図 4 6 A】



【図 4 6 B】



专利名称(译)	显示设备和电子设备		
公开(公告)号	JP2015088319A	公开(公告)日	2015-05-07
申请号	JP2013225533	申请日	2013-10-30
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	甚田誠一郎 盧星熙		
发明人	甚田 誠一郎 盧 星熙		
IPC分类号	H05B33/28 H01L51/50 H05B33/10		
CPC分类号	H01L27/3213 H01L27/322 H01L27/3246 H01L51/5218 H01L51/5234 H01L51/56 H01L2251/568 H01L27/3244		
FI分类号	H05B33/28 H05B33/14.A H05B33/10 G09F9/30.365 H01L27/32 H05B33/26.Z		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC29 3K107/CC45 3K107/DD22 3K107/DD23 3K107/DD27 3K107/DD28 3K107/DD29 3K107/DD44Y 3K107/DD46Y 3K107/FF04 3K107/FF15 3K107/GG57 5C094/AA02 5C094/AA42 5C094/BA27 5C094/DA13 5C094/EA05 5C094/EA06 5C094/FA02 5C094/FB01 5C094/FB12		
其他公开文献	JP2015088319A5 JP6056082B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够提高显示图像质量的显示设备和电子设备。
显示装置包括：第一电极；形成在第一电极上并包括发光层的有机层；以及依次堆叠在有机层上的第一导电膜和第二导电膜。并且第二电极包括和。[选择图]图7B

